



ZÁPADOČESKÁ
UNIVERZITA
V PLZNI

Fakulta elektrotechnická

Katedra aplikované elektroniky a telekomunikací

DIPLOMOVÁ PRÁCE

Dálkové řízení družicového multipřepínače pomocí Ethernetu

Autor práce: Bc. Tomáš Polach

Vedoucí práce: Ing. Vladimír Pavlíček, Ph.D.

Plzeň 2015

ZÁPADOČESKÁ UNIVERZITA V PLZNI
Fakulta elektrotechnická
Akademický rok: 2014/2015

ZADÁNÍ DIPLOMOVÉ PRÁCE
(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Tomáš POLACH**
Osobní číslo: **E13N0130P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Dopravní elektroinženýrství a autoelektronika**
Název tématu: **Dálkové řízení družicového multipřepínače pomocí Ethernetu**
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Navrhněte řešení dálkového řízení družicového multipřepínače tak, aby byla co nejméně zasažena stávající architektura výrobku (EMP-Centauri MS8/1(8)PIN-4).
2. Navrhněte řídicí obvod v multipřepínači, který zajistí ovládání 8 satelitních relé (SATCR1) pomocí I2C rozhraní, především pak výběr vstupu a nastavení frekvenční konverze.
3. Navrhněte řízení realizované z PC pomocí rozhraní Ethernet.
4. Vytvořte SW prostředí (OS Windows) v anglickém jazyce pro uživatelskou konfiguraci multipřepínače.

Rozsah grafických prací: **podle doporučení vedoucího**
Rozsah pracovní zprávy: **30 - 40 stran**
Forma zpracování diplomové práce: **tištěná/elektronická**
Seznam odborné literatury:


Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce: **Ing. Vladimír Pavlíček, Ph.D.**
Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **15. října 2014**
Termín odevzdání diplomové práce: **11. května 2015**


Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan




Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 15. října 2014

Abstrakt

Předmětem práce je návrh zařízení, pomocí něhož lze konfigurovat družicový unicable multipřepínač bez použití speciální sady DiSEqC příkazů pro unicable systém. Navrhované zařízení umožní připojit do unicable satelitního rozvodu standardní satelitní přijímač. Zařízení je navrhováno především z důvodu velmi malé rozšířenosti satelitních přijímačů podporující unicable. Konfigurace multipřepínače je prováděna pomocí sběrnice Ethernet. Navrhované zařízení vykazuje chování webového serveru. Potřebná data jsou přenášena prostřednictvím HTTP. Uživatelské rozhraní tvoří standardní HTML formulář. Zařízení bylo bez větších problémů podle návrhu zhotoveno.

Klíčová slova

satelitní rozvod, Unicable systém, satelitní multipřepínač, Ethernet v embedded aplikaci, webový server

Abstract

Polach, Tomáš. *Remote control of satellite switch using Ethernet link [Dálkové řízení družicového multipřepínače pomocí Ethernetu]*. Pilsen, 2015. Master thesis (in Czech). University of West Bohemia. Faculty of Electrical Engineering. Department of Applied Electronics and Telecommunications. Supervisor: Vladimír Pavlíček

This thesis deals with the design of a device for setting satellite multiswitch without using special group DiSEqC commands for unicable system. If the device is used, standard satellite receiver can be attached to unicable satellite distribution. The main reason for construction of the device is that the satellite receivers, which support unicable system, are not widespread in nowadays. Configuration of the multiswitch is performed using Ethernet bus. The device behaves as web server. Required data are transported using HTTP. A standard HTML form is used as the interface. The device was successfully constructed and tested.

Keywords

satellite distribution, Unicable system, satellite multiswitch, Ethernet in embedded application, web server

Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem svou závěrečnou práci vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 270 trestního zákona č. 40/2009 Sb.

Také prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 11. května 2015

Bc. Tomáš Polach

.....

Podpis

Obsah

Seznam obrázků	vii
Seznam tabulek	viii
Seznam symbolů a zkratk	ix
1 Úvod	1
2 Popis zařízení	7
2.1 Popis multipřepínače MS8/1(8)PIN-4	7
2.2 Popis navrhovaného obvodu	11
2.2.1 Řídicí mikrokontrolér STM32F107	12
2.2.2 MAC jednotka mikrokontroléru STM32F107	15
2.2.3 Ethernetový transceiver	16
2.2.4 Magnetický modul	18
2.2.5 Odolnost vůči elektrostatickému výboji	21
2.2.6 Sběrnice I2C	22
3 Popis programu mikrokontroléru	25
3.1 uIP stack	25
3.2 Hlavní programová smyčka	26
3.3 Aplikační funkce	30
4 Konfigurační web	34
5 Konstrukce zařízení	36
5.1 Zabudování navrhovaného zařízení do multipřepínače	36
5.2 Deska plošných spojů	38
6 Závěr	40
Reference, použitá literatura	42
Přílohy	44

A Schémata zapojení	44
B Deska plošných spojů	47
C Fotografie vyrobeného zařízení	50

Seznam obrázků

1.1	Blokové schéma LNB typu Twin Převzato z [3] 	2
1.2	Pulsně šířková modulace DiSEqC protokolu Převzato z [2] 	2
1.3	Podoba typické datové zprávy DiSEqC protokolu Převzato z [2] 	3
1.4	Frekvenční překlad pásem v systému unicable	4
1.5	Multipřepínač MS8/1(8)PIN-4 od firmy EMP-Centauri Převzato z [4] 	5
2.1	Blokové schéma multipřepínače MS8/1(8)PIN-4	8
2.2	Zapisovací sekvence do konfiguračních registrů obvodu SaTCR-1 po sběrnici I2C	9
2.3	Blokové schéma navrhovaného zařízení	12
2.4	Mikrokontrolér STM32F107 s okolními součástkami	13
2.5	Blokové schéma MAC jednotky mikrokontroléru STM32F107 Převzato z [3] 	15
2.6	Ethernetový transceiver KSZ8081MLX s okolními součástkami	17
2.7	Magnetický modul obsahující 12 magnetických jader (pouze jeden pár) Převzato z [6] 	20
2.8	Magnetický modul obsahující 8 magnetických jader v konfiguraci s CMC na straně kabelu (pouze jeden pár) Převzato z [6] 	21
2.9	Definice úrovní napětí testovacích impulsů pro obě metody testování a pro různé úrovně odolnosti proti ESD Převzato z [7] 	22
2.10	Náčrt desky plošných spojů v řezu s okótovanými rozměry korespondující se vztahem 2.5 Převzato z [8] 	23
3.1	Vývojový diagram hlavního programu	27
3.2	Příklad Base64 kódování	31
3.3	Vývojový diagram aplikační funkce httpd_appcall()	32
3.4	Výpis síťové komunikace při přenosu souboru index.html	33
4.1	Screenshot úvodní strany konfiguračního webu	35
5.1	Náčrt umístění přídavného zařízení v krytu multipřepínače. Multipřepínač je vyobrazen v řezu při pohledu z boku.	36

5.2	Úprava krytu multipřepínače. Hrany nově vytvořených otvorů jsou znázorněny silnější čarou. V horní části náčrtu je znázorněno víko krytu a ve spodní části je vyobrazeno tělo šasi multipřepínače.	37
5.3	Závislost vlnové impedance na šířce vodivé cesty navrhované PCB.	39
A.1	První list schématu realizovaného zařízení	45
A.2	Druhý list schématu realizovaného zařízení	46
B.1	Vodivý motiv plošného spoje ve vrstvě TOP. (měřítko 2 : 1)	47
B.2	Vodivý motiv plošného spoje ve vrstvě IN2. (měřítko 2 : 1)	47
B.3	Vodivý motiv plošného spoje ve vrstvě IN3. (měřítko 2 : 1)	47
B.4	Vodivý motiv plošného spoje ve vrstvě BOT. (měřítko 2 : 1)	48
B.5	Osazovací výkres strany TOP. (měřítko 2 : 1)	48
B.6	Osazovací výkres strany BOT. (měřítko 2 : 1)	48
C.1	Fotografie vyrobené neosazené desky plošných spojů	50
C.2	Fotografie vyrobené osazené desky plošných spojů. Horní strana.	51
C.3	Fotografie vyrobené osazené desky plošných spojů. Pohled z boku.	51
C.4	Fotografie vyrobené osazené desky plošných spojů. Spodní strana.	51
C.5	Fotografie realizovaného zařízení nainstalovaného v multipřepínači.	52

Seznam tabulek

2.1	Tabulka připojených vstupů v závislosti ke stavům výstupů Mat1 až Mat4	9
2.2	Tabulka centrálních frekvencí filtrů, adres a sběrnic připojených k jednotlivým obvodům SaTCR-1	10
2.3	Tabulka bootovacích módů a závislosti na stavech pinů BOOT0 a BOOT1	14
2.4	Tabulka hodnot příkonů transceiveru KSZ8081MLX pro jednotlivé režimy snížené spotřeby energie při napájecím napětí 3,3 V	18
3.1	Způsoby možné komunikace seřazené podle priority jejich použití	28
3.2	Defaultní nastavení multipřepínače	30
4.1	Tabulka souborů konfiguračního webu.	34
5.1	Parametry vyrobené PCB	38
B.1	Seznam použitých součástek	49

Seznam symbolů a zkratek

ASCII	American Standard Code for Information Interchange. americký standardní kód pro výměnu informací.
CMC	Common Mode Choke. Proudově kompenzovaná tlumivka.
CSS	Cascading Style Sheets. Kaskádové styly.
DHCP	Dynamic Host Configuration Protocol. Protokol zajišťující automatickou konfiguraci zařízení v síti.
DiSEqC	Digital Satellite Equipment Control. Digitální řízení satelitních zařízení.
DMA	Direct Memory Access. Přímý přístup do paměti.
EMC	Electromagnetic Compatibility. Elektromagnetická kompatibilita.
EMI	Electromagnetic Interference. Elektromagnetické vyzařování.
ESD	Electrostatic discharge. Elektrostatický výboj.
FTDI	Future Technology Devices International. Společnost zabývající se vývojem křemíkových součástek.
HTML	HyperText Markup Language. hypertextový značkovací jazyk.
HTTP	Hypertext Transfer Protocol. Hypertextový přenosový protokol.
LNB	Low Noise Block. Satelitní konvertor.
MII	Media-independent interface. Mediálně nezávislé rozhraní.
PCB	Printed Circuit Board. Deska plošných spojů.
PHY	Physical Layer. Fyzická vrstva OSI modelu.
PTP	Precision time protokol. Protokol přesného času.
RMII	Reduced media-independent interface. Redukované rozhraní pro správu stanice.
SAW	Surface Acoustic Wave. Filtr s povrchovou akustickou vlnou.
SMD	Surface mount device. Součástky pro povrchovou montáž.
SMI	Station management interface. Rozhraní pro správu stanice.
SWD	Serial Wire Debug. Rozhraní pro debugování mikrokontroléru.
USART	Universal Synchronous/Asynchronous Receiver and Transmitter. Synchronní/asynchronní sériové rozhraní.
UTP	Unshielded Twisted Pair. Nestíněná kroucená dvoulinka.
VID	Vendor ID. Identifikátor výrobce.

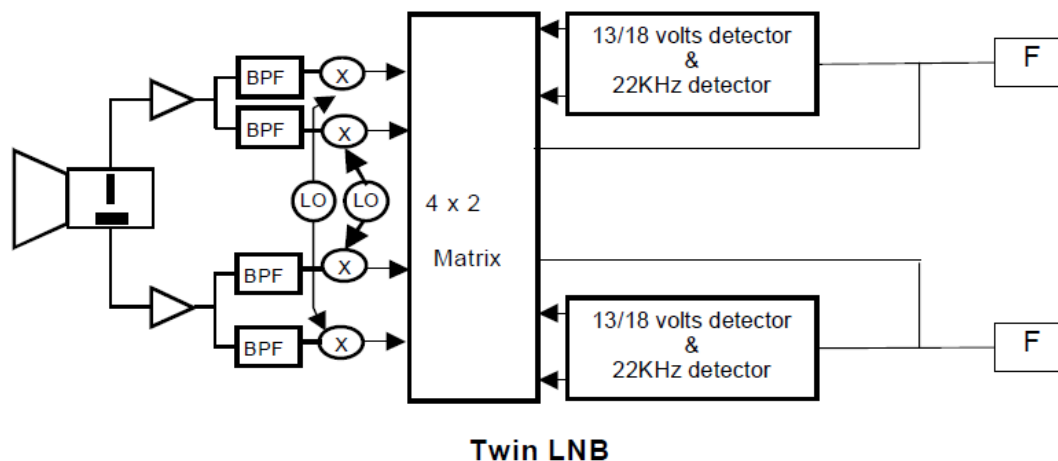
1

Úvod

Satelitní multipřepínač je zařízení, které je součástí satelitního rozvodu a umožňuje připojení více satelitních přijímačů k jedné satelitní anténě nebo připojení více satelitních antén k jednomu či většímu počtu satelitních přijímačů. Pro připojení pouze několika přijímačů k jedné anténě není vždy použití multipřepínače nutné. Výrobci satelitní techniky často nabízejí konvertory neboli LNB (Low Noise Block) typu Twin či Quad, které jsou vybaveny výstupy pro dva respektive čtyři přijímače.

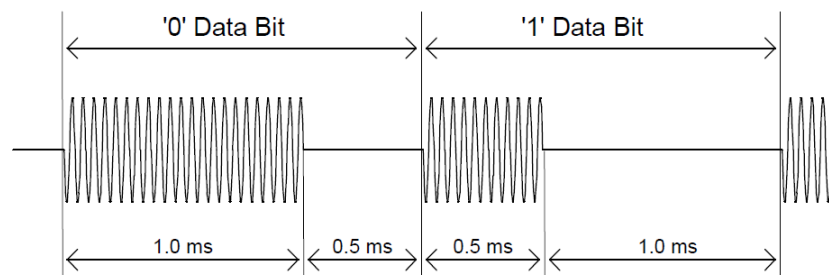
K přenosu signálu zajišťující satelitní televizní vysílání jsou ve většině případech využívány super krátké vlny. Downlink těchto satelitů probíhá převážně v Ku pásmu, tj. 10,7 – 18 GHz. Pro vysílání televizního signálu se však nepoužívá celé Ku pásmo, ale pouze jeho část od 10,7 do 12,75 GHz. To znamená, že šířka pásma využívaná satelitem pro vysílání televizního signálu v jedné polarizaci je 2,05 GHz. Vstupní obvody standardních DVB-S přijímačů a celý satelitní rozvod bývá konstruován na přenos signálů o frekvencích od 950 MHz do 2150 MHz, což odpovídá pásmu o šířce 1,2 GHz. Pro umožnění příjmu všech vysílaných transpondérů je nutné přijímané signály obou polarizací rozdělit ještě do dvou pásem (dolní pásmo 10700 – 11700 MHz a horní pásmo 11700 – 12750 MHz), frekvenčně je posunout a přepínat mezi nimi. Tím vzniknou celkem čtyři dílčí signály: dolní a horní pásmo horizontální polarizace a dolní a horní pásmo vertikální polarizace. Popisovaná úprava signálu může probíhat kompletně v LNB. V tomto případě je použit LNB typu Single, Twin nebo Quad a je možné připojení pouze jednoho, dvou či čtyř satelitních přijímačů. Pokud je potřeba připojit větší množství přijímačů, musí být použito LNB nejlépe typu Quattro případně typu Quad a satelitní rozvod je nutno doplnit o multipřepínač. V tomto případě lze v závislosti na počtu výstupů multipřepínače připojit libovolné množství satelitních přijímačů a každý z nich má k dispozici jakýkoliv z přijímaných transpondérů.

Na obr. 1.1 je znázorněno blokové schéma LNB typu Twin. Signál zachycený horizontální nebo vertikální anténou je zesílen a pásmovými propusti rozdělen na dolní a horní část. Obě části signálu jsou ve směšovačích míseny s výstupním signálem místního oscilátoru, který má podle univerzálního standardu stanovenou frekvenci na 9,75 GHz pro dolní část signálů a 10,6 GHz pro horní část signálu. Po vyfiltrování rozdílové frekvence



Obr. 1.1: Blokové schéma LNB typu Twin |Převzato z [3]|

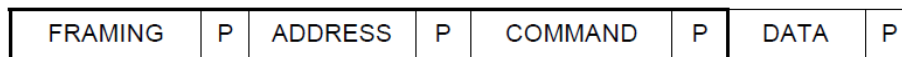
jsou získány čtyři signály v pásmu 950 MHz až 2150 MHz vstupující do přepínací matice a podle potřeby přepínány na jeden ze dvou výstupů LNB typu Twin. Přijímač si sám podle laděného kanálu určí, jaká polarizace a jaké její pásmo má být přivedeno na jeho vstupní obvody. Polarizace je volena pomocí úrovně stejnosměrného napájecího napětí pro LNB, kde úroveň 13 V je vyžadována vertikální polarizace a úroveň 17 V horizontální polarizace. Signálem o frekvenci 22 kHz a amplitudě 0,6 V superponovaným na napájecím napětí (o velikosti 13 nebo 17 V) je přijímačem vyžadováno horní pásmo zvolené polarizace. V současné době, kdy je často potřeba přenést více informací, je tento analogový způsob komunikace nahrazován DiSEqC (Digital Satellite Equipment Control) příkazy.



Obr. 1.2: Pulsně šířková modulace DiSEqC protokolu |Převzato z [2]|

DiSEqC je komunikační protokol navržený společností EUTELSAT využívaný satelitními přijímači a dalšími zařízeními satelitního rozvodu. Jedna z jeho důležitých vlastností je zpětná kompatibilita se starším způsobem komunikace využívající velikosti napájecího napětí a tónu o frekvenci 22 kHz. K přenosu informací stejně jako u předchozího způsobu komunikace je použit již existující koaxiální kabel propojující zařízení. DiSEqC používá pulsně šířkovou modulaci s délkou jednoho bitu 1,5 ms, jak naznačuje obr. 1.2. Logická jedna je reprezentována sinusovým signálem o frekvenci 22 kHz dlouhým 0,5 ms. Sinusový

signál trvající 1 ms vyjadřuje logickou nulu. Na obr. 1.3 je znázorněna podoba typické datové zprávy, která je tvořena třemi, čtyřmi nebo výjimečně i více byty zakončenými lichým paritním bitem. První framing byte mimo uvozující sekvence bitů nese také informaci o chybách předešlého přenosu, zdali je vyžadována odpověď od slave, případně informaci, jestli se jedná o první přenos. Adresy nejsou zcela individuální, ale jednou adresou jsou označena všechna zařízení v satelitním rozvodu stejného typu (např.: LNB, multipřepínače, pozicionéry, . . .). Za zmínku stojí příkaz 0x38 - Write to port group, který

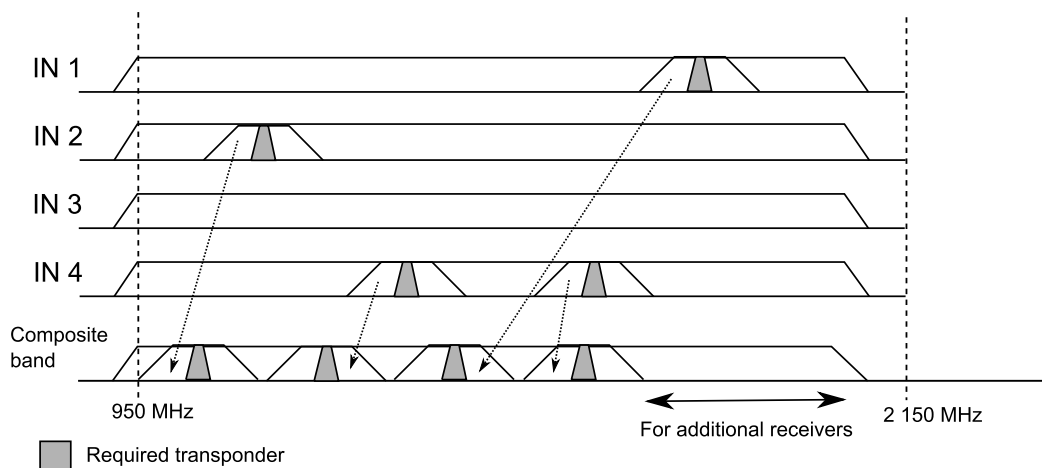


Obr. 1.3: Podoba typické datové zprávy DiSEqC protokolu [Převzato z [2]]

musí být implementován v každém zařízení podporující DiSEqC a slouží k přepínání signálů jako ekvivalent řízení pomocí úrovně napájecího napětí a sinusového tónu. Detailní popis protokolu DiSEqC není předmětem této práce. Přesnou podobu protokolu, přidělení adres a seznam všech příkazů lze vyhledat v literatuře [2].

V roce 2007 byla Evropským výborem pro elektrotechnickou normalizaci vydána norma EN 50494 [1] popisující rozvod satelitního signálu jedním kabelem. Tento satelitní rozvod se běžně označuje jako unicable. Podle zmiňované normy lze na jeden koaxiální kabel připojit až osm satelitních přijímačů. V systému unicable je zmiňované standardní pásmo rozděleno na osm subpásem. Každé ze subpásem je přiděleno jednomu přijímači připojeného na sdílený anténní přívod. V omezené šířce subpásma nelze bez zásadního zásahu do podoby signálu přenést stejné množství informace jako ve standardní šířce pásma (950 MHz až 2150 MHz). Proto v unicable systémech je nutné mimo výběru požadované polarizace a pásma ještě navíc vyselektovat pouze část vybraného signálu (často jen jeden transpondér), ve kterém se nachází sledovaný televizní kanál a frekvenčně ho posunout do subpásma přiděleného konkrétnímu přijímači. Popisovaný překlad pásem je znázorněn na obr. 1.4. Ve standardním DiSEqC protokolu není obsažen žádný příkaz, který by umožňoval přenést veškeré informace potřebné k tomuto úkonu. Aby satelitní přijímač byl schopen tento požadavek na překlad pásma sdělit multipřepínači, je nutné použít rozšiřující sadu DiSEqC příkazů. Navíc koaxiální kabel v tomto případě funguje jako sběrnice s nahodilým přístupem, proto je nutno řešit další problémy, jako jsou například kolize na sběrnici. Systém unicable je navržen tak, aby se byl schopen samostatně inicializovat. Tím je myšleno především přidělení jednotlivých subpásem všem přijímačům připojených k jednomu koaxiálnímu kabelu. Unicable rozvod má nespornou výhodu oproti klasickému rozvodu v úspoře kabeláže, ale jeho složitost je podstatně větší.

Pro realizaci unicable rozvodu nestačí pouze nainstalovat multipřepínač s označením unicable, ale všechny přijímače připojené k tomuto rozvodu musí systém unicable podporovat. Satelitních přijímačů podporujících unicable není na trhu mnoho a uživatel tím má omezený výběr. Pořízení unicable přijímače v České republice nemusí být vůbec snadné.



Obr. 1.4: Frekvenční překlád pásem v systému unicable

Většina prodejců elektroniky nemá unicable přijímač v nabídce. Pokud by uživatelé unicable rozvodu akceptovali omezení, které by spočívalo v tom, že by současně mohli sledovat pouze osm předem nakonfigurovaných transpondérů, bylo by při správném nastavení unicable multipřepínače možné použít i standardní satelitní přijímač. Omezení ve sledování pouze osmi předem navolených transpondérů by pro řadu nenáročných diváků nemuselo představovat problém. Při časté šířce pásma transpondéru 36/33 MHz lze v jednom transpondéru ve standardu DVB-S přenést běžně i 12 televizních kanálů. Například 25 základních neplacených televizních programů vysílaných v českém jazyce společnost Skylink poskytuje na čtyřech transpondérech (nabídka platná k únoru 2015). Popisované řešení může být navíc výhodné v teoreticky neomezeném počtu přijímačů připojených na jeden společný koaxiální kabel. Omezení mohou představovat pouze elektrické parametry rozvodové sítě a vstupních obvodů přijímačů. Naznačená výhoda by se mohla stát významnou například v satelitním rozvodu menšího hotelu či pensionu.

Systém Unicable může být velice výhodný i v případech, kde je satelitní rozvod již vybudovaný a uživatel má k dispozici pouze jeden přívod. Většinou je obtížné zabudovaný satelitní rozvod výrazně rozšiřovat a nároky uživatelů stále rostou. V současné době je zcela běžné využívat v jednom bytě více satelitních přijímačů a ty navíc mívají dva tunery. Jeden určený pro sledování a druhý používaný pro nezávislý záznam. Pokud do bytu vede jeden přívod a nelze přidat další, bývá unicable systém jedním z mála řešení. Většinou je ale nutná výměna přijímače za zařízení, které unicable systém podporuje.

Pro realizaci unicable rozvodu s pevně nastavenými transpondéry, jehož výhody, nevýhody a možnosti využití byly nastíněny v předchozím odstavci, je nutné mít možnost multipřepínač typu unicable nakonfigurovat. V případě konvenčního použití je unicable multipřepínač nastavován pětící speciálních DiSEqC příkazů. Bez hlubších úvah lze říci, že multipřepínač by měl jít bez problémů nastavit pomocí uměle generovaných DiSEqC příkazů. Generátor příkazů by musel být připojen na koaxiální kabel přívodu a pravděpodobně by bylo nutné potlačení DiSEqC příkazů generovaných vlastními satelitními přijímači. Z tohoto důvodu se jako jediné vhodné místo pro připojení takového generátoru

jeví propojení mezi multipřepínačem a prvním přijímačem. Pokud by se generátor nacházel na veřejně přístupném místě, musel by být zabezpečen vůči neoprávněné manipulaci. Navíc by tento generátor byl technicky relativně složitý a musel by obsahovat uživatelský interface v podobě klávesnice s displejem.

Po detailnějším prozkoumání struktury zvoleného unicable multipřepínače s označením MS8/1(8)PIN-4 od firmy EMP-Centauri lze vyzorovat, že satelitní kanálové routery SaTCR-1, zajišťující frekvenční přeložení pásem jsou, nastavovány prostřednictvím sběrnice I2C (Inter-Integrated Circuit) obvodem ST7LNB1. Úkolem ST7LNB1 je pouze dekódovat příchozí DiSEqC příkazy a odpovídajícím způsobem nastavit osmici obvodů SaTCR-1. Nastavování přímo klíčové součástky SaTCR-1 po běžně používané a známé komunikační sběrnici I2C je značně jednodušší než generování DiSEqC příkazů. Prakticky by stačilo pouze nahradit součástku ST7LNB1 za přídatný obvod, který by SaTCR-1 nastavil podle uživatelského vstupu.



Obr. 1.5: Multipřepínač MS8/1(8)PIN-4 od firmy EMP-Centauri |Převzato z [4]|

Interface v podobě tlačítek a displeje není příliš komfortní a zbytečně dělá přídatný obvod rozměrnějším, složitějším a v souladu s tím poruchovějším a nákladnějším. Nabízí se využití například PC, které naprostá většina uživatelů již vlastní.

Interface prostřednictvím PC je pouze softwarová záležitost, není příliš nákladný a je lehce modifikovatelný. Data z takového interface lze přenést buď pomocí datové sběrnice, nebo je zkopírovat na datové úložiště a fyzicky data k multipřepínači dopravit. Přístup k multipřepínači může být omezen. Pravděpodobně se nebude nalézat na zcela přístupném místě a pokud ano, nejspíš bude chráněn proti neobdobné manipulaci umístěním v zabezpečené skříni. Z tohoto důvodu se nejvíce přenos dat pomocí datových nosičů, jako jsou například flash disky nebo SD karty, příliš ideální.

Z hlediska jednoduchosti by se jako nejvhodnější datová sběrnice jevila RS-232 případně RS-485, pokud by bylo nutné komunikovat na delší vzdálenosti. Ani jedna ze zmíněných sběrnic však není v současných PC příliš podporována a nelze tak předpokládat,

že je bude mít běžný uživatel k dispozici. V dnešní době je nejrozšířenější sběrnici USB. Konstrukce zařízení využívající ke komunikaci USB by nebyla příliš náročná obzvláště při použití například FTDI (Future Technology Devices International) čipu umožňující obsluhu USB pomocí rozhraní USART (Universal Synchronous/Asynchronous Receiver and Transmitter). Maximální povolená délka propojovacího USB kabelu je stanovena na 5 m. To nemusí vždy stačit. Uživatel by byl nucen obstarat si přenosné zařízení a před provedením konfigurace se nejprve k multipřepínači přiblížit. Další problém při použití USB může nastat vlivem nekompatibility s budoucími operačními systémy.

Další komunikační sběrnici, kterou jsou dnešní počítače vybavovány, je Ethernet. Použití sběrnice Ethernet je vyžadováno v zadání této práce, a to především z dále popsanych důvodů. Standard 100Base-TX dovoluje komunikovat po kroucené dvojlince až na vzdálenost 100 m. To je pro popisovanou aplikaci více než dostatečné. Dále lze předpokládat, že ethernetová síť již v budově existuje a multipřepínač se do této sítě pouze připojí. Tím se multipřepínač stane jednoduše dostupným z každého bytu potažmo pokoje. Navíc pro vytvoření ethernetové sítě lze použít i samotný satelitní rozvod. V budovách, kde by tento způsob řešení ethernetové sítě byl implementován, se použití Ethernetu pro nastavování multipřepínače stává ještě výhodnějším. Při použití této sběrnice je na výběr z více možností, jak celou komunikaci realizovat. Je možné použití již běžně zavedených protokolů, nebo navrhnout celý komunikační protokol podle požadavků aplikace. Použití protokolů, které jsou již v celosvětové síti internet běžně používány, může být výhodné. Při jejich použití nemusí být vytvářen žádný nový software, který by dokázal po navrženém protokolu s multipřepínačem komunikovat, ale lze konfiguraci multipřepínače provést přes obyčejný internetový prohlížeč. Internetový prohlížeč patří k základním programům a je možné předpokládat, že bude nainstalován na každém PC, chytrém mobilním telefonu nebo tabletu. To umožní přístup k nastavení multipřepínače ze zařízení jakékoliv platformy a operačního systému.

Předmětem práce je návrh zařízení umožňující řízení multipřepínače typu unicable bez použití DiSEqC příkazů. Celá práce vzniká ve spolupráci s firmou EMP-Centauri se sídlem v Klatovech, proto pro navrhovanou úpravu byl zvolen její produkt s označením MS8/1(8)PIN-4. Vyžadováno je zejména nastavení frekvencí transpondérů, které budou přeloženy do zvoleného subpásmu a přeneseny na výstup multipřepínače. Potřebné parametry budou zadávány prostřednictvím PC a pro přenos dat je v zadání stanovena sběrnice Ethernet. Bylo zvoleno řešení využívající k výměně dat protokol HTTP (Hypertext Transfer Protocol), na kterém funguje celosvětová síť internet. Celé zařízení bude navenek vykazovat chování webového serveru. Uživatelský interface bude mít podobu konfiguračního webu, kde jako vstupy slouží textová pole HTTP formuláře. Celý konfigurační web musí být uložen ve flash paměti mikrokontroléru, proto nemůže být příliš obsáhlý a graficky náročný. Zařízení musí umět zpracovávat minimálně metodu GET HTTP protokolu, pomocí které prohlížeč žádá server o zaslání určitého souboru. Navržené zařízení by nemělo degradovat teplotní rozsah upravovaného multipřepínače.

2

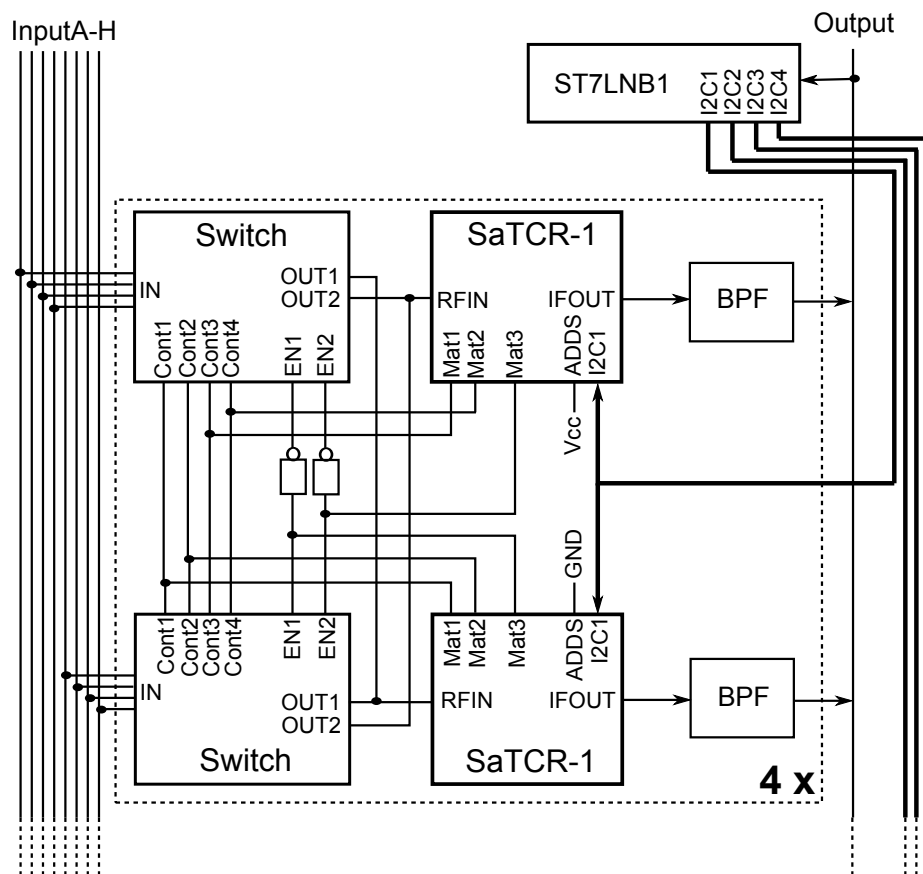
Popis zařízení

Pro úpravu multipřepínače, která je rozebrána v úvodu práce, byl vybrán unicable multipřepínač MS8/1(8)PIN-4 vyráběný firmou EMP-Centauri. Tento multipřepínač umožňuje distribuci satelitních signálů ze dvou satelitních pozic pro až osm účastníků připojených na jeden výstupní koaxiální kabel. To znamená, že multipřepínač má celkem osm vstupů (horní a dolní pásmo horizontální polarizace a horní a dolní pásmo vertikální polarizace pro každou ze satelitních pozic). V této kapitole je popisováno navrhované zařízení především po hardwarové stránce. Kapitola obsahuje i popis upravovaného multipřepínače MS8/1(8)PIN-4, který je pro pochopení funkce navrhovaného zařízení nezbytný.

2.1 Popis multipřepínače MS8/1(8)PIN-4

Multipřepínač je napájen satelitními přijímači připojenými na jeho výstup. Jmenovitá hodnota napájecího napětí je 12 V a proudový odběr při této hodnotě se pohybuje okolo 240 mA. LNB připojené na vstupy multipřepínače jsou napájeny pomocí přídavného zdroje, který je součástí produktu. Vstupy multipřepínače jsou přizpůsobeny na zpracování signálu ve standardním frekvenčním pásmu satelitního rozvodu 950 – 2150 MHz. Průchozí zisk signálů je v průměru 8 dB. Multipřepínač je v základní podobě řízen DiSEqC protokolem popisovaným v normě EN 50494 (Rozvod satelitního signálu jedním koaxiálním kabelem v bytových instalacích) [1]. Zvolený multipřepínač je konstruován pro použití v teplotách od -30 od 60°C. Na obr. 2.1 je vyobrazeno hrubé blokové schéma multipřepínače. Schéma je zaměřeno především na znázornění prvků, které jsou prostřednictvím DiSEqC řízeny, nebo se na řízení multipřepínače nějakým způsobem podílí. Pro názornost jsou některé bloky, jako například vstupní filtry, zesilovače signálu a jiné prvky, vypuštěny, i když pro funkci multipřepínače jsou nepostradatelné.

Celý multipřepínač je řízen obvodem ST7LNB1 vyráběným firmou STMicroelectronics. Jedná se o jednoúčelový 8-bitový mikrokontrolér určený k řízení zařízení ovládaných pomocí DiSEqC protokolu. Součástka přijímá a dekóduje DiSEqC příkazy od satelitních přijímačů a v případě potřeby prostřednictvím sběrnice I2C konfiguruje satelitní kanálové routery SaTCR-1. ST7LNB1 nabízí dva vstupy pro DiSEqC příkazy, jeden výstup pro



Obr. 2.1: Blokové schéma multipřepínače MS8/1(8)PIN-4

DiSEqC a čtyři komunikační linky I2C. Integrovaný obvod je schopen obsloužit maximálně osm součástek SaTCR-1. Komunikačních sběrnic musí být větší počet především z důvodu, že součástka SaTCR-1 umožňuje nastavení jedné ze dvou adres, které se volí pomocí pinu ADDSEL. Proto lze na jednu fyzickou sběrnici připojit pouze dva obvody SaTCR-1. Dále obvod ST7LNB1 nabízí režim provozu se sníženou spotřebou či výstupy pro ovládání přepínací matice (tato funkce není v multipřepínači využita). Obvod je napájen napětím o velikosti 5 V.

V multipřepínači MS8/1(8)PIN-4 jsou použity CMOS přepínače navržené pro spínání signálů o frekvencích od 250 do 2150 MHz. Jedná se o součástku s označením uPD5720K, kterou uvedla na trh společnost NEC. Integrovaný obvod umožňuje připojit čtyři vstupní signály a podle potřeby je přepínat na jeden ze dvou výstupů s vložitelným útlumem menším než 9 dB (typicky 6,9 dB). Každý z výstupů lze pomocí pinů EN1/EN2 povolit či zakázat. Této funkce je v multipřepínači využíváno. V MS8/1(8)PIN-4 jsou všechny čtyři výstupy jedné satelitní antény připojeny k jednomu přepínači. Jaká ze dvou satelitních antén má být připojena na vstup obvodu SaTCR-1, je voleno právě pomocí zakázání či povolení příslušného výstupu, jak je znázorněno na obr. 2.1. K zakázání či povolení výstupu je použit třetí bit skupiny výstupů obvodu SaTCR-1, které jsou určeny k řízení přepínací matice. Piny s označením Cont1 až Cont4 lze vybírat libovolnou kombinací vstupních signálů na výstupech OUT1 a OUT2.

Vstup	Mat4	Mat3	Mat2	Mat1
A	0	0	0	0
B	0	0	0	1
C	0	0	1	0
D	0	0	1	1
E	0	1	0	0
F	0	1	0	1
G	0	1	1	0
H	0	1	1	1

Tab. 2.1: Tabulka připojených vstupů v závislosti ke stavům výstupů Mat1 až Mat4

Frekvenční posun požadovaného pásma zastává součástka SaTCR-1. Její vstupní a výstupní obvody jsou přizpůsobeny pro zpracování signálu o frekvenci od 950 do 2150 MHz. Součástka obsahuje číslicově laditelný fázový závěs, jehož výstupní signál o určité frekvenci je na směšovači sloučen se vstupním signálem. Na jeden vstup fázového detektoru je přes pevnou děličku čtyřmi přiveden signál z krystalového oscilátoru kmitajícím na frekvenci 16 MHz. Druhým vstupem fázového detektoru je signál z výstupu napětím řízeného oscilátoru vydělený číslem nacházejícím se v konfiguračním registru s názvem TUNING. Pokud je fázový závěs zachycen, frekvence napětím řízeného oscilátoru f_{VCO} je dána vztahem 2.1, kde N je nastavitelná dělicí konstanta děličky umístěné ve zpětné vazbě fázového závěsu a f_{Xtal} udává frekvenci oscilátoru (16 MHz).

$$f_{VCO} = \frac{N * f_{Xtal}}{4} \quad (2.1)$$

Výstup směšovače je připojen na vstup zesilovače s diferenčním výstupem, který je vyveden na piny pouzdra. Obvod SaTCR-1 může mimo normálního módu fungovat i v několika speciálních módech. Nastavením Low power módu se stává cesta ze vstupu na výstup neprůchozí a fázový závěs je vypnut. Komunikační rozhraní I2C je dostupné i v tomto nízkopříkonovém módu. Jestliže byla změněna hodnota dělicího poměru N v registru TUNING, je nutné integrovaný obvod uvést do režimu s názvem Calibration mode. Tím je dán požadavek na přeladění fázového závěsu, jehož správné zachycení je signalizováno nastavením bitu LOCK ve stavovém registru. Déle je k dispozici transparentní mód, ve kterém je fázový závěs vypnut a signál prochází součástkou bez frekvenčních změn. V rámci I2C sběrnice mají obvody SaTCR-1 pevně nastavenou jednu ze dvou adres. In-

S	Chip address	A	Reg. address n	A	Data n	A	Data n + 1	A	P
----------	---------------------	----------	-----------------------	----------	---------------	----------	-------------------	----------	----------

Obr. 2.2: Zapisovací sekvence do konfiguračních registrů obvodu SaTCR-1 po sběrnici I2C

tegrovaný obvod je dostupný na adrese 0xC8, pokud je pin ADDS připojen k potenciálu

GND. V případě, že je tento pin ponechán nepřipojený, nebo je přes pull-up rezistor připojen k napájecímu napětí, součástka reaguje na adresu 0xCA. Použitý obvod SaTCR-1 umožňuje čtení či zápis všech konfiguračních registrů v jedné I2C sekvenci. Po prvním byte obsahujícím adresu následuje byte s adresou registru a další byty nesou samotný obsah konfiguračních registrů, přičemž adresa registru je automaticky inkrementována. Celá zapisovací sekvence je znázorněna na obr. 2.2.

Ještě před tím, než je signál přiveden na výstup multipřepínače, je z něj odfiltrována pouze část spektra odpovídající přidělenému subpásmu. Tuto operaci zajišťuje keramický filtr typu pásmová propust. Filtr funguje na principu SAW (Surface Acoustic Wave), kde je elektrický signál na jedné straně destičky převeden na mechanické kmity. Ty se šíří po povrchu keramiky, která má vlastní rezonanční frekvenci, tudíž přenos kmitů je frekvenčně závislý. Na druhé straně keramické destičky jsou kmity převedeny zpět na elektrický signál. Díky skutečnosti, že každý filtr má jinou vhodně zvolenou centrální frekvenci, lze smísit signály všech osmi kanálů multipřepínače do jednoho výstupu. Hodnoty centrálních frekvencí jednotlivých filtrů připojených na výstup konkrétních SaTCR-1 obvodů jsou uvedeny v tab. 2.2.

SaTCR-1	f_{BPF} [MHz]	Naladitelné pod frek. [MHz]	Sběrnice	Adresa
1	1080	10830	I2C1	0xCA
2	1176	10926	I2C1	0xC8
3	1237	10987	I2C2	0xCA
4	1413	11163	I2C2	0xC8
5	1555	11305	I2C3	0xCA
6	1668	11418	I2C3	0xC8
7	1842	11592	I2C4	0xCA
8	1960	11710	I2C4	0xC8

Tab. 2.2: Tabulka centrálních frekvencí filtrů, adres a sběrnic připojených k jednotlivým obvodům SaTCR-1

Pro správnou funkci multipřepínače je nezbytné správně nastavit v konfiguračním registru dělicí konstantu N , která ovlivňuje výsledný frekvenční posun pásma. Na vstupní pin SaTCR-1 je přiveden signál o frekvenci f_{IN} , která je dána vztahem 2.2. f_{TR} je frekvence požadovaného transpondéru a f_{LO} udává frekvenci místního oscilátoru v LNB satelitní antény. Oscilátory v LNB bývají podle standardu laděny na frekvence 9,75 GHz pro dolní pásmo a 10,6 GHz pro horní pásmo.

$$f_{IN} = f_{TR} - f_{LO} \quad (2.2)$$

Na výstupu SaTCR-1 je požadováno, aby signál byl posunut do subpásma přiděleného konkrétnímu satelitnímu přijímači. Posunutí musí korespondovat s centrální frekvencí pásmové propusti připojené na výstup příslušného obvodu SaTCR-1. Proto požadovaná výstupní frekvence a centrální frekvence pásmové propusti budou nadále označovány

stejným výrazem f_{BPF} . Při použití vztahu 2.2 lze požadovanou výstupní frekvenci f_{BPF} vyjádřit rovnicí 2.3. f_{VCO} je frekvence výstupu napětím řízeného oscilátoru, která je dána rov. 2.1.

$$f_{BPF} = f_{VCO} - (f_{TR} - f_{LO}) \quad (2.3)$$

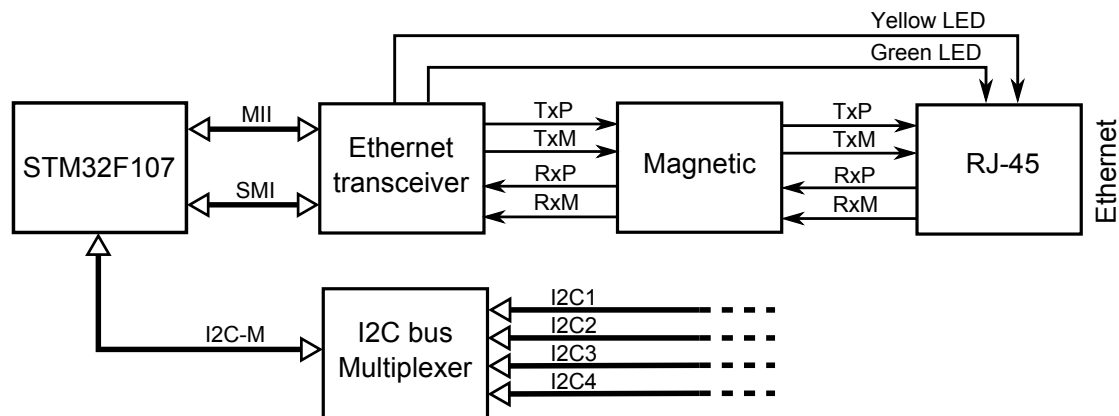
Po dosazení rov. 2.1 do vztahu 2.3 a vyjádření N je získán výsledný výraz 2.4, podle kterého je nastavována správná hodnota dělicího poměru děličky nacházející se ve zpětné vazbě fázového závěsu obvodu SaTCR-1.

$$N = ((f_{TR} - f_{LO}) + f_{BPF}) * \frac{4}{f_{Xtal}} \quad (2.4)$$

2.2 Popis navrhovaného obvodu

Navrhovaný obvod lze rozdělit do pěti hlavních bloků, jak ukazuje obr. 2.3. Jádrem celého zařízení, které inicializuje veškeré operace, je 32 bitový mikrokontrolér STM32F107. Tento mikrokontrolér byl vybrán především vzhledem ke skutečnosti, že je vybaven ethernetovou MAC jednotkou. Data mezi MAC jednotkou a ethernetovým transceiverem jsou vyměňována prostřednictvím MII (Media-independent interface) a konfigurační registry transceiveru jsou nastavovány pomocí SMI (Station management interface). Kromě MII existuje možnost přenášet data přes RMII (Reduced media-independent interface). RMII vyžaduje oproti MII méně vodičů, ale komunikace musí být provozována na dvojnásobné modulační rychlosti. V souladu s tím vyzařuje více energie do okolí, která může působit rušivě. Celá konstrukce přídatného zařízení je navrhována tak, aby energie vyzařovaná do okolí desky plošných spojů byla možná co nejnižší a předcházelo se tak nežádoucímu ovlivňování citlivých obvodů zpracovávajících slabý anténní signál. Především z tohoto důvodu bylo pro přenos dat zvoleno MII. Pouzdro mikrokontroléru LQFP64 nabízí pro realizovanou aplikaci dostatečné množství pinů a hlavní výhoda RMII, která spočívá v úspoře použitých pinů, by zde nebyla podstatná. Ethernetový transceiver představuje fyzickou vrstvu Ethernetu. Navrhované zařízení využívá jako přenosové medium kroucenou dvojlinku, tedy konkrétně standard 100Base-TX (někdy nazýván jako Fast Ethernet) případně standard 10Base-T. Výstupem transceiveru jsou dva diferenční signály (jeden určen pro příjem a druhý pro vysílání dat), které jsou vedeny do oddělovacího transformátoru s převodním poměrem rovným jedné. Transformátor zajišťuje galvanické oddělení zařízení od zbytku sběrnice. Za transformátorem se nacházejí proudově kompenzované tlumivky, které slouží především k potlačení souhlasné složky signálu. Připojení do ethernetové sítě je umožněno přes klasický konektor RJ-45, který má ve svém krytu zabudované dvě LED pro signalizaci aktivity a korektního připojení k síti.

Mikrokontrolér je bohužel vybaven pouze jedním rozhraním umožňujícím komunikaci po I2C sběrnici. Z důvodu potřeby obsluhy všech osmi obvodů SaTCR-1 musí být zařízení vybaveno multiplexerem sběrnice I2C. Použitý multiplexer sběrnice navíc dovoluje přímé



Obr. 2.3: Blokové schéma navrhovaného zařízení

propojení sběrnic fungujících na různě vysoké napěťové úrovni. Multiplexer je přirozeně konfigurovatelný po I2C a jeho použití vyžaduje pouze zásah do obslužného softwaru.

Přídavná deska plošných spojů je s multipřepínačem propojena konektorem, který je bez dalších úprav desky plošných spojů multipřepínače zaměněn za obvod ST7LNB1. To znamená, že k napájení navrhované desky je k dispozici pouze napětí o velikosti 5 V, kterým byl napájen ST7LNB1. Veškeré součástky osazené na přídavné desce vyžadují 3,3 V napájení. Navrhovanou desku bylo tedy nutné vybavit stabilizátorem napětí. Pro tento účel byl vybrán low drop stabilizátor LD1117, který dokáže desku zásobovat proudem o velikosti až 800 mA. Ani při maximálním přípustném proudu by podle výrobce neměl na stabilizátoru vzniknout větší úbytek napětí než 1,2 V. Z toho vyplývá, že k zajištění správné funkce přídavného zařízení nesmí velikost napětí napájecí větve multipřepínače klesnout pod úroveň 4,5 V.

Jak již bylo zmíněno, zařízení je navrhováno s ohledem na dosažení nízkého EMI (Electromagnetic Interference). Při návrhu bylo dbáno nejen na minimalizaci rušení pronikající do ethernetové sítě, ale i na omezení vyzařování rušivých elektromagnetických vln samotnou osazenou deskou plošných spojů. V multipřepínači jsou běžně zpracovávány signály o nízkých úrovních a mohly by být snadno zarušeny.

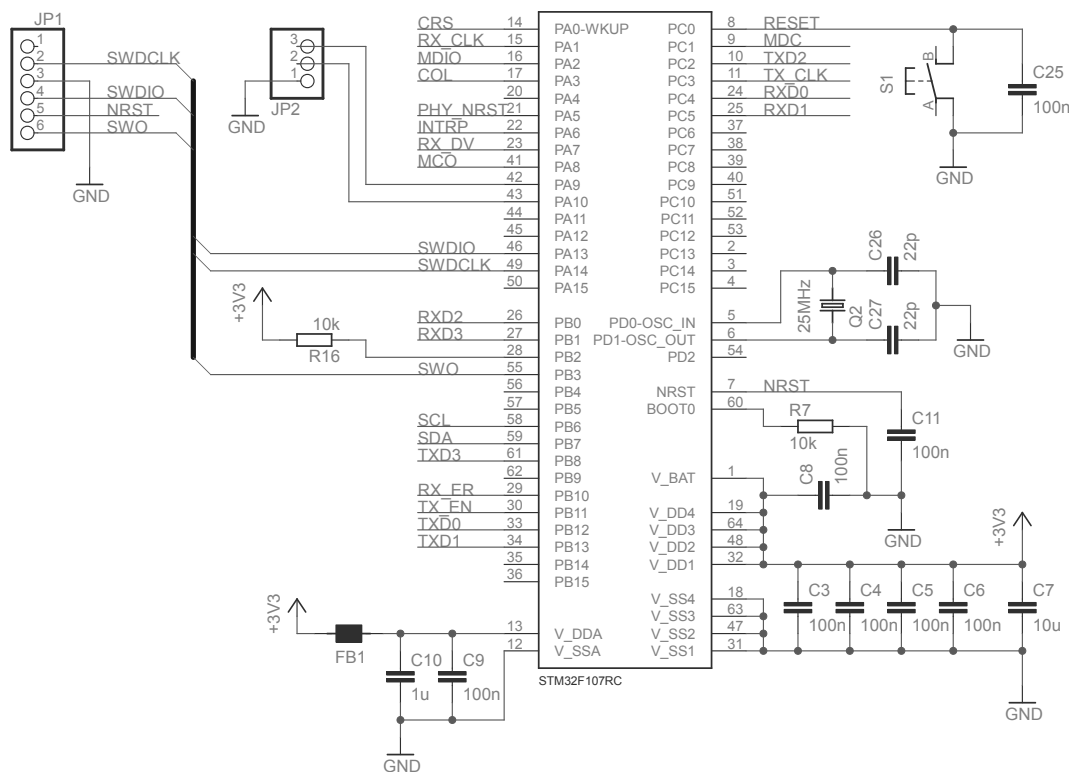
Při výběru součástek použitých ke konstrukci přídavné desky byl kladen důraz na velikost jejich teplotního rozsahu. Žádná ze součástek navrhovaného zařízení by neměla degradovat teplotní rozsah samotného multipřepínače, který je -30°C až $+60^{\circ}\text{C}$.

2.2.1 Řídicí mikrokontrolér STM32F107

Součástka s označením STM32F107 představuje 32 bitový mikrokontrolér s jádrem architektury ARM Cortex M3 vyráběný společností STMicroelectronics. Jádro Cortex M3 je určeno především pro použití v nízkonákladových embedded aplikacích. Přesto nabízí solidní výpočetní výkon a je připraveno pro obsluhu mnoha periférií. Společnost ARM ve svých materiálech udává výpočetní výkon jádra 1,25 Dips/MHz. STM32F107 má navržené sběrnice pro taktovací frekvenci až 72 MHz, tím pádem by mikrokontrolér při této

frekvenci měl dosahovat výpočetního výkonu až 90 Dips. V jádru Cortex M3 je implementována instrukční sada Thumb-2.

V zařízení je použit mikrokontrolér s konkrétním označením STM32F107RC, který nabízí 64 KB paměti SRAM pro všeobecné použití a 256 KB paměti flash. Verze mikrokontroléru s takto velkou flash pamětí byla zvolena především z důvodu, že v ní bude uložen celý konfigurační web. Mikrokontrolér je taktován na maximální přípustnou frekvenci 72 MHz. Taktovací hodinový signál může být generován z interního RC oscilátoru, který kmitá na frekvenci 8 MHz, externím oscilátorem nebo pomocí připojeného krystalového rezonátoru. Hodinový signál je dále upraven soustavou několika děliček a fázových závěsů na požadovanou taktovací frekvenci. Jak je vidět na obr. 2.4, v navrhovaném zařízení byla použita možnost generování hodinového signálu pomocí externě připojeného krystalového rezonátoru o rezonanční frekvenci 25 MHz. Přesto interní RC oscilátor nemůže být trvale vypnut. Jeho signálem je taktován řadič pro programování flash paměti, který je v aplikaci využíván.



Obr. 2.4: Mikrokontrolér STM32F107 s okolními součástkami

Pokud je nutné zachovat data i po odpojení napájení, nabízí mikrokontrolér STM32F107 minimálně dvě možnosti řešení. Jednou variantou řešení je uložení dat do jednoho ze čtyřiceti dvou 16 bitových registrů backup domény. Data v těchto registrech jsou udržována pomocí napájecího napětí V_{Bat} , které - jak už označení napovídá - je připojeno k baterii. Navrhovaný obvod používá druhou z možností. Ta spočívá v uložení dat do programové paměti flash. Pro obvody STM32F107 spadající do skupiny označované jako connectivity line je hlavní programové paměti vyhrazen adresový prostor od 0x08000000

do 0x0803FFFF. Flash paměť je organizována do 128 stran o velikosti 2 KB. Pokud do ní má být zapisováno, musí se tato operace uložením dvou klíčů do registrů řadiče paměti nejdříve povolit. Paměť je programována po polovinách slova (dvou bytech). Z tohoto důvodu lze ukládat data pouze na sudé adresy. K uložení nastavení multipřepínače je využita poslední strana programové paměti. Tedy adresy 0x0803F800 až 0x0803FFFF.

Na obr. 2.4 je vyobrazena část schématu, na kterém je znázorněn použitý mikrokontrolér STM32F107 a součástky potřebné k jeho základní funkci. K napájecí větvi je připojena řada keramických blokovacích kondenzátorů. Každý z kondenzátorů je fyzicky připojen k jednomu páru napájecích pinů. Analogová část mikrokontroléru je napájena přes feritovou perlu kvůli eliminaci rušivých zákmitů, které na napájecím rozvodu číslicových obvodů vznikají. Analogovou část napájení v navrhovaném zařízení používají především fázové závěsy, jiné analogové obvody mikrokontroléru nejsou využívány.

Na resetovací pin je kromě interního pull-up odporu připojen proti GND kondenzátor o kapacitě 100 nF, který při rychlém náběhu napájení udržuje po dobu náběžné hrany napájecího napětí obvod v resetovaném stavu. Připojení zmiňovaného kondenzátoru není nutné, protože STM32F107RC je vybaven obvodem zajišťujícím power on reset/power down reset. Tento obvod udržuje mikrokontrolér v resetovaném stavu, pokud je napájecí napětí nižší než 2 V. I přesto však výrobce připojení kondenzátoru k resetovacímu pinu doporučuje.

Dále je nutné zvolit prostřednictvím pull-up/pull-down rezistorů připojených k pinům BOOT0 a BOOT1 bootovací mód mikrokontroléru podle tab. 2.3. Embedded boot mód je nejčastěji používán za účelem přeprogramování flash paměti přes rozhraní USART, CAN či USB.

BOOT1	BOOT0	Bootovací mód
x	0	Main Flash memory
0	1	System memory
1	1	Embedded SRAM

Tab. 2.3: Tabulka bootovacích módů a závislosti na stavech pinů BOOT0 a BOOT1

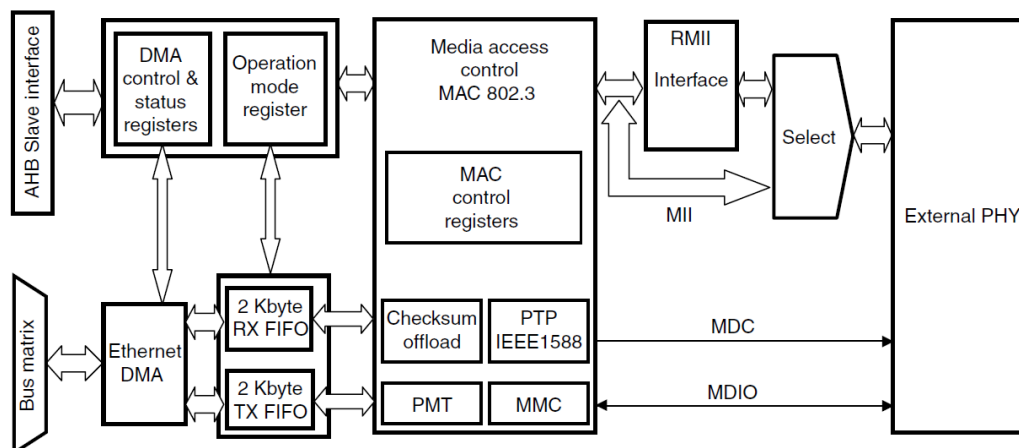
Resetovací tlačítko je připojeno na pin PC0 a ne přímo na pin resetu z důvodu, že je vyžadovaná rozšířená funkce tlačítka reset. Pokud je tlačítko reset drženo po určitou dobu v sepnutém stavu, nastavení multipřepínače je navráceno do defaultního stavu. Vzhledem k tomu, že v konfiguračním webu je umožněno měnit i přístupové údaje, je tato rozšířená funkce tlačítka reset nezbytná. Přerušování inicializované nultým bitem brány má nejvyšší hardwarovou prioritu ze všech externích přerušování.

K programování a debugování mikrokontroléru je použito SWD (Serial Wire Debug). Rozhraní je určeno především pro obvody mající omezený počet pinů. SWD nahrazuje pěti-pinové JTAG rozhraní pouze dvěma signály (hodinovým signálem a signálem pro obousměrnou výměnu dat) při zachování plné debugovací funkcionality JTAG.

Dva piny mikrokontroléru vyvedené na konektor JP2 slouží pouze k snazšímu debuggování problémů a ověřování naprogramovaných funkcí. Pro celkovou funkci zařízení nemají žádný význam.

2.2.2 MAC jednotka mikrokontroléru STM32F107

MAC jednotka umožňuje mikrokontroléru snadný příjem a vysílání ethernetových rámců vyhovujících standardu IEEE 802.3 [5]. Zajišťuje automatické přidání sedmi bytové preamble používající se pro synchronizační účely před každý vysílaný rámeček. Sestavený rámeček je před odesláním doplněn o pole nesoucí cyklický redundantní kontrolní součet (CRC) podle IEEE 802.3 [5]. MAC jednotka nabízí i hardwarovou generaci kontrolních součtů protokolů IPv4, IPv6 a jejich zapouzdřených protokolů TCP, UDP a ICMP. Získané součty jsou následně porovnány s kontrolními součty zahrnutými v přijatých paketech. Blokové schéma periférie mikrokontroléru STM32F107 obsahující MAC jednotku je na obr. 2.5.



Obr. 2.5: Blokové schéma MAC jednotky mikrokontroléru STM32F107 |Převzato z [3]|

Periférie podporuje průmyslové standardy MII a RMI používané k připojení externí fyzické vrstvy k MAC jednotce, které jsou specifikovány v IEEE 802.3 [5]. Pomocí zabudované MAC jednotky lze komunikovat rychlostmi 10 Mbit/s i 100 Mbit/s, a to jak v poloduplexním režimu, tak v plném duplexu. Dále je podporován mechanismus flow control, který umožňuje dočasně pozastavit přenos dat. Pokud je FIFO (First In, First Out) paměť na přijímací straně plná, MAC jednotka automaticky odešle Pause frame, kterým je protistanici dáno najevo, že má vysílání dočasně přerušit. Délka časového úseku, na jakou má být komunikace pozastavena, je obsažena v Pause frame a lze ji nastavit v registrech MAC jednotky. V periférii je začleněn Power management (PMT), který dokáže detekovat a reagovat na LAN wakeup a AMD Magic rámce. Ty slouží k vyjádření požadavku na opuštění režimu se sníženou spotřebou a navrácení se do plně funkčního stavu. V případě detekce těchto speciálních rámců může být vyvolán požadavek na přerušení. Pokud

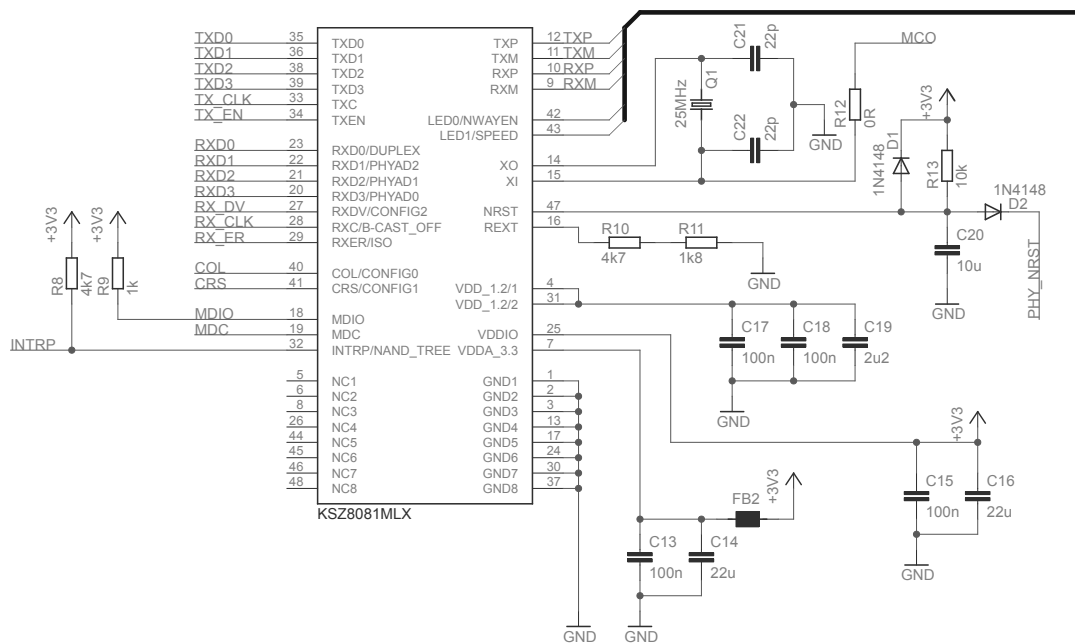
je MAC uvedena do režimu nízkého příkonu, veškeré příchozí rámce jsou zahazovány a nejsou předávány aplikaci k dalšímu zpracování. V režimu nízké spotřeby reaguje pouze samotná PMT jednotka na LAN wakeup nebo AMD Magic rámec a po jejich přijmutí je vykonána nastavená akce. V MAC jednotce je také implementován PTP (Precision time protokol). Ten je z pravidla využíván k synchronizaci času v distribuovaných řídicích systémech podle specifikace IEEE 1588. Zasláním speciální zprávy s časovými značkami si ovládané stanice mohou nastavit své lokální systémové hodiny přesně podle systémových hodin nadřazené stanice. Pro snazší vyhledávání chyb v síti periférie MAC střeďá statistické informace o typických chybových stavech na sběrnici jako je například pozdní kolize. Dále jsou registrovány chyby přijatých paketů (chybné CRC, nevyhovující délka paketu a další). Jednotlivé chyby jsou čítány v příslušných registrech MMC (MAC management counters). Hodnoty MMC čítačů čítající chyby v přijatých paketech jsou inkrementovány pouze v případech, kde paket splňuje kritéria přijímacího filtru. V opačném případě je paket zahozen a k žádnému dalšímu zpracování nedochází.

Pro výměnu dat s pamětí mikrokontroléru je využíván DMA (Direct Memory Access) přenos. K tomu je MAC jednotka vybavena jednoúčelovým DMA řadičem, který umožňuje přístup přímo na AHB (Advanced High-performance Bus) mikrokontroléru. Jak je vidět na obr. 2.5, k DMA řadiči jsou připojeny dvě paměti typu FIFO o velikosti 2 kB. Do jedné jsou ukládány přijaté ethernetové rámce čekající na přesun DMA kanálem do jiné části paměti mikrokontroléru a v druhé paměti jsou uloženy rámce připravené k odeslání na sběrnici.

2.2.3 Ethernetový transceiver

Jako ethernetový transceiver byla zvolena součástka s označením KSZ8081MLX vyráběná firmou Micrel. Součástka je plně kompatibilní se specifikací IEEE 802.3 [5] a byla navržena s ohledem na nízkou cenu a jednoduché začlenění do obvodu. KSZ8081MLX obsahuje integrovaný regulátor napětí pro získání napájecího napětí jádra o velikosti 1,2 V. Díky tomu je možné obvod napájet pouze jednou úrovní napětí o velikosti 3,3 V. Terminační rezistory jsou integrovány přímo na čipu, a proto není nutné je přidávat externě. Zvolená fyzická vrstva podporuje standardy 10Base-T a 100Base-TX, ve kterých je pro přenos dat používána nestíněná kroucená dvojlinka CAT-5. Systém HP Auto MDI/MDI-X spolehlivě detekuje přímé nebo křížené zapojení kabelu a v případě nesprávného použití provede interní přepojení párů. Pro připojení ethernetové MAC jednotky je k dispozici pouze MII rozhraní, RMI rozhraní není v transceiveru implementováno.

Na obr. 2.6 je vyobrazen transceiver KSZ8081MLX s okolními součástkami. Napájecí napětí je klasicky blokováno a filtrováno keramickými kondenzátory s kapacitou podle doporučení výrobce. Analogová část napětí je navíc připojena přes feritovou perlu. Signály MDIO a programovatelný výstup využívaný pro přerušení mikrokontroléru INTRP jsou s otevřeným kolektorem a vyžadují připojení externích pull-up rezistorů. Odporem sériové kombinace rezistorů R10 a R11 je nastaven proud na výstupu transceiveru. Pro převodní



Obr. 2.6: Ethernetový transceiver KSZ8081MLX s okolními součástkami

poměr transformátoru připojeného na výstup transceiveru 1:1 je výrobcem stanovena hodnota odporu mezi pinem REXT a společnou zemí na $6,49 \text{ k}\Omega \pm 1\%$. Jako zdroj hodinového signálu slouží krystalový rezonátor s rezonanční frekvencí 25 MHz. Navržený obvod umožňuje také připojení hodinového signálu generovaného mikrokontrolérem STM32F107. Na výstupní pin MCO mikrokontroléru je možno připojit jeden z několika vnitřních signálů hodinového systému mikrokontroléru. Využitím této funkce lze zjednodušit obvod a zredukovat počet použitých součástek. I přes tyto výhody je však z důvodu předcházení problémům na realizované desce hodinový signál generován krystalovým rezonátorem a propojka R12 není osazena. K resetovacímu pinu NRST jsou připojeny součástky podle doporučení výrobce. Rezistorem R13 je na pinu NRST v klidovém stavu definováno napětí odpovídající logické jedné. Kondenzátor C20 udržuje transceiver při rychlém náběhu napájecího napětí po nějakou dobu v resetovaném stavu.

Transceiver KSZ8081MLX nabízí funkci nazývanou LinkMD, která je určena k diagnostice propojovacího kabelu. Systém využívá metodu časové reflektometrie k analýze běžných problémů vznikajících na metalickém vedení, jako jsou nevyhovující zakončovací impedance, zkratky nebo přerušená vedení. LinkMD odešle po vedení puls známé amplitudy a analýzou tvaru odraženého signálu určí typ poruchy. Z časového zpoždění odraženého signálu lze přibližně odhadnout i vzdálenost místa poruchy na vedení. Výsledky provedeného testu jsou k dispozici v registru transceiveru dostupného na adrese 0x1D.

Korektní propojení obvodu KSZ8081MLX s deskou plošných spojů je možné prověřit režimem, kde piny obvodu jsou připojeny na vstupy NAND hradla. Pokud je vše v pořádku, při buzení všech vstupů hradla logickou jedna by se na jeho výstupu měla nacházet logická nula. Některé typy poruch, jako například zkrat pinu s napájecím napě-

tím, lze touto jednoduchou strukturou pomocí připínání logické úrovně jednotlivých pinů dokonce i lokalizovat.

Obvod KSZ8081MLX má propracované řízení spotřeby a nabízí více možností, kterými lze snížit příkon obvodu. Power-Saving mode je používán k redukování spotřeby transceiveru v případě, že není připojen kabel a funkce auto-negotiation je povolena. V tomto režimu jsou vypnuty všechny bloky transceiveru s výjimkou transmitteru, obvodů pro detekci energie na sběrnici Ethernet a fázových závěsů. Režim Energy-Detect Power-Down Mode funguje podobně, ale navíc jsou v něm odpojeny fázové závěsy a je prodloužen časový interval mezi vysíláním pulzů, které slouží pro zjištění, zda nebyla ke sběrnici připojena protistanice. Power-Down Mode je určen pro případy, ve kterých obvod KSZ8081MLX není vůbec používán. V tomto módu jsou vypnuty všechny interní funkce transceiveru mimo MII rozhraní. Pro ještě větší snížení spotřeby transceiveru v Power-Down Mode obvod nabízí odpojení externího zdroje hodinového signálu a použití interního pomaloběžného oscilátoru. Hodnoty příkonů transceiveru pro jednotlivé režimy nízké spotřeby jsou vypsány v tab. 2.4. V navrhovaném zařízení je ke snížení příkonu používán Energy-Detect Power-Down Mode.

Režim provozu	Celkový příkon [mW]
100Base-TX Link-up (no traffic)	152
100Base-TX Full-duplex @ 100% utilization	155
10Base-T Link-up (no traffic)	83
10Base-T Full-duplex @ 100% utilization	135
Power-saving mode	79
EDPD mode	66
EDPD mode and PLL off	18
Software power-down mode	13,5
Software power-down mode and slow-oscillator mode	6

Tab. 2.4: Tabulka hodnot příkonů transceiveru KSZ8081MLX pro jednotlivé režimy snížené spotřeby energie při napájecím napětí 3,3 V

2.2.4 Magnetický modul

Přestože to není výslovně ve specifikaci IEEE 802.3 požadováno, užití magnetických modulů je nejčastěji používaná metoda k zajištění požadavků na elektrický interface 10/100Base-T. Nicméně neexistuje univerzální konfigurace, kterou by byly splněny veškeré požadavky pro libovolný návrh a navíc s nízkými náklady. Magnetické moduly nabízejí jednoduché řešení pro splnění vícero požadavků na zmiňované rozhraní zároveň (např.: elektrickou izolaci, potlačení souhlasné složky signálu, impedanční přizpůsobení nebo zlepšení vlastností z hlediska EMC (Electromagnetic Compatibility)).

Z hlediska bezpečnosti osob je specifikací IEEE 802.3 vyžadováno, aby 10/100Base-T interface byl schopen odolávat střídavému napětí 1500 V při frekvenci 50 Hz až 60 Hz po dobu jedné minuty. Tuto izolační schopnost musí prokazovat jak porty mezi sebou, tak jakýkoliv z portů proti kostře. Transformátory lze snadno a efektivně tento požadavek splnit a jsou běžně pro tento účel používány.

Každý kabel v síti 10/100Base-T je tvořen čtyřmi páry kroucených vodičů pracujících v diferenčním režimu. Transformátory poskytují velmi efektivní potlačení souhlasné složky signálu. Transformátory je potlačena jak souhlasná složka signálu přicházející z kabelu do transceiveru, tak souhlasná složka přicházející z transceiveru (a okolního systému) do kabelu. Potlačení souhlasné složky signálu je výhodné především z těchto důvodů:

- Snížením velikosti souhlasné složky signálu je zlepšen poměr signálu k šumu systému. To umožňuje PHY (Physical Layer) snadněji obnovit datový signál a dosáhnout požadované bitové chybovosti.
- Rušení vyprodukované obvody na PCB (Printed Circuit Board) může být navázáno do signálových cest mezi PHY a magnetickým obvodem. Vzhledem k povaze rušení se z většiny naváže do obou diferenciálních signálů stejně, čímž se vytvoří souhlasné rušení. Souhlasné rušení je v transformátoru utlumeno a vlastnosti systému z hlediska EMC jsou tímto zlepšeny.

Všechna digitální vysokorychlostní zařízení využívají frekvenční spektrum sahající až do stovek megahertz. Pokud se nezamezí úniku této energie do okolí přístroje, může se stát zdrojem elektromagnetické rušení. Je třeba pečlivého návrhu systému, aby se minimalizovalo množství vyzářené vysokofrekvenční energie, tato energie může být snadno vyzářena i prostřednictvím nestíněného CAT5 kabelu. RJ-45 konektory se zabudovaným magnetickým modulem bývají často stíněné.

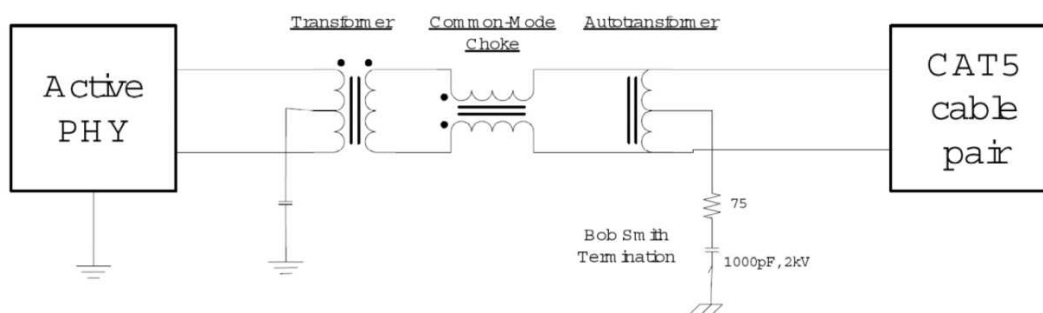
K dispozici je několik různých typů magnetických modulů, které jsou v souladu se všemi požadavky IEEE 802.3. Dále jsou popsány pouze základní typy modulů obsahující proudově kompenzovanou tlumivku (CMC). Tyto typy magnetických modulů mohou být rozděleny do dvou hlavních skupin:

- Modul obsahující 12 magnetických jader (transformátor, proudově kompenzovaná tlumivka a autotransformátor)
- Modul obsahující 8 magnetických jader (transformátor a proudově kompenzovaná tlumivka)

Magnetický modul obsahující 12 jader se skládá z transformátoru, proudově kompenzované tlumivky a autotransformátoru (tj. tři oddělená magnetická jádra pro každý ze čtyř kroucených párů vodičů). Účelem transformátoru s pevným převodním poměrem 1:1 je vytvoření galvanického oddělení mezi kabelem a systémem. Střed vinutí transformátoru na straně PHY by měl být připojen přes kondenzátor k zemi.

Úkolem CMC je tlumit nesymetrické (souhlasné) rušení v kroucené dvojlince. Rušení může přicházet jak ze samotného systému, kde CMC snižuje vyzařování elektromagnetického rušení, tak rušení přicházející z vnějšku, kde CMC zlepšuje elektromagnetická odolnost.

Autotransformátor představuje pro diferenciální signál o vysoké frekvenci velkou impedanci a v této frekvenční oblasti se v zapojení nějak výrazně neuplatní, má ale velmi nízkou impedanci v oblasti nízkých kmitočtů a výrazně jsou tlumeny souhlasné proudy tekoucí do obvodu. Popisované zapojení autotransformátoru se označuje jako Bob Smith termination.



Obr. 2.7: Magnetický modul obsahující 12 magnetických jader (pouze jeden pár) |Převzato z [6]|

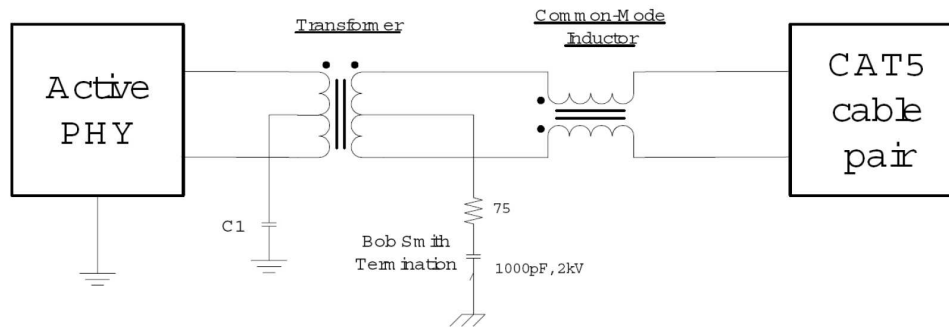
Magnetický modul s 8 jádry obsahuje pouze transformátor a CMC umístěny buď na straně kabelu viz obr. 2.8, nebo na straně PHY. Umístění CMC na straně kabelu má následující výhody:

- Tlumí souhlasné rušení, které do obvodu vniká vyvedeným středem vinutí transformátoru
- Tlumí souhlasné rušení, které vzniká vlivem nesymetričnosti vinutí transformátoru
- Filtruje rušení v systémech, kde kostra je připojena k digitální zemi (velmi časté na základních deskách počítače)

Nevýhodou však je, že zakončení typu Bob Smith se stává méně efektivní pro souhlasné rušení v důsledku vložení vysoké impedance mezi kabel a zakončovací rezistor. Verze modulu obsahující 12 jader nebo 8 jader s CMC na PHY straně tuto nevýhodu nemají, ale jsou náchylnější na rušení pocházející z kostry zařízení. Použití modulu s 8 magnetickými jádry s CMC na straně PHY není ideální také vzhledem k možnému průniku rušení ze společné země do kabelu, a to skrz kondenzátor připojený na vyvedený střed vinutí transformátoru.

V literatuře [6] není doporučováno používání verze magnetického modulu obsahující 8 jader s konfigurací, která má CMC na straně PHY.

Obecně řečeno, neexistuje univerzální rada, který ze zmiňovaných modulů je vhodnější. Výběr by měl být proveden v závislosti na konkrétních podmínkách pro každý



Obr. 2.8: Magnetický modul obsahující 8 magnetických jader v konfiguraci s CMC na straně kabelu (pouze jeden pár) |Převzato z [6]|

případ. Moduly obsahující 8 jader jsou levnější, tedy více atraktivní, ale jejich použití je v mnoha případech rizikovější. Moduly s 12 jádry umožňují snazší design a nevyžadují takové množství návrhových zkušeností.

Navrhovaná jednotka je osazena konektorem, ve kterém je integrovaný magnetický modul s 8 jádry v konfiguraci s CMC na straně kabelu. Tento typ magnetického modulu je doporučovaný výrobcem ethernetového transceiveru KSZ8081MLX. Integrovaným magnetickým modulem v konektoru je ušetřeno nemalé množství plochy na PCB, které je z konstrukčních důvodů značně omezeno. Ve prospěch zmiňovaného řešení přispěla i jeho dobrá dostupnost. V konektoru jsou zabudované dvě LED pro indikaci probíhající komunikace a připojení k síti.

2.2.5 Odolnost vůči elektrostatickému výboji

Problematiku týkající se odolnosti zařízení vůči elektrostatickému výboji popisuje mezinárodní standard IEC 61000-4-2 [7]. Standard stanovuje zkušební postupy, požadovanou úroveň imunity pro různá prostředí či podobu testovacího impulsu. Předpokládá se, že nejčastější zdroj elektrostatického výboje poškozující zařízení je lidské tělo, proto většina testů simuluje tento druh výboje.

Kontaktní způsob testování je upřednostňovanou zkušební metodou. Bezkontaktní metoda je použita pouze tehdy, pokud kontaktní metodu nelze použít. Úroveň napětí pro každou zkušební metodu a různé úrovně imunity ESD (Electrostatic discharge) jsou uvedeny v tabulce na obr. 2.9.

Jako ochrana proti ESD byla zvolena součástka TPD4E1U06 od Texas Instruments, která obsahuje několik supresorových diod. Integrovaný obvod je přímo určen pro ochranu nízkonapěťových IO rozhraní s vysokorychlostním diferenčním signálem, jako je například: Ethernet, USB 2.0, SATA, HDMI, ... Použitím této komponenty je dosaženo 4. úrovně ochrany podle definice v mezinárodním standardu IEC 61000-4-2. Podle katalogových listů by kapacita sběrnice neměla být vlivem součástky TPD4E1U06 navýšena o více než 1 pF.

1a – Contact discharge		1b – Air discharge	
Level	Test voltage kV	Level	Test voltage kV
1	2	1	2
2	4	2	4
3	6	3	8
4	8	4	15
x ¹⁾	Special	x ¹⁾	Special

¹⁾ "x" is an open level. The level has to be specified in the dedicated equipment specification. If higher voltages than those shown are specified, special test equipment may be needed.

Obr. 2.9: Definice úrovní napětí testovacích impulsů pro obě metody testování a pro různé úrovně odolnosti proti ESD |Převzato z [7]|

2.2.6 Sběrnice I2C

Jak již bylo napsáno, pro obsluhu všech osmi SaTCR-1 obvodů je potřeba čtyř dílčích I2C sběrnic, protože SaTCR-1 obvody mohou mít nastavenou jednu z pouze dvou adres. Mikrokontrolér STM32F107 nabízí jen jednu sběrnici I2C, a proto musí být multiplexována. K tomuto účelu je použit čtyř kanálový multiplexer I2C sběrnice PCA9544A vyráběný NXP Semiconductors. Jedná se o obousměrný multiplexer řízený po sběrnici I2C, kde jeden řídicí pár signálů SCL a SDA může být přepnut vždy jen na jeden z čtyř párů signálů SCx a SDx. Každá ze čtyř přepínaných sběrnic má navíc k dispozici vstup INTx používaný pro vyvolání přerušeni procesoru. V případě, že se na jakémkoliv vstupu INTx vyskytne logická nula, je na výstupu součástky PCA9544A INT signalizován požadavek na přerušeni procesoru. Od jaké sběrnice je přerušeni vyžadováno si procesor v obslužné rutině musí z registrů PCA9544A zjistit sám. Multiplexer podporuje jak standardní I2C protokol fungující s rychlostí hodin 100 kHz, tak rychlý I2C protokol s hodinovým signálem kmitající na frekvenci 400 kHz. V navrhovaném zařízení je používán pouze standardní protokol (100 kHz). Při náběhu napájení je obvod automaticky resetován a konfigurační registry jsou uvedeny do defaultního stavu. V tomto stavu není řídicí sběrnice propojená s žádnou z přepínatelných sběrnic.

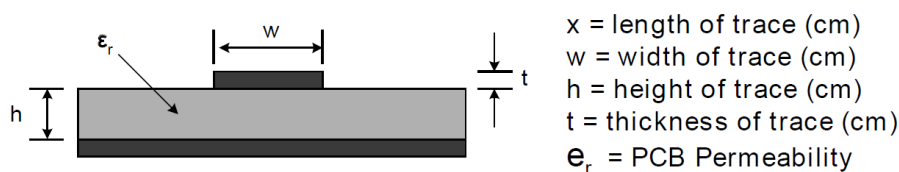
Brány PCA9544A jsou konstruovány takovým způsobem, že napájecí napětí může být použito k limitaci velikosti napětí, které bude bránou propuštěno na jednu z čtyř sběrnic a naopak. To lze s výhodou použít pro propojení sběrnic fungující na rozdílné napěťové úrovni. Přes součástku PCA9544A je možné napěťově rozdílné sběrnice propojit přímo bez dalších ochranných součástek. Piny, na které má mikrokontrolér STM32F107 vyvedeny signály SCL a SDA I2C sběrnice, jsou vůči pěti voltům tolerantní. Přesto je multiplexer I2C sběrnic napájen 3,3 V, což by mělo zaručit, že se na pinech SCL a SDA mikrokontroléru nevyskytne větší napětí než 3,3 V.

Na pouzdře obvodu PCA9544A jsou vyvedeny tři piny umožňující volbu tří nejnižších bitů adresy multiplexeru v rámci I2C sběrnice. V navrhovaném zařízení jsou všechny tyto piny uzemněny. Integrovaný obvod PCA9544A tedy reaguje na adresu 0xE0 v případě

zápisu a 0xE1 pro čtení registrů.

Sběrnice I2C pracuje s otevřenými kolektory, a proto vyžaduje připojení externích pull-up rezistorů. Výstupní tranzistor má určitý odpor kanálu, a pokud požadujeme, aby napětí na tranzistoru při logické nule nebylo větší než 0,4 V, nesmí tranzistorem podle katalogových listů téct větší proud než 3 mA. Tímto proudem je dán minimální odpor pull-up rezistoru. Pokud I2C sběrnice funguje ve standardním režimu (100 kHz), neměla by být náběžná hrana delší než 1 μ s. Doba náběhu závisí na velikosti kapacity sběrnice proti zemi a velikosti budicího proudu. Požadavek na náběžnou hranu signálu limituje velikost odporu pull-up rezistoru shora. Kapacita sběrnice na straně mikrokontroléru je dána paralelní kombinací kapacity pinu mikrokontroléru (5 pF), kapacity vedení (3 pF) a vstupní kapacity pinu obvodu PCA9544A (10 pF). Podobně kapacity sběrnic na straně SaTCR-1 obvodů určuje vstupní kapacita PCA9544A (10 pF), kapacita vedení (15 pF) a parazitní kapacita pinů I2C sběrnice obvodu SaTCR-1 (5 pF). Celková kapacita sběrnice proti zemi na straně mikrokontroléru je tedy přibližně rovna 18 pF a kapacity sběrnic na straně SaTCR-1 obvodů byly odhadnuty na 30 pF. Kapacita vedení byla stanovena podle přibližného vztahu 2.5 uvedeného v literatuře [8]. Význam veličin figurujících ve vzorci je vysvětlen nákresem 2.10.

$$C[pF/cm] \approx \frac{0,264 * (\epsilon_r + 1,41)}{\ln\left(\frac{5,98 * h}{0,8 * w + t}\right)} \quad (2.5)$$



Obr. 2.10: Náčrt desky plošných spojů v řezu s okótovanými rozměry korespondující se vztahem 2.5 |Převzato z [8]|

I2C sběrnice je součástí PCA9544A rozdělena na dvě části a celkový proud tekoucí tranzistorem, který byl výše stanoven na 3 mA, je dán součtem proudů z obou částí sběrnice. Proudů tekoucí z jednotlivých částí je v literatuře [10] doporučeno zvolit v poměru dílčích kapacit sběrnic kvůli přibližně stejnému průběhu dynamických dějů. Velikost proudu tekoucí pull-up rezistorem na straně mikrokontroléru (upstream) byla zvolena na hodnotu 1 mA a proud na straně SaTCR-1 obvodů (downstream) byl určen na 2 mA. Podle vztahu 2.6 lze stanovit minimální hodnoty pull-up rezistorů obou částí sběrnic. V_{cc} označuje velikost napájecího napětí dané části sběrnice, I_R proud tekoucí pull-up rezistorem a V_{OL} reprezentující napětí na výstupním tranzistoru při průtoku stanoveného proudu (3 mA).

$$R_{min} = \frac{V_{cc} - V_{OL}}{I_R} \quad (2.6)$$

Minimální hodnoty odporu rezistorů jsou tedy podle vztahu 2.6 určeny na $R_{min} = 2,9 \text{ k}\Omega$ pro upstream a $R_{min} = 2,3 \text{ k}\Omega$ v případě downstreamu. V multipřepínači jsou již osazeny pull-up rezistory pro downstream o hodnotě $4,7 \text{ k}\Omega$. Odpor pull-up rezistoru pro upstream byl zvolen na $3,3 \text{ k}\Omega$.

Ještě je nutné se přesvědčit, jestli se zvolenými hodnotami odporu pull-up rezistorů není překročena maximální doba náběžné hrany signálu. Ta je dána zjednodušeným vztahem 2.7, který vychází z rovnic pro přechodové děje a je i s odvozením uveden v literatuře [10].

$$t_r = 0.8473 * RC \quad (2.7)$$

V případě, že je konfigurován samotný obvod PCA9544A a žádná z přepínatelných částí sběrnic není vybrána, tvoří celou sběrnici pouze část sběrnice na straně mikrokontroléru. V tom případě je za R a C dosazována hodnota pull-up rezistoru a kapacita sběrnice odpovídající upstreamové části. Doba náběhu je potom rovna $0,0503 \mu\text{s}$ a bezpečně splňuje dynamické požadavky I2C sběrnice. Pokud je některá z přepínatelných částí sběrnic vybrána, hodnoty R a C jsou dány paralelní kombinací pull-up odporů a kapacit sběrnic downstreamové a upstreamové části. I v tomto případě jsou splněny požadavky na dobu náběhu I2C sběrnice. Doba náběhu je v tomto případě rovna $0,0788 \mu\text{s}$.

3

Popis programu mikrokontroléru

Software pro realizované zařízení byl psán ve vývojovém prostředí MDK Version 5 (Microcontroller Development Kit). V softwarovém balíku je obsaženo vše potřebné k vytvoření a odlazení embedded aplikace pro procesory s jádrem Cortex-M3. Základ softwarového balíku MDK tvoří integrované vývojové prostředí s textovým editorem μ Vision5, ARM C/C++ kompilátor a debugger. Vývojové prostředí je výrobcem nabízeno i v tzv. Lite verzi, která je pro nekomerční použití volně dostupná. Její omezení spočívá v limitaci překládaného kódu na 32 kB. MDK-Lite edice je určena především pro malé projekty a studijní účely. ARM Compilation Tools je jediný kompilátor, který je vyvíjen současně s procesory ARM a speciálně koncipován pro maximální využití jejich architektury. Kompilátor ARM je výsledkem dvacetiletého vývoje a stal se velmi uznávaným C/C++ kompilátorem především v oblasti průmyslových aplikací. Kompilátor pracuje s instrukčními sadami ARM, Thumb a Thumb-2.

ARM kompilátor nabízí výběr z několika možných úrovní optimalizace překladu kódu. Nejnižší stupeň optimalizace je výhodný především pro ještě vyvíjené a neodladěné kódy. Sled instrukcí po přeložení programu víceméně odpovídá sledu řádků překládaného C kódu. To je výhodné především pro debugerování nově vytvořených funkcí. Vysoké stupně optimalizace nabízí procesorem rychleji proveditelný program o nižší velikosti. K tomu je nutné velmi dobře znát chování procesoru ve specifických situacích. Při překladu programu použitého v navrhovaném zařízení byla použita nejnižší úroveň optimalizace, kde je valná většina optimalizačních funkcí vypnuta.

3.1 uIP stack

V navrhované aplikaci je použit uIP stack vyvíjený z počátku osobou jménem Adam Dunkels pod Swedish Institute of Computer Science. UIP je open source TCP/IP stack určený pro embedded aplikace bez operačního systému fungující na mikrokontrolérech se slabším výpočetním výkonem. Stack je nabízen pod BSM (Berkeley Software Distribution) licenci. Jde o jednu z nejvolnějších licencí pro svobodný software. Licence umožňuje volné šíření pod podmínkou uvedení jména autora, informace o licenci a vložení informace o zřeknutí

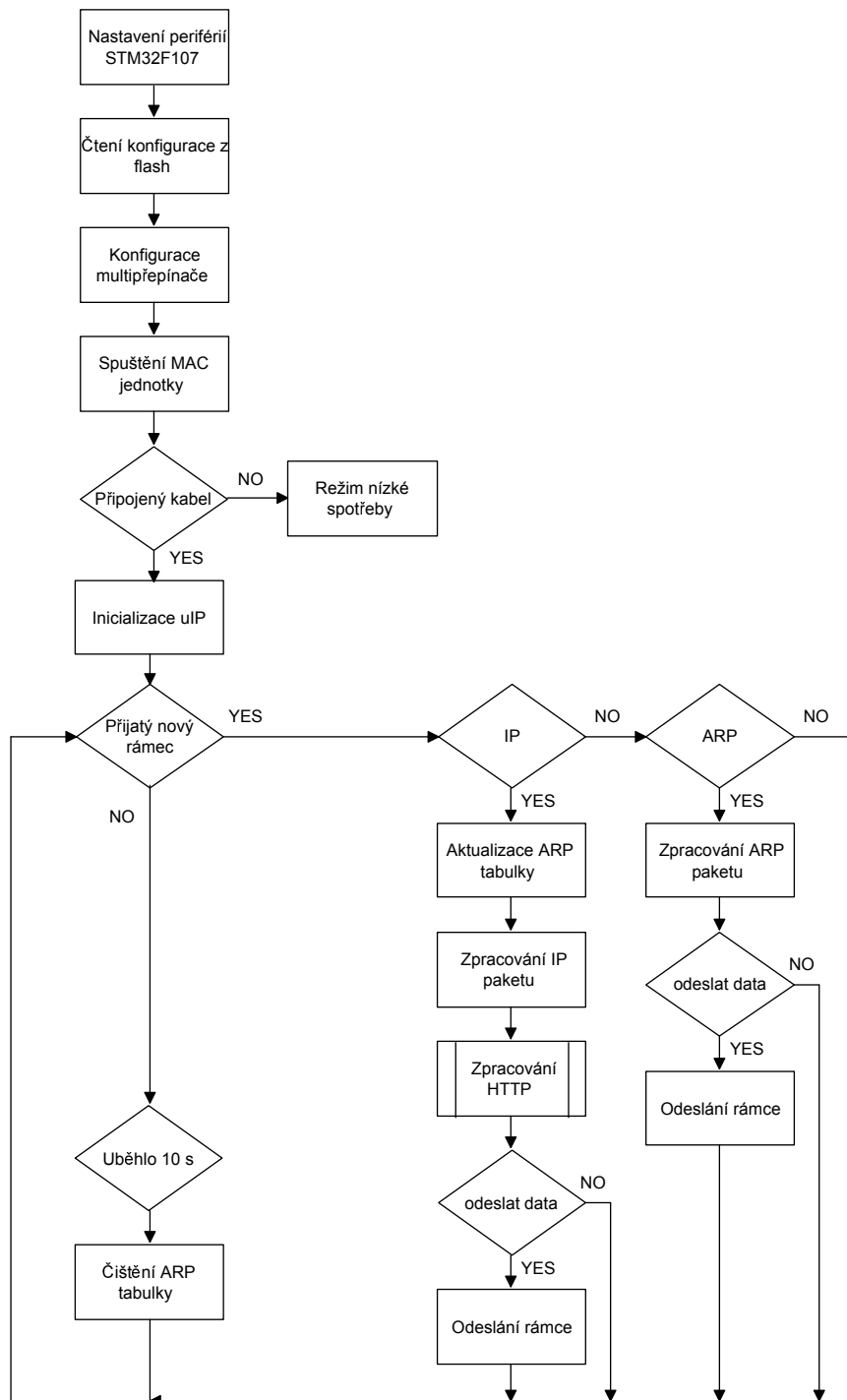
se autora uIP odpovědnosti za dílo.

UIP využívá mnoho ne zcela obvyklých způsobů funkce s cílem snížení využití prostředků potřebných k jeho činnosti. Díky tomu má velmi malé nároky na velikost využívaného prostoru v paměti RAM. Stack je volán z nekonečné programové smyčky. Pokud je přijatý platný paket, uIP provede příslušnou akci, připraví nový paket s odpovědí a program se navrátí zpět do hlavní smyčky. Tam je připravený paket odeslán. Běžné softwarové IP stacky uchovávají kopie přenesených IP paketů pro případ, že budou muset být znovu odeslány. To v aplikaci fungující na mikrokontroléru, kde je velikost operační paměti značně omezena, není možné. Proto uIP používá pouze jeden buffer o volitelné velikosti určený pro uložení jen jednoho aktuálně zpracovávaného paketu. Tohle řešení umožňuje pouze polo-duplexní přenos paketů. V aplikacích, kde bude uIP používán, není předpokládán žádný multitasking systém, proto jsou všechna data o probíhajících spojení udržována v paměťovém poli. Velikost pole, respektive počet otevřených spojení, lze pomocí modifikace konstanty programu určit. UIP plně podporuje protokoly IP, TCP a UDP. Tím je implementován i ICMP protokol. Protože navrhované zařízení používá ke své funkci výhradně TCP/IP spojení, volitelná implementace UPD není využita. Tím se hlavní programová smyčka mírně zjednoduší a části uIP s obslužnými rutinami pro UDP nejsou překládány. Veškeré konfigurační definice, kterými lze přizpůsobit chování uIP aplikaci, jsou umístěny v souboru `uipopt.h`.

3.2 Hlavní programová smyčka

Po uvolnění resetu mikrokontroléru je spuštěna rutina start-up, která je obsažena v balíku knihovnic souborů CMSIS (Cortex Microcontroller Software Interface Standard). Ve start-up probíhá především inicializace zásobníku, vytvoření tabulky pro vektorové přerušení a nastavení systémových hodin. Za účelem nastavení hodin je volána funkce `SystemInit()` obsažená v souboru `system_stm32f10x.c`. V této funkci jsou nastaveny zdroje hodinových signálů, činitelé fázových závěsů, děličky hodinového signálu k jednotlivým sběrnicím a je zde nastavována doba latence flash paměti. Mikrokontrolér má systémové hodiny nastaveny na nejvyšší povolenou frekvenci 72 MHz a jeho sběrnice také fungují na maximálním kmitočtu. Po návratu z funkce `SystemInit()` je volána funkce `main()`.

Na samém začátku funkce `main()` probíhá nastavení všech použitých periférií a samotného jádra mikrokontroléru STM32F107, které je zapouzdřeno ve funkci `MPUInit()`. Zde jsou především povolovány periferní obvody a nastavovány funkce jednotlivých pinů vstupních a výstupních bran. Nemalá část `MPUInit()` je věnována k naplnění struktury `ETH_InitStruct`, která je definována v souboru `stm32_eth.h` a je dále používána k inicializaci MAC jednotky funkcí `ETH_Start()`. Dále jsou v registrech jádra nastaveny priority použitých zdrojů přerušení a rozdělení čísla vyjadřující prioritu na část představující skupinovou prioritu a subprioritu. V navrhovaném zařízení je využívána pouze skupinová priorita, tudíž je pro skupinovou prioritu vyhrazen celý rozsah čísla (4 bity). V samém



Obr. 3.1: Vývojový diagram hlavního programu

závěru funkce `MCUInit()` jsou všechna přerušení a výjimky globálně povoleny.

Po provedení inicializace systému jsou do globálních struktur nakopírovány z flash paměti parametry potřebné k nastavení multipřepínače, to znamená frekvence a polarizace osmi vybraných transpondérů, parametry sítě a uživatelské jméno s heslem. Číselné údaje jsou navíc převedeny do řetězců a zkopírovány do další struktury sloužící pro výpis aktuálního nastavení v konfiguračním webu.

Podle frekvence transpondéru je určeno, zdali se jedná o horní či dolní pásmo. V sou-

ladu s tím je do rovnice 2.4 dosazena předpokládaná frekvence oscilátoru umístěného v konvertoru satelitní antény a je vypočítána konstanta děličky nacházející se ve zpětné vazbě fázového závěsu součástky SaTCR-1. Vstup multipřepínače je volen podle pásma, polarizace a zvolené satelitní pozice. Pokud jsou získána smysluplná data, je možné provést samotné nastavení obvodů SaTCR-1. Po I2C sběrnici je nejdříve nastaven multiplexer sběrnice a poté v jedné I2C zprávě je odeslán obsah všech registrů SaTCR-1. Obvod je rovnou uveden do Calibration mode. Zapsaná data jsou zpětně přečtena z důvodu kontroly správného zápisu. Dále je testován bit signalizující zavěšení fázového závěsu. Pokud během zápisu do registrů SaTCR-1 nastane chyba, je I2C rozhraní mikrokontroléru vyresetováno a opětovně zinicilizováno. Poté je znovu opakován nepovedený zápis a v případě opakovaného neúspěchu je kód chyby zaznamenán do pole paměti určené k jejich uchování. Obsah pole je vypisován na úvodní straně konfiguračního webu. Pole s chybami je uloženo pouze v operační paměti mikrokontroléru a je po resetu vymazáno.

V tomto bodě programu by měl být multipřepínač nastaven podle parametrů přečtených z flash paměti a měl by být již plně funkční. Déle popisovaná část programu vytváří především uživatelský interface v podobě webového serveru a zajišťuje přeprogramování flash paměti, jestliže v nastavení multipřepínače dojde ke změně.

MAC jednotka je inicializována funkcí `ETH_Start()` obsaženou v souboru `stm32_eth.c`, který vytvořil MCD Application Team společnosti STMicroelectronics za účelem snadnějšího seznámení zákazníků s jejich výrobky. V inicializační funkci je nastavena frekvence hodinového signálu pro SMI rozhraní, která nesmí být větší než 2,5 MHz. Toho je dosaženo pomocí děličky, jejíž dělicí poměr musí být zvolen s ohledem na frekvenci systémových hodin. Když je SMI rozhraní funkční, je pomocí nastavení bitu v registru `KSZ8081MLX` spuštěn Auto-Negotiation proces. Auto-Negotiation protokol je definován ve specifikaci IEEE 802.3 [5] konkrétně v kapitole s číslem 28. Auto-Negotiation umožňuje nastavení největší možné komunikační rychlosti po sběrnici Ethernet s ohledem na technické možnosti komunikujících stanic. V tab. 3.1 jsou uvedeny režimy provozu s jejich prioritami.

Priorita	Standard	Způsob komunikace
1	100Base-TX	full-duplex
2	100Base-TX	half-duplex
3	10Base-T	full-duplex
4	10Base-T	half-duplex

Tab. 3.1: Způsoby možné komunikace seřazené podle priority jejich použití

Podle procesem Auto-Negotiation zvoleného komunikačního standardu a funkcí `MPU_Init()` naplněné struktury `ETH_InitStruct` jsou nastaveny veškeré konfigurační registry MAC jednotky. Během inicializace je testováno i připojení ke sběrnici Ethernet. V případě zjištění skutečnosti, že zařízení je od sítě odpojeno, mikrokontrolér i ethernetový transceiver jsou uvedeny do režimu nízké spotřeby. Na stavy link-up a link-down je mikrokontrolér

upozorněn pomocí výstupu transceiveru určeného k signalizaci požadavku na přerušení mikrokontroléru. Pokud je v obslužném programu přerušení rozpoznáno nově navázané spojení, MAC jednotka je opětovně zinicizována. Po návratu z funkce `ETH_Start()` jsou vytvořeny dva deskriptory řetězové struktury. Jeden pro řízení DMA přenosu směrem do MAC jednotky a druhý pro řízení přenosu dat směrem ven. Každý deskriptor je tvořen čtyřmi 32 bitovými slovy a lze je řadit do kruhové či zřetězené struktury. V kruhové struktuře může každý deskriptor obsahovat pointery do dvou částí operační paměti - buffery. Deskriptor obsahuje informace o stavu přenosu, délce odkazovaného bufferu, adresu prvního bufferu a adresu začátku druhého bufferu v případě ring módu nebo ukazatel na následující deskriptor při používání chain módu.

Pro správnou funkci musí být uIP zinicizován funkcemi `uip_init()`, `uip_arp_init()` a `httpd_init()`. V těchto funkcích jsou pouze vynulována pole se seznamem naslouchaných portů pro TCP, případně i UDP spojení, a je zde provedeno smazání ARP tabulky. Funkce `httpd_init()` nastaví naslouchání na portu 80, který je určen pro přenos dat zabalených v HTTP. Po postupném provedení všech tří funkcí jsou do globálních proměnných, nesoucích IP adresu stanice, masku sítě a IP adresu brány, uloženy parametry sítě načtené z flash paměti v úvodu programu.

Tím se program dostává do nekonečné smyčky, kde je neustále funkcí `ETH_HandleRxPkt` kontrolován stav přijímacího deskriptoru, a v případě že se v jeho bufferu nachází nová data, jsou zkopírována do bufferu uip stacku. Funkce `ETH_HandleRxPkt` vrací délku přijatého rámce. Pokud je návratová hodnota funkce nenulová, program se větví podle typu protokolu přijatého rámce.

ARP rámeček je nejdříve zpracován funkcí `uip_arp_arpin()`. Pokud je přijatý rámeček odpovědí na předcházející požadavek (ARP request), je z něj získána MAC adresa s příslušnou IP adresou a obě položky jsou zaznamenány do ARP tabulky. Když je přijatý rámeček typu ARP request, funkce připraví rámeček s adekvátní odpovědí. Nenulovou hodnotou globální proměnné `uip_len` dává funkce `uip_arp_arpin()` najevo, že jsou připravena data k odeslání. Připravený rámeček s odpovědí je odeslán funkcí `TransmitPacket()`, ve které je předán ukazatel na odesílaný rámeček s délkou rámce funkcí `ETH_HandleTxPkt`. Tato funkce už není součástí uIP, ale je obsažena v souboru `stm32_eth.c`. Jejím úkolem je zkopírovat připravený rámeček do bufferu vysílacího deskriptoru a zinicizovat DMA přenos do MAC jednotky.

V druhé větvi programu jsou zpracovávány pouze TCP/IP rámce. Nejprve je volána funkce `uip_arp_ipin()`, která spravuje ARP tabulku. Pokud záznam v ARP tabulce s IP a MAC adresou přijatého rámce již existuje, je funkcí aktualizován. V případě že záznam v ARP tabulce není nalezen, funkce `uip_arp_ipin()` vytvoří nový. Zpracování IP paketu zastává funkce `uip_process`, která je volána pomocí makra `uip_input()`. Tato funkce tvoří jádro uIP stacku. Funkce kontroluje především správnost přijatého paketu, spravuje TCP spojení a vyhodnocuje, zdali má být paket dál zpracováván. Pokud je vše v pořádku, funkce předá řízení aplikační vrstvě, která v případě navrhovaného zařízení zpracovává pouze pakety přicházející na port 80. Když je aplikační vrstvou signalizován požadavek

na odeslání připravených dat, je po doplnění paketu o správné kontrolní součty a další údaje v záhlaví volána funkce `uip_arp_out()`. Ta podle cílové IP adresy doplní příslušnou MAC adresu z ARP tabulky. Pokud se záznam v tabulce nenachází, je na příslušnou IP adresu odeslán ARP request a tabulka je na základě údajů v odpovědi doplněna. Poté jsou data, stejně jako ve větvi programu zpracovávající ARP rámce, odeslána za použití funkce `TransmitPacket()`.

V případě že funkce `ETH_HandleRxPkt` nedetekovala žádný nově příchozí paket, je v periodě deseti sekund volána funkce `uip_arp_timer()`, která odstraňuje již delší dobu nepoužité položky ARP tabulky.

Kdykoliv během programu je stisknuto nebo uvolněno tlačítko reset, je vyvoláno externí přerušení. V obslužné rutině přerušení je při stisku tlačítka zaznamenána hodnota proměnné `timer_1ms`. Po jeho uvolnění je zjišťováno, jak dlouho bylo tlačítko reset drženo v sepnutém stavu. Pokud bylo sepnuto déle než 5 s, je do paměti flash uloženo defaultní nastavení multipřepínače. V každém případě je mikrokontrolér po uvolnění tlačítka reset vyreserován. Defaultní nastavení multipřepínače je uvedeno v tab. 3.2

Parametr	hodnota
Transpondér 1-8	11200 MHz, V. polarizace; sat. pozice: A
IP adresa	192.168.1.8
IP adresa výchozí brány	192.168.1.1
Maska sítě	255.255.255.0
Uživatelské jméno	admin
Heslo	admin

Tab. 3.2: Defaultní nastavení multipřepínače

3.3 Aplikační funkce

Aplikační vrstva vykazuje chování webového serveru, který naslouchá na portu 80 a dokáže reagovat na metody GET a POST HTTP. Než je klientovi odeslán soubor, je po něm vyžadována HTTP autorizace (Basic Access Authentication). Tento způsob autorizace není příliš bezpečný. Odposloucháním přenášených paketů lze snadno zjistit přístupové údaje, protože jejich přenos není nějak výrazně šifrován. Jediné co přečtení přihlašovacích údajů znesnadňuje, je používané kódování Base64. Podstatou Base64 je rozdělit tři po sobě jdoucí ASCII (American Standard Code for Information Interchange) kódy na čtyři části po šesti bitech a těm podle tabulky přidělit znak. Princip kódování je znázorněn na obr. 3.2. Realizovaný server dokáže zpracovávat příkaz `<? echo variable ?>`, který svou syntaxí i významem může připomínat příkaz `echo` používaný ve skriptovacím jazyku PHP (Hypertext Preprocessor). Tento příkaz umožňuje realizovat dynamické webové stránky. Při jeho začlenění do HTML kódu je na místo příkazu aplikační vrstvou programu vepsán

Text content	M	a	n
ASCII	77 (0x4d)	97 (0x61)	110 (0x6e)
Bit pattern	0 1 0 0 1 1 0 1	0 1 1 0 0 0 0 1	0 1 1 0 1 1 1 0
Index	19	22	46
Base64-encoded	T	W	u

Obr. 3.2: Příklad Base64 kódování

obsah proměnné, která je uvedena v parametru příkazu. V případě neznámé proměnné nebo neznámého příkazu je vše nacházející se uvnitř znaků `<? ?>` vynecháno. Realizovaný server je schopen odesílat následující výsledkové kódy HTTP:

- 200 OK – dotaz byl obsloužen bez chyb
- 401 Unauthorized – klient nesplnil serverem požadovaná kritéria autorizace
- 404 Not Found – požadovaný soubor neexistuje

Název aplikační funkce `httpd_appcall()`, pod kterým má být volána uIP, musí být definován definicí `UIP_APPCALL` nacházející se v souboru `uioppt.h`. Aby vše správně fungovalo, nesmí aplikační funkce mít žádné vstupní parametry ani návratovou hodnotu. Po vstupu do funkce je nejprve testován cílový port paketu. Pokud paket nesměruje na port 80, není dále zpracováván a spojení je ukončeno. Jestliže přijatý paket obsahuje nová data, je analyzováno, zda paket nese data HTTP protokolu a o jakou metodu se jedná. Zařízení je schopno reagovat pouze na služby GET a POST, v případě jiné metody je spojení ukončeno. Větvě programu pro zpracování obou metod jsou podobné, dále tedy bude popisována pouze větev obsluhující službu POST.

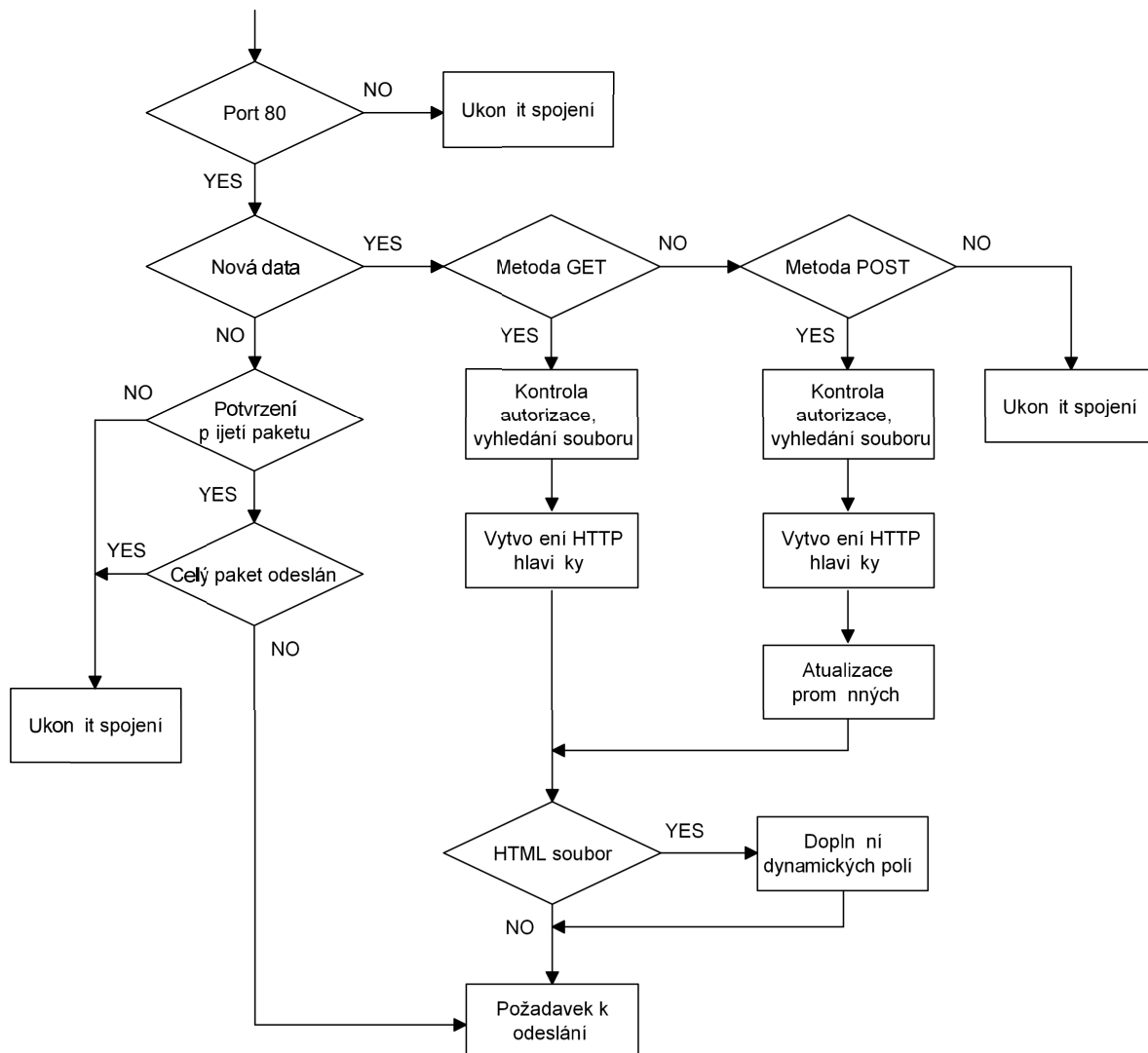
Nejdříve je funkcí `Authorization()` kontrolováno, jestli položka `Authorization` v hlavičce HTTP obsahuje správné přihlašovací údaje. Pokud ne, je vygenerována hlavička s kódem 401 Unauthorized a je po klientovi vyžadována autorizace. V opačném případě je v poli struktur hledán název požadovaného souboru. Po jeho nalezení je zaznamenán ukazatel na místo v paměti, kde je vyžadovaný soubor uložen, a funkcí `GetHttpHead` je vygenerována hlavička s kódem 200 OK. Pokud požadovaný soubor nalezen není, je generována hlavička 404 Not Found a k odeslání je připraven soubor s popisem chyby. Generovaná hlavička HTTP paketu nesoucí HTML soubor má následující podobu:

```

1 HTTP/1.1 200 OK..
2 Server: MS8-1(8)PIN-4..
3 Connection: Keep-Alive..
4 Content-type: text....

```

Hlavička obsahuje pouze několik parametrů. Nejdůležitější je výsledkový kód a informace o obsahu, který paket nese. Podle toho se webový prohlížeč rozhoduje, jak bude příchozí soubor zpracovávat. Dále hlavička nese informaci o názvu serveru a žádost, aby



Obr. 3.3: Vývojový diagram aplikační funkce `httpd_appcall()`

klient neukončoval spojení. Při zpracovávání metody POST jsou navíc v těle paketu vyhledána přenášená data z formuláře a aktualizované příslušné proměnné. Každý HTML soubor má svou funkci, která nově získaná data zpracuje a případně přenastaví satelitní multipřepínač. Ukazatel na tuto funkci je obsažen v poli struktur popisujících každý existující soubor.

V případě, že je odeslán HTML soubor (ne grafický nebo CSS soubor), jsou před jeho odesláním doplněny dynamicky se měnící texty vypisované příkazem `echo`. Po této operaci je soubor připraven k odeslání funkcí `uip_send()`. Maximální velikost odesílaného paketu je definována na 1500 bytů. Většina odesílaných souborů je však větší a musí být rozdělena do většího počtu paketů. Pokud je klientem potvrzeno přijetí paketu, testuje se, zdali byl soubor odeslán celý. Jestliže není, jeho další část je odeslána v následujícím paketu, jinak je TCP spojení ukončeno.

Na obr. 3.4 je výpis části komunikace probíhající v síti Ethernet, který byl získaný programem Microsoft Network Monitor 3.4. Na obrázku je zachyceno TCP spojení ote-

Frame n.	Source	Destination	Protocol	Description
374	TOM-PC	192.168.1.8	TCP	TCP:Flags=.....S., SrcPort=51335, DstPort=HTTP(80)
375	192.168.1.8	TOM-PC	TCP	TCP:Flags=...A...S., SrcPort=HTTP(80), DstPort=51335
376	TOM-PC	192.168.1.8	TCP	TCP:Flags=...A....., SrcPort=51335, DstPort=HTTP(80)
377	TOM-PC	192.168.1.8	HTTP	HTTP:Request, GET /index.html , Using Basic Authorization
378	192.168.1.8	TOM-PC	HTTP	HTTP:Response, HTTP/1.1, Status: Ok, URL: /index.html
380	TOM-PC	192.168.1.8	TCP	TCP:Flags=...A....., SrcPort=51335, DstPort=HTTP(80)
381	192.168.1.8	TOM-PC	HTTP	HTTP:HTTP Payload, URL: /index.html
384	TOM-PC	192.168.1.8	TCP	TCP:Flags=...A....., SrcPort=51335, DstPort=HTTP(80)
385	192.168.1.8	TOM-PC	TCP	TCP:Flags=...A...F, SrcPort=HTTP(80), DstPort=51335
386	TOM-PC	192.168.1.8	TCP	TCP:Flags=...A....., SrcPort=51335, DstPort=HTTP(80)
387	TOM-PC	192.168.1.8	TCP	TCP:Flags=...A...F, SrcPort=51335, DstPort=HTTP(80)
388	192.168.1.8	TOM-PC	TCP	TCP:Flags=...A....., SrcPort=HTTP(80), DstPort=51335

Obř. 3.4: Výpis síťové komunikace při přenosu souboru index.html

vřené za účelem přenosu úvodní strany konfiguračního webu. Klient (webový prohlížeč) vyžaduje po serveru data a pro tento účel zahájí komunikaci nastavením příznaku SYN. Server potvrdí přijetí paketu příznakem ACK a také nastaví příznak SYN, který značí nastavení nové sekvence číslování přenesených bytů. Klient potvrdí příznakem ACK a v dalším paketu rovnou žádá o soubor index.html. K žádosti přikládá přístupové údaje, které jsou pro něj známy z předešlé komunikace. Server odešle požadovaný soubor ve dvou paketech, protože se do jednoho nevešel. Když je celý soubor odeslán, server uzavírá spojení příznakem FIN. Klient postupně všechny přijaté pakety potvrzuje příznakem ACK a uzavírá spojení i ve druhém směru komunikace.

4

Konfigurační web

Vzhledem k omezené velikosti flash paměti mikrokontroléru nemůže být konfigurační web příliš rozsáhlý nebo graficky náročný. Web je psán ve značkovacím jazyce HTML (HyperText Markup Language) a stylizován pomocí CSS (Cascading Style Sheets). Oba dva použité jazyky byly navrženy standardizační organizací W3C (World Wide Web Consortium). Vytvořený konfigurační web je validní s verzí HTML 4.01 a CSS3. Správnost syntaxe byla ověřena pomocí validátorů dostupných na webových stránkách organizace W3C.

Po grafické stránce byl web vytvořen v podobě blízké současně provozovaného webu společnosti EMP-Centauri. V záhlaví obsahových stran je umístěno logo firmy. Okno obsahové strany konfiguračního webu je vertikálně rozděleno na tři hlavní části. V pravé části se nachází menu. Středová část nese vlastní obsah strany, který je ve většině případů tvořen webovým formulářem. Při načtení stránky je formulář již předvyplněn podle aktuálního nastavení multipřepínače. Po změně obsahu vstupních polí jsou data odeslána metodou POST pomocí tlačítka Save. Navrhované zařízení data zpracuje a přenastaví multipřepínač. Pokud vše proběhlo správně, server odešle webovému prohlížeči identickou

Název souboru	Typ	Velikost [B]
index	html	2703
freq	html	6094
network	html	2738
password	html	2200
maincss	css	2472
page401	html	1082
page404	html	298
logo_emp	gif	3323

Tab. 4.1: Tabulka souborů konfiguračního webu.

stranu, kde vstupní pole formuláře jsou vyplněna aktuálními daty. Navíc je strana doplněna o potvrzující hlášku Settings saved successfully. Poslední pravá část obsahové strany

webu obsahuje doplňující informace o významu vstupních polí.

Celý konfigurační web se skládá ze čtyř obsahových a dvou chybových stran. Všechny soubory webu jsou uvedeny v tab. 4.1. Celý web v paměti flash zabírá 20 910 bytů.

Soubory jsou kompilátoru předávány jako statická pole znaků. K tomu je potřeba konverze ASCII znaků HTML souboru do syntaxe pole v jazyce C. Za tímto účelem byla napsána konzolová aplikace v jazyce C#. Aplikaci je možné konfigurovat prostřednictvím textového souboru config.txt. Soubor obsahuje seznam všech souborů, u kterých je konverze požadována. Soubory se musí nacházet ve stejném adresáři jako spouštěcí soubor aplikace html_c.exe. Aplikace postupně načte všechny soubory uvedené v config.txt a vytvoří soubory se stejným názvem typu .c. Po vytvoření souboru aplikace do komentáře vypíše údaje o typu souboru a kdy byl vytvořen. Následně je do podoby statického pole bajtů přeprogramován celý soubor. Vzniklé pole nese stejný název jako soubor, v němž se nachází. Pokud je konvertován soubor typu HTML, jsou vynechávány znaky pro odřádkování, tabulátory a mezery, jestliže jich následuje více za sebou. Tím je ušetřena určitá část paměti. Po konverzi pouze stačí vzniklé soubory přidat do projektu.

EMP-CENTAURI® **Unicable satellites multiswitch**
Type: MS8/1(8)PIN-4

Overview

Version: 1.0
Status: OK

Transponder frequency [MHz]	Converted to pseudo transponder frequency [MHz]
11700 pol.: V, sat.: A	10830
10750 pol.: V, sat.: A	10926
10750 pol.: V, sat.: A	10987
10750 pol.: V, sat.: A	11163
10750 pol.: V, sat.: A	11305
10750 pol.: V, sat.: A	11418
10750 pol.: V, sat.: A	11592
10750 pol.: V, sat.: A	11710

Address:
EMP-Centauri s.r.o.
5. května 690
339 01 Klatovy
Czech Republic

Technical support:
Tel.: +420 376 323 853 (during workhours)
Hotline: +420 603 497 419 (available anytime)
E-mail: support@emp-centauri.cz
Web: <http://emp-centauri.cz>

© Copyright EMP-Centauri s.r.o. Firmware: v1.0

Obr. 4.1: Screenshot úvodní strany konfiguračního webu

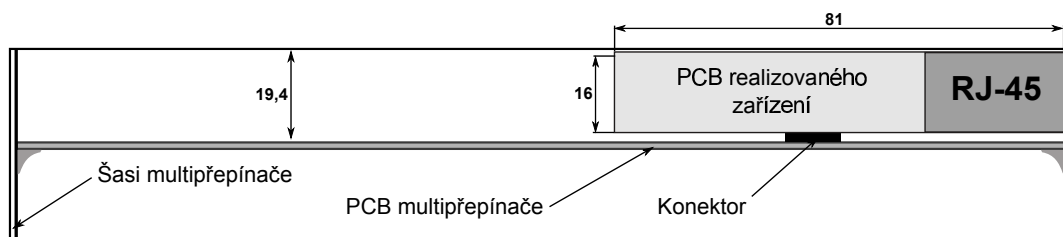
5

Konstrukce zařízení

Prostorem uvnitř krytu multipřepínače jsou rozměry zařízení a možnosti jeho umístění značně omezeny. Kvůli rozměrům konektoru RJ-45 může být přídatná deska umístěna pouze ve svislé poloze. Její lokace na desce plošných spojů multipřepínače je určena pozicí původního obvodu ST7LNB1. Je požadováno, aby propojení mezi oběma deskami bylo provedeno s co nejmenším počtem kontaktních spojů a co nejkratšími vodiči. To má pozitivní dopad na spolehlivost celého zařízení. Z těchto důvodů bylo zvoleno řešení, ve kterém jsou obě desky plošných spojů propojeny pouze pomocí hřebínkového konektoru s roztečí 1,27 mm.

5.1 Zabudování navrhovaného zařízení do multipřepínače

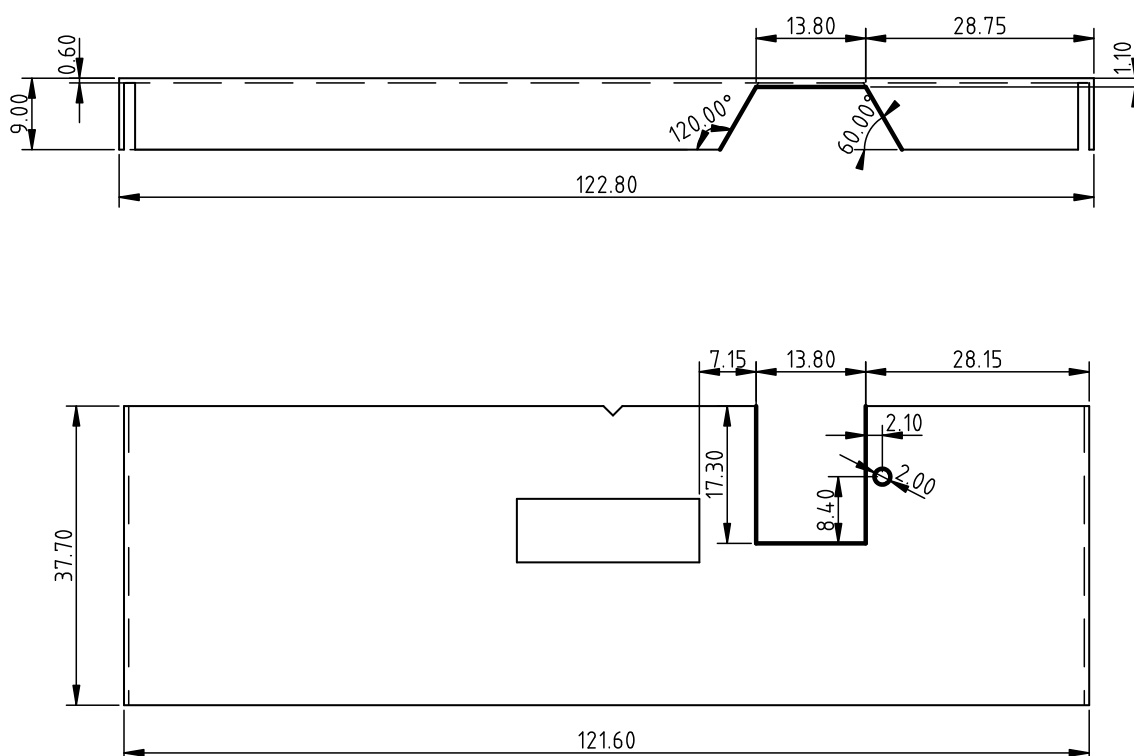
Rozměr PCB (Printed Circuit Board) je v jednom směru dán výškou šasi multipřepínače. Prostor mezi PCB multipřepínače a jeho horní částí krytu je 19,4 mm. S ohledem na tyto možnosti byla šířka PCB realizovaného zařízení stanovena na 16 mm. Stejnou šířkou se vyznačuje i použitý konektor RJ-45. PCB navrhovaného zařízení je umístěna 3 mm nad plochou desky multipřepínače. V místě umístění přídatné PCB je deska multipřepínače osazena pouze SMD (Surface mount device) součástkami v pouzdře 0603. Pro ty je prostor 3 mm dostačující. I přesto byla snaha umístit přídatnou desku v co největší vzdálenosti od



Obr. 5.1: Náčrt umístění přídatného zařízení v krytu multipřepínače. Multipřepínač je vyobrazen v řezu při pohledu z boku.

obvodů multipřepínače, aby bylo sníženo případné ovlivňování obou zařízení. Do vzniklého prostoru je navíc možné nainstalovat stínící materiál. Mezi horním krytem multipřepínače a hranou přídatné desky zbývá prostor široký 0,4 mm. V tomto prostoru se nachází samolepicí páska, která elektricky odizoluje PCB přídatného obvodu od plechového šasi multipřepínače. Aby se deska po zasunutí do konektoru nacházela přesně v určené poloze, musí se střed otvoru pro první pin konektoru propojující obě zařízení nacházet 6,45 mm od spodní hrany přídatné PCB. Druhá souřadnice pinu, označovaného číslem jedna, byla stanovena na 44,9 mm od pravého okraje desky (na straně konektoru RJ-45). Délka desky navrhovaného zařízení je v jistých mezích jediným volným rozměrem. Proto byla určena až po rozmístění součástí a zhotovení propojovacích cest na hodnotu 81 mm.

Deska přídatného zařízení je ukotvena ve své poloze připájením k plechovému krytu multipřepínače. K připájení PCB jsou na straně BOT připraveny pájecí plochy vyztužené prokvy. Propojovací konektor brání desce v rotaci v ose procházející pájeným spojem. Samotná PCB multipřepínače je také ukotvena připájením k plechovému šasi.



Obr. 5.2: Úprava krytu multipřepínače. Hrany nově vytvořených otvorů jsou znázorněny silnější čarou. V horní části náčrtu je znázorněno víko krytu a ve spodní části je vyobrazeno tělo šasi multipřepínače.

Konektor použitý k propojení obou desek má stejný footprint jako pouzdro SO16 původně osazeného obvodu ST7LNB1. Do podoby PCB multipřepínače tedy nemusí být vůbec zasahováno. Stačí pouze, aby při osazování byla součástka ST7LNB1 zaměněna za hřebínkový konektor 2x8. Do plechového krytu multipřepínače však musí být proveden mírný zásah. Je nutné vytvořit dva otvory. Jeden pro umožnění připojení kabelu

do konektoru RJ-45 a druhý kvůli zajištění dostupnosti resetovacího tlačítka. Úprava je znázorněna na výkresu 5.2.

5.2 Deska plošných spojů

PCB navrhovaného zařízení obsahuje čtyři vodivé vrstvy. Tato koncepce PCB byla nutná především z důvodu malých rozměrů desky, které znemožňují propojení součástek na PCB o menším počtu vrstev. U vícevrstvého plošného spoje lze navíc dosáhnout lepších parametrů z hlediska EMC. Vnitřní vrstvu IN2 tvoří ničím nepřerušovaná zemnicí plocha. Pod polovinou zástavné plochy konektoru RJ-45 je oddělená zemnicí plocha označována jako CHASSIS_GND. Se signálovou zemí GND je CHASSIS_GND propojena pouze v jednom bodě. Druhá vnitřní vrstva IN3 slouží k rozvodu napájení. V napájecí ploše mědi jsou vedeny dvě sběrnice I2C, protože na vnějších vrstvách desky je nebylo možné propojit. Pod konektorem RJ-45 se opět jako v každé vrstvě nachází oddělená plocha CHASSIS_GND. Podle doporučení v lit. [12] je z důvodu snížení vyzařování rušivých elektromagnetických vln z hran PCB ve všech vodivých vrstvách zhotoven na okraji desky prstenec o průměrné tloušťce 1 mm. Prstenec je připojen k potenciálu GND a po celém obvodu je propojován s ostatními vrstvami pokovenými otvory. Průměrná rozteč prokovených otvorů činí 2,5 mm. PCB je z obou stran opatřena nepájivou maskou zelené barvy. Na straně TOP je nanesený bílý popis.

Šířka vodivé cesty	0,15 mm
Šířka cest diferenčního vedení	0,3 mm
Šířka cesty přívodu napájení	0,3 mm
Izolační vzdálenost	0,15 mm
Tloušťka mědi vnějších vrstev (T)	0,038 mm
Tloušťka mědi vnitřních vrstev	0,035 mm
Tloušťka dielektrika mezi vnitřní a vnější vrstvou (H)	0,36 mm
Tloušťka jádra FR4	0,71 mm
Průměr prokoveného otvoru	0,25 mm

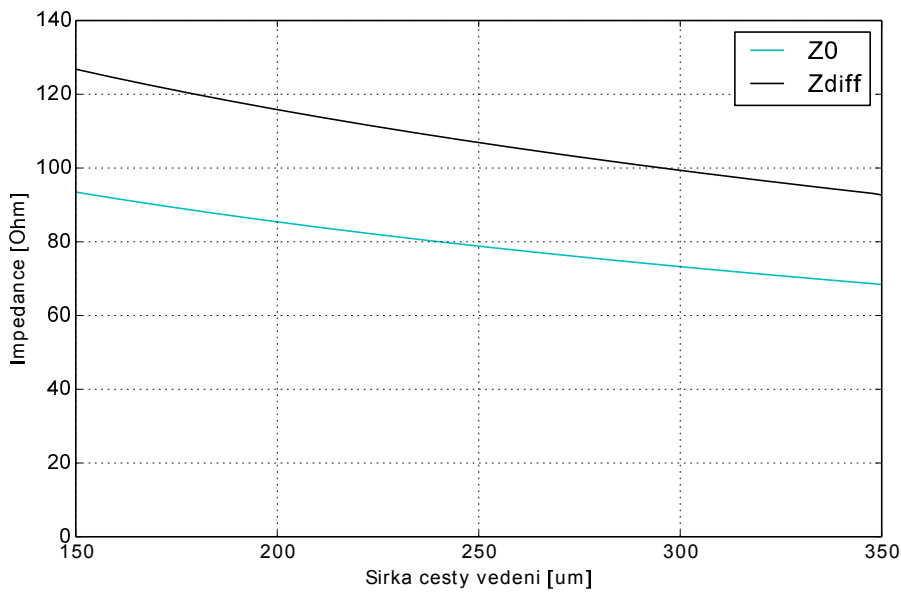
Tab. 5.1: Parametry vyrobené PCB

Při návrhu bylo dbáno, aby diferenční páry vodičů TXP/TXM a RXP/RXM sběrnice Ethernet byly na PCB vedeny vedle sebe co nejpřímější cestou a ve stejné vrstvě. Aby nedocházelo k odrazům na vedení, měly by mít vodivé cesty diferenčních párů stejnou vlnovou impedanci jako zbývající část vedení. Ta by měla být v případě UTP (Unshielded Twisted Pair) kabelu Cat 5e při frekvenci 100 MHz rovna $100 \Omega \pm 15\%$. Podle vztahů určené pro konfiguraci PCB microstrip 5.1 a 5.2 uvedených v lit. [9] je šířka cest diferenčního vedení W stanovena na 0,3 mm s izolační mezerou $S = 0,15$ mm. Relativní permitivita substrátu desky ϵ_r je rovna 4,5. Zbylé parametry desky jsou uvedeny v tab. 5.1. Pro

snadné určení potřebné šířky vedení byla jednoduchým skriptem napsaným v jazyce Python vykreslena závislost vlnové impedance diferenčního vedení na tloušťce vodivých cest při izolační vzdálenosti 0,15 mm a parametrech vyrobené PCB.

$$Z_0 = \frac{87}{\sqrt{\epsilon_r + 1,41}} * \ln\left(5,98 \frac{H}{0,8W + T}\right) \quad (5.1)$$

$$Z_{diff} = 2Z_0(1 - 0,48 * e^{-0,96 \frac{S}{H}}) \quad (5.2)$$



Obr. 5.3: Závislost vlnové impedance na šířce vodivé cesty navrhované PCB.

Deska je osazena z obou stran, a to výhradně součástkami v provedení SMD. Výjimku tvoří pouze konektory, kde je klasická průchozí montáž odolnější proti vytrhnutí z desky. Navíc SMD konektory mají mnohem větší zástavnou plochu. Ve většině případech byly použity součástky v pouzdrech 0805 nebo 0603.

6

Závěr

Navrhované zařízení bylo podle vytvořených podkladů bez větších problémů zhotoveno a uvedeno do funkčního stavu. Byl vyroben i prototyp multipřepínače s navrženými úpravami. Přídatné zařízení lze snadno podle předpokladů do prototypu multipřepínače nainstalovat. Jediná záležitost, která činí mírné problémy a byla odhalena až po vytvoření zařízení, je nedosednutí PBC na plechové šasi (1 mm). To znepráhjemňuje ukotvení desky pomocí měkké pájky. Bylo požadováno, aby konektor RJ-45 byl mírně zasunut do multipřepínače. Bohužel při návrhu PCB bylo opomenuto, že deska kvůli pájení musí dosedat až na plechový kryt a nemůže lícovat s konektorem RJ-45. Napravit vzniklou chybu lze jednoduše prodloužením PCB přes okraj konektoru RJ-45 o délku 1 mm.

Funkčnost realizovaného zařízení byla ověřena zpětným přečtením konfiguračních registrů obvodů SaTCR-1. Přečtená hodnota dělicího poměru N souhlasí s číslem získaným podle rov. 2.4. Bity registru nastavující výstupní piny obvodu SaTCR-1 konfiguruující přepínač vstupů multipřepínače jsou v souladu s tabulkou 2.1. Po změně N a nastavení calibration mode obvod SaTCR-1 po jistém času sám tento režim provozu opustí a nastaví bit LOCK ve stavovém registru. Tento sled událostí je v katalogových listech obvodu SaTCR-1 popisován jako typická funkce obvodu. Při zkoumání dění na sběrnici Ethernet při komunikaci s realizovaným zařízením nebyly vypořozorovány žádné abnormality. Komunikace probíhá podle předpokladů a shoduje se s výkladem uvedeném v lit. [14]. K monitorování sběrnice byl používán program Network Monitor 3.4 nabízený společností Microsoft.

Sběrnice Ethernet má své nezanedbatelné výhody, na základě kterých byla zvolena. Je však relativně složitá a hardwarově náročná. Při použití k občasnému přenastavení satelitního multipřepínače nejsou její majoritní výhody, jako je velká datová propustnost, zdaleka využity. Nabízí však uživateli relativně vysokou míru komfortu. Multipřepínač je možné konfigurovat i chytrými mobilními telefony či tablety za předpokladu, že v budově funguje bezdrátová síť. Komplikací nastávající při sériové výrobě zařízení používající sběrnici Ethernet může být povinnost registrace MAC adres zařízení. Organizace IEEE nabízí několik balíčků s různým počtem registrovaných adres. Nejmenší nabízený balíček obsahuje 4 096 MAC adres a jeho cena se pohybuje kolem US \$645 [15] (duben 2015).

To může malosériovou výrobu téměř znemožnit. Na druhou stranu i zařízení používající zvažovanou sběrnici USB je možno dodávat na trh pouze s platným VID (Vendor ID), který také podléhá registraci.

Když je navržené zařízení připojené ke sběrnici a komunikuje prostřednictvím standardu 100Base-TX, odebírá z napájecí větve multipřepínače proud o velikosti přibližně 100 mA. Zdroj multipřepínače je koncipován jako DC-DC měnič, proto přídatné zařízení zvýší jeho proudový odběr z 240 mA pouze na 265 mA. Spotřeba přídatného zařízení není zanedbatelná, ale na druhou stranu ve spotřebě celého multipřepínače se příliš neprojeví.

Celý program včetně konfiguračního webu zabírá ve flash paměti místo o velikosti 46,5 kB. Další 2 kB paměti jsou vyhrazeny pro uložení nastavení multipřepínače. I přesto byla využita pouze pětina dostupné paměti mikrokontroléru. Pro tuto aplikaci by postačovala i verze mikrokontroléru s menší pamětí.

Valná většina dnešních ethernetových sítí využívá DHCP (Dynamic Host Configuration Protocol) k dynamickému přidělování IP adres. Navržené zařízení ke své činnosti používá uIP stack, který tento protokol nemá implementován. To sice používání navrženého zařízení v síti, kde je využíván DHCP, nevyklučuje, ale může to způsobit mírné komplikace. DHCP server musí být nastaven tak, aby statická IP adresa multipřepínače nemohla být přidělena jinému zařízení. Autor uIP nabízí pod stejnou licenci i rozsáhlejší IP stack s názvem lwIP. LwIP stack podporuje mnohem více síťových protokolů včetně zmiňovaného DHCP. Použitému mikrokontroléru STM32F107 by zavedení lwIP nemělo činit potíže. Bylo by vhodné v budoucnu zvážit použití tohoto vyššího IP stacku.

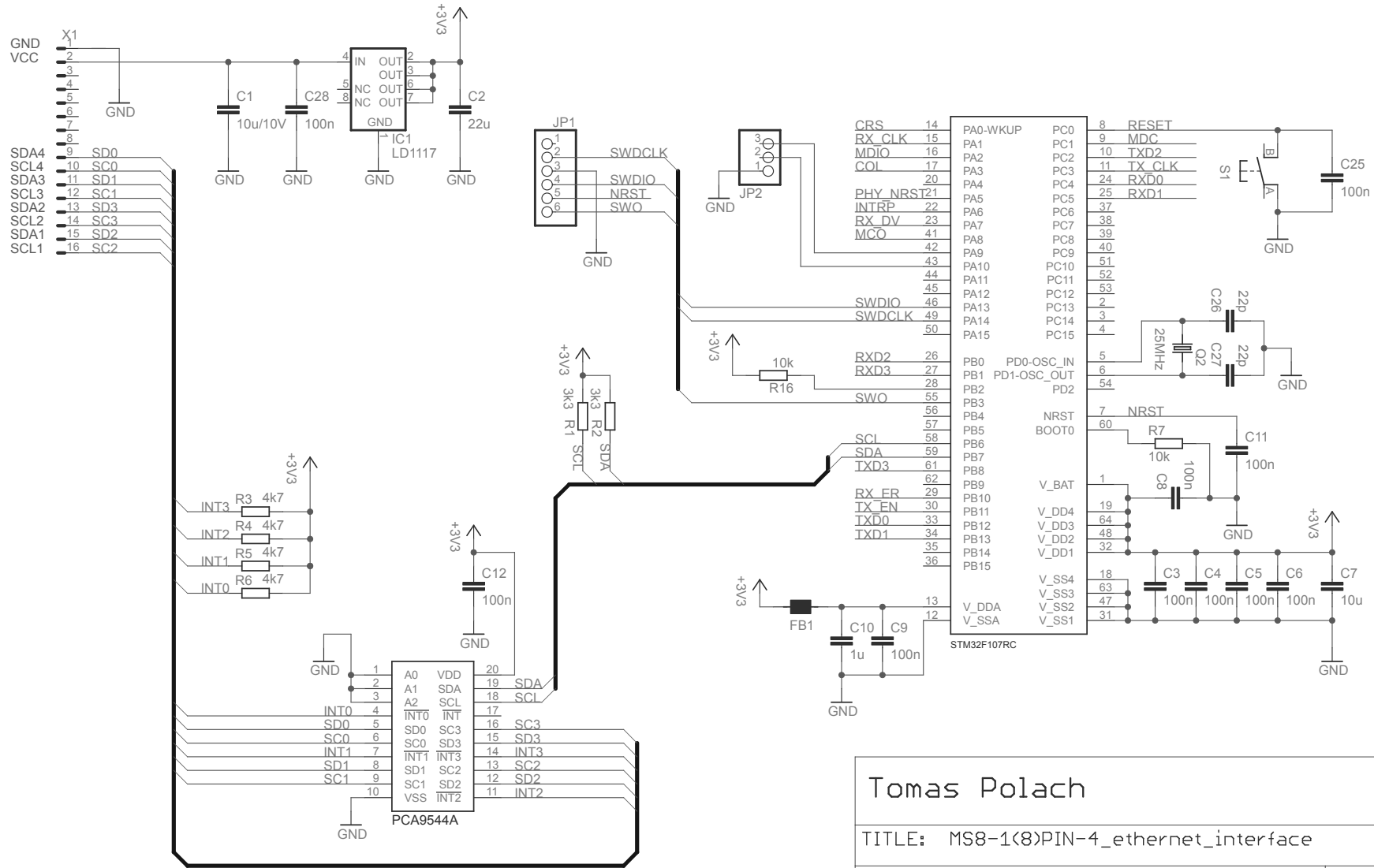
Literatura

- [1] ČSN EN 50494. *Rozvod satelitního signálu jedním koaxiálním kabelem v bytových instalacích*. Praha: Xerox, 2008.
- [2] European Telecommunications Satellite Organization. *Digital Satellite Equipment Control (DiSEqCTM)*. Paris: 1998.
- [3] STMicroelectronics. *STM32 32-bit ARM Cortex MCUs* ., [online]. ©2015 [cit. 4.2.2015]. Dostupné z: <http://www.st.com>
- [4] EMP-Centauri. *EMP-Centauri s.r.o.*, [online]. ©2015 [cit. 4.2.2015]. Dostupné z: <http://emp-centauri.cz>
- [5] IEEE Std 802.3-2002 *Standard for Information Technology*. New York, N.Y., USA: Institute of Electrical and Electronics Engineers, 1995. ISBN 1559375426.
- [6] Magnetics Guide. *VITESSE PROPRIETARY AND CONFIDENTIAL*. [online]. June 2012, Revision 2.0 [cit. 2014-12-22]. Dostupné z: <https://www.vitesse.com>
- [7] IEC 61000-4-2. *Testing and measurement techniques – Electrostatic discharge immunity test*. Switzerland: 2001.
- [8] Texas Instruments. *Quad Channel High Speed ESD Protection Device*. [online]. ©1995-2015 [cit. 4.15.2015]. Dostupné z: <http://www.ti.com>
- [9] Texas Instruments. *Design and Layout Guide*. [online]. September 2013 [cit. 4.15.2015]. Dostupné z: <http://www.ti.com>
- [10] NXP Semiconductors. *PCA954X FAMILY OF I2C / SMBus MULTIPLEXERS and SWITCHES*. [online]. October 27, 2004 [cit. 4.17.2015]. Dostupné z: <http://www.nxp.com>
- [11] Adam Dunkels. *uIP*. [online]. [cit. 4.19.2015]. Dostupné z: <http://dunkels.com/adam/>
- [12] ZÁHLAVA, Vít. *Návrh a konstrukce desek plošných spojů*. Vyd. 1. Praha: ČVUT, 2005, 77 s. ISBN 80-010-3351-1.

- [13] ARCHAMBEAULT, Bruce. *PCB design for real-world EMI control*. Boston: Kluwer Academic Publishers, c2002, xvii, 244 p. ISBN 1402071302.
- [14] DOSTÁLEK, Libor a Alena KABELOVÁ. *Velký průvodce protokoly TCP/IP a systémem DNS*. 2. aktualiz. vyd. Praha: Computer Press, 2000, 426 s. Komunikace & sítě. ISBN 80-7226-323-4.
- [15] *IEEE-SA* [online]. ©2015 IEEE, [cit. 4.5.2015]. Dostupné z: <https://standards.ieee.org/develop/regauth/oui36/index.html>
- [16] HEROUT, Pavel. *Učebnice jazyka C*. 6. vyd. České Budějovice: Kopp, 2009, 271, viii s. ISBN 978-80-7232-383-8.
- [17] IETF Tools. *RFC2616 Hypertext Transfer Protocol - HTTP/1.1* [online]. Copyright (C) The Internet Society (1999), [cit. 2.3.2015]. Dostupné z: <http://tools.ietf.org/html/rfc2616>

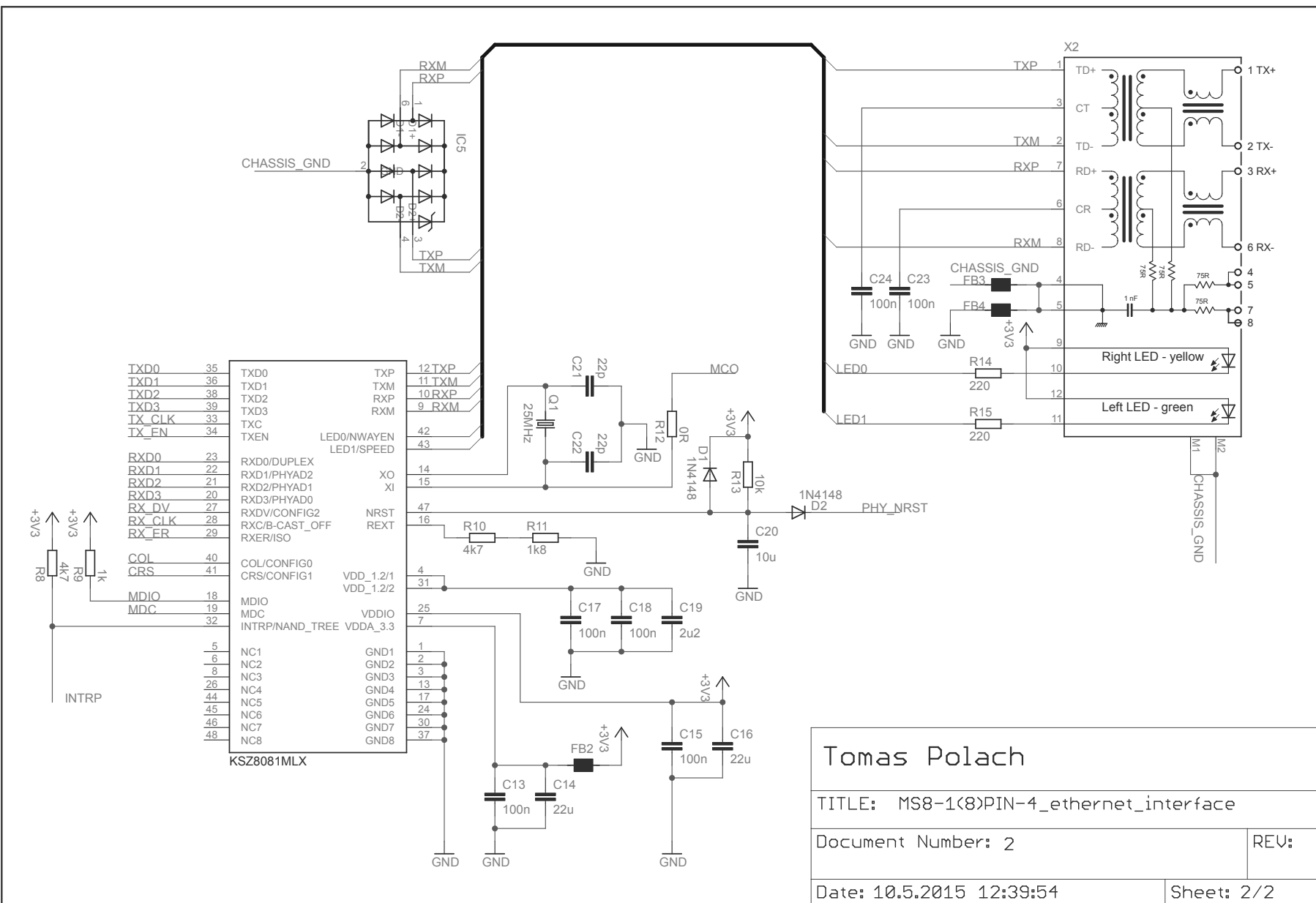
Příloha A

Schémata zapojení



Tomas Polach	
TITLE: MS8-1(8)PIN-4_ethernet_interface	
Document Number: 1	REV:
Date: 10.5.2015 12:39:54	Sheet: 1/2

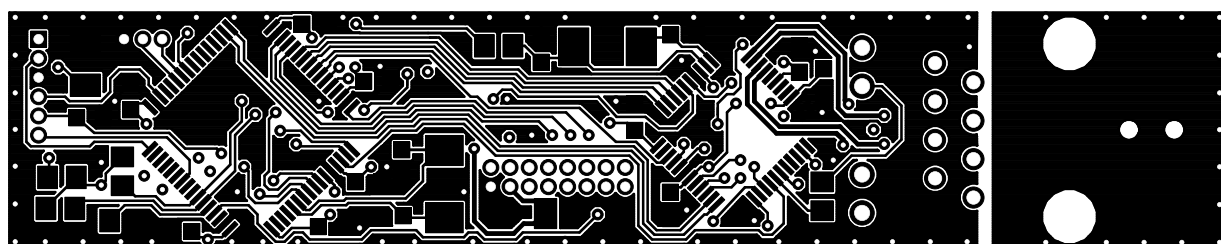
Obr. A.1: První list schématu realizovaného zařízení



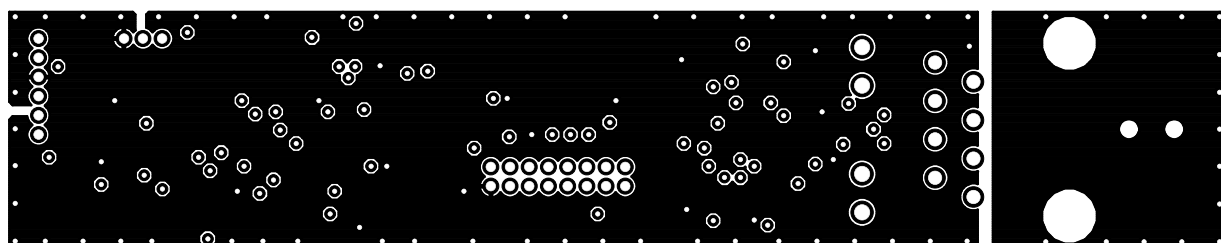
Obr. A.2: Druhý list schématu realizovaného zařízení

Příloha B

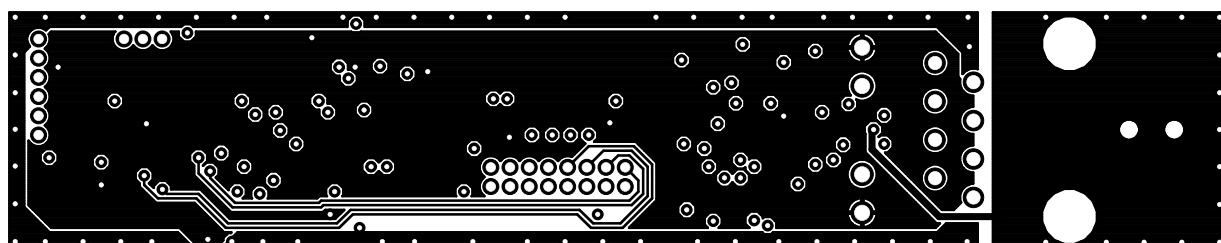
Deska plošných spojů



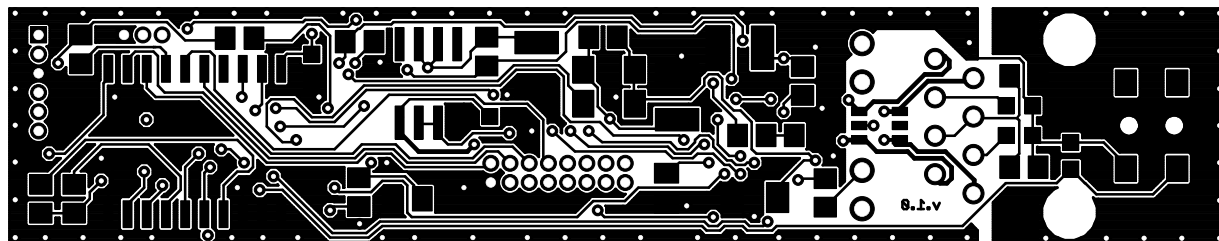
Obr. B.1: Vodivý motiv plošného spoje ve vrstvě TOP. (měřítko 2 : 1)



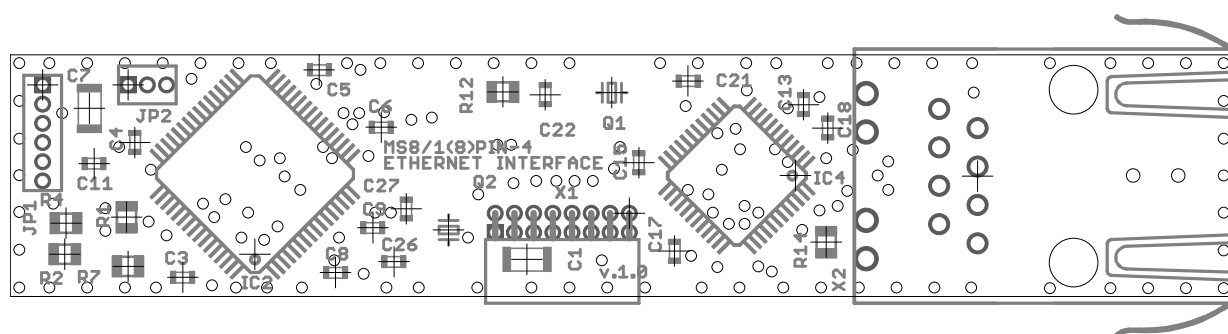
Obr. B.2: Vodivý motiv plošného spoje ve vrstvě IN2. (měřítko 2 : 1)



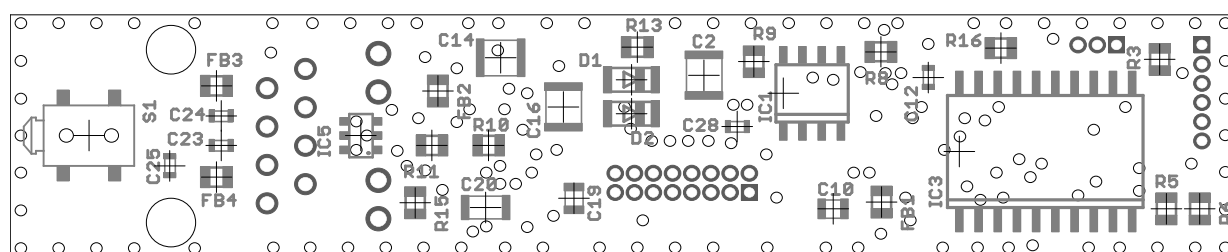
Obr. B.3: Vodivý motiv plošného spoje ve vrstvě IN3. (měřítko 2 : 1)



Obr. B.4: Vodivý motiv plošného spoje ve vrstvě BOT. (měřítko 2 : 1)



Obr. B.5: Osazovací výkres strany TOP. (měřítko 2 : 1)



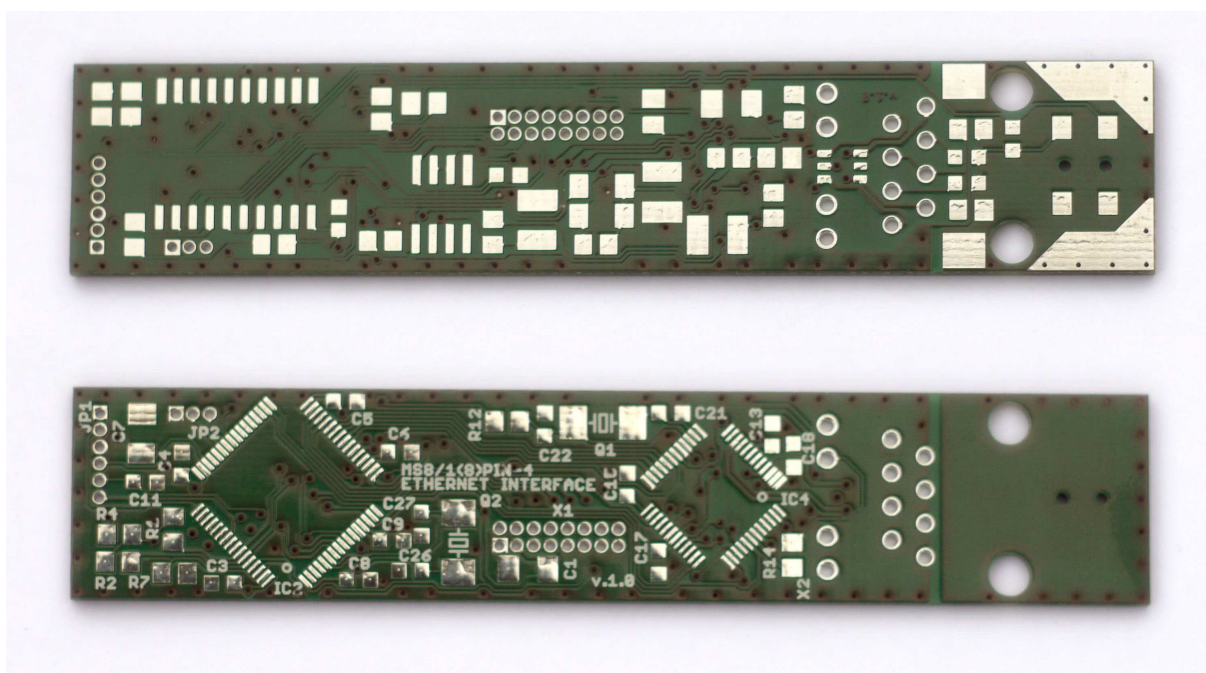
Obr. B.6: Osazovací výkres strany BOT. (měřítko 2 : 1)

Označení	Hodnota	Pouzdro	Popis
C21, C22, C26, C27	22 pF	0603	Keramický kondenzátor
C3, C4, C5, C6, C8, C9	100 nF	0603	Keramický kondenzátor
C11, C12, C13, C15, C17	100 nF	0603	Keramický kondenzátor
C18, C23, C24, C25, C28	100 nF	0603	Keramický kondenzátor
C10	1 μ F	0805	Keramický kondenzátor
C19	2,2 μ F	0805	Keramický kondenzátor
C1, C7, C20	10 μ F / 10 V	1206	Keramický kondenzátor
C2, C14, C16	22 μ F	1206	Keramický kondenzátor
R12	0 R	0805	Rezistor
R14, R15	220 R	0805	Rezistor
R9	1 k	0805	Rezistor
R11	1,8 k	0805	Rezistor
R1, R2	3,3 k	0805	Rezistor
R3, R4, R5, R6, R8, R10	4,7 k	0805	Rezistor
R7, R13, R16	10 k	0805	Rezistor
FB1, FB2, FB3, FB4	min. 0,2 A	0805	Feritová perla
D1, D2	1N4148	MINIMELF	Křemíková dioda
Q1, Q2	25 MHz	ABM7	Krystalový rezonátor
IC1	LD1117D33CTR	SO-8	Stabilizátor napětí
IC2	STM32F107RC	LQFP64	Mikrokontrolér
IC3	PCA9544AD	SO-20	Multiplexer I2C bus
IC4	KSZ8081MLX	LQFP48	Ethernetový transceiver
IC5	TPD4E1U06	DBV	ESD Protection
S1	1T1206	-	Mikropřepínač
J1	1x3	1,27 mm	Hřebínkový konektor
J2	1x6	1,27 mm	Hřebínkový konektor
X2	LMJ2058811001	-	Konektor RJ-45

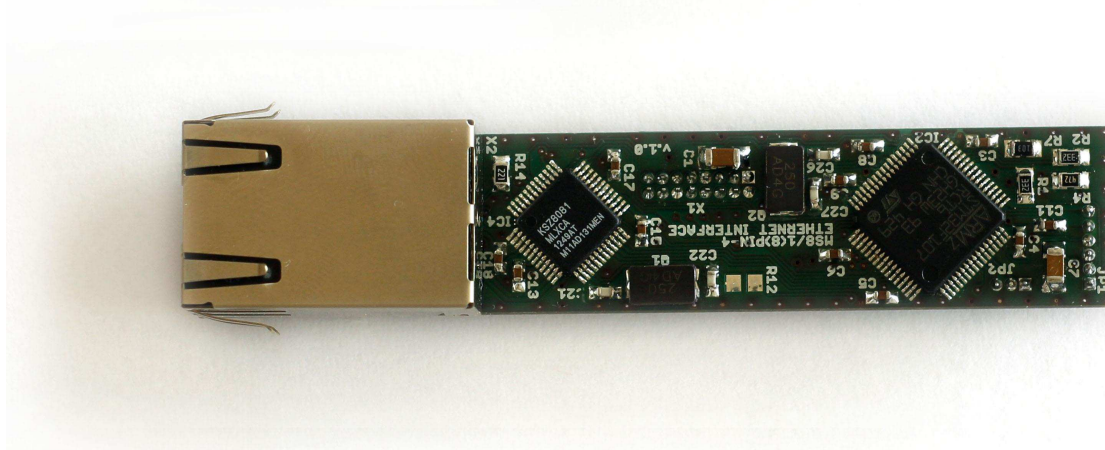
Tab. B.1: Seznam použitých součástek

Příloha C

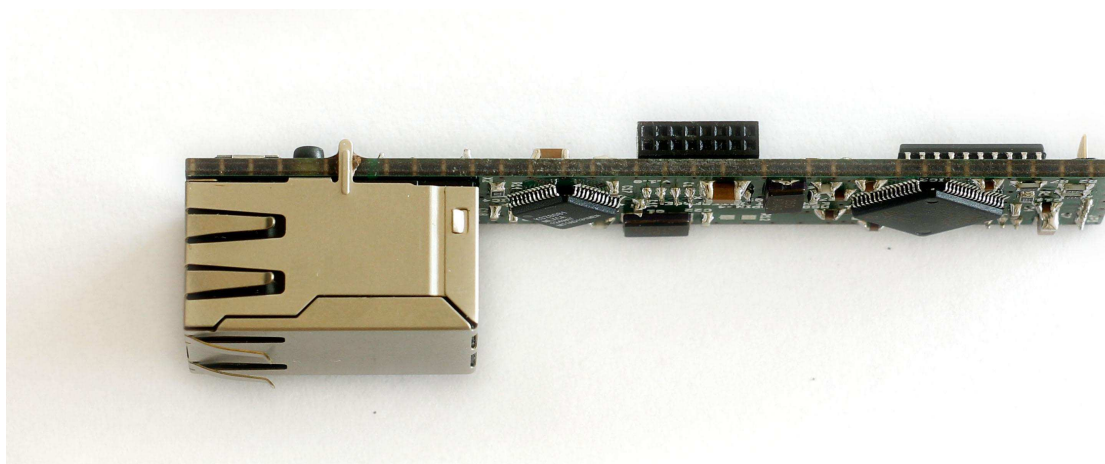
Fotografie vyrobeného zařízení



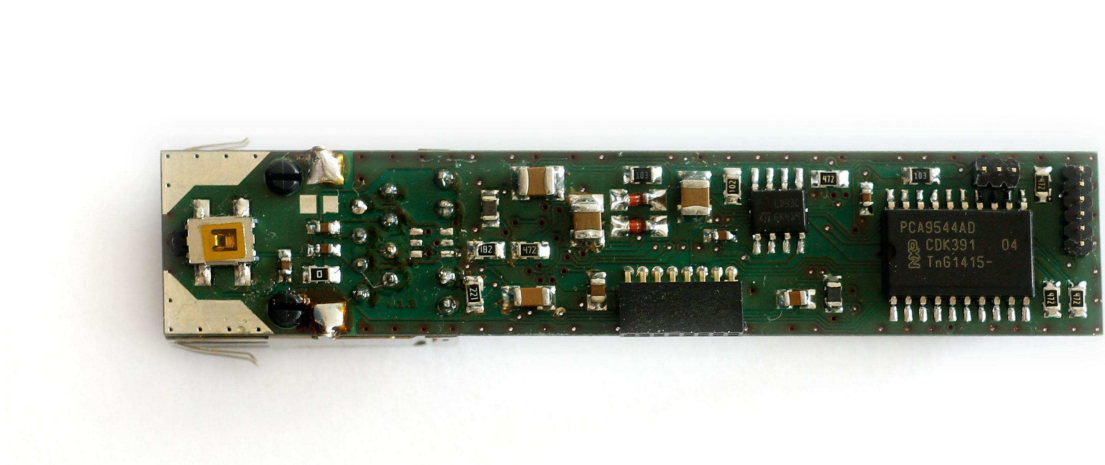
Obr. C.1: Fotografie vyrobené neosazené desky plošných spojů



Obr. C.2: Fotografie vyrobené osazené desky plošných spojů. Horní strana.



Obr. C.3: Fotografie vyrobené osazené desky plošných spojů. Pohled z boku.



Obr. C.4: Fotografie vyrobené osazené desky plošných spojů. Spodní strana.



Obr. C.5: Fotografie realizovaného zařízení nainstalovaného v multipřepínači.