



ZÁPADOČESKÁ
UNIVERZITA
V PLZNI

Fakulta elektrotechnická

Katedra aplikované elektroniky a telekomunikací

DIPLOMOVÁ PRÁCE

Záznamník EKG signálu

Autor práce: Bc. Jaroslav Bečka

Vedoucí práce: Ing. Václav Koucký, CSc.

Plzeň 2015

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2014/2015

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Jaroslav BEČKA**
Osobní číslo: **E13N0096P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Elektronika a aplikovaná informatika**
Název tématu: **Záznamník EKG signálu**
Zadávající katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Navrhněte mikropočítačem řízený autonomní modul pro experimentální laboratorní měření a záznam EKG signálu z jednoho svodu.
2. Navrhněte vhodný způsob archivování a zobrazení naměřených hodnot a připojení modulu k osobnímu počítači. Dále navrhněte vhodný způsob akustické indikace základních chybových stavů jako je např. chybné připojení měřicí elektrody.
3. Sestavte funkční vzorek umožňující kontinuální snímání EKG vstupu minimální frekvencí 1kHz s rozlišením minimálně 16 bitů a ukládání naměřených dat po dobu minimálně 12 hodin bateriového provozu.
4. Výsledné řešení v práci podrobně popište.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah pracovní zprávy: **30 - 40 stran**

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce:

Ing. Václav Koucký, CSc.

Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **15. října 2014**

Termín odevzdání diplomové práce: **11. května 2015**

Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan



Doc. Dr. Ing. Mjačeslav Georgiev
vedoucí katedry

V Plzni dne 15. října 2014

Abstrakt

Tato práce pojednává o návrhu a konstrukci autonomního modulu pro snímání EKG signálu z jednoho svodu. Zařízení má sloužit pro experimentální měření na laboratorních myších.

První část práce se zabývá problematikou filtrace EKG signálu. Popisuje nejčastější druhy rušení při snímání EKG signálu a princip filtrace s využitím vlnkové transformace. EKG signál je snímán pomocí integrovaného obvodu ADS1292 pro měření biologických signálů. Vzhledem k využití SD karty pro ukládání naměřených dat je další část práce věnována popisu SD paměťových karet a popisu použitého souborového systému FAT16. V práci je podrobně popsáno řešení systému z hlediska přístrojového a programového vybavení. Přílohy obsahují podklady nutné pro zhotovení zařízení, konkrétně schéma zapojení, návrh desky plošných spojů, osazovací výkres a seznam součástí.

Vzniklý modul umožňuje vzorkovat EKG signál z jednoho svodu frekvencí 1 kHz s rozlišením 16 b. Naměřená data jsou ukládána na paměťovou kartu ve formě csv souboru. Modul je bateriově napájen.

Hlavním přínosem práce je vznik zařízení pro Holterovo snímání EKG signálu v laboratorním prostředí. Výhodou tohoto řešení je především mnohem nižší cena než v případě nákupu komerčně nabízeného produktu.

Klíčová slova

EKG, elektrokardiografie, holter, biologické signály, SD karta, souborový systém FAT

Abstract

Bečka, Jaroslav. *ECG Recording Module [Záznamník EKG signálu]*. Pilsen, 2015. Master thesis (in Czech). University of West Bohemia. Faculty of Electrical Engineering. Department of Applied Electronics and Telecommunications. Supervisor: Václav Koucký

This thesis deals with the design and construction of a device for one-lead ECG signal measurement. The device will be used for experimental measurement on laboratory mice.

The first part is involved in ECG signal filtering. It describes the most frequent types of interference in ECG signal measurement and principle of filtering using wavelet transform. ECG signal is measured using integrated circuit ADS1292 for biopotential measurements. According to the use of SD card for storage of measured data the next part deals with the description of SD memory cards and file system FAT16. In the thesis there are described hardware and software solutions of the system. Appendices contain necessary materials for production of the device, specifically the circuit diagram, the design of printed circuit board and partlist.

The device allows one-lead ECG signal sampling with sampling frequency 1 kHz and 16 b resolution. Measured data are stored on the memory card in form of a csv file. The module is battery-powered.

The main benefit of the thesis is the development of the device used for Holter recording of ECG signal in laboratory environment. An advantage of this solution is above all much lower price than in the case of commercial products.

Keywords

ECG, electrocardiography, holter, biological signals, SD card, FAT file system

Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem svou závěrečnou práci vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 270 trestního zákona č. 40/2009 Sb.

Také prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 11. května 2015

Bc. Jaroslav Bečka

.....

Podpis

Obsah

Seznam obrázků	viii
Seznam tabulek	ix
Seznam symbolů a zkratek	x
1 Úvod	1
2 Filtrace EKG signálu	3
2.1 Drift izolinie	3
2.2 Síťové rušení	3
2.3 Myopotenciály	4
2.4 Vlnková transformace	4
2.5 Prahování koeficientů DTWT	6
2.6 Zpětná vlnková transformace	8
3 Paměťová SD karta	9
3.1 Základní vlastnosti	9
3.2 Vnitřní registry paměťové karty	10
3.2.1 OCR registr (Operation Conditions Register)	11
3.2.2 CID (Card Identification Register)	11
3.2.3 CSD (Card Specific Data)	11
3.2.4 Status registr	12
3.3 Formát příkazů v SPI módu	12
3.4 Odpovědi	12
3.5 Inicializace SD karty v SPI módu	12
3.6 Čtení dat	13
3.7 Zápis dat	14
4 Souborový systém FAT16	16
4.1 Souborový systém	16
4.2 Souborové systémy FAT	16
4.2.1 Souborový systém FAT16	17

4.2.2	Hlavní spouštěcí záznam (Master Boot Record)	17
4.2.3	Spouštěcí záznam svazku (Boot Record)	18
4.2.4	Alokační tabulka FAT	18
4.2.5	Kořenový adresář	20
4.2.6	Datová oblast	20
4.3	Adresářová struktura	20
5	Hardwarová realizace záznamníku EKG signálu	21
5.1	Blokové schéma	21
5.2	Napájecí obvod	21
5.3	Obvod ADS1292	24
5.3.1	Přehled	24
5.3.2	Schéma zapojení	25
5.3.3	Popis jednotlivých částí obvodu ADS1292	25
5.3.4	Formát dat	31
5.3.5	Popis signálů SPI rozhraní	31
5.3.6	Popis ostatních signálů	33
5.3.7	SPI řídicí příkazy	33
5.3.8	Speciální EKG funkce obvodu ADS1292	36
5.4	Grafický LCD displej	42
5.4.1	Základní vlastnosti	42
5.4.2	Zapojení displeje	42
5.4.3	Komunikace s displejem	43
5.4.4	Řídicí příkazy	44
5.4.5	Orientace displeje	44
5.5	Modul s SD kartou	45
5.6	Mikrokontrolér STM32L152RCT6	46
5.7	Akustická signalizace	46
5.8	USB/UART převodník FT232RL	47
5.9	Modul pro příjem DCF signálu	48
5.10	Konstrukční krabička	49
6	Softwarové řešení záznamníku EKG signálu	50
6.1	Komunikace s obvodem ADS1292	50
6.1.1	Inicializace obvodu	51
6.1.2	Obslužná rutina přerušení od signálu DRDY	51
6.1.3	Upozornění obsluhy v případě odpojené elektrody	51
6.2	Obsluha displeje	52
6.3	Obsluha SD karty	53
6.4	Hlavní smyčka programu	54

7 Závěr	57
Reference, použitá literatura	58
Přílohy	60
A Schéma zapojení	60
B Deska plošného spoje	62
C Partlist	65

Seznam obrázků

2.1	Kolísání izolinie EKG signálu Převzato z [5] 	4
2.2	EKG signál zarušený brumem Převzato z [5] 	4
2.3	EKG signál s myopotenciály Převzato z [5] 	5
2.4	Realizace DTWT bankou diskrétních oktávových filtrů	5
2.5	Realizace DTWT pomocí zrcadlových filtrů	6
2.6	Tvrdé prahování	7
2.7	Měkké prahování	7
2.8	Hybridní prahování	8
3.1	Rozměry SD karet Převzato z [9] 	10
3.2	Rozmístění vývodů SD karty	11
3.3	Průběh čtení jednoho bloku dat	14
3.4	Průběh čtení více bloků dat	14
3.5	Průběh zápisu jednoho bloku dat	15
3.6	Průběh zápisu více bloků dat	15
5.1	Blokové schéma zvoleného řešení	21
5.2	Schéma zapojení obvodu TPS63000	23
5.3	Obvod pro nabíjení Li-Ion akumulátorů přímo v zařízení	24
5.4	Vnitřní struktura obvodu ADS1292 Převzato z [13] 	25
5.5	Schéma zapojení obvodu ADS1292	26
5.6	Struktura programovatelného zesilovače	27
5.7	Struktura vnitřní napěťové reference	30
5.8	Struktura RLD obvodu Převzato s úpravami z [13] 	37
5.9	Připojení RLD signálu odvozeného z kanálu 1 na vstup N kanálu 2 Převzato s úpravami z [13] 	38
5.10	Měření RLD signálu kanálem 2 Převzato s úpravami z [13] 	39
5.11	Vnitřní struktura diferenčního vstupu s prvky pro detekci odpojení elektrod Převzato s úpravami z [13] 	39
5.12	Detekce odpojení elektrod s využitím pull-up rezistorů Převzato z [13] 	40
5.13	Detekce odpojení elektrod s využitím zdrojů konstantního proudu Převzato z [13] 	40

5.14	Detekce odpojení RLD elektrody [Převzato s úpravami z [13]]	41
5.15	Grafický LCD displej EADOGL128W-6 [Převzato z [14]]	42
5.16	Konektor pro připojení DPS s displejem	43
5.17	Zapojení displeje [Převzato s úpravami z [14]]	43
5.18	Rozdělení zobrazované oblasti	44
5.19	Směr pohledu šest hodin	45
5.20	Směr pohledu dvanáct hodin	45
5.21	Použitý modul s SD kartou	45
5.22	32bitový mikrokontrolér ze série STM32 v pouzdře LQFP64	46
5.23	Zapojení mikrokontroléru STM32L152RCT6	47
5.24	Zapojení piezoměniče	47
5.25	Zapojení obvodu FTDI232RL	48
5.26	Použitý modul pro příjem DCF signálu	49
5.27	Použitá konstrukční krabička	49
6.1	Vývojový diagram inicializace obvodu ADS1292	52
6.2	Vývojový diagram hlavní smyčky programu	56
A.1	Schéma zapojení záznamníku EKG signálu	61
B.1	Deska plošného spoje - horní strana	62
B.2	Deska plošného spoje - spodní strana	63
B.3	Osazovací výkres	64

Seznam tabulek

3.1	Význam jednotlivých vývodů SD karty dle zvoleného módu	11
3.2	Formát příkazu v SPI módu	12
3.3	Formát odpovědi R1	12
3.4	Formát odpovědi R2	13
4.1	Srovnání souborových systémů typu FAT	17
4.2	Struktura souborového systému FAT16	18
4.3	Struktura hlavního spouštěcího záznamu	18
4.4	Popis oddílu v Partition Table	19
4.5	Význam jednotlivých hodnot buněk alokační tabulky FAT	19
4.6	Popis uložení informací o položkách v kořenovém adresáři	20
5.1	Zdroje hodinového signálu a funkce vývodu CLK pro různé kombinace bitu CLK_EN a hodnoty signálu CLKSEL	30
5.2	Výstupní kód pro různé hodnoty vstupního signálu	31
5.3	Vybrané řídicí příkazy	44
C.1	Partlist	65
C.2	Partlist	66

Seznam symbolů a zkratek

U_{CM}	Souhlasné napětí [V].
U_{INN}	Napětí na vstupu N diferenčního kanálu [V].
U_{INP}	Napětí na vstupu P diferenčního kanálu [V].
U_{REF}	Referenční napětí [V].
BR	Boot Record. Spouštěcí záznam svazku.
CID	Card Identification Register. Registr identifikace karty.
CMD	Command. Příkaz.
CMOS	Complementary Metal-Oxide Semiconductor. Technologie integrovaných obvodů.
CMRR	Common Mode Rejection Ratio. Činitel potlačení souhlasného rušení.
CS	Chip Select. Signál pro výběr zařízení.
CSD	Card Specific Data. Registr obsahující specifická data o paměťové kartě.
DIN	Data In. Sériový vstup dat.
DOUT	Data Out. Sériový výstup dat.
ECG	Electrocardiography. Elektrokardiografie.
EEPROM	Electrically Erasable Programmable Read-Only Memory. Elektricky mazatelná paměť typu ROM.
EKG	Elektrokardiogram.
EMI	Electromagnetic Interference. Elektromagnetické rušení.
FAT	File Allocation Table. Typ souborového systému a alokační tabulka používaná v tomto typu souborových systémů.
FLASH	Elektricky programovatelná paměť s libovolným přístupem.
FTDI	Future Technology Devices International. Výrobce integrovaných obvodů specializující se na USB technologii.
GLCD	Graphic Liquid Crystal Display. Grafický displej z tekutých krystalů.
GPIO	General Purpose Input Output. Vývod pro všeobecné použití.
LCD	Liquid Crystal Display. Displej z tekutých krystalů.
LSB	Least Significant Bit. Nejméně významný bit.

MBR	Master Boot Record. Hlavní spouštěcí záznam.
MMC	MultiMediaCard. Druh paměťové karty.
MS-DOS	Microsoft Disk Operating System. Typ operačního systému.
MISO	Master In Slave Out. Signál SPI rozhraní pro přenos dat ve směru ze zařízení Slave do zařízení Master.
MOSI	Master Out Slave In. Signál SPI rozhraní pro přenos dat ve směru ze zařízení Master do zařízení Slave.
MSB	Most Significant Bit. Nejvýznamnější bit.
NTFS	New Technology File System. Typ souborového systému.
OCR	Operation Conditions Register. Registr provozních podmínek.
PID	Product Identification. Číslo identifikující typ USB zařízení.
PGA	Programmable Gain Amplifier. Programovatelná zesilovač.
QDOS	Quick and Dirty Operating System. Typ operačního systému.
QFN	Quad Flat No-Leads Package. Pouzdro pro integrované obvody bez vývodů.
R1	Response 1. Odpověď paměťové karty 1.
R2	Response 2. Odpověď paměťové karty 2.
RLD	Right Leg Drive. Elektrický obvod používaný ke zvýšení potlačení souhlasného rušení při měření biologických signálů.
RAM	Random Access Memory. Paměť dat.
SCLK	Serial Clock. Hodinový signál SPI rozhraní.
SD	Secure Digital. Druh paměťové karty.
SDHC	Secure Digital High Capacity. Vylepšená technologie paměťových SD karet (SD 2.0).
SDXC	Secure Digital Extended Capacity. Vylepšená technologie paměťových SD karet (SD 3.0).
SPI	Serial Peripheral Interface. Sériové periferní rozhraní.
SPS	Samples per Second. Počet vzorků za sekundu.
SS	Slave Select. Signál SPI rozhraní pro výběr Slave zařízení.
SSOP	Shrink Small Outline Package. Pouzdro pro integrované obvody.
SWD	Serial Wire Debug. Rozhraní pro programování a ladění ARM mikrokontrolérů.
TQFP	Thin Quad Flat Package. Pouzdro pro integrované obvody.
UART	Universal Asynchronous Receiver-Transmitter. Univerzální asynchronní přijímač-vysílač.
USART	Universal Serial Asynchronous Receiver-Transmitter. Univerzální sériový asynchronní přijímač-vysílač.
USB	Universal Serial Bus. Univerzální sériová sběrnice.
VID	Vendor Identification. Číslo identifikující výrobce USB zařízení.

1

Úvod

Tato diplomová práce se zabývá konstrukcí mikropočítačem řízeného autonomního modulu pro kontinuální snímání EKG z jednoho svodu.

Zkratka EKG znamená elektrokardiogram. Jedná se o neinvazivní metodu vyšetření elektrické aktivity srdečního svalu (myokardu). EKG signál se šíří z myokardu vodivým prostředím těla všemi směry a je možné jej snímat jako rozdíl potenciálů různých míst na povrchu těla. Nejčastěji se při snímání používá deset elektrod. Výsledkem je poté záznam dvanácti naměřených křivek (tzv. "dvanáctisvodové EKG"). Pro zjištění základních dat, jako je tepová frekvence či výskyt srdečních arytmií postačí záznam EKG z jednoho svodu, při němž se měří rozdílové napětí mezi dvojicí elektrod umístěných nejčastěji na hrudníku. Z naměřených dat lze posoudit, nedochází-li k poruchám srdeční aktivity nebo odhalit poškození srdečního svalu. Amplituda EKG signálu se pohybuje řádově v jednotkách mV, ve frekvenční oblasti zasahuje spektrum EKG signálu od 0,5 Hz do přibližně do 150 Hz.

Záznamník EKG signálu vzniká pro experimentální laboratorní měření na Lékařské fakultě Univerzity Karlovy v Plzni. Bude využíván ke snímání EKG signálu z laboratorních myší. Jedná se o zařízení na bázi holteru určené pro dlouhodobé snímání.

Vyšetření pomocí holterů se provádí nejčastěji po dobu 24 hodin. Na trhu je velké množství výrobců těchto zařízení. Např. firma BTL zdravotnická technika, a.s. má ve své nabídce tři produkty tohoto typu. Z hlediska elektrický parametrů jsou si velice podobné. Všechny vzorkují EKG signál vzorkovací frekvencí 2 kHz při rozlišení 16 b. Dále udávají potlačení souhlasného signálu > 100 dB. Záznam EKG se provádí pomocí 5 svodů, resp. 10 svodů u nejdražšího modelu. Jako datové úložiště využívají paměťovou SD kartu o kapacitě 2 GB. Rovněž obsahují LCD displej s rozlišením 128 x 64 pixelů. K PC se dají připojit pomocí USB rozhraní. Napájeny jsou z dvou alkalických AA baterií 1,5 V nebo dvou NiMH či NiCd. Mohou zaznamenávat EKG signál po dobu až 7 dní. EKG Holter DMS300-4A od firmy EKONA vzorkuje každý kanál frekvencí 4,096 kHz při rozlišení 12 b. Záznam lze provádět z 3 nebo 12 svodů po dobu až čtyř dní. K dispozici je 512 MB paměti. Zařízení nemá displej. Napájí se pomocí jedné AAA baterie. Naměřená data si lze z přístroje stáhnout přes rozhraní USB.

Komerční produkty často obsahují další funkce jako je impedanční pneumografie (zá-

znam dechové křivky) či detekce kardiostimulátoru. Dále je obvyklé, že výrobci těchto zařízení poskytují ke svým produktům software pro osobní počítač, ve kterém lze naměřená data zpracovat nebo sledovat průběh EKG signálu v reálném čase. Ceny těchto produktů se pohybují v desetitisících korun.

První kapitola práce se zabývá problematikou filtrace EKG signálů. Jsou zde zmíněny hlavní druhy rušení při snímání EKG signálu. Jako datové úložiště s dostatečnou kapacitou byla zvolena SD karta. Práce tedy dále obsahuje detailní popis paměťových SD karet a použitého souborového systému FAT16. Popisem všech dílčích částí zařízení se zabývá kapitola o hardwarovém řešení záznamníku EKG signálu. Podrobně je zde popsán především integrovaný obvod ADS1292 sloužící ke snímání EKG signálu. Část o softwarovém řešení je věnována způsobu programování a softwarové obsluze jednotlivých částí zařízení. Dále v ní lze nalézt vývojové diagramy programu. V závěru jsou zhodnoceny dosažené výsledky a navržena možná vylepšení.

2

Filtrace EKG signálu

Díky tomu, že se elektrické potenciály šíří bez výrazného útlumu i mimo srdce, můžeme je měřit z povrchu těla pomocí elektrod. U EKG sahá kmitočtové pásmo užitečného signálu přibližně do 150 Hz. Doporučený vzorkovací kmitočet je alespoň 500 Hz. Amplituda EKG signálu dosahuje řádu jednotek mV. [1, 4]

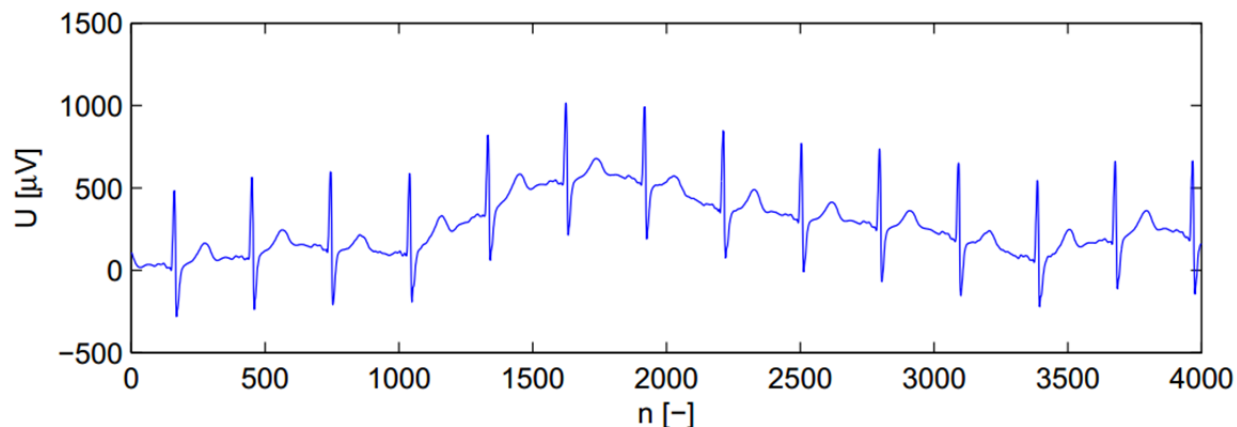
Snímání EKG signálu z povrchu těla komplikuje šum. Ten může být dle jeho zdroje technického nebo biologického původu. Dle šířky frekvenčního pásma se pak navíc rozlišují signály úzkopásmové a širokopásmové. Nejčastějšími typy rušení při snímání EKG signálu jsou úzkopásmové kolísání nulové izolinie (drift), síťové rušení (brum) a širokopásmové svalové rušení (myopotenciály). Tyto rušivé složky signálu je třeba odfiltrovat. Cílem je získat co nejčistší užitečnou složku signálu s maximálním poměrem signál/šum. [5]

2.1 Drift izolinie

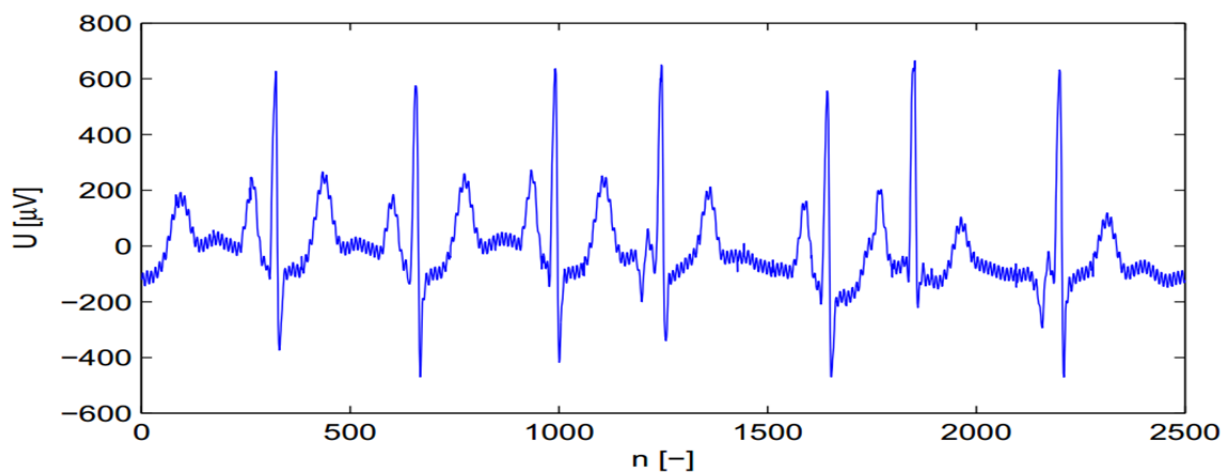
Kolísání izolinie vzniká vlivem dýchání nebo pohybu pacienta. Příčinou může být i pocení pacienta či špatný kontakt snímací elektrody a pokožky, čímž dochází ke změnám impedance a následně i ke změně potenciálu elektrody. Spektrum tohoto rušení zasahuje přibližně do 1,5 Hz a neprolíná se se spektrem užitečného signálu. Lze jej tedy bez větších problémů odfiltrovat lineární horní propustí. [4, 5]

2.2 Síťové rušení

U zařízení napájených ze sítě se musí počítat s přítomností síťového rušení neboli brumu. Toto rušení má největší výkon na frekvenci 50 Hz, ale je nutné brát v úvahu i jeho vyšší harmonické frekvence. Filtrace se provádí úzkopásmovou zádrží. Ta by měla tlumit co nejvyšší frekvenční pásmo okolo 50 Hz, protože potlačením ostatních frekvencí z okolí 50 Hz by byla potlačena značná část frekvencí užitečného signálu. Vyšší harmonické frekvence je možné filtrovat lineární dolní propustí, neboť se spektrum užitečného signálu nepřekrývá s takto vysokými frekvencemi šumu. [1, 5]



Obr. 2.1: Kolísání izolované EKG signálu |Převzato z [5]|



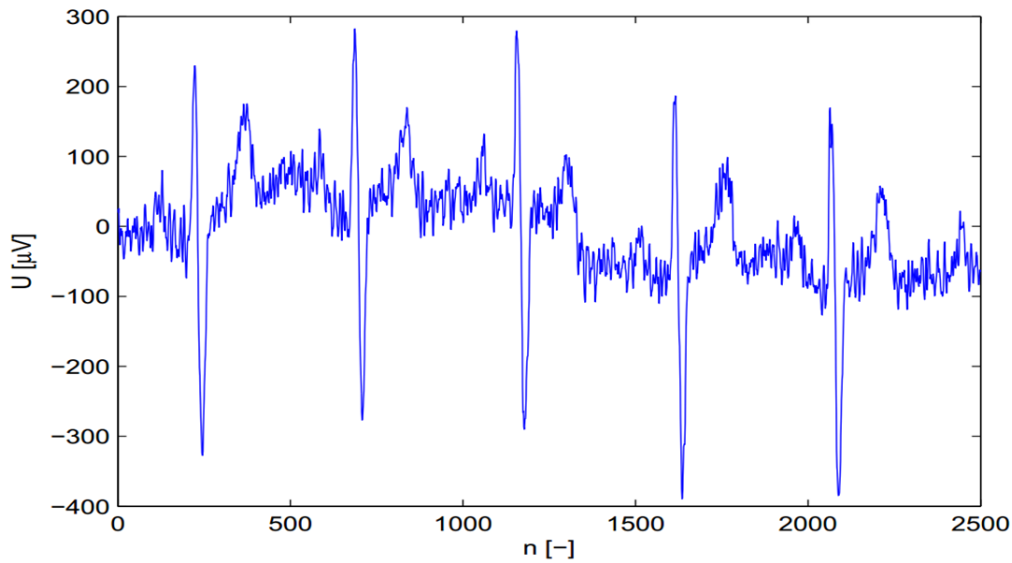
Obr. 2.2: EKG signál zarušený brumem |Převzato z [5]|

2.3 Myopotenciály

Svalové rušení (myopotenciály) vzniká při kontrakci kosterních svalů v blízkosti elektrod a to především při zátěžovém měření EKG. Toto rušení má relativně široké spektrum (přibližně od 20 do 500 Hz), které se značně překrývá se spektrem užitečného signálu. K jeho potlačení tedy není vhodné použít lineární filtr, jelikož by došlo i k nežádoucímu potlačení užitečných složek signálu. K odstranění tohoto druhu rušení se používá speciální integrální transformace - tzv. vlnková transformace. Při použití vlnkové transformace je možné oddělit užitečný signál od šumu i přesto, že se jejich spektra překrývají. [2, 5]

2.4 Vlnková transformace

Vlnková transformace je časově-frekvenční rozklad signálu. Jedná se o druh integrální transformace. Při její aplikaci na diskrétní signály se mluví o vlnkové transformaci s dis-



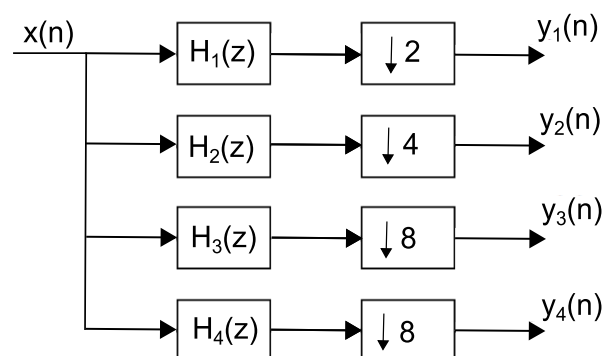
Obr. 2.3: EKG signál s myopotenciály [Převzato z [5]]

krétním časem (DTWT – Discrete-Time Wavelet Transform). Ta je definována následovně:

$$y_m(n) = \sum_{i=-\infty}^{i=+\infty} x(i)h_m(2^m n - i) = \sum_{i=-\infty}^{i=+\infty} h_m(i)x(2^m n - i) \quad (2.1)$$

Princip filtrace s využitím vlnkové transformace tkví v rozložení EKG signálu pomocí této transformace do několika frekvenčních pásem, úpravě vzniklých koeficientů vlnkové transformace (nejčastěji prahováním) a následné rekonstrukci výsledného signálu s využitím inverzní vlnkové transformace. [2, 5]

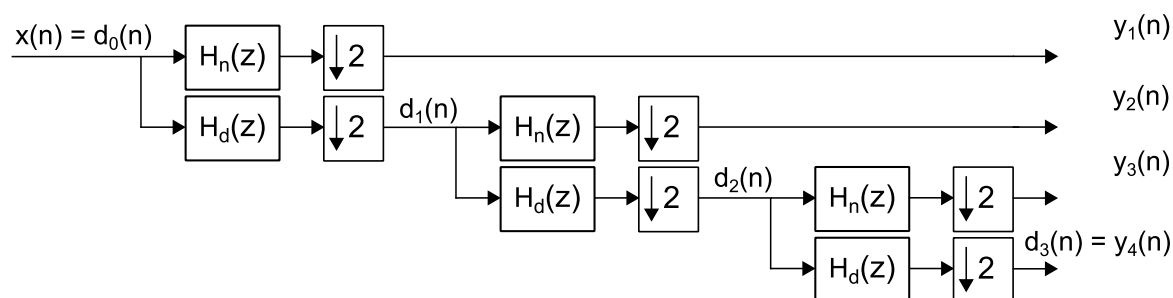
DTWT může být realizována bankou diskretních oktákových filtrů s impulsními charakteristikami $h_m(n)$ (viz obr. 2.4). Koeficient m nabývá hodnot $1, 2, \dots, M$. M je stupeň rozkladu, podle něhož bude signál rozložen do $M+1$ frekvenčních pásem. [2, 5] Další



Obr. 2.4: Realizace DTWT bankou diskretních oktákových filtrů

možností je využití tzv. zrcadlových filtrů (viz obr. 2.5). Vstupní signál v tomto případě

vstupuje do dvojice filtrů – horní a dolní propusti. Často se dále rozkládají jen výstupy dolních propustí, hovoří se o dyadické DTWT. Pokud se rozkládají i výstupy horních propustí, hovoří se o paketové DTWT. Jádrem samotné filtrace spočívá ve vhodné úpravě



Obr. 2.5: Realizace DTWT pomocí zrcadlových filtrů

vlnkových koeficientů před zpětnou transformací IDTWT. K modifikaci koeficientů $y_m(n)$ se nejčastěji využívá různých druhů prahování. [2, 5]

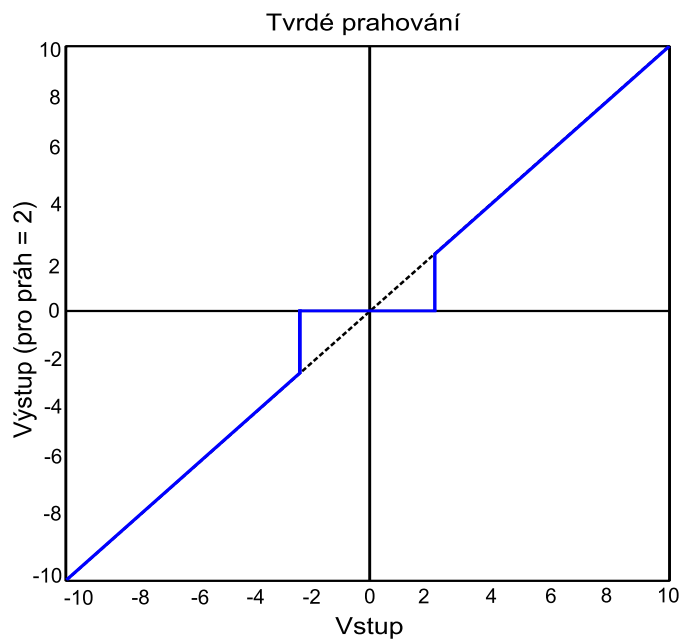
2.5 Prahování koeficientů DTWT

Dobré výsledky vlnkové filtrace lze očekávat především u signálů, kde se střídají dlouhodobější úseky obsahující nižší frekvenční složky s krátkými úseky obsahujícími frekvenční složky vyšší. Tyto signály mají nestacionární charakter. Mezi tyto signály patří signál EKG. Ten je asi z deseti procent tvořen relativně vysokofrekvenčními komplexy QRS (frekvence komplexů QRS mohou přesahovat i 125 Hz), zbytek užitečného signálu pak obsahuje složky o výrazně nižších kmitočtech (do 10 Hz). [2, 5]

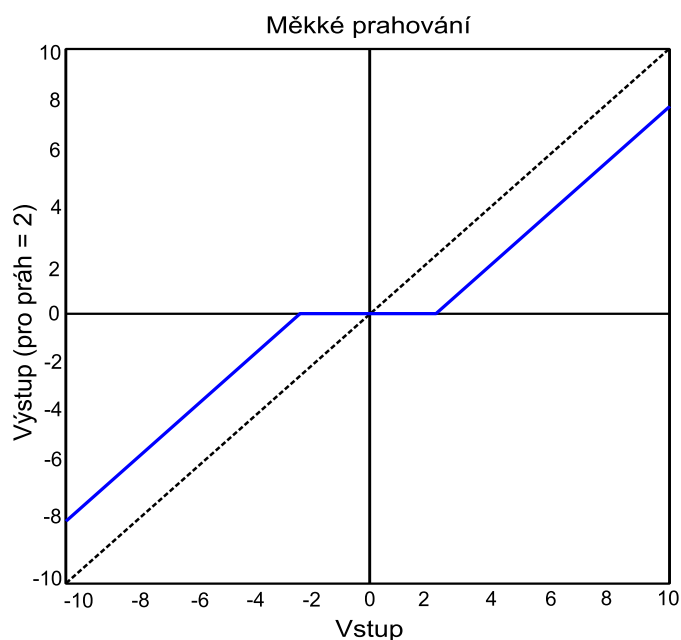
Cílem úpravy koeficientů vlnkové transformace pomocí prahování je tedy vynulovat koeficienty, které odpovídají koeficientům šumu a současně minimálně poškodit koeficienty odpovídající užitečnému signálu. Koeficienty nejnižšího frekvenčního pásma $(M+1)$ nesou obvykle velkou část užitečného signálu. Nedoporučuje se tedy tyto koeficienty nijak upravovat. [2, 5]

Prahovou hodnotu je nutné vhodně nastavit tak, aby bylo odstraněno co nejvíce šumu a zároveň došlo k co nejmenšímu poškození užitečného signálu. Základem je výpočet směrodatné odchylky šumu. Na základě směrodatné odchylky se poté vypočítá hodnota prahu. Lze použít tzv. univerzální práh nebo empirický práh. Univerzální práh je závislý jen na délce signálu, ve většině případů však vychází příliš velký a získané výsledky nejsou uspokojivé. Empirický práh umožňuje přesnější stanovení prahové hodnoty, avšak stanovení nejvhodnější empirické konstanty K je velice složité a často vyžaduje využití i složitějších optimalizačních metod. Vztahy pro výpočet lze nalézt např. v [5].

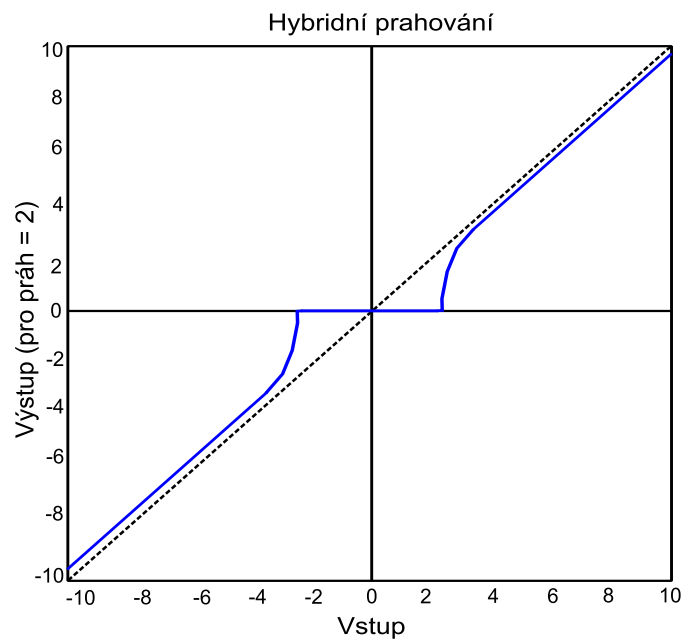
Výsledná prahová hodnota se stanovuje zvlášť pro každé frekvenční pásmo. Prahování existuje více druhů. Při tzv. tvrdém prahování (viz obr. 2.6) jsou absolutní hodnoty vlnkových koeficientů porovnávány s prahovou hodnotou. Je-li velikost vlnkového koeficientu menší než prahová hodnota, nahradí se nulou, je-li větší, ponechá se beze změny. [2, 5] Ne-

**Obr. 2.6:** Tvrdé prahování

výhodou této metody je náchylnost k propouštění mírně nadprahových koeficientů šumu, které nejsou nijak tlumeny. U měkkého prahování (viz obr. 2.7) se koeficienty s velikostí menší než prahová hodnota opět nulují, koeficienty s větší velikostí se posouvají směrem k nule o prahovou hodnotu. [2, 5] Hybridní prahování (viz obr. 2.8) je kompromisem mezi

**Obr. 2.7:** Měkké prahování

prahováním měkkým a tvrdým. Pro hodnoty těsně nad prahem se chová jako prahování měkké a pro hodnoty výrazně vyšší se blíží k tvarování tvrdému. [2, 5]



Obr. 2.8: Hybridní prahování

2.6 Zpětná vlnková transformace

Zpětná vlnková transformace s diskretním časem (IDTWT – Inverse Discrete-Time Wavelet Transform) slouží k rekonstrukci signálu z koeficientů transformace poté, co byly koeficienty upraveny. [2, 5]

Nejprve jsou posloupnosti koeficientů prodlouženy vložení nulového vzorku mezi každý vzorek posloupnosti. Takto upravené posloupnosti jsou filtrovány rekonstrukčním filtrem typu DP nebo HP, který musí být vhodným protějškem použitého rozkladového filtru. Takto prodloužené a filtrované posloupnosti jsou postupně sčítány se svou protější posloupností koeficientů. Posloupnosti koeficientů jsou sčítány v opačném pořadí, než byly rozkládány. [2, 5]

3

Paměťová SD karta

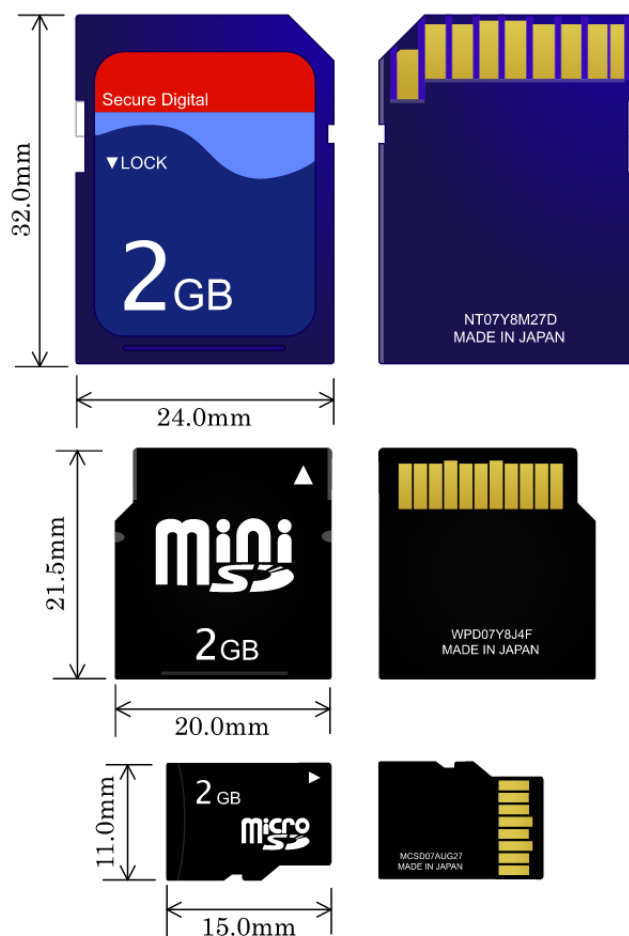
3.1 Základní vlastnosti

V aplikaci je jako datové úložiště použita paměťová SD karta. SD karta (Secure Digital) je nástupce karty MMC (MultiMediaCard), kterou vyvinuly v roce 1999 firmy Sandisk, Matsushita a Toshiba. Uvnitř těchto paměťových karet je použita nevolativní paměť typu FLASH. Rozměry standardní SD karty jsou 32 x 24 x 2,1 mm, mohou však být i tenčí (1,4 mm jako MMC karty). Dále jsou k dispozici varianty typu miniSD a microSD o menších rozměrech (viz obr. 3.1). SD karty obsahují malý postranní přepínač sloužící jako ochrana proti přepsání. V poloze "LOCK" nelze na kartu nic ukládat, ani uložená data jakkoliv modifikovat. U tohoto typu karet je možné dosáhnout přenosové rychlosti až 100 Mbit/s. Kartu lze napájet napětím v rozmezí 2,7 až 3,6 V (typicky 3,3 V). Frekvence hodinových impulsů může být až 25 MHz. Kapacita je omezena na 2 GB. V současnosti jsou na trhu k dispozici modernější verze tohoto typu paměťové karty, konkrétně SDHC (SD 2.0) a SDXC (SD 3.0). SD card standard spravuje SD Asociace. Volně přístupná je zjednodušená specifikace fyzické vrstvy [9]. Na obr. 3.2 je znázorněno rozmístění vývodů SD karty, v tab. 3.1 je poté popis těchto vývodů. Význam vývodů se liší v závislosti na zvoleném komunikačním protokolu. SD karta umožňuje několik módů komunikace: [9]

- 1bitový SD mód kompatibilní s MMC kartami
- 4bitový SD mód
- SPI mód

V SD módech jsou příkazy kartě a její odpovědi vedeny po jednom vodiči (CMD) a bloky dat pro čtení nebo zápis po jednom (1bitový SD mód), případně čtyřech (4bitový SD mód) datových vodičích (DAT0-3). V SPI módu jsou data a příkazy do karty přiváděny jedním vodičem (MOSI), odpovědi karty a data do mikrokontroléru druhým vodičem (MISO).

Pro komunikaci s SD kartou byl zvolen SPI mód. Důvodem byly především zkušenosti s SPI rozhraním a možnost využít ke komunikaci periférii SPI zvoleného mikrokontroléru.



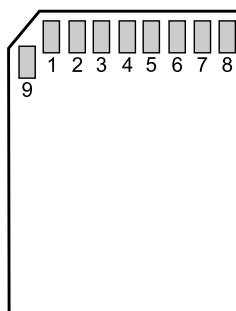
Obr. 3.1: Rozměry SD karet [Převzato z [9]]

Proti mluvila nižší rychlost přenosu dat v tomto módu. Zatímco SD módy jsou založeny na příkazech a bitovém toku začínajícím start bitem a končícím stop bitem, v SPI módu je kanál bytově orientovaný.

Komunikační protokol je založen na příkazech, odpovědích a blocích dat. V módu SPI karta odpovídá na každý příkaz jednou ze tří možných odpovědí. Jestliže karta zjistí chybu dat, ihned odpoví chybovým hlášením (toto hlášení nahradí očekávaná data), zatímco v SD módu dojde k časové prodlevě. [9]

3.2 Vnitřní registry paměťové karty

Paměťová karta obsahuje 6 speciálních registrů. Registry OCR, CID a CSD nesou informace o nastavení karty. Registr RCA se používá k uchování relativní adresy aktuálního spojení. V SPI režimu jsou oproti režimu SD dostupné jen registry OCR, CID a CSD. Status registr má kratší formát. [9]



Obr. 3.2: Rozmístění vývodů SD karty

Číslo vývodu	SD mód	SPI mód
1	Card Detect / Data Line 3	CS
2	CMD	MOSI
3	GND	GND
4	U_{CC}	U_{CC}
5	CLK	CLK
6	GND	GND
7	Data Line 0	MISO
8	Data Line 1	Rezervováno
9	Data Line 2	Rezervováno

Tab. 3.1: Význam jednotlivých vývodů SD karty dle zvoleného módu

3.2.1 OCR registr (Operation Conditions Register)

Jedná se o 32bitový registr. Nese informaci o napěťových úrovních, ve kterých může karta pracovat. Bit 31 je tzv. status bit, který se po úspěšné inicializaci nastaví do log. 1. Registr lze přečíst pomocí příkazu READ_OCR (CMD58).

3.2.2 CID (Card Identification Register)

Je to 128bitový registr obsahující specifické informace o paměťové kartě pro účely identifikace. Obsah registru je naprogramován během výroby a nelze jej změnit. V režimu SD se používá jako adresa pro výběr karty. Pomocí příkazu SEND_CID (CMD10) lze tento registr přečíst.

3.2.3 CSD (Card Specific Data)

Tento 128bitový registr obsahuje specifická data pro práci s kartou. Některé bity registru jsou pouze pro čtení, jiné lze změnit pouze jednou, další lze libovolně přepisovat. Z registru lze získat např. informaci o maximální přenosové rychlosti, maximální délce přenosového bloku, velikost paměti, označení používaného souborového systému a další. Pro čtení tohoto registru slouží příkaz SEND_CSD (CMD9).

3.2.4 Status registr

Je to 32bitový registr indikující stav paměťové SD karty. Registr lze přečíst pomocí příkazu SEND_STATUS (CMD13).

3.3 Formát příkazů v SPI módu

Každý příkaz se skládá ze 6 bytů. První dva bity prvního bytu určují začátek příkazu. První z těchto bitů je tzv. "start bit" a má vždy hodnotu log. 0, druhý je "transmission bit" o hodnotě log. 1. Následuje číslo příkazu vyjádřené pomocí šesti bitů. V případě příkazu GO_IDLE_STATE (CMD0) má tedy první byte hodnotu 0x40, v případě příkazu READ_SINGLE_BLOCK (CMD17) má hodnotu 0x51. Další 4 byty obsahují argument příkazu. Poslední byte sestává ze sedmibitového CRC a posledního bitu (end bitu), který má vždy hodnotu log. 1. Formát příkazu je znázorněn v tab. 3.2.

Bit	47	46	[45:40]	[39:8]	[7:1]	0
Popis	Start bit	Transmission bit	Příkaz	Argument	CRC	End bit
Hodnota	0	1	x	x	x	1

Tab. 3.2: Formát příkazu v SPI módu

3.4 Odpovědi

V SPI režimu existují dva typy odpovědí na příkazy, konkrétně R1 a R2. Odpověď R1 je dlouhá 8 bitů a karta pomocí ní odpovídá na většinu příkazů. Formát odpovědi R1 je znázorněn v tab. 3.3. Odpověď R2 je dlouhá 16 bitů, jedná se vlastně o Status registr a karta s ní odpovídá na příkaz SEND_STATUS (CMD13). První byte odpovědi R2 je shodný s R1. Formát odpovědi R2 je znázorněn v tab.3.4. [9]

Bit	7	6	5	4
Význam	0	Chybný parametr	Neplatná adresa	Chyba při mazání
Bit	3	2	1	0
Význam	Chyba CRC	Neplatný příkaz	Reset po mazání	Stav Idle

Tab. 3.3: Formát odpovědi R1

3.5 Inicializace SD karty v SPI módu

Po připojení napájení je karta dle základního nastavení v režimu SD. Během fáze inicializace musí být frekvence hodinového signálu nastavena na 400 kHz. Na začátku je nutné

1.Byte				
Bit	7	6	5	4
Význam	0	Chybný parametr	Neplatná adresa	Chyba při mazání
Bit	3	2	1	0
Význam	Chyba CRC	Neplatný příkaz	Reset po mazání	Stav Idle
2.Byte				
Bit	7	6	5	4
Význam	Mimo rozsah	Parametr mazání	Stav ochrany zápisu	ECC selhalo
Bit	3	2	1	0
Význam	Chyba karty	Obecná chyba	Ochrana proti zápisu	Karta je zamčena

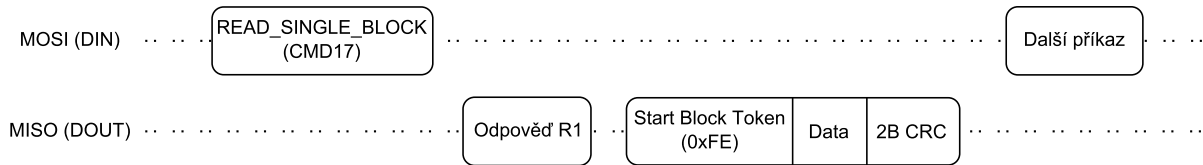
Tab. 3.4: Formát odpovědi R2

vygenerovat alespoň 76 hodinových cyklů (po MOSI se desetkrát odešle 0xFF) s neaktivním signálem \overline{CS} (v úrovni log. 1). Pro přechod do režimu SPI je dále nutné vyslat příkaz GO_IDLE_STATE (CMD0) a zároveň musí být aktivní signál \overline{CS} (v úrovni log. 0). Karta tak pozná, že je pro komunikaci vyžadován SPI mód a zareaguje odpovědí R1 o hodnotě 0x01 (karta je ve stavu Idle). Dále je nutné pomocí příkazu SEND_IF_COND (CMD8) ověřit, je-li karta schopna pracovat při daném napájecím napětí. Některé starší karty nepodporují tento příkaz. V tomto případě přijde odpověď R1 s nastaveným bitem neplatný příkaz (hodnota 0x41). Dále se doporučuje pomocí příkazu READ_OCR (CMD58) přečíst OCR registr a ověřit provozní podmínky, při kterých je karta schopna pracovat. Následuje příkaz SD_SEND_OP_COND (ACMD41) sloužící ke startu inicializace SD karty. Příkaz SD_SEND_OP_COND je odesílán opakovaně, dokud nepřijde od karty odpověď R1 se shozeným bitem Idle (hodnota 0x00). V tomto okamžiku je dokončena inicializace paměťové karty. Alternativně lze místo příkazu SD_SEND_OP_COND (ACMD41) použít příkaz SEND_OP_COND (CMD1). Podrobnější popis všech příkazů lze nalézt v [9]. Při komunikaci je nutné mezi jednotlivými příkazy generovat "prázdné" hodinové cykly. Tzn. odesílat mezi jednotlivými příkazy po MOSI byte 0xFF. [9]

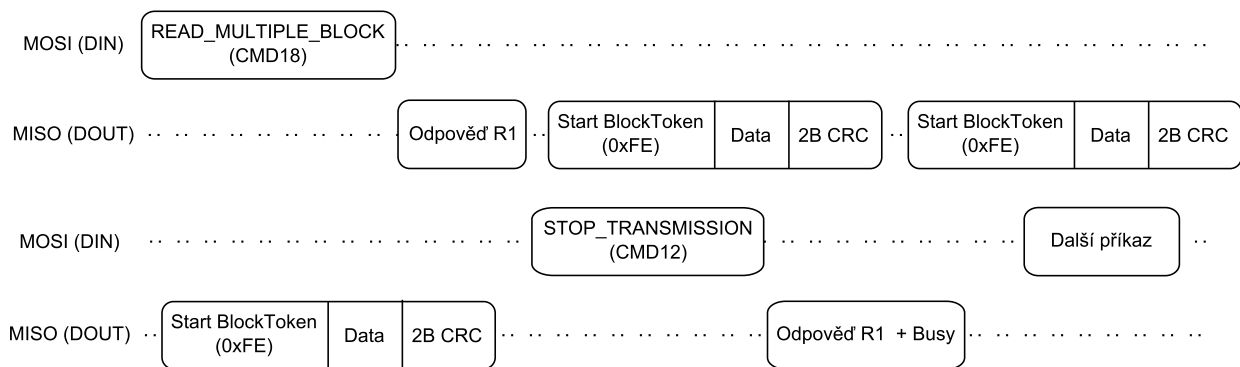
3.6 Čtení dat

SPI mód umožňuje číst data po jednom či více blocích pomocí příkazů READ_SINGLE_BLOCK (CMD17) a READ_MULTIPLE_BLOCK (CMD18). Argumentem těchto příkazů je adresa (počátečního) bloku o délce 32 bitů. Maximální velikost bloku READ_SINGLE_BLOCK_LEN lze nalézt v registru CSD a je nejčastěji nastavena na 512 B. V případě, že je nutné číst menší bloky dat, lze pomocí příkazu SET_BLOCKLEN (CMD16) nastavit velikost přenášeného bloku. Průběh čtení jednoho bloku dat je na obr. 3.3. Karta reaguje na příkaz READ_SINGLE_BLOCK odpovědí R1, dále následuje samotný blok dat zakončený 16b CRC. V případě čtení více bloků najednou karta odesílá jednotlivé bloky dat

od počáteční adresy zakončené 16b CRC, dokud nepřijme příkaz STOP_TRANSMISSION (CMD12). Na tento příkaz karta zareaguje odpovědí typu R1 a dále indikuje, že je zaneprázdněna úrovní log. 0 na signálu MISO. Po přechodu signálu do log. 1 je možné odeslat další příkaz. Průběh čtení více bloků dat je na obr. 3.4. Pokud nastane během čtení chyba, karta odešle místo příslušného bloku dat tzv. data error token. [9]



Obr. 3.3: Průběh čtení jednoho bloku dat

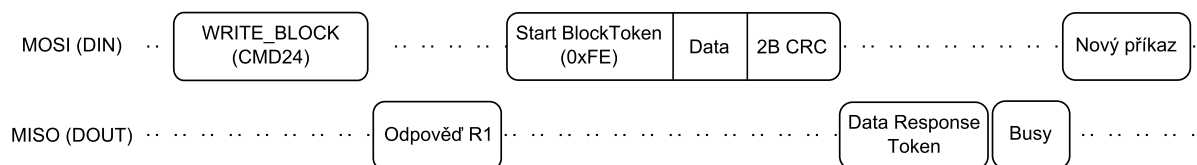


Obr. 3.4: Průběh čtení více bloků dat

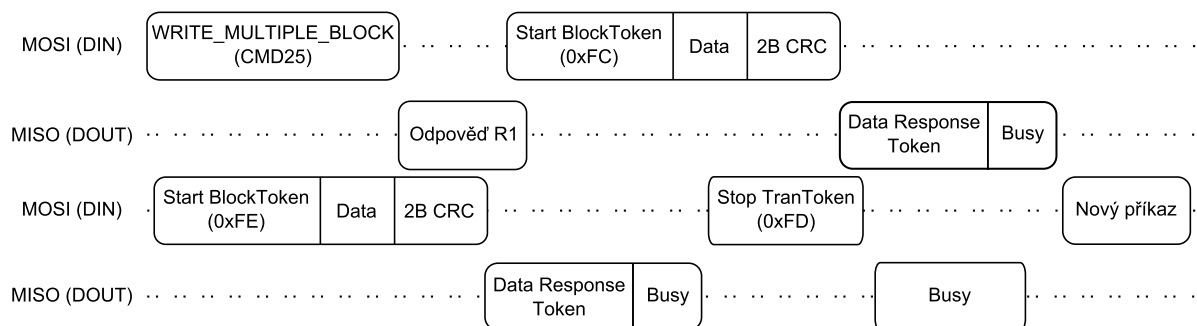
3.7 Zápis dat

Obdobně jako v případě čtení je možno data zapisovat po jednom či více blocích. Slouží k tomu příkazy WRITE_BLOCK (CMD24) a WRITE_MULTIPLE_BLOCK (CMD25). Argumentem těchto příkazů je adresa (počátečního) bloku o délce 32 bitů. Průběh zápisu jednoho bloku dat je na obr. 3.5. Karta na příkaz WRITE_BLOCK odpoví odpovědí R1. Blok dat uvozuje tzv. Start Block Token o hodnotě 0xFE. Následují samotná data pro zápis. Po přijetí bloku dat vyšle karta Data Response Token. Pokud byl blok dat přijat bez chyb, následuje zápis do paměti. Dokud je karta zaneprázdněna zapisováním, má signál MISO (DOUT) hodnotu log. 0. Po uvolnění tohoto signálu je operace zápisu kompletní. Některé chyby jsou detekovány pouze během zápisu do paměti. Po ukončení zápisu je tedy vhodné zkontrolovat pomocí příkazu SEND_STATUS (CMD13), nedošlo-li k nějaké chybě. V případě zápisu více bloků je průběh podobný. Karta čeká po uvolnění signálu MISO na další Start Block Token (zde má hodnotu 0xFC) následovaný dalším blokem dat k zápisu. Počet bloků není dán předem. Pro ukončení operace se odešle Stop Tran Token (0xFD) na začátku dalšího bloku místo Start Block Tokenu. Karta poté indikuje log. 0 na signálu MISO, že je zaneprázdněna. Po přechodu signálu do log. 1 je ukončen zápis více

bloků dat a je možné odeslat nový příkaz. V případě výskytu chyby (indikované v Data Response Tokenu) je vhodné odeslat příkaz SEND_NUM_WR_BLOCKS (ACMD22) pro zjištění počtu úspěšně zapsaných bloků dat.



Obr. 3.5: Průběh zápisu jednoho bloku dat



Obr. 3.6: Průběh zápisu více bloků dat

4

Souborový systém FAT16

4.1 Souborový systém

Pojmem souborový systém se v informatice označuje způsob organizace dat na paměťovém médiu ve formě souborů a adresářů. Souborové systémy umožňují uživatelům a procesům přístup k souborům na paměťovém médiu, vytvářejí logickou (adresářovou) strukturu souborů, evidují metadata souborů, organizují uspořádání souborů na médiu a sjednocují přístup k datům různého typu a původu. Cílem je zajistit efektivní ukládání informací i jejich zpětné načítání. [7]

4.2 Souborové systémy FAT

Souborový systém typu FAT (File Allocation Table) se poprvé objevil v QDOSu (předchůdci operačního systému MS DOS) a po modifikacích se používá dodnes. File Allocation Table znamená v překladu tabulka rozložení souborů. Jedná se o fyzickou oblast na oddílu, ve které lze nalézt informace o alokaci jednotlivých clusterů. Cluster neboli alokační blok je minimální jednotka uložení dat v souborovém systému. Paměť je rozdělena na sektory, nejčastěji o velikosti 512 B. Jeden cluster obsahuje pevný počet sektorů, který je vždy roven mocnině dvou. Mezi FAT souborové systémy patří FAT12, FAT16 (zkráceně nazývaný jen FAT) a FAT32. Nejsou mezi nimi zásadní odlišnosti. Liší se jen v několika aspektech, jako umístěním kořenového adresáře či velikostí záznamů v tabulce FAT. Číslo za názvem souborového systému uvádí počet bitů používaných pro identifikaci clusteru na disku. [6]

Systém FAT12 se používal k formátování disket. K adresaci clusteru se zde používá 12 bitů. Velikost oddílu formátovaného tímto souborovým systémem je tedy omezena na 4096 clusterů. Velikost clusteru ve Windows se pohybuje od 512 B do 8 kB. Maximální velikost oddílu formátovaného systémem FAT12 tedy vychází 32 MB, maximální velikost souboru je také 32 MB.

FAT16 se dosud používá na USB flash discích, pokud jejich kapacita nepřesahuje

řádově několik GB. K adresaci clusteru se zde používá 16 bitů, rozlišit lze tedy 65 536 clusterů. Velikost clusteru FAT16 může být od 512 B (jeden sektor) po 64 kB. To omezuje velikost oddílu zformátovaného tímto souborovým systémem na 4 GB. Maximální velikost souboru může být 4 GB.

FAT32 se používá na pevných discích do velikosti 32 GB. K identifikaci clusteru se používá 32 bitů, ale nejvyšší 4 bity jsou rezervovány. Ve skutečnosti se tedy cluster adresuje pomocí 28 bitů. Velikost clusteru FAT32 může být až 32 kB. Z toho vyplývá teoretická maximální velikost oddílu zformátovaného tímto souborovým systémem na 8 TB. Velikost nově vytvořeného oddílu je však omezena operačním systémem Windows na výše zmíněných 32 GB. Maximální velikost souboru je stejně jako v případě FAT16 4 GB. FAT souborové systémy se sice stále používají, ale s příchodem Windows NT byly zvláště na pevných discích nahrazeny souborovým systémem NTFS (New Technology File System). FAT se v dnešní době využívají na USB flash discích či v paměťových kartách. Základní varianty souborového systému FAT shrnuje níže uvedená tabulka 4.1. [6, 8, 16, 17]

Souborový systém	Velikost oddílu	Maximální velikost souboru
FAT12	do 32 MB	32 MB
FAT16	32 MB do 4 GB	4 GB
FAT32	512 MB do 32 GB	4 GB

Tab. 4.1: Srovnání souborových systémů typu FAT

Ačkoliv by se dalo říct, že souborové systémy typu FAT jsou dnes již překonané a zastaralé, jejich nesporná výhoda tkví v jejich použitelnosti ve většině operačních systémů (např. MS Windows, GNU/Linux, Mac OS X) a ve srovnání s ostatními typy souborových systémů v jejich jednoduchosti. Nevýhodou je omezení na velikost pevného disku a na maximální velikost souboru.

4.2.1 Souborový systém FAT16

Struktura souborového systému FAT16 je v tab.(4.2). Hlavní spouštěcí záznam (Master Boot Record) obsahuje informace pro výpočet adresy, velikosti ostatních oddílů. První sektor na začátku každého logického oddílu je spouštěcí záznam svazku. Alokační tabulka FAT nese informace o umístění clusterů v oblasti dat. Souborový systém obsahuje z důvodu zálohy většinou dvě alokační tabulky FAT. Při chybě v jedné z tabulek ji lze z druhé rekonstruovat a obnovit tak informace o uložení dat. Kořenový adresář obsahuje tzv. vstupy. Následuje datová oblast. [8]

4.2.2 Hlavní spouštěcí záznam (Master Boot Record)

První sektor disku obsahuje tabulku oddílů (Partition Table), které mohou být až 4. Dále je v tomto sektoru tzv. kód zavaděče, což je program pro spuštění operačního systému,

Hlavní spouštěcí záznam (MBR)
Spouštěcí záznam svazku
Alokační tabulka FAT
Kořenový adresář
Oblast dat

Tab. 4.2: Struktura souborového systému FAT16

který není v souvislosti s mikropočítačem zajímavý. Poslední dva byty MBR obsahují signaturu 0x55AA. Struktura MBR je v tab. 4.3. [8, 16, 17]

Ofset	Délka [B]	Popis
0x00	446	Kód zavaděče
0x1BE	16	1. oddíl
0x1CE	16	2. oddíl
0x1DE	16	3. oddíl
0x1EE	16	4. oddíl
0x1FE	2	Kontrolní signatura (0x55AA)

Tab. 4.3: Struktura hlavního spouštěcího záznamu

Podstatný je především typ oddílu, podle kterého lze identifikovat FAT16, dále počet sektorů mezi hlavním spouštěcím záznamem a spouštěcím záznamem svazku (začátkem oddílu) a délka oddílu. Informace o délce oddílu je však uvedena i na začátku každého oddílu ve spouštěcím záznamu svazku. Jednotlivé byty všech sektorů jsou uloženy v pořadí little-endian.

4.2.3 Spouštěcí záznam svazku (Boot Record)

Jedná se o první sektor logického oddílu. Obsahuje specifické informace o svazku, jako např. verze, počet sektorů na cluster, počet rezervovaných sektorů před první FAT, počet FAT tabulek, počet sektorů kořenového adresáře, celkový počet sektorů na disku, počet sektorů v jedné FAT tabulce či název oddílu. Popis struktury spouštěcího záznamu svazku lze nalézt např. v [6]. Spouštěcí záznam svazku je umístěn na adrese udané ve vstupu oddílu v MBR (adresa prvního sektoru). V této části jsou všechny potřebné informace k oddílu. Poslední 2 B opět obsahují signaturu 0x55AA, která určuje platnost spouštěcího záznamu svazku. [8, 16, 17]

4.2.4 Alokační tabulka FAT

FAT tabulka je vlastně pole záznamů. Tato tabulka popisuje přiřazení každého clusteru z datové oblasti oddílu (jeden záznam odpovídá jednomu clusteru). Obvykle existují 2

Ofset	Délka [B]	Popis	Hodnota
0x0	1	Bootovací příznak	0x00 (nebootovací) 0x80 (bootovací)
0x1	3	První sektor oddílu	Adresa prvního sektoru
0x4	1	Určení souborového systému	0 = prázdný 1 = FAT12 < 16 MB 4 = FAT16 < 32 MB 5 = rozšířený DOS 6 = FAT16 ≥ 32 MB 0x10-0xFF = jiný souborový systém
0x5	3	Poslední sektor oddílu	Adresa posledního sektoru
0x8	4	Sektory mezi MBR a začátkem oddílu	Počet sektorů mezi MBR a začátkem oddílu
0xC	4	Počet sektorů oddílu	Počet sektorů, které oddíl zabírá

Tab. 4.4: Popis oddílu v Partition Table

kopie uložené těsně za sebou kvůli záloze. Při chybě v jedné z tabulek ji lze z druhé rekonstruovat a obnovit tak informace o uložení dat. Informaci o počtu kopií obsahuje spouštěcí záznam svazku. První tabulka začíná v sektoru hned za spouštěcím záznamem svazku (není zarovnáno na clustery). [8, 16, 17]

FAT tabulka nese informaci o použitých a prázdných clusterech. Sestává z 16bitových položek, přičemž každá položka reprezentuje jeden cluster. První 2 bajty jsou vyhrazené, poté již následují využitelné clustery. Význam jednotlivých hodnot lze nalézt v tab.(4.5). Hodnota 0x0000 označuje prázdný cluster. Hodnoty 0x0002 – 0xFFEF označují cluster patřící určitému souboru. Tento údaj v clusteru odkazuje na další položku (čili další cluster) a tak dále, dokud se nenarazí na hodnotu položky 0xFFFF značící poslední cluster v souboru. Poškozený cluster má v tabulce hodnotu 0xFFF7. [8, 16, 17]

Hodnota	Popis
0x0000	Označuje prázdný cluster
0x0002-0xFFEF	Použitý cluster a hodnota ukazující na další cluster
0xFFF0-0xFFF6	Rezervováno
0xFFF7	Cluster obsahuje vadné sektory
0xFFF8-0xFFFF	Označuje poslední cluster souboru

Tab. 4.5: Význam jednotlivých hodnot buněk alokační tabulky FAT

4.2.5 Kořenový adresář

Kořenový adresář je oblast paměti, která začíná v sektoru za poslední FAT tabulkou a končí v sektoru před začátkem oblasti dat. V tabulce kořenového adresáře jsou uloženy informace o položkách, souborech a adresářích, uložených v kořenovém adresáři paměti. Velikost záznamu je 32 B. Každý záznam obsahuje informace jako název souboru nebo adresáře, přípona, atribut přístupových práv, atribut zda se jedná o soubor nebo adresář, datum vytvoření, datum poslední změny, počáteční cluster souboru nebo adresáře, délky souboru v B. Počet vstupů v kořenovém adresáři je celkem 512, velikost oblasti kořenového adresáře je tedy $512 * 32 \text{ B} = 16 \text{ kB}$. Začátek paměťového prostoru kořenového adresáře se nachází za poslední tabulkou FAT. Popis způsobu uložení informací o položkách je v tab. 4.6. [8, 16, 17]

Ofset	Délka [B]	Popis
0x00	8	Jméno souboru
0x08	3	Přípona souboru
0x0B	1	Atributy souboru
0x0C	9	Rezervováno
0x16	2	Čas vytvoření nebo změny souboru
0x18	2	Datum vytvoření nebo změny souboru
0x1A	2	První cluster souboru
0x1C	4	Velikost souboru [B]

Tab. 4.6: Popis uložení informací o položkách v kořenovém adresáři

4.2.6 Datová oblast

Datová oblast se nachází za kořenovým adresářem. V této oblasti jsou uložena vlastní data. Data souborů nemusí být uložena v clusterech hned za sebou, ale mohou být v různých částech paměti. [8]

4.3 Adresářová struktura

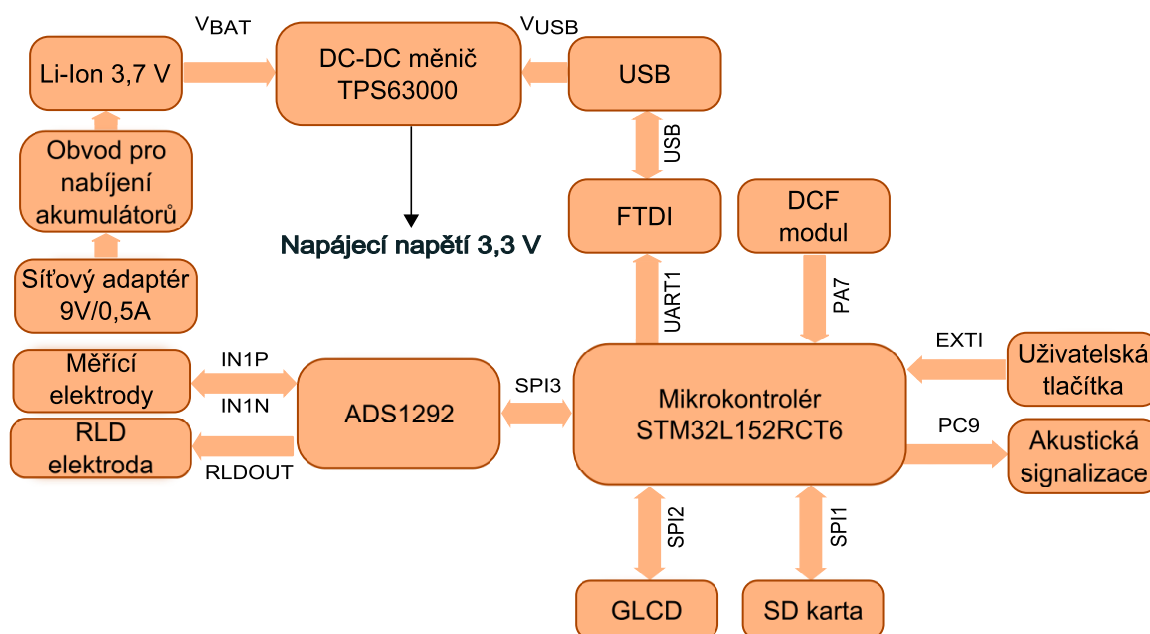
Souborový systém FAT16 používá adresářovou strukturu. Začátek této struktury je kořenový adresář. Tento adresář se může větvit pomocí podadresářů, které se mohou také dále větvit. V každém adresáři, resp. podadresáři se mohou nacházet další adresáře nebo soubory. Adresáře se od souborů liší jen atributem. V alokační tabulce FAT se poté zjistí všechny clustery, ve kterých jsou uloženy položky, které podadresář obsahuje. Číslo 16 (FAT16) určuje počet bitů, kterými jsou jednotlivé clustery adresovány a z toho vyplývá i maximální možná kapacita paměti. Velikost clusteru může být od 1 do 64 sektorů, přičemž sektor je 512 B. [17]

5

Hardwarová realizace záznamníku EKG signálu

5.1 Blokové schéma

Na obr. 5.1 je znázorněno blokové schéma zvoleného řešení. Dále v této kapitole jsou blíže popsány jednotlivé části zařízení. Kompletní schéma zapojení je kvůli své velikosti umístěno v příloze A.



Obr. 5.1: Blokové schéma zvoleného řešení

5.2 Napájecí obvod

Pro napájení zařízení byly zvoleny Li-Ion akumulátory 18650. Tyto akumulátory se vyznačují velkou kapacitou, nízkými svodovými proudy a tak i nízkým samovybíjením. Hodí

se pro přístroje s malým a středním odběrem. Problematická je hodnota napětí. Jmenovité napětí článku je 3,7 V. Hodnota napětí se však v průběhu cyklu pohybuje v poměrně širokém rozsahu od cca 4,1 V (konečné nabíjecí napětí) až do 2,5 V (konečné vybíjecí napětí). Přesné hodnoty se však u jednotlivých typů liší, neboť jednotliví výrobci používají různé druhy elektrod, separátorů i elektrolytů. Vždy je nutné pečlivě pročíst materiály výrobce daného typu akumulátoru. U Li-Ion akumulátorů se běžně udává životnost 400 - 500 cyklů, to však platí pro pokles kapacity článku na 80%. Článek je funkční i nadále. Navíc, pokud se vybíjení ukončí dříve, než při hodnotě konečného vybíjecího napětí, může se životnost výrazně zvýšit. Výrobci v této souvislosti uvádí tzv. doporučené provozní napětí. Akumulátory jsou umístěny v držácích přímo na plošném spoji. Mezi hlavní výhody Li-Ion akumulátorů patří: [10, 11]

- výhodný poměr váha/kapacita
- velké napětí
- velmi malé samovybíjení
- žádný paměťový jev
- jednoduché nabíjení
- nevyžadují žádnou údržbu, z hlediska uživatele velmi příjemné

Hlavní nevýhody tohoto typu akumulátorů jsou následující:

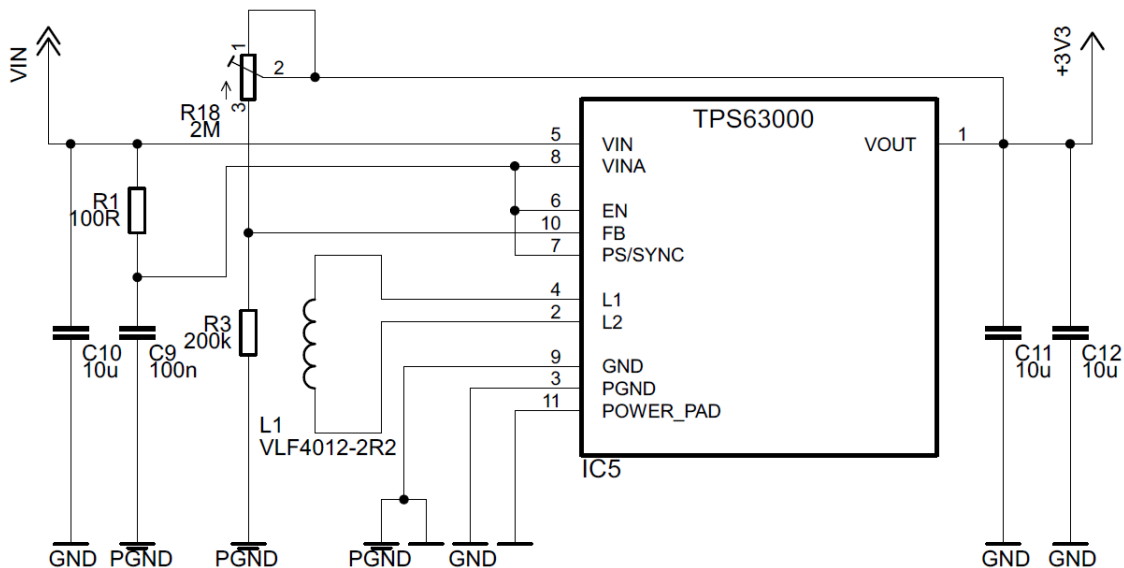
- větší vnitřní odpor ve srovnání např. s NiCd
- špatně pracují při velmi nízkých teplotách
- vyšší cena
- větší zvlnění vybíjecí charakteristiky
- nutná ochrana proti nadměrnému vybití

Při dimenzování na požadovanou dobu provozu byl brán zřetel na v čase se zhoršující parametry akumulátorů (zejména kapacitu). Při výpočtu spotřeby zařízení bylo počítáno s maximálními hodnotami proudového odběru. U jednotlivých částí zařízení jsou uvažovány následující hodnoty spotřeby proudu: mikrokontrolér - 8,25 mA, paměťová SD karta - 20 mA, LCD displej - 320 μ A, ADS1292 - 280 μ A, DC-DC měnič - 50 μ A. Ostatní části zařízení podílející se na spotřebě jsou vzhledem k velice nízkým hodnotám odebíraného proudu zanedbány.

$$I_{CELK} = 8,25 + 20 + 0,32 + 0,28 + 0,05 = 28,9 \quad [mA] \quad (5.1)$$

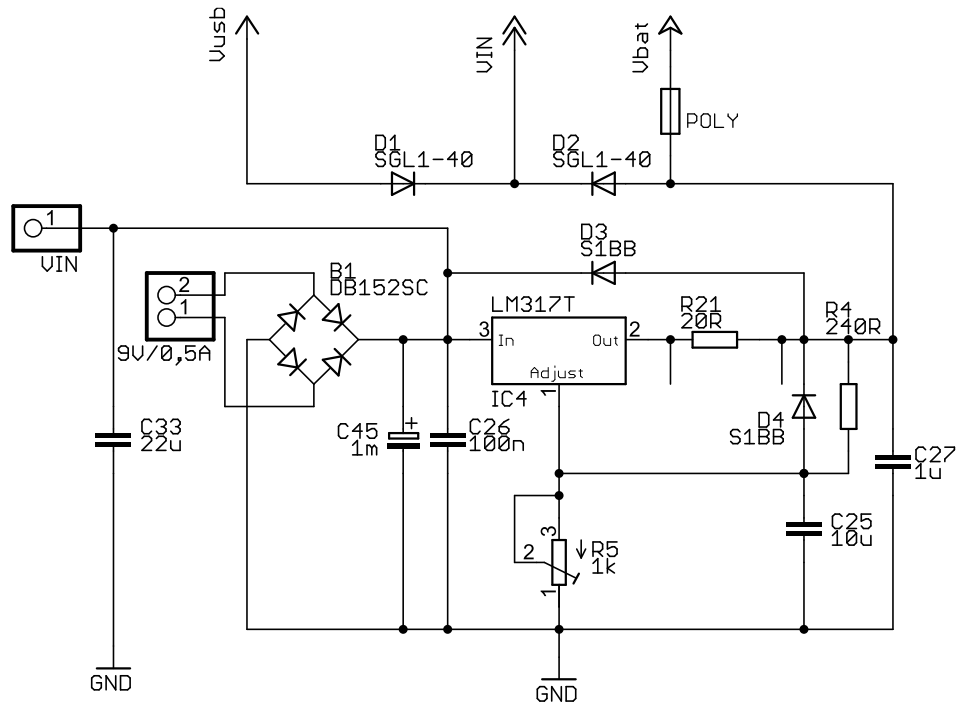
Při požadavku alespoň 12 hodin bateriového provozu vychází minimální kapacita použitého akumulátoru 347 mAh. V zařízení jsou použity dva paralelně spojené Li-Ion akumulátory. Celková kapacita je 4 400 mAh. Záznamník EKG signálu by tedy teoreticky měl být schopen provozu po dobu přibližně 152 hodin.

Pro stabilizaci napájecího napětí zařízení byl vybrán DC-DC měnič TPS63000 od Texas Instruments. Jedná se o měnič typu BUCK-BOOST. Umí tedy vstupní napětí zvyšovat i snižovat. Obvod zvládne mezi oběma režimy přecházet automaticky. Velikost vstupního napětí se může pohybovat v rozmezí 1,8 V až 5,5 V. Velikost výstupního napětí se nastavuje pomocí napěťového děliče ve zpětné vazbě. Lze ho nastavit v rozmezí 1,2 V až 5,5 V. V aplikaci je nastavena velikost napájecího napětí na 3,3 V. V režimu BOOST zvládne měnič dodat do obvodu až 800 mA, v režimu BUCK 1 200 mA. Výrobce udává 96% účinnost. Měnič je dodáván v pouzdře QFN-10 o rozměrech 3 x 3 mm. Schéma zapojení obvodu TPS63000 je na obr. 5.2. [12]



Obr. 5.2: Schéma zapojení obvodu TPS63000

Akumulátory lze dobíjet síťovým napájecím adaptérem přímo v zařízení. Napětí akumulátoru je snímáno A/D převodníkem mikrokontroléru a jeho hodnota je monitorována analogovým watchdogem. V případě poklesu napětí pod 3 V je vyvoláno přerušení, v němž je obsluha informována o nutnosti nabít akumulátory. Obvod pro nabíjení akumulátorů umožňuje pro nabíjení použít lineární stabilizátor napětí LM-317T či DC-DC měnič TSR 1-2412. Při návrhu desky plošného spoje se počítalo s oběma variantami osazení. K nabíjení se používá síťový napájecí adaptér o výstupním napětí 9 V a výstupním proudu 500 mA. Z důvodu rozložení ztrátového výkonu mezi více prvků je snímací rezistor složen z dvaceti paralelně spojených SMD rezistorů v pouzdře 1206 o hodnotě 20 k Ω . Obvod pro nabíjení akumulátorů je na obr. 5.3.



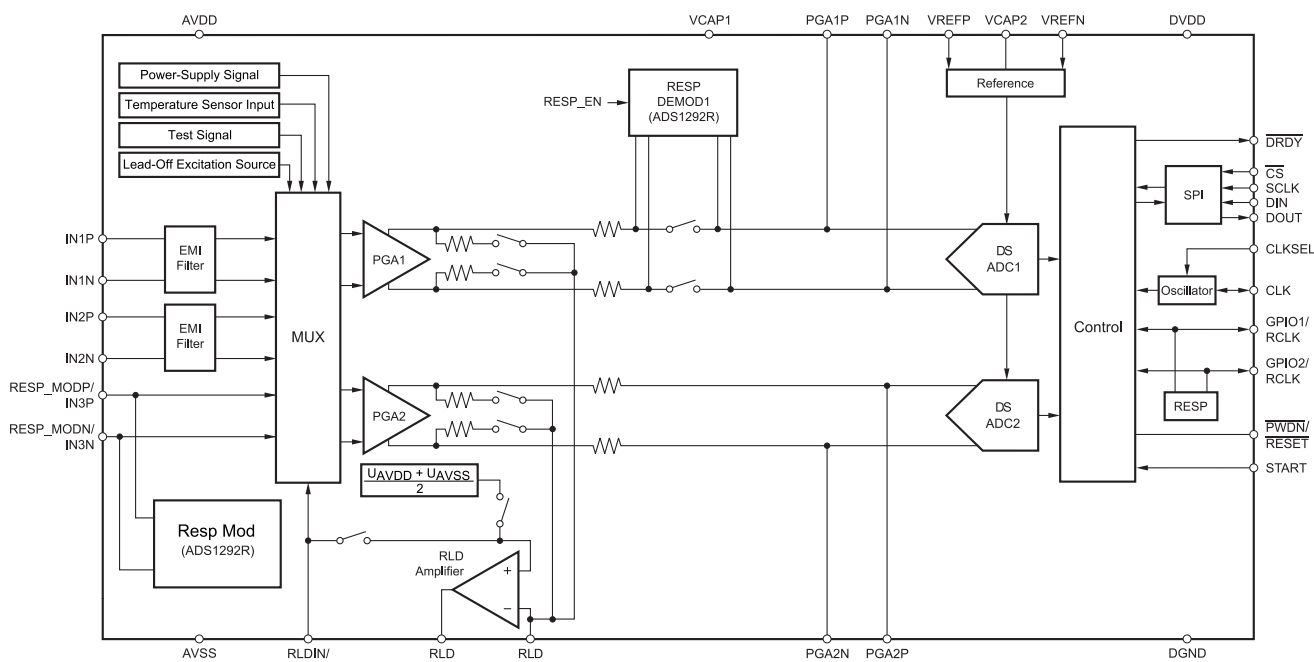
Obr. 5.3: Obvod pro nabíjení Li-Ion akumulátorů přímo v zařízení

5.3 Obvod ADS1292

5.3.1 Přehled

Jádrem aplikace je obvod ADS1292 od Texas Instruments. Jedná se o integrovaný 24bitový sigma-delta A/D převodník pro EKG aplikace se dvěma kanály, který integruje téměř všechny bloky potřebné pro měření EKG. Obsahuje programovatelné zesilovače, napěťovou referenci, EMI filtr, oscilátor a teplotní čidlo pro měření teploty čipu. Je však možné připojit i externí napěťovou referenci či externí oscilátor. Obvod navíc vyniká velmi malou spotřebou a vyhovuje tak pro potřeby bateriově napájených zařízení. Podle použitého způsobu měření je vnitřní zpracování signálu v obvodu poměrně široce konfigurovatelné. S mikrokontrolérem tento obvod komunikuje pomocí rozhraní kompatibilního s SPI a pomocí několika dalších řídicích signálů. Maximální rychlost vzorkování obvodu činí 8 kSPS. Obvod rovněž umožňuje provést detekci odpojených elektrod. Dále lze využít testovacích signálů pro kontrolu celého signálového řetězce, lze změřit napájecí napětí či velikost RLD signálu. U tohoto obvodu lze rovněž přejít do režimu snížené spotřeby. [13] Uživatel má možnost volby ze dvou hodnot vnitřní napěťové reference, konkrétně 2,42 V nebo 4,033 V. Dle potřeby lze zvolit ze sedmi hodnot zesílení programovatelného zesilovače (1, 2, 3, 4, 6, 8, 12). Interní oscilátor generuje hodinový signál o frekvenci 512 kHz. A/D převodník umožňuje vzorkovat od rychlosti 125 SPS do 8 kSPS. V případě použití více těchto obvodů je jejich činnost synchronizována signálem START. Obvod rovněž disponuje dvěma digi-

tálními vývody pro všeobecné použití (GPIO). Byla zvolena varianta obvodu v pouzdře TQFP-32. Na obr. 5.4 je znázorněna vnitřní struktura obvodu ADS1292. [13]



Obr. 5.4: Vnitřní struktura obvodu ADS1292 [Převzato z [13]]

5.3.2 Schéma zapojení

Schéma zapojení obvodu ADS1292 je na obr.5.5.

5.3.3 Popis jednotlivých částí obvodu ADS1292

EMI filtr

Na vstupu kanálů 1 a 2 je zařazen RC filtr proti elektromagnetickému rušení. Výrobce udává -3dB šířku pásma přibližně 3 MHz.

Multiplexer

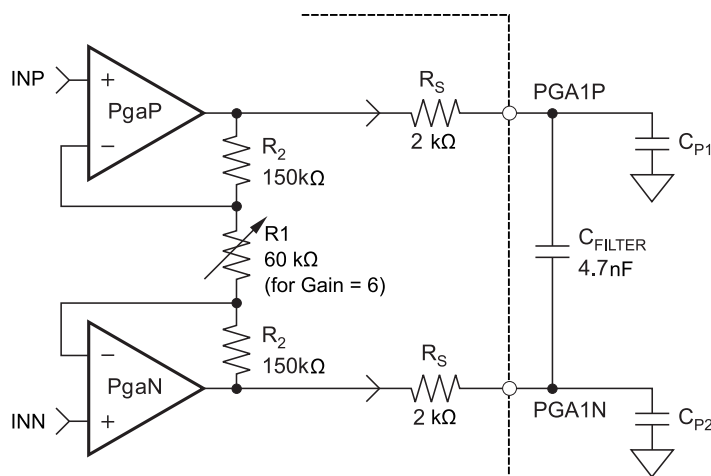
Široce konfigurovatelný vnitřní multiplexer poskytuje uživateli velké možnosti v přepojování jednotlivých signálů. Lze tak například na vstup programovatelného zesilovače připojit výstup z teplotního čidla a změřit teplotu čipu. Dále lze změřit velikost napájecího napětí či na vstup připojit testovací signál. Je-li na vstupu RLDIN k dispozici RLD signál, lze ho pomocí multiplexeru připojit na libovolný vstup a tak z příslušné elektrody udělat elektrodu referenční určenou k předpětí pacienta. Nastavení jednotlivých kanálů se provádí zapsáním příslušných hodnot do registru CH1SET, resp. CH2SET. Jednotlivé možnosti nastavení jsou blíže popsány v příslušných kapitolách. [13]

Analogový vstup

Napětí lze měřit diferenčně či pseudodiferenčně. Diferenční způsob měření poskytuje velkou odolnost proti rušení. Pro přenos informace jsou však nutné dva vodiče. Informaci nese rozdíl napětí mezi oběma vodiči. Do vodičů vedoucích většinou těsně vedle sebe (ať už na plošném spoji či se jedná o dva zkroucené kabely) proniká rušení ve stejné fázi. Protože informaci nese rozdíl napětí mezi oběma vodiči, rušení se v ideálním případě jednoduše odečte. Souhlasné napětí je v tomto případě dáno polovinou rozdílu napětí na obou vodičích $(U_{INP} + U_{INN}) / 2$. Napětí na obou vodičích se pohybují okolo tohoto souhlasného napětí v rozsahu $U_{CM} + \frac{1}{2} U_{REF}$ do $U_{CM} - \frac{1}{2} U_{REF}$. Pokud je zesílení programovatelného zesilovače nastaveno na 1, může se rozdíl napětí $U_{INP} - U_{INN}$ diferenčního vstupu pohybovat v mezích od $+U_{REF}$ do $-U_{REF}$, celkový rozsah je tedy $2 U_{REF}$. V případě pseudodiferenčního přenosu stačí pro přenos informace jeden vodič. Informaci nese napětí na tomto vodiči vztažené vůči zemi. Toto uspořádání vykazuje mnohem menší odolnost vůči rušení. Vstup INN je v tomto případě na souhlasném napětí, které má ideálně hodnotu $(U_{AVDD} + U_{AVSS}) / 2$. Vstup INP se pohybuje okolo tohoto souhlasného napětí v rozsahu $U_{CM} + \frac{1}{2} U_{REF}$ do $U_{CM} - \frac{1}{2} U_{REF}$, celkový rozsah je tedy U_{REF} . Hodnota napětí proti zemi na každém z vodičů musí být bez ohledu na způsob měření mezi $U_{AVSS} - 0,3$ V až $U_{AVDD} + 0,3$ V. K získání nejlepších výsledků je doporučeno používat diferenční způsob měření. [13]

Programovatelné zesilovače

Jedná se o zesilovače s diferenčním vstupem i výstupem (viz obr. 5.6). V registru CH1SET, resp. CH2SET lze nastavit jednu ze sedmi hodnot zesílení (1, 2, 3, 4, 6, 8, 12). Vstup zesilovače je proveden v technologii CMOS, má tedy zanedbatelný proudový šum. Za



Obr. 5.6: Struktura programovatelného zesilovače

zesilovačem následuje filtr typu RC. Tento filtr je složen z interního rezistoru o hodnotě

2 k Ω a kondenzátoru, který se připojuje k obvodu externě. Jeho hodnota je typicky 4,7 nF. Filtr je zařazen pro účely anti-aliasingu. Výrobce udává -3dB šířku pásma přibližně 8,4 kHz. Vzhledem k 15% procentní přesnosti interního rezistoru se však může skutečná šířka pásma od udávané lehce lišit. Tento filtr také potlačuje zákmit na výstupu zesilovače způsobený vzorkováním. Minimální hodnota kondenzátoru, kterou lze použít je 4 nF. Pro zvýšení útlumu na vyšších frekvencích lze použít kondenzátor o větší hodnotě kapacity. Nevýhodou je však zhoršení parametru THD. [13]

Při návrhu plošného spoje je nutné brát na umístění tohoto kondenzátoru zvláštní zřetel, neboť je nutné minimalizovat parazitní kapacity, jejichž hodnota by neměla být větší než 20 pF. V ideálním případě by měl být tento kondenzátor umístěn přímo na vývodech PGA1P a PGA1N, resp. PGA2P a PGA2N. Kapacity těchto kondenzátorů by měly být v ideálním případě shodné. Neshoda mezi hodnotami těchto kondenzátorů vede ke zhoršení parametru CMRR. Pokud je rozdíl mezi hodnotami kapacit velmi malý, je potlačení souhlasného rušení limitováno vlastnostmi samotného programovatelného zesilovače. Výrobce udává minimální hodnotu – 105 dB. [13]

Rozsah souhlasné složky signálu na vstupu závisí na maximální hodnotě diferenčního vstupního signálu, na hodnotě napájecího napětí či zesílení programovatelného zesilovače. Rozsah hodnot souhlasné složky signálu lze určit pomocí rovnice 5.2. [13]

$$U_{AVDD} - 0,2 - \frac{G \cdot U_{MAX_DIFF}}{2} > U_{CM} > U_{AVSS} + 0,2 + \frac{G \cdot U_{MAX_DIFF}}{2}, \quad (5.2)$$

kde G je zesílení programovatelného zesilovače, U_{MAX_DIFF} je maximální hodnota vstupního diferenčního signálu a U_{CM} je rozsah souhlasné složky signálu.

Maximální hodnota diferenčního signálu závisí na zesílení programovatelného zesilovače a hodnotě použitého referenčního napětí (viz rovnice 5.3). [13]

$$U_{MAX_DIFF} < \frac{U_{REF}}{G} \quad [V], \quad (5.3)$$

kde G je zesílení programovatelného zesilovače U_{REF} je referenční napětí. Celkový dynamický rozsah diferenčního signálu lze poté určit jako:

$$U_{DIFF_FS} = \frac{+U_{REF}}{G} - \frac{-U_{REF}}{G} = \frac{2U_{REF}}{G} \quad [V] \quad (5.4)$$

V základním nastavení je hodnota napěťové reference 2,42 V, přičemž předpokládané napájecí napětí je 3 V. Pro zvýšení dynamického rozsahu lze použít napájecí napětí o hodnotě 5 V společně s napěťovou referencí 4,033 V. Volba napěťové reference se provádí prostřednictvím bitu VREF_4V v registru CONFIG2. [13]

Sigma-delta A/D převodník

Každý z kanálů obvodu ADS1292 obsahuje 24bitový sigma-delta A/D převodník. Tento

převodník používá sigma-delta modulátor druhého řádu. Modulátor vzorkuje vstupní signál frekvencí $f_{MOD} = 128$ kHz. Podle frekvence hodinového signálu f_{CLK} (512 kHz nebo 2,048 MHz) je nutné správně nastavit bit CLK_DIV v registru LOFF_STAT. Výhodou použití tohoto typu A/D převodníku je možnost tvarování kvantizačního šumu převzorkováním signálu. Sigma-delta A/D převodník pracuje na kmitočtu daleko vyšším, než je kmitočtový rozsah vstupního signálu. Výkon šumu se rozloží do většího frekvenčního pásma (až do $f_{MOD} / 2$) a v užitečném pásmu tak zůstane jen zlomek původní hodnoty šumu. Integrovaný digitální decimační filtr je použit pro potlačení šumu na vyšších frekvencích, kde šum dosahuje vyšších hodnot, a slouží rovněž jako anti-aliasing filtr. Možnost tvarování kvantizačního šumu převzorkováním signálu výrazně snižuje nároky na parametry anti-aliasing filtrů. [13]

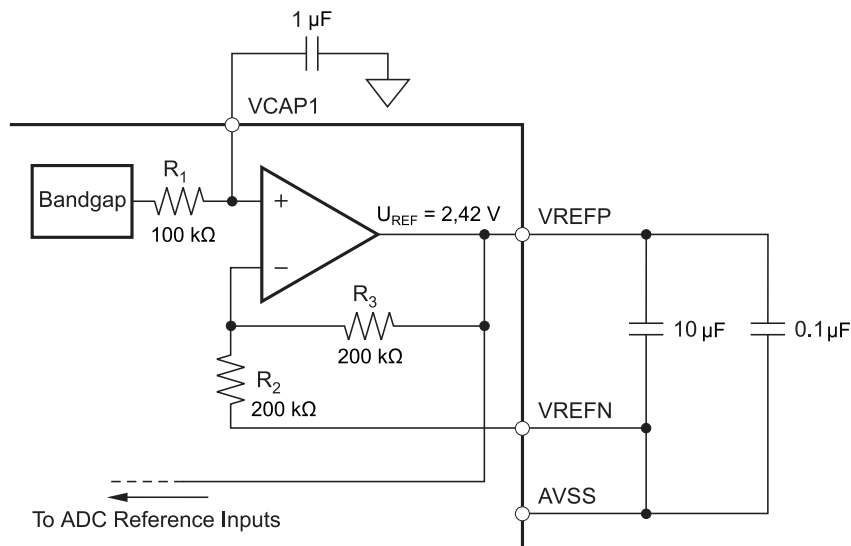
Číslicový decimační filtr

Číslicový decimační filtr provádí decimaci datového toku z výstupu sigma-delta modulátoru a potlačuje šum na vyšších frekvencích. Změnou decimačního poměru lze ovlivňovat rozlišení a velikost datového toku na výstupu. Při požadavku na větší rozlišení je nutné více filtrovat, výsledný datový tok je poté menší. [13]

Každý z kanálů obsahuje číslicový sinc filtr typu dolní propust třetího řádu. Data jsou do tohoto filtru dodávána z výstupu modulátoru. Decimační poměr lze nastavit pomocí bitů DR[2:0] v registru CONFIG1. Toto nastavení je globální a platí pro oba kanály. Při nastavení decimace 128 tak ze vzorkovací frekvence modulátoru 128 kHz vzniká datový tok 1 kSPS. Bližší popis lze nalézt v katalogovém listu obvodu [13].

Napěťová reference

Na obr. 5.7 je struktura vnitřní napěťové reference. Referenční napětí je generováno s ohledem na U_{AVSS} . Externě připojované kondenzátory pro omezení šířky pásma omezují množství šumu vznikajícího v bloku napěťové reference. Při použití analogového napájecího napětí o velikosti 3 V musí být vnitřní napěťová reference nastavena na hodnotu 2,42 V. V případě hladiny 5 V lze hodnotu nastavit na 4,033 V. Volba se provádí prostřednictvím bitu VREF_5V v registru CONFIG2. Alternativně lze připojit na vývod VREFP externí referenční napětí. Toho se využívá např. v případě sdílení referenčního napětí u kaskádního řazení více obvodů ADS1292. Vypnutí vnitřní napěťové reference je možno uskutečnit shobením bitu PD_REFBUF v registru CONFIG2. V základním nastavení se počítá s použitím externí napěťové reference. V aplikaci je využita vnitřní napěťová reference o velikosti 2,42 V. Této velikosti napěťové reference odpovídají hodnoty rezistorů na obr. 5.7. [13]



Obr. 5.7: Struktura vnitřní napěťové reference

Zdroje hodinového signálu

Obvod ADS1292 umožňuje pro generaci hodinového signálu f_{CLK} využít interní oscilátor o frekvenci 512 kHz, alternativně je možné připojit externí oscilátor o frekvenci 512 kHz nebo 2,048 MHz. Využití vnitřního oscilátoru je vhodné především v případě bateriově napájených zařízení s požadavkem na nízkou spotřebu. Tento oscilátor dosahuje při pokojové teplotě přesnosti $\pm 0,5\%$. V rozsahu teplot od -40°C do $+85^\circ\text{C}$ poté $\pm 1,5\%$. Volba zdroje hodinového signálu se provádí prostřednictvím signálu CLKSEL. Pomocí bitu CLK_EN v registru CONFIG2 je možné připojit v případě potřeby výstup oscilátoru na vývod CLK. Vývod CLK tedy může sloužit jako vstup externího hodinového signálu, výstup vnitřně generovaného hodinového signálu nebo může být ve stavu vysoké impedance. Všechny možnosti jsou shrnuty v tab.5.1. [13]

CLKSEL	CLK_EN	Zdroj hodinového signálu	Vývod CLK
0	x	Externí zdroj	Vstup pro externí hodinový signál
1	0	Vnitřní oscilátor	Stav vysoké impedance
1	1	Vnitřní oscilátor	Výstup interního hodinového signálu

Tab. 5.1: Zdroje hodinového signálu a funkce vývodu CLK pro různé kombinace bitu CLK_EN a hodnoty signálu CLKSEL

Vývody pro všeobecné použití

Obvod ADS1292 disponuje dvěma digitálními vývody pro všeobecné použití. Ty jsou individuálně konfigurovatelné jako vstup či výstup přes registr GPIOC. Pomocí GPIOD bitů v registru GPIO lze nastavovat logické úrovně na obou vývodech. Při čtení těchto

bitů jsou čteny logické úrovně na vývodech bez ohledu na to, jsou-li vývody konfigurovány jako vstup či výstup. Je-li vývod nakonfigurován jako vstup, nemá zápis do těchto bitů žádný efekt. Je-li nakonfigurován jako výstup, zápisem do těchto bitů se nastavuje logická úroveň. V základním nastavení jsou tyto vývody nastaveny jako vstupy. Pokud nejsou vývody GPIO využívány, měly by být připojeny přes rezistor na zem. [13]

5.3.4 Formát dat

Data jsou kódována ve dvojkovém doplňku. Při přenosu 24 bitů každého kanálu je první bit MSB (bit s největší vahou). Rovnice 5.5 udává váhu LSB (bit s nejmenší vahou).

$$LSB = \frac{U_{REF}}{2^{23} - 1} \quad [V] \quad (5.5)$$

Výstupní kód pro různé velikosti vstupního diferenčního signálu udává tab. 5.2. Jedná se o ideální hodnoty, které neberou v úvahu šum, chybu linearitu převodníku, chybu zisku, offset apod. [13]

Vstupní signál $U_{INP} - U_{INN}$	Výstupní kód
$\geq U_{REF}$	0x7FFFFFFF
$+U_{REF}/(2^{23} - 1)$	0x000001
0	0x000000
$-U_{REF}/2^{23} - 1$	0xFFFFFFFF
$\leq -U_{REF}(2^{23}/2^{23} - 1)$	0x800000

Tab. 5.2: Výstupní kód pro různé hodnoty vstupního signálu

5.3.5 Popis signálů SPI rozhraní

SPI-kompatibilní sériové rozhraní sestává ze čtyř signálů: \overline{CS} , SCLK, DIN a DOUT. Přes toto rozhraní je možné číst výsledky převodu, číst a zapisovat do registrů a kontrolovat funkci obvodu. Pomocí signálu \overline{DRDY} obvod indikuje, že jsou připravena nová data.

Možnosti čtení dat

Z obvodu ADS1292 lze data číst dvěma způsoby. Buď lze použít příkaz RDATA k jednorázovému čtení aktuálních dat, nebo lze pomocí příkazu RDATAc obvod nastavit do režimu kontinuálního čtení dat bez nutnosti posílání příkazu před každým čtením. Se sestupnou hranou signálu \overline{DRDY} jsou data automaticky uložena do výstupního registru a sériově posouvána na vodič DOUT, přičemž první bit je MSB. Signál \overline{DRDY} se vrací do vysoké úrovně s první sestupnou hranou hodinového signálu. Signál \overline{CS} by měl zůstat

v nízké úrovni po celou dobu čtení dat. V základním nastavení pracuje obvod v módu kontinuálního čtení dat. Celková velikost přenášených dat závisí na počtu kanálů a počtu bitů každého kanálu. Nejprve dojde k vyslání 24 stavových bitů, dále následují výsledky převodů jednotlivých kanálů. Pro obvod ADS1292 se dvěma 24bitovými kanály tak vychází celková velikost přenášených dat na 72 bitů. Formát 24 stavových bitů je následující: 1100 + LOFF_STAT[4:0] + GPIO[1:0] + 13x "0". Výsledky převodu jsou kódovány ve dvojkovém doplňku. Pokud není některý z kanálů využíván, jsou tyto bity nastaveny na nulu, formát sekvence zůstává stejný. [13]

Signál \overline{CS}

Mikrokontrolér určí stažením výběrového signálu \overline{CS} do úrovně log. 0, že bude komunikovat s daným slave zařízením. Signál musí zůstat v úrovni log. 0 po celou dobu trvání komunikace. Po skončení komunikace je nutné počkat alespoň 4 cykly t_{CLK} před změnou úrovně signálu do log. 1. Po přechodu signálu do vysoké úrovně dojde k resetu rozhraní, signály SCLK a DIN jsou ignorovány, signál DOUT je ve stavu vysoké impedance. [13]

Hodinový signál SCLK

SCLK je hodinový signál určený k časování komunikace. S každou hranou hodinového signálu je posunut obsah vnitřního posuvného datového registru o jeden bit. Přestože má vstup tohoto signálu hysterezi, je nutné brát při návrhu plošného spoje na tento signál zvláštní zřetel, aby vlivem rušení nemohlo dojít k výskytu parazitní hrany hodinového signálu. Pokud je přes rozhraní poslán příkaz, je nutné vygenerovat odpovídající počet hodinových impulsů. Pokud by to nebylo splněno, mohlo by se rozhraní dostat do neznámého stavu a bylo by nutné pomocí signálu \overline{CS} provést reset rozhraní. Maximální frekvence signálu SCLK při napájecím napětí 3 V může být až 20 MHz. [13]

Během operace čtení či zápisu do registrů obvodu ADS1292 může být frekvence signálu SCLK maximálně dvojnásobek frekvence hodinového signálu f_{CLK} . Pro vyšší rychlost sériového rozhraní je nutné použít externí zdroj hodinového signálu o frekvenci 2,048 MHz a nastavit bit CLK_DIV v registru LOFF_STAT. V této konfiguraci může být frekvence signálu SCLK během operace čtení či zápisu do registrů max. 4,096 MHz. [13]

Sériový vstup dat DIN

DIN je sériový vstup dat. Pomocí tohoto signálu řídící mikrokontrolér posílá do obvodu příkazy či hodnoty určené k zapsání do vnitřních registrů. Data se do vnitřního registru dostávají se sestupnou hranou hodinového signálu SCLK. [13]

Sériový výstup dat DOUT

DOUT je sériový výstup dat. Data jsou z vnitřního posuvného registru posouvána na výstup DOUT se vzestupnou hranou hodinového signálu SCLK. Je-li výběrový signál \overline{CS} v úrovni log. 1, výstup je ve stavu vysoké impedance. [13]

5.3.6 Popis ostatních signálů

\overline{DRDY}

Pomocí sestupné hrany signálu \overline{DRDY} obvod indikuje, že jsou k dispozici nová data. Signál \overline{DRDY} se uplatňuje bez ohledu na úroveň signálu \overline{CS} . Chování tohoto signálu se liší v závislosti na tom, je-li využíván mód kontinuálního čtení dat, či jsou data čtena na základě příkazu. [13]

$\overline{Power-Down}$ a \overline{Reset}

Signály $\overline{Power-Down}$ a \overline{Reset} sdílí jeden vývod. Vždy když se objeví na tomto signálu nízká úroveň, dojde k nastavení obvodu do počátečního stavu. Je-li log. 0 přítomna po dobu alespoň 2^{10} hodinových cyklů, obvod přejde do režimu snížené spotřeby. Při přechodu zpět do aktivního režimu je nutné znovu nastavit hodnoty všech vnitřních registrů. Při nastavení obvodu do základního stavu je nutné dodržet požadavek na minimální šířku impulsu $4 t_{CLK}$ ($7,8125 \mu s$), než se může na tomto vývodu opět objevit vysoká úroveň. Další možnost, jak provést reset obvodu, je s využitím příkazu RESET. Kompletní inicializace konfiguračních registrů do základního nastavení a start převodu trvá 18 hodinových cyklů t_{CLK} . Vnitřní reset digitálního filtru je proveden vždy, když dojde ke změně hodnoty některého z registrů CONFIG1, RESP1 a RESP2 použitím příkazu WREG. [13]

START

Ke spuštění převodu je nutné buď nastavit signál START do vysoké úrovně, nebo použít příkaz START. Pokud je signál v nízké úrovni a ani nebyl odeslán příkaz, převod je zastaven a obvod neindikuje přítomnost nových dat pomocí signálu \overline{DRDY} . Pokud je ke spuštění převodu využíván příkaz, signál START by měl být držen v nízké úrovni. Obvod ADS1292 umožňuje dva režimy řízení převodu. Kontinuální mód a mód "single-shot". Mód je možné zvolit pomocí bitu SINGLE_SHOT v registru CONFIG1. Je-li v aplikaci používáno více obvodů ADS1292, slouží signál START pro synchronizaci. [13]

5.3.7 SPI řídicí příkazy

Konfigurace a řízení činnosti obvodu ADS1292 se provádí pomocí řídicích příkazů posílaných z řídicího mikrokontroléru přes SPI rozhraní. Signál \overline{CS} musí zůstat v nízké úrovni

po celou dobu posílání příkazu. Na to je nutné brát zřetel především v případě příkazů skládajících se z více bytů. Většina příkazů má však délku jeden byte. Výjimkami jsou operace čtení a zápis do registrů, kde se v prvním bytu uvádí počáteční adresa, ve druhém počet registrů a dále následují samotná data. [13]

WAKEUP (02h)

Pomocí tohoto příkazu lze opustit režim snížené spotřeby STANDBY. Doba od odeslání příkazu po první sestupnou hranu signálu \overline{DRDY} je 10 ms. Před odesláním následujícího příkazu je nutné vyčkat po dobu alespoň čtyř hodinových cyklů t_{CLK} . [13]

STANDBY (04h)

Příkaz umožňuje vstoupit do režimu snížené spotřeby STANDBY. Všechny části obvodu, kromě části s referencemi, jsou vypnuty. Po tomto příkazu by měl vždy následovat příkaz WAKEUP. Katalogový list obvodu udává spotřebu v tomto režimu $160 \mu\text{W}$. [13]

RESET (06h)

Tento příkaz nastaví hodnoty všech registrů do počátečních hodnot a rovněž provede nastavení digitálního filtru do počátečního stavu. Provedení příkazu trvá devět cyklů f_{MOD} . Během této doby nesmí být poslán žádný další příkaz. [13]

START (08h)

Příkaz sloužící ke spuštění A/D převodníku. Rozhodne-li se uživatel provést spuštění převodu pomocí příkazu, musí být signál START v úrovni log. 0 a v ní musí zůstat až do odeslání příkazu STOP. Pokud probíhá převod, nemá poslání tohoto příkazu žádný efekt. Minimální interval mezi příkazy START a STOP je čtyři cykly t_{CLK} . [13]

STOP (0Ah)

Po odeslání tohoto příkazu je dokončen aktuální převod a poté je zastavena činnost A/D převodníku. Pokud neprobíhá převod, nemá odeslání tohoto příkazu žádný efekt. [13]

OFFSETCAL (1Ah)

Příkaz určený ke kalibraci kanálu k potlačení ofsetu. Před použitím příkazu musí být nastaven bit CALIB_ON v registru RESP2. Kalibraci je nutné provést po každé změně v nastavení zesílení programovatelných zesilovačů. [13]

RDATAC (10h)

Příkaz sloužící pro nastavení obvodu do módu kontinuálního čtení dat. Příkaz je odeslán jen jednou a poté jsou s každou sestupnou hranou signálu \overline{DRDY} nová data rovnou umístěna do výstupního registru a odeslána. Jedná se o mód v základním nastavení. [13]

Režim kontinuálního čtení dat je ukončen odesláním příkazu SDATAC, mezitím nesmí být odeslán žádný jiný příkaz. Na frekvenci SCLK nejsou v souvislosti s tímto módem kladena žádná omezení. Nicméně, před výskytem dalších impulsů hodinového signálu SCLK či odesláním příkazu SDATAC by měl být vždy interval alespoň čtyři hodinové cykly t_{CLK} . Okolo sestupné hrany signálu \overline{DRDY} existuje interval čtyři hodinové cykly t_{CLK} , tzv. "keep-out", během něhož nesmí být tento příkaz odeslán. K získávání dat z obvodu je po zpracování tohoto příkazu nutné buď odeslat příkaz START, nebo nastavit signál START do úrovně log. 1 a zahájit tak činnost A/D převodníků. Mód kontinuálního čtení dat je vhodný pro aplikace jako jsou data loggery, kde jsou registry nastaveny na začátku a není nutné je dále během běhu programu znovu konfigurovat. [13]

SDATAC (11h)

Příkaz sloužící k ukončení režimu kontinuálního čtení dat. Před odesláním následujícího příkazu je nutné vyčkat alespoň čtyři hodinové cykly t_{CLK} . [13]

RDATA (12h)

Příkaz k jednorázovému čtení dat využívaný, nepracuje-li obvod v režimu kontinuálního čtení dat. Příkaz se odesílá po sestupné hraně signálu \overline{DRDY} . Po tomto příkazu nejsou žádná časová omezení pro odeslání následujícího příkazu či výskyt pulzů hodinového signálu SCLK. Operace čtení se může překrývat s další sestupnou hranou signálu \overline{DRDY} , aniž by došlo ke znehodnocení dat. Tento způsob čtení dat je vhodný pro EKG a EEG aplikace, kde je často nutné měnit konfiguraci registrů mezi jednotlivými konverzemi. [13]

Odesílání příkazů delších než jeden byte

Sériové rozhraní obvodu ADS1292 dekoduje příkazy po bytech, přičemž dekodování a provedení příkazu trvá čtyři hodinové cykly t_{CLK} . V případě delších příkazů je nutné mezi koncem jednoho bytu a koncem bytu následujícího tuto dobu dodržet. [13]

Je-li obvod taktován hodinovým signálem CLK o frekvenci 512 kHz, vychází časový interval $4 t_{CLK}$ 7,8125 μ s. Pracuje-li hodinový signál SCLK na frekvenci 16 MHz, přenést jeden byte trvá 500 ns. Mezi více bytů je tedy nutné vložit časové zpoždění tak, aby konec následujícího bytu přišel nejdříve za 7,8125 μ s a obvod ADS1292 tak měl dostatečný čas

na dekódování předchozího bytu. Pokud by hodinový signál SCLK pracoval na frekvenci 1 MHz, přenést jeden byte by trvalo $8 \mu\text{s}$. Jelikož je tento časový interval delší než čtyři hodinové cykly t_{CLK} , mikrokontrolér by mohl odesílat jednotlivé byty bez vkládání dodatečného časového zpoždění. [13]

RREG (2xh)

Pomocí tohoto příkazu lze přečíst hodnotu jednoho či více registrů. Příkaz má délku dva byty, po něm následují samotná data. První byte obsahuje operační kód příkazu a adresu počátečního registru. Druhý byte určuje celkový počet registrů ke čtení minus jedna. První byte začíná sekvencí "001" za níž následuje 5bitová adresa počátečního registru. Druhý začíná sekvencí "000" za níž následuje pět bitů určujících celkový počet registrů ke čtení minus jedna. MSB prvního registru se objeví na sériovém výstupu dat DOUT se sedmnáctou vzestupnou hranou hodinového signálu SCLK (první hrana po odeslání dvou bytů příkazu). Pokud by uživatel chtěl přečíst dva registry, přičemž první by byl registr ID (adresa 0x00), první odeslaný byte by měl hodnotu 0x20, druhý 0x01. Pokud obvod pracuje v módu kontinuálního čtení dat, je nejprve nutné odeslat příkaz SDATAC, než může být odeslán příkaz RREG. Signál \overline{CS} musí být po celou dobu operace čtení v nízké logické úrovni. [13]

WREG (4xh)

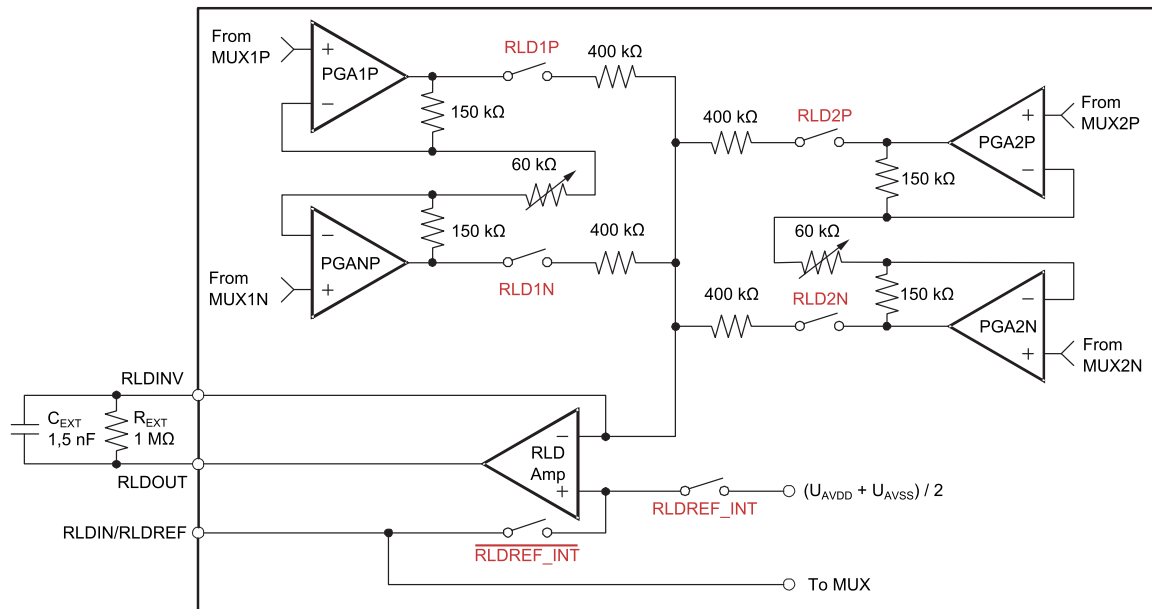
Příkaz určený k zapisování do registrů. Příkaz samotný se opět skládá ze dvou bytů. První obsahuje operační kód příkazu a adresu počátečního registru, druhý celkový počet registrů minus jedna. Formát je shodný s příkazem RREG, jen první byte nyní začíná sekvencí "010". Po druhém bytu následují samotná data. Signál \overline{CS} musí být po celou dobu operace zápisu v nízké logické úrovni. Pokud by chtěl uživatel zapsat do dvou registrů, přičemž první by byl registr ID (adresa 0x00), hodnota prvního odeslaného bytu by byla 0x40, druhého poté 0x01. [13]

5.3.8 Speciální EKG funkce obvodu ADS1292

Obvod RLD

Obvod RLD (Right-Leg Drive) má za úkol potlačit souhlasné rušení (zejména z rozvodné sítě) a zvýšit tak parametr CMRR obvodu. Pomocná elektroda v poloze "pravá noha" je napájena stejnosměrným signálem, který má stejnou hodnotu jako je průměr napětí mezi dvojicí měřících elektrod (souhlasná složka diferenčního signálu), ale s opačným znaménkem. K tomu je použit součtový zesilovač se zesílením -1. Vytvoří se tak záporná zpětná vazba, díky které se souhlasná složka signálu pohybuje jen v úzkém rozsahu. Tak je při nízké impedanci RLD elektrody zajištěno, že vstupní napětí elektrod budou v rozsahu

zpracovatelném zesilovači a A/D převodníky měřícího EKG obvodu. Použití RLD obvodu není nezbytně nutné, při jeho absenci se však musí počítat s větším šumem či zkreslením signálu. Struktura RLD obvodu je na obr. 5.8. [13]



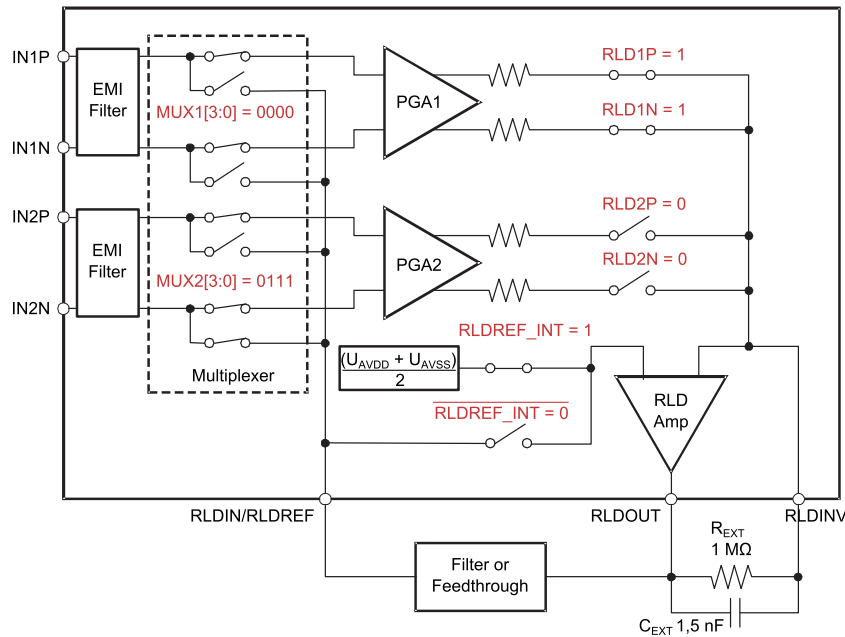
Obr. 5.8: Struktura RLD obvodu [Převzato s úpravami z [13]]

Referenční napětí pro RLD zesilovač může být generované interně jako $U_{AVDD} + U_{AVSS} / 2$ nebo vytvořeno externě rezistorovým děličem. Volba se provádí prostřednictvím bitu RLDREF_INT v registru RESP2. Pokud není funkce RLD využita, lze vypnout operační zesilovač pomocí bitu PDB_RLD v registru RLD_SENS. [13]

Přepojování RLD signálu

Je-li vybrán kanál pro odvození RLD signálu, jsou připojeny externí zpětnovazební prvky a celá smyčka je uzavřena, je na vývodu RLDOUT k dispozici RLD signál. Tento signál může být přiveden přímo nebo přes filtr na vstup RLDIN. Pomocí vnitřního multiplexeru ho lze připojit kteroukoliv ze vstupních elektrod jakéhokoliv kanálu. Lze toho docílit nastavením bitů MUX odpovídajícího kanálu v registru na "0110" pro P vstup či "0111" pro N vstup. Pomocí této funkce lze dynamicky měnit elektrodu, která slouží jako referenční k předpětí pacienta. Příslušný kanál poté nelze využít a může být vypnut. Obr. 5.9 znázorňuje variantu odvození RLD signálu z kanálu 1 a jeho připojení na vstup N druhého kanálu. Signál RLD lze samozřejmě vyvést na elektrodu i přímo z vývodu RLDOUT. [13]

Měření RLD signálu



Obr. 5.9: Připojení RLD signálu odvozeného z kanálu 1 na vstup N kanálu 2 [Převzato s úpravami z [13]]

Pomocí vnitřního multiplexeru lze RLD signál připojit na některý z kanálů a změřit jeho velikost. Nesmí se však jednat o kanál používaný ke generaci RLD signálu. Měření je prováděno s ohledem na napětí $(U_{AVDD} + U_{AVSS})/2$. Tato funkce může být užitečná pro ladící účely během vývoje aplikace. Obr. 5.10 znázorňuje nastavení registrů pro připojení RLD signálu odvozeného z kanálu 1 na kanál 2. [13]

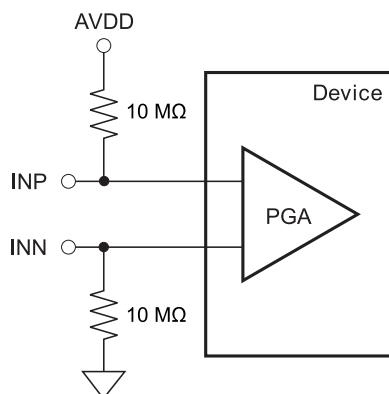
Detekce odpojení elektrod

Přesnost měření EKG signálu silně závisí na nízké impedanci vodivé cesty z pacientova těla do monitorujícího zařízení. Předpokladem pro snímání EKG signálu v diagnostické kvalitě je velikost impedance spojení menší než 50 kΩ. Pro zvýšení vodivosti mezi elektrodou a pokožkou se používá speciální vodivostní gel. Impedance spojení se však časem zvyšuje tak, jak postupně gel vysychá. Je tedy nezbytné kontinuálně monitorovat stav elektrody a ověřovat tak, že je stále k dispozici vyhovující spojení s dostatečně nízkou impedancí. Obvod ADS1292 v sobě integruje prvky pro detekování odpojení elektrod resp. špatného kontaktu. Základním principem je injektovat excitační signál a z měření odezvy zjistit, je-li elektroda odpojena. Lze použít dva druhy detekce odpojení elektrod a to konkrétně detekci odpojení s využitím střídavého či stejnosměrného signálu. [3, 13]

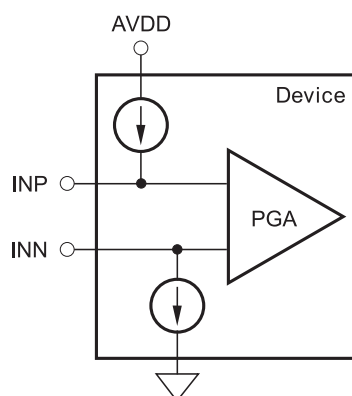
Detekce odpojení elektrod s využitím stejnosměrného signálu

Tato metoda využívá k detekci odpojení elektrod stejnosměrný signál. Využívají se buď pull-up rezistory o hodnotě 10 MΩ (viz obr. 5.12), které je nutné k obvodu ADS1292 při-

na zem, toto propojení lze však změnit nastavením bitů FLIP1 a FLIP2 v LOFF_SENS registru obvodu ADS1292. V případě použití zdrojů konstantního proudu lze velikost protékajícího proudu nastavit pomocí bitů ILEAD_OFF[1:0] v LOFF registru. V základním nastavení je hodnota proudu 6 nA. [13] Obvodem tedy protéká proud, který vytváří na



Obr. 5.12: Detekce odpojení elektrod s využitím pull-up rezistorů [Převzato z [13]]



Obr. 5.13: Detekce odpojení elektrod s využitím zdrojů konstantního proudu [Převzato z [13]]

impedanci mezi elektrodou a pokožkou pacienta jen minimální úbytek napětí a neovlivňuje samotné měření EKG signálu. Se zvyšující se impedancí spojení například vlivem vysychání vodivého gelu se na ní vytváří větší úbytek napětí. Pokud dojde dokonce k odpadnutí jedné z elektrod (či obou), kanál je v saturaci. Vyhodnocení lze provést buď analyzováním výstupního kódu, tedy výsledků A/D převodu, nebo monitorováním vstupního napětí pomocí komparátorů umístěných přímo na čipu. Analýzou výstupního kódu lze zjistit, že je kanál ve stavu saturace. K určení odpojené elektrody je však nutné použít komparátory. Pokud se uživatel rozhodne komparátory nevyužívat, lze je vypnout nastavením bitu PD_LOFF_COMP v CONFIG2 registru a snížit tak spotřebu obvodu. [13]

Detekce odpojení elektrod s využitím střídavého signálu

Pro snímání EKG je možné použít i elektrody na kapacitní bázi, které se liší od klasických

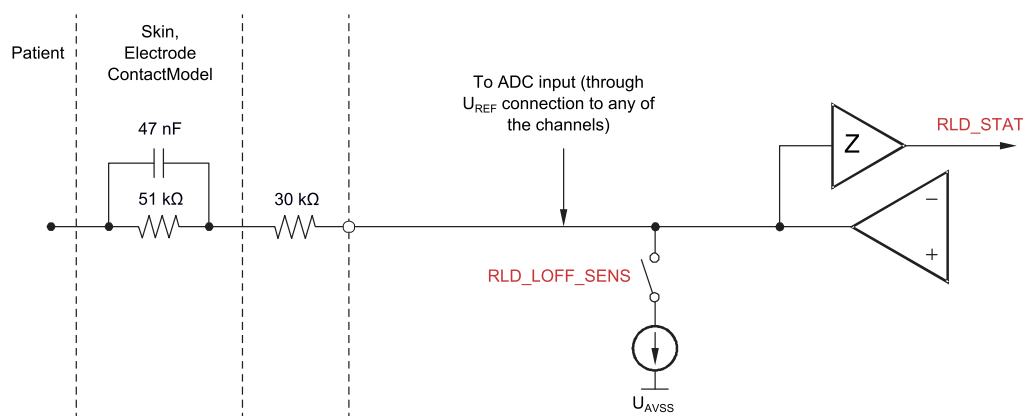
EKG elektrod. Elektrody se suchým kontaktem a bezkontaktní elektrody se vyznačují velkou kapacitou mezi kůží pacienta a samotnou elektrodou. Nelze tedy použít stejnosměrný signál pro detekci odpojení elektrod. Pro tento způsob detekce se tedy využívá střídavého signálu ležícího mimo kmitočtové pásmo měřeného EKG signálu. Střídavý signál je generován střídavým připojováním zdroje konstantního proudu mezi napájecím napětím a vstupem (Current Source) a zdroje konstantního proudu mezi vstupem a zemním vodičem (Current Sink). To probíhá s pevnou frekvencí rovnou čtvrtině frekvence výstupního datového toku (viz rovnice 5.6). [13]

$$f = \frac{f_{DR}}{4} \quad [Hz] \quad (5.6)$$

Tento excitační signál ležící mimo pásmo měřeného EKG signálu je digitalizován a měřen na výstupu. Se zhoršováním kontaktu mezi elektrodou a pacientem vzrůstá impedance tohoto spojení a tak i amplituda excitačního signálu. Sledováním velikosti amplitudy tohoto signálu na výstupu lze tedy monitorovat stav tohoto spojení. V závislosti na možnostech systému lze provádět detekci odpojených elektrod buď současně s monitorováním EKG signálu, nebo odděleně s využitím filtru typu pásmová propust pro oddělení EKG signálu od excitačního signálu a dalších frekvencí mimo pásmo EKG signálu. Tato filtrace umožňuje systému detekovat odpojení elektrod při současné digitalizaci EKG signálu. [13]

Detekce odpojení RLD elektrody

Obvod ADS1292 po zapnutí provede proceduru k určení, je-li referenční RLD elektroda náležitě připojena. Pro tyto účely využívá zdroje konstantního proudu mezi vodičem RLDOUT a zemí. Tuto detekci je možné provádět jen po zapnutí, jelikož je nutné, aby během ní byl vypnutý RLD zesilovač. Prahová úroveň komparátoru je určena podle přípustné velikosti impedance vodivé cesty mezi RLDOUT a tělem pacienta. Výstup komparátoru ovlivňuje bit RLD_STAT v registru LOFF_STAT. Podle stavu tohoto bitu lze následně určit, je-li RLD elektroda připojena. [13]



Obr. 5.14: Detekce odpojení RLD elektrody |Převzato s úpravami z [13]|

Je-li RLD zesilovač zapnutý, nemá zdroj konstantního proudu žádný význam pro detekci odpojení RLD elektrody. Lze využít komparátor ke sledování napětí na výstupu RLD zesilovače. Prahová úroveň komparátoru se nastavuje pomocí bitů COMP_TH[7:5] v registru LOFF. [13]

5.4 Grafický LCD displej

5.4.1 Základní vlastnosti

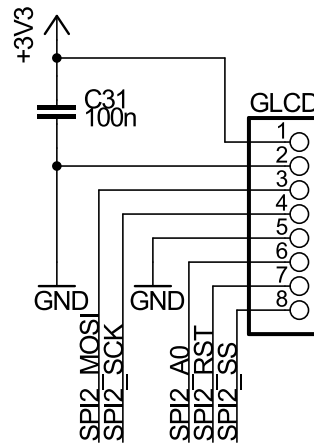
Pro vizualizaci různých informací či provádění základních nastavení je zařízení vybaveno grafickým transflektivním displejem EADOGL 128W-6 od firmy Electronic Assembly s rozlišením 128 x 64 pixelů (viz obr. 5.15). Z důvodu dobré čitelnosti i bez použití podsvícení byla zvolena bílá varianta. Transflektivní displeje využívají okolní světlo ke zvýšení jasů. Obsahují odraznou plochu, od které se dopadající světlo odráží a zvyšuje tak jas. Tato plocha je umístěna pod displejem, a zabírá zhruba 5% jeho plochy. Displej lze napájet napětím od 3 V do 3,3 V. Displej vyniká zejména nízkou spotřebou. Výrobce udává typickou velikost odebíraného proudu (bez podsvícení) 320 μA . Uživatel má široké možnosti volby podsvícení, v nabídce jsou jednobarevná i RGB. Konektor pro připojení LCD displeje ze schématu zapojení je na obr. 5.16. [14]



Obr. 5.15: Grafický LCD displej EADOGL128W-6 [Převzato z [14]]

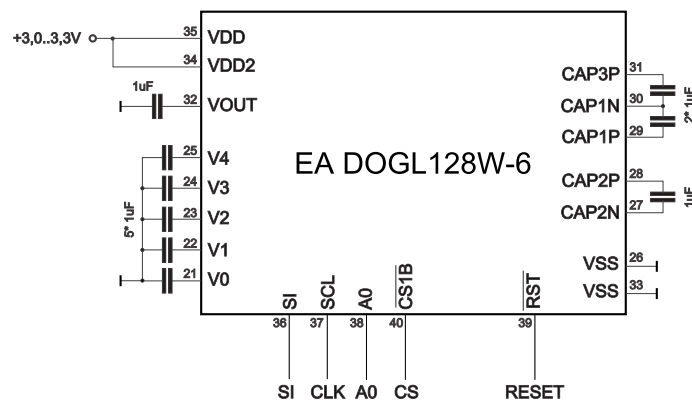
5.4.2 Zapojení displeje

K displeji bylo nutné připojit externě devět kondenzátorů. Pokud by bylo v aplikaci k dispozici napětí o velikosti 10,5 V až 13,5 V, nebyla by potřeba nábojová pumpa, stačilo by externě připojit pouze šest kondenzátorů a napájecí napětí by mohlo být jen 1,8 V. Displej je společně s těmito externími součástkami na samostatné desce plošného spoje, řídicí signály a napájení jsou vyvedeny na konektor. Tato deska je v konstrukční



Obr. 5.16: Konektor pro připojení DPS s displejem

krabička umístěna vertikálně vzhledem k poloze displeje v čelním panelu zařízení. Použitá varianta zapojení displeje je na obr. 5.17. [14]



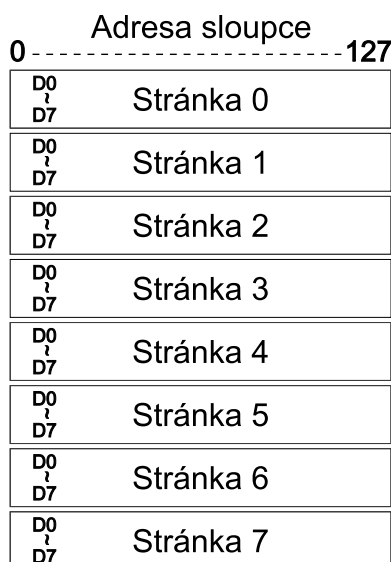
Obr. 5.17: Zapojení displeje [Převzato s úpravami z [14]]

5.4.3 Komunikace s displejem

Displej obsahuje řadič ST7565R. Komunikace s řídicím mikrokontrolérem probíhá pomocí sériového rozhraní kompatibilního s rozhraním SPI. Oproti běžným signálům používaným při komunikaci přes toto rozhraní je zde navíc signál A0, pomocí něhož se rozlišují data a řídicí příkazy. Signál \overline{RST} umožňuje nastavení displeje do počátečního stavu. Naopak chybí signál MISO, jelikož je přenos dat simplexní a probíhá jen ve směru z mikrokontroléru do displeje. Z displeje tedy není možno číst. Frekvence hodinového signálu SCL může být při velikosti napájecího napětí 3,3 V až 20 MHz. Více informací lze nalézt v katalogovém listu řadiče ST7565R [15] či v katalogovém listu samotného displeje [14]. Displej je připojen na rozhraní SPI2 použitého mikrokontroléru.

5.4.4 Řídící příkazy

Celá oblast displeje je rozdělena na osm stránek, každá o osmi řádcích a sto dvaceti osmi sloupcích (viz obr. 5.18). Při posílání příkazu do displeje je nutné, aby byl signál A0



Obr. 5.18: Rozdělení zobrazované oblasti

v nízké log. úrovni. Tab. 5.3 obsahuje vybrané řídicí příkazy. Kompletní výčet lze nalézt v [14].

Příkaz	A0	D7	D6	D5	D4	D3	D2	D1	D0	Popis
Display ON	0	1	0	1	0	1	1	1	1	Zapne displej
Display OFF	0	1	0	1	0	1	1	1	0	Vypne displej
Page address set	0	1	0	1	Adresa stránky				Nastavení adresy stránky	
Reset	0	1	1	1	0	0	0	1	0	Nastavení do počátečního stavu
NOP	0	1	1	1	0	0	0	1	1	Žádná operace

Tab. 5.3: Vybrané řídicí příkazy

5.4.5 Orientace displeje

Uživatel má možnost volby mezi dvěma směry pohledu. První možnost je nastavit směr pohledu na šest hodin (viz obr. 5.19). Pro tento účel je nutné nastavit A/D převodník do režimu reverse (převrácené uspořádání). Pokud je na displej pohlíženo většinou shora, je doporučeno nastavit směr pohledu na dvanáct hodin (viz obr. 5.20). Dojde tak k otočení zobrazení o 180 °C. To je nejčastěji případ umístění displeje v čelním panelu zařízení. Proto je v aplikaci využit tento směr pohledu. Inicializace displeje se lehce liší dle zvoleného

uspořádání. Je nutné uvědomit si také rozdíl v číslování sloupců, u směru pohledu šest hodin je číslování od 0 do 127 (viz obr. 5.18), u směru pohledu dvanáct hodin od 4 do 131. [14]



Obr. 5.19: Směr pohledu šest hodin



Obr. 5.20: Směr pohledu dvanáct hodin

5.5 Modul s SD kartou

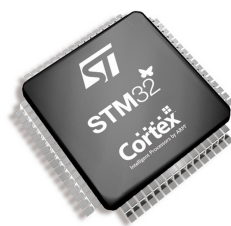
V zařízení je použit modul s SD kartou o rozměrech cca 50 x 30 mm (viz obr. 5.21). Signály z periferie SPI1 mikrokontroléru jsou společně s napájením vyvedeny na konektor. Hlavní deska plošného spoje je poté propojena s modulem pomocí kabelů. Modul je umístěn v zadní části konstrukční krabičky tak, aby se SD karta zasouvala do zadního panelu zařízení.



Obr. 5.21: Použitý modul s SD kartou

5.6 Mikrokontrolér STM32L152RCT6

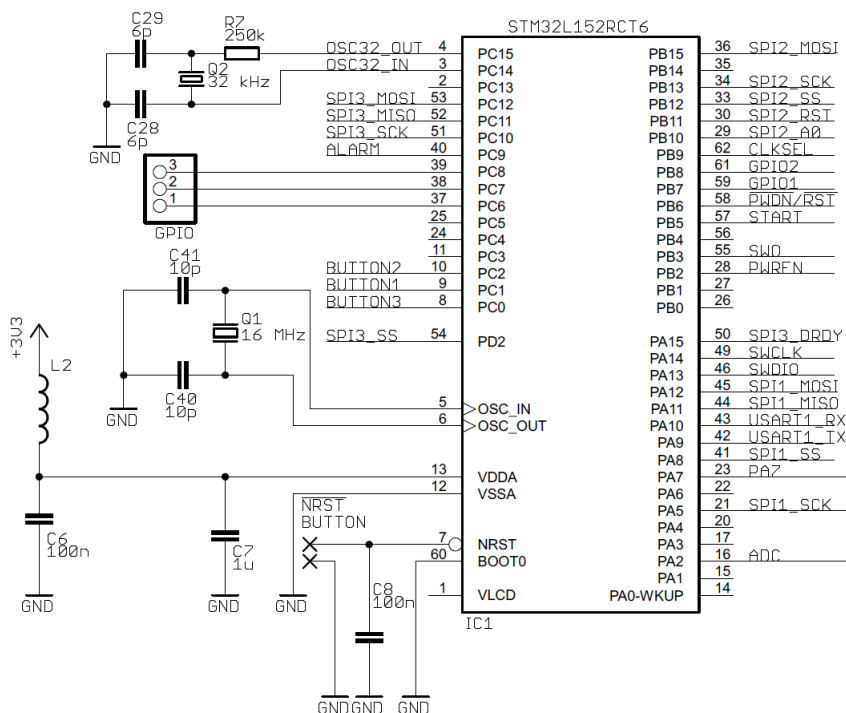
Pro řízení byl zvolen mikrokontrolér STM32L152RCT6 od firmy STMicroelectronics. Jedná se o 32bitový mikrokontrolér s jádrem ARM Cortex-M3. Mikrokontrolér může být taktován maximální frekvencí 32 MHz. K dispozici je 256 kB FLASH paměti, 32 kB RAM a 8 kB EEPROM. Programování a ladění probíhá přes rozhraní SWD. Celá série STM32L1 klade důraz především na nízkou spotřebu a možnosti jejího řízení. Pro minimalizaci odběru zařízení je na výběr sedm režimů snížené spotřeby. Dále, pokud není nutné, aby mikrokontrolér běžel na maximální frekvenci, lze pomocí zabudovaného lineárního LDO stabilizátoru snížit napájecí napětí digitálních periferií, SRAM a FLASH paměti až na 1,2 V a tímto krokem přispět k dalšímu snížení spotřeby mikrokontroléru. Při volbě šlo hlavně o kompromis mezi dostatečným výkonem pro tuto aplikaci a spotřebou zařízení. Byla zvolena varianta mikrokontroléru v pouzdře LQFP64 (viz obr. 5.22). Zapojení mikrokontroléru je na obr. 5.23. V obrázku nejsou znázorněny vývody digitálního napájení VDD a VSS (dohromady osm vývodů). Ke každému páru je nutné umístit co nejblíže blokovací kondenzátor o kapacitě 100 nF, k vybranému páru poté ještě blokovací kondenzátor o kapacitě 1 μ F.



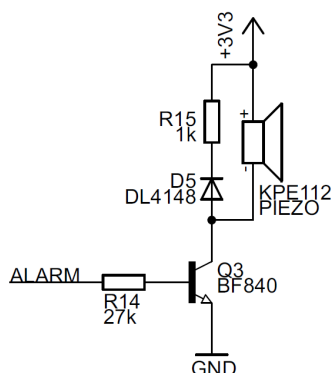
Obr. 5.22: 32bitový mikrokontrolér ze série STM32 v pouzdře LQFP64

5.7 Akustická signalizace

Akustická signalizace se provádí pomocí piezoměniče KPE112. K upozornění obsluhy dojde při zjištění, že je mezi některou z elektrod pro snímání EKG a tělem pacienta příliš vysoká impedance (v případě špatného kontaktu či dokonce odpadnutí elektrody). Detekci odpojení elektrod zajišťuje obvod ADS1292 (viz 5.3.8). Dále je obsluha informována o nutnosti nabít Li-Ion akumulátory, klesne-li napětí článku na hodnotu 3 V. Piezoměnič je k mikrokontroléru připojen přes NPN bipolární tranzistor (viz obr. 5.24). V případě události vyžadující upozornění obsluhy se v přerušení od časovače mění logická úroveň na vývodu "ALARM" a tak dochází ke spínání piezoměniče pomocí tranzistoru. Jednotlivé události vyžadující upozornění obsluhy jsou od sebe akusticky odlišeny.



Obr. 5.23: Zapojení mikrokontroléru STM32L152RCT6



Obr. 5.24: Zapojení piezoměniče

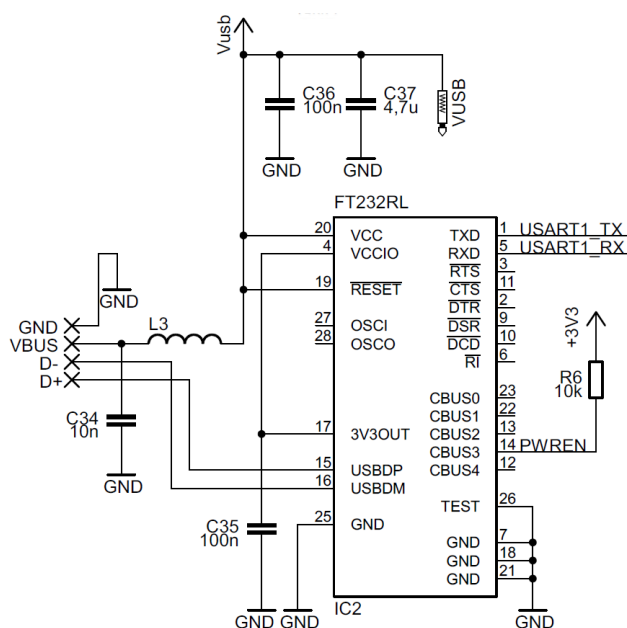
5.8 USB/UART převodník FT232RL

Pro snadné připojení zařízení k PC přes USB rozhraní je použit integrovaný převodník USB/UART od výrobce FTDI (Future Technology Devices International Ltd.). Tento obvod slouží v zařízení jako servisní vstup. Zařízení je kompatibilní se specifikací USB 2.0, je však schopno komunikovat maximální přenosovou rychlostí 12 Mbit/s odpovídající verzi USB 1.1 Full speed. Výhodou použití tohoto obvodu je, že pro svou funkci vyžaduje minimální počet externích součástek. Mezi základní vlastnosti obvodu patří:

- jednočipový převodník USB \Leftrightarrow UART
- modulační rychlost UART rozhraní od 300 Baud do 3 Mbaud
- napájecí napětí 3,3 až 5,25 V

- logické úrovně vstupně/výstupních signálů CMOS 1,8 – 2,8 – 3,3 – 5 V
- volně konfigurovatelné vstupně/výstupní CBUS[4:0] vývody
- podpora přenosu 7 nebo 8b dat, 1 nebo 2 stop bitů a parity
- plné rozhraní signálů modemu (TXD, RXD, RTS, CTS, DTR, DSR, DCD, RI)
- integrovaný 12 MHz oscilátor
- integrovaný LDO stabilizátor napětí +3,3 V
- přijímací buffer velikosti 256 B, vysílací buffer velikosti 128 B
- integrovaná programovatelná paměť EEPROM o velikosti 1024b (obsahuje VID, PID, sériové číslo, používá se rovněž ke konfiguraci vývodů CBUS[4:0])
- pouzdro SSOP28

Obvod je k mikrokontroléru připojen přes sériové rozhraní USART1. Schéma zapojení je na obr. 5.25.



Obr. 5.25: Zapojení obvodu FT232RL

5.9 Modul pro příjem DCF signálu

Časová informace je v zařízení spravována pomocí RTC periferie mikrokontroléru. K této periférii však není možné připojit nezávislé napájecí napětí, aby se časová informace uchovala i po vypnutí zařízení. Tento problém je řešen pomocí modulu pro příjem DCF signálu. Myšlenka je taková, že po zapnutí zařízení se k němu připojí modul a zařízení

se pokusí získat z DCF signálu informaci o čase. Pokud bude signál slabý nebo získání informace zkomplikuje rušení, zařízení oznámí obsluze, že se nepodařilo dekodovat čas z DCF signálu a bude nutné jej nastavit ručně pomocí tlačítek. Na obr. 5.26 je použitý DCF modul.



Obr. 5.26: Použitý modul pro příjem DCF signálu

5.10 Konstrukční krabička

Zařízení je uloženo v hliníkové konstrukční krabičce od firmy HAMMOND MANUFACTURING o rozměrech 160 x 103 x 53 mm (viz obr. 5.27). Tato krabička obsahuje sloty pro DPS. Rozměry desky plošného spoje 158 x 99 mm byly navrženy tak, aby ji bylo možné do těchto slotů zasunout. Obrázky desky plošného spoje jsou umístěny v příloze B. V čelním panelu krabičky je umístěn displej, tlačítka, přístrojové zdířky pro připojení elektrod a USB konektor. V zadním panelu zařízení je slot pro zasunutí paměťové karty, konektor pro připojení napájecího síťového adaptéru a konektor pro připojení DCF modulu.



Obr. 5.27: Použitá konstrukční krabička

6

Softwarové řešení záznamníku EKG signálu

K vývoji softwaru bylo použito vývojové prostředí KEIL μ Vision5. Vývoj probíhal nejprve na vývojovém kitu discovery od STMicroelectronics s mikrokontrolérem STM32L152RCT6, v pozdější fázi poté již na samotné desce plošného spoje. Při vývoji byly použity knihovny "Standard Peripheral Libraries" pro mikrokontroléry ze série L1 poskytované firmou STMicroelectronics. V těchto knihovnách jsou uživateli k dispozici funkce pro práci se všemi periferiemi mikrokontroléru. Nevýhoda použití těchto knihoven spočívá ve výrazně větších nárocích na paměť. Použití těchto knihoven však značně snižuje dobu vývoje programu a velice usnadňuje ladění programu ve fázi vývoje.

6.1 Komunikace s obvodem ADS1292

Obvod ADS1292 je k mikrokontroléru připojen přes rozhraní SPI3. Pro účely práce s obvodem byla napsána knihovna uživatelských funkcí. Soubor **ADS1292.h** obsahuje makra a deklarace uživatelských funkcí. Definice uživatelských funkcí obsahuje soubor **ADS1292.c**. Knihovna obsahuje následující funkce:

- `void ADS_Init(void)`; Inicializace obvodu
- `void ADS_WREG(uint8_t Reg_Address, uint8_t Reg_Count, uint8_t Data)`; Zápis do registrů
- `uint8_t ADS_RREG(uint8_t Reg_Address)`; Čtení z registrů
- `void ADS_CMD(uint8_t ADS_Command)`; Odeslání příkazu
- `uint32_t ADS_ReceiveData(uint32_t *status)`; Příjem dat a stavových bitů

6.1.1 Inicializace obvodu

Po náběhu napájecího napětí je přechodem výběrového signálu \overline{SS} do log. 0 zahájena komunikace s obvodem. Signál CLKSEL je nastaven do log. 1. Tím je zvolen vnitřní oscilátor jako zdroj hodinového signálu. Dále je nastaven signál $\overline{PWDN}/\overline{RST}$ do úrovně log. 1. Náběh vnitřního oscilátoru trvá $32 \mu\text{s}$. Od okamžiku náběhu napájecího napětí je nutné počkat po dobu alespoň $2^{12}t_{MOD}$, než může být vygenerován resetovací impuls. Tato doba vychází při $f_{MOD} = 128 \text{ kHz}$ na 32 ms. Funkce před jeho vygenerováním čeká 200 ms. Resetovací impuls musí být široký alespoň t_{MOD} , tedy $7,8125 \mu\text{s}$. Poté je nutné počkat po dobu alespoň $18 t_{CLK}$ (při $f_{CLK} = 512 \text{ kHz}$ přibližně $36 \mu\text{s}$). Po uplynutí této doby je možné začít s konfigurací obvodu. Frekvence hodinového signálu SPI rozhraní SCLK může být během čtení a zapisování do vnitřních registrů maximálně dvojnásobek frekvence hodinového signálu obvodu f_{CLK} . V aplikaci je využit vnitřní oscilátor o frekvenci 512 kHz, frekvence hodinového signálu SCLK během inicializace může tedy být maximálně 1,024 MHz.

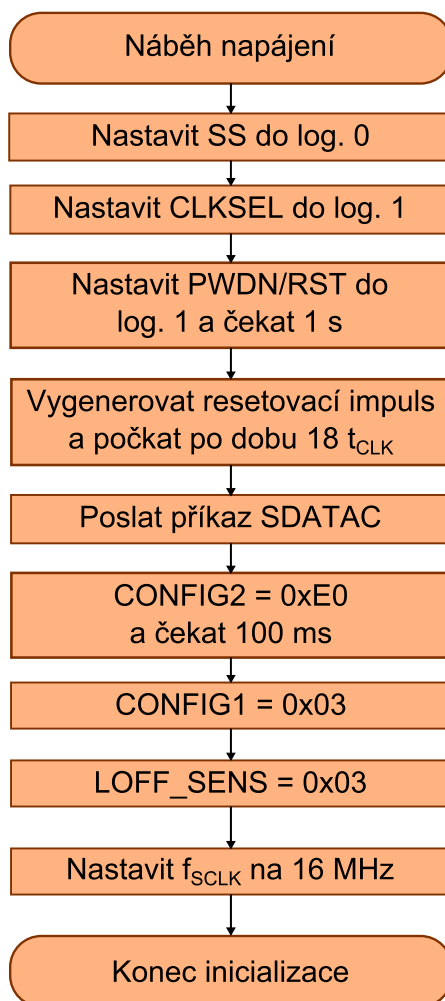
Obvod je v základním nastavení v módu kontinuálního čtení dat. Před zápisem do registrů je nejprve nutné tento mód ukončit pomocí příkazu SDATAC. Protože je v aplikaci využita vnitřní napěťová reference, je dále nutné nastavit bit PDB_REFBUF v registru CONFIG2 do log. 1 a počkat 100 ms na ustálení reference. Rovněž je v tomto kroku nastaven bit PDB_LOFF_COMP povolující činnost komparátorů pro detekci odpojení elektrod. Poté je v registru CONFIG1 nastaven výstupní datový tok na 1 kSPS. Dále je v registru LOFF_SENS povolena detekce odpojení elektrod pro kanál 1. Po konfiguraci vnitřních registrů obvodu je nastavena frekvence hodinového signálu SPI rozhraní na 16 MHz. V této fázi je dokončena inicializace obvodu a je možné začít s měřením. Převod je zahájen přechodem signálu START do úrovně log. 1. Poté je obvod nastaven do módu kontinuálního čtení dat pomocí příkazu RDATAAC. Celý proces inicializace je přehledně znázorněn ve formě vývojového diagramu na obr. 6.1.

6.1.2 Obslužná rutina přerušení od signálu DRDY

Obvod ADS1292 při měření indikuje prostřednictvím sestupné hrany signálu \overline{DRDY} , že jsou k dispozici nová data. Vývod mikrokontroléru PA15, na který je signál \overline{DRDY} připojen je tedy konfigurován jako zdroj externího přerušení reagující na sestupnou hranu. Při výskytu sestupné hrany signálu \overline{DRDY} je vyvoláno přerušení, během něhož je nastaven příznak "ADS_New_Data" indikující, že jsou k dispozici nová data. Tento příznak je testován v hlavní smyčce programu.

6.1.3 Upozornění obsluhy v případě odpojené elektrody

Je-li nastaven příznak "ADS_New_Data", je v hlavní smyčce programu generováno 48 hodinových cyklů signálu SCLK pro příjem dat. Obvod vysílá nejprve 24 stavových bitů, poté 24 bitů reprezentujících výsledek převodu. Součástí stavových bitů je i pět bitů



Obr. 6.1: Vývojový diagram inicializace obvodu ADS1292

registru LOFF_STAT, v nichž je obsažena informace o tom, bylo-li detekováno odpojení některé z elektrod. Pokud ano, je nastaven příznak "Lead Off". Pokud je tento příznak nastaven, dochází v přerušení od přetečení čítače/časovače 2 ke spínání piezoměniče a tak je generován tón k upozornění obsluhy. Informace o tom, že pravděpodobně došlo k odpadnutí některé z elektrod je rovněž zobrazena na displeji zařízení.

6.2 Obsluha displeje

Pro práci s displejem byla napsána v jazyce C knihovna základních uživatelských funkcí. Hlavičkový soubor **glcd.h** obsahuje makra a deklarace uživatelských funkcí. Soubor **glcd.c** obsahuje definice uživatelských funkcí. Knihovna obsahuje následující funkce:

- **void GLCD_Init(void);** Inicializace displeje
- **void GLCD_PutChar(uint8_t character);** Tisk znaku na displej
- **void GLCD_SendAString(char *StringOfCharacters);** Tisk řetězce na displej

- `uint8_t GLCD_ColumnSet(uint8_t column);` Nastavení sloupce
- `uint8_t GLCD_SetPage(uint8_t page);` Nastavení stránky
- `void GLCD_ClearScreen(void);` Mazání displeje
- `void GLCD_SendData(uint8_t data);` Odeslání dat na displej
- `void GLCD_Command(uint8_t command);` Odeslání příkazu

6.3 Obsluha SD karty

Pro implementaci souborového systému FAT16 byly použity knihovny ChaN's FAT [18]. Tyto knihovny jsou vhodné pro malé vestavěné systémy s omezenými prostředky. Jsou nezávislé na použité platformě a kompletně separované od fyzické vrstvy. Knihovny jsou tvořeny čtyřmi soubory. Soubor `integer.h` obsahuje definice datových typů, soubor `diskio.c` slouží k propojení knihoven a uživatelské aplikace (viz dále), v souboru `ff.h` jsou makra a deklaráce funkcí pro práci se souborovým systémem FAT, definice těchto funkcí obsahuje soubor `ff.c`. Příklady některých funkcí jsou uvedeny níže.

- `f_open` Otevřít/vytvořit soubor
- `f_close` Zavřít otevřený soubor
- `f_read` Čtení data
- `f_write` Zápis data
- `f_lseek` Přesun ukazatele pro čtení/zápis
- `f_gets` Čtení řetězce
- `f_putc` Tisk znaku
- `f_puts` Tisk řetězce
- `f_printf` Tisk řetězce s možností formátování
- `f_tell` Vrací hodnotu ukazatele pro čtení/zápis
- `f_eof` Test na konec souboru
- `f_size` Vrací velikost souboru
- `f_opendir` Otevřít adresář
- `f_closedir` Zavřít otevřený adresář
- `f_unlink` Odebrat soubor či podadresář

- **f_ rename** Odebrat nebo přesunout soubor či podadresář
- **f_ chmod** Změnit atribut souboru či podadresáře
- **f_ mkfs** Vytvořit FAT logický oddíl na paměťovém médiu
- **f_ fdisk** Vytvořit na fyzickém oddílu logické oddíly
- **f_ getfree** Získat celkovou velikost disku a volné místo na disku

Výčet funkcí není kompletní, úplný seznam i s podrobným popisem všech funkcí lze nalézt v [18]. Jak bylo zmíněno výše, jsou tyto knihovny z důvodu univerzálnosti kompletně separovány od fyzické vrstvy. Přístup k paměťové kartě je zajištěn prostřednictvím jednoduchého rozhraní, pro které bylo nutné napsat následující funkce:

- **disk_ status** Přečíst status SD karty
- **disk_ initialize** Inicializovat SD kartu
- **disk_ read** Čtení sektorů
- **disk_ write** Zápis do sektorů
- **disk_ ioctl** Kontrola specifických prvků SD karty
- **get_ fattime** Získání aktuálního času

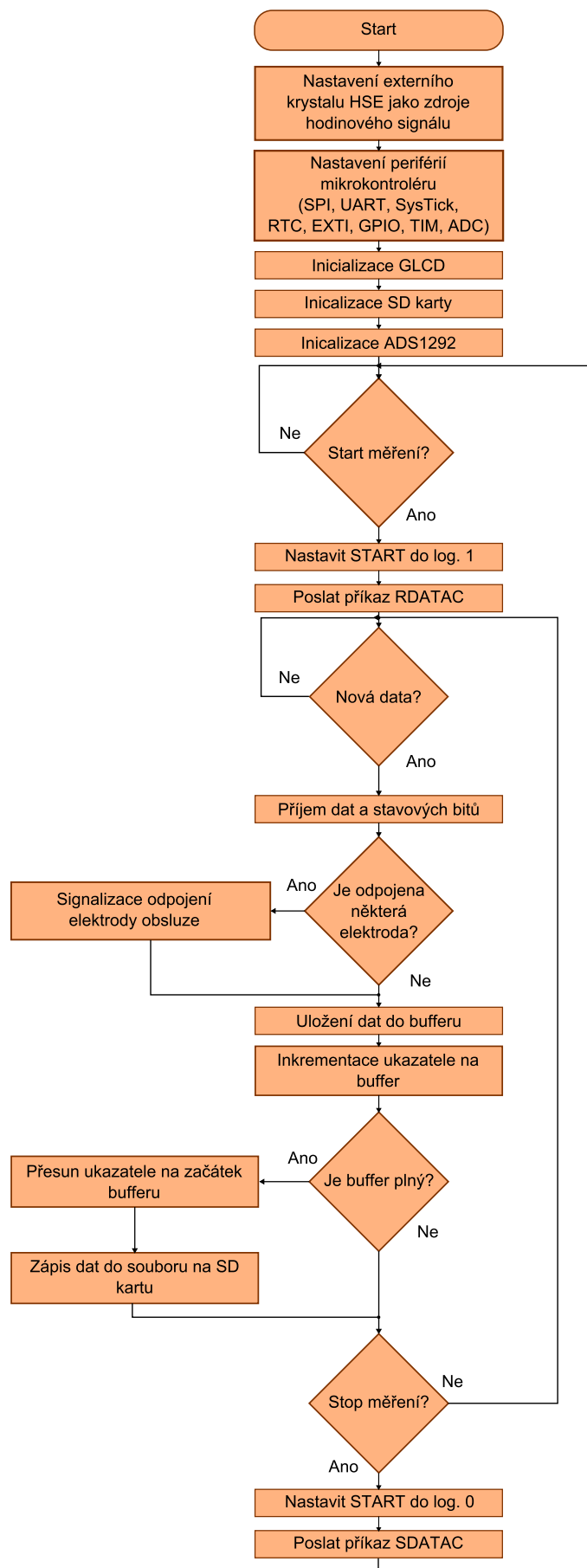
Tyto funkce obsahuje soubor **diskio.c**, který slouží k propojení FAT knihoven s uživatelskou aplikací. Soubory **sdcard.h** a **sdcard.c** obsahují základní funkce pro práci s paměťovou SD kartou.

6.4 Hlavní smyčka programu

Na začátku funkce **main** je nejprve nastaven externí krystal HSE o frekvenci 16 MHz jako zdroj hodinového signálu. Poté dojde k nastavení všech periférií mikrokontroléru. Dále se inicializuje displej, SD karta a obvod ADS1292. V nekonečné smyčce se detekuje, zda-li se má začít měřit, pokud ano, spustí se pomocí signálu START měření a nastaví se režim kontinuálního čtení dat pomocí příkazu RDATA. Poté se testuje příznak "ADS_New_Data" indikující, že byl ukončen převod a obvod ADS1292 má k dispozici nová data. K nastavení příznaku dojde v obslužné rutině externího přerušení reagujícího na sestupnou hranu signálu \overline{DRDY} .

Pokud je příznak "ADS_New_Data" nastaven, je přes rozhraní SPI3 přijato 24 stavových bitů a 24 bitů dat. Poté je příznak shozen. Po příjmu se zkontroluje, zda-li není pomocí stavových bitů indikováno odpojení některé z elektrod. Pokud ano, nastaví se příznak "Lead_Off" a je generován tón k upozornění obsluhy. Naměřená data jsou ukládána

do bufferu v datové paměti o hloubce 16 kB. Pozici v bufferu, na kterou mají být data uložena, určuje ukazatel. Po uložení dat je ukazatel posunut na další pozici a testuje se, není-li buffer plný. Pokud ano, je ukazatel přesunut na první pozici v bufferu a je zahájen zápis dat na paměťovou kartu. Dále se testuje, není-li nastaven příznak pro ukončení měření. Pokud ano, je nastavením signálu START do log. 0 ukončen převod a odesláním příkazu SDATAC ukončen režim kontinuálního čtení dat. Obvod ADS1292 i mikrokontrolér přejdou do režimu se sníženou spotřebou a čekají na příznak indikující začátek měření. Pokud příznak pro ukončení měření nastaven není, čeká se na nová data a celý proces se opakuje. Vývojový diagram znázorňující průběh hlavní smyčky je na obr. 6.2.



Obr. 6.2: Vývojový diagram hlavní smyčky programu

7

Závěr

Cílem práce bylo navrhnout a zkonstruovat autonomní modul řízený mikropočítačem pro snímání EKG signálu. Podařilo se realizovat modul s parametry splňujícími zadání. Modul vzorkuje EKG signál z jednoho svodu frekvencí 1 kHz s rozlišením 16 b. Data jsou ve formě csv souboru ukládána na paměťovou kartu. Tu lze po ukončení měření vyjmout ze zařízení a data zkopírovat do osobního počítače. Obsluha je prostřednictvím akustické signalizace upozorněna v případě výskytu chybového stavu. Na displeji se poté zobrazí informace blíže specifikující chybový stav. Modul je napájen z Li-Ion akumulátorů. Požadavek na minimálně 12 hodin bateriového provozu je rovněž splněn. Li-Ion akumulátory s celkovou kapacitou 4 400 mAh umožňují provozovat zařízení po dobu přibližně 150 hodin, než je nutné akumulátory nabít. Pro tyto účely je modul vybaven obvodem pro nabíjení Li-Ion akumulátorů. Dále obsahuje obvod FTDI pro připojení modulu k osobnímu počítači přes rozhraní USB.

Realizovaný modul bude sloužit na Lékařské fakultě Univerzity Karlovy pro experimentální laboratorní měření. Bude využíván ke snímání EKG signálu z laboratorních myší.

V rámci dalších vylepšení by bylo vhodné provést rešerši paměťových karet, mezi nimiž jsou často nezanedbatelné rozdíly. Jelikož má paměťová karta největší podíl na celkovém odběru zařízení, bylo by vhodné se při rešerši zaměřit především na nízkou spotřebu a schopnost samovolně přecházet do režimu se sníženou spotřebou při dostatečné rychlosti karty pro danou aplikaci. Přístrojové vybavení umožňuje připojení modulu k osobnímu počítači přes rozhraní USB. Bylo by tedy vhodné upravit programové vybavení tak, aby bylo možné přenést naměřená data do osobního počítače pomocí tohoto rozhraní bez nutnosti manipulace s paměťovou kartou.

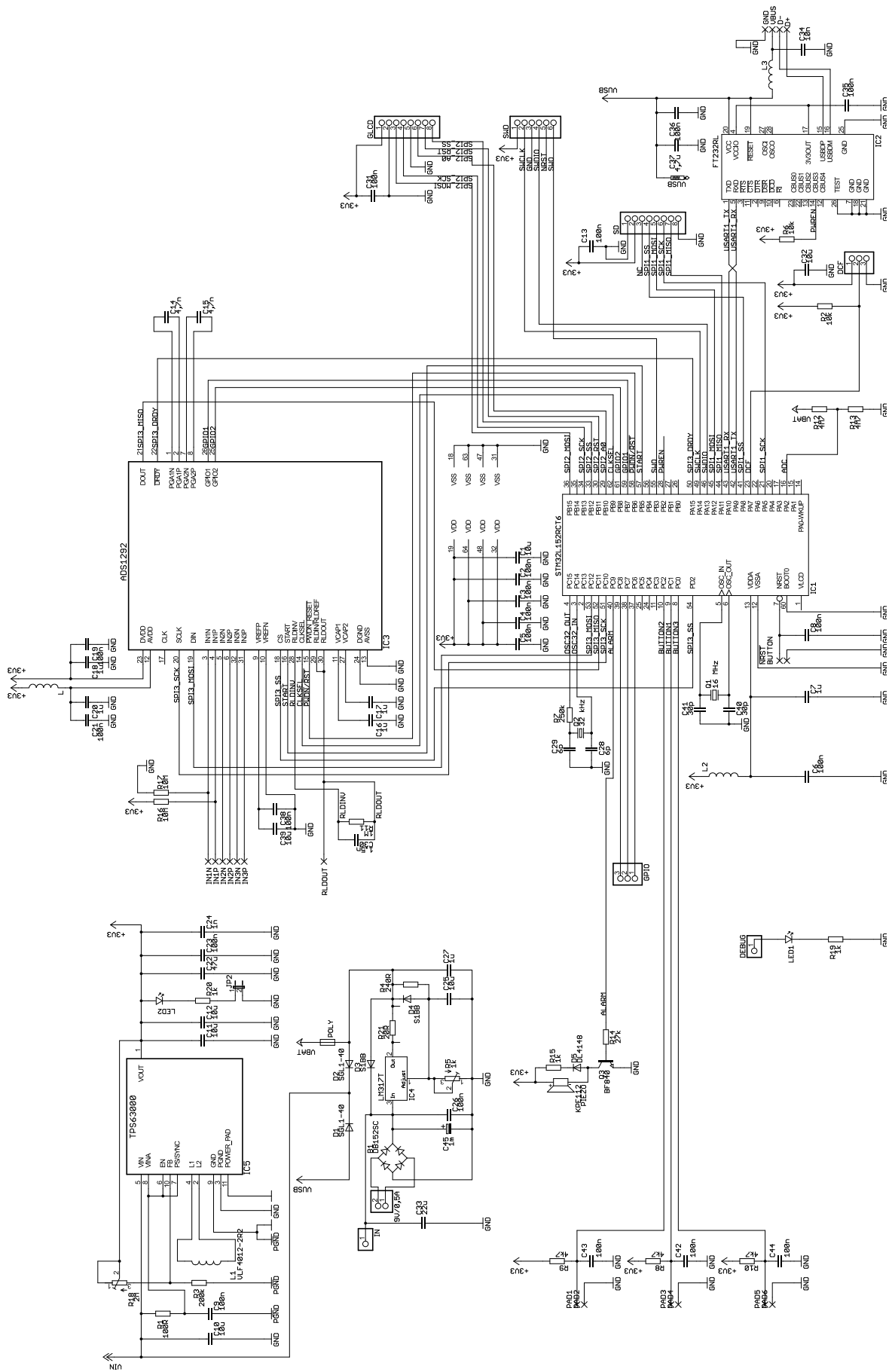
Literatura

- [1] Honzíková, N. a Honzík, P. *Biologie člověka*. Elektronická skripta. Brno: VUT, 2003. 135 s.
- [2] Kozumplík, J. a Smital, L. Filtrace EKG signálů s využitím vlnkové transformace. *Elektrorevue* [online]. 2009. [cit. 1. 5. 2015]. ISSN 1213-1539. Dostupné z: <http://www.elektrorevue.cz/file.php?id=200000363-80cb981c58>
- [3] Strašil, I. EKG záznamník - holter. *Praktická elektronika* [online]. 2014. [cit. 1. 5. 2015]. ISSN 1804-7173. Dostupné z: <http://www.strasil.net/pub/files/holterpe032014-2.pdf>
- [4] Polák, K. Přenos EKG po telefonním vedení. *Elektrorevue* [online]. 2001. [cit. 1. 5. 2015]. ISSN 1213-1539. Dostupné z: <http://www.elektrorevue.cz/clanky/01042/index.html>
- [5] Doležel, J. *Jednoduchý vlnkový filtr EKG signálů*. Brno, 2014. Diplomová práce. Vysoké učení technické v Brně. Fakulta elektrotechniky a komunikačních technologií. Vedoucí práce Lukáš Smital.
- [6] *FAT16 File System Specification* [online]. [cit. 1. 5. 2015]. Dostupné z: <http://www.maverick-os.dk/FileSystemFormats/FAT16'FileSystem.html>
- [7] Hudec, T. *Operační systémy*. Přednášky. Pardubice: UPCE, 2014.
- [8] *SecIT: Portál o IT bezpečnosti* [online]. SecIT: ©2007-2015. [cit. 1. 5. 2015]. Dostupné z: <http://www.secit.sk/content/souborove-systemy-fat>
- [9] *SD Card Physical Layer Simplified Specification* [online]. [cit. 1. 5. 2015]. Dostupné z: <https://www.sdcard.org/downloads/pls/simplified'specs/part1'410.pdf>
- [10] Hammerbauer, J. *Elektronické napájecí zdroje a akumulátory*. 2. vyd. Plzeň: ZČU, 1998. 181 s. ISBN 80-7082-411-5.
- [11] Abeceda baterií a akumulátorů. *Používání Li-Ion akumulátorů v praxi* [online]. Battex, spol. s r.o., ©2015. [cit. 30. 4. 2015]. Dostupné z: <http://www.battex.info/hermeticke-akumulatory/li-akumulatory/pouzivani-li-ion-akumulatoru-v-praxi>

- [12] Texas Instruments Inc. *TPS63000 BUCK-BOOST DC-DC Converter* [online]. 2006. Poslední aktualizace červenec 2008. [cit. 30. 4. 2015]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tps63001.pdf>
- [13] Texas Instruments Inc. *ADS1292 Analog Front-End for Biopotencial Measurements* [online]. 2011. Poslední aktualizace září 2012. [cit. 30. 4. 2015]. Dostupné z: <http://www.ti.com/lit/ds/symlink/ads1292r.pdf>
- [14] Electronic Assembly GmbH. *DOGL GRAPHIC SERIES* [online]. 2012. [cit. 2. 5. 2015]. Dostupné z: <http://www.lcd-module.com/eng/pdf/grafik/dogl128-6e.pdf>
- [15] Sitronix Technology Co.,Ltd. *ST7565R Matrix LCD Controller/Driver* [online]. 2006. [cit. 1. 5. 2015]. Dostupné z: <http://www.lcd-module.de/eng/pdf/zubehoer/st7565r.pdf>
- [16] Verner, L. *Autonomní programátor mikroprocesorů AVR s ethernetovou konektivitou*. Brno, 2011. Diplomová práce. Vysoké učení technické v Brně. Fakulta elektrotechniky a komunikačních technologií. Vedoucí práce Martin Kravka.
- [17] Navrátil, T. *Záznamové zařízení pro železniční přejezdy*. Brno, 2008. Bakalářská práce. Vysoké učení technické v Brně. Fakulta elektrotechniky a komunikačních technologií. Vedoucí práce Zdeněk Kolka.
- [18] ChaN's FAT. *FatFS Generic File System Module* [online]. 2008. Poslední aktualizace únor 2015. [cit. 20. 4. 2015]. Knihovny v jazyce C. Dostupné z: <http://elm-chan.org/fsw/ff/00index'e.html>

Příloha A

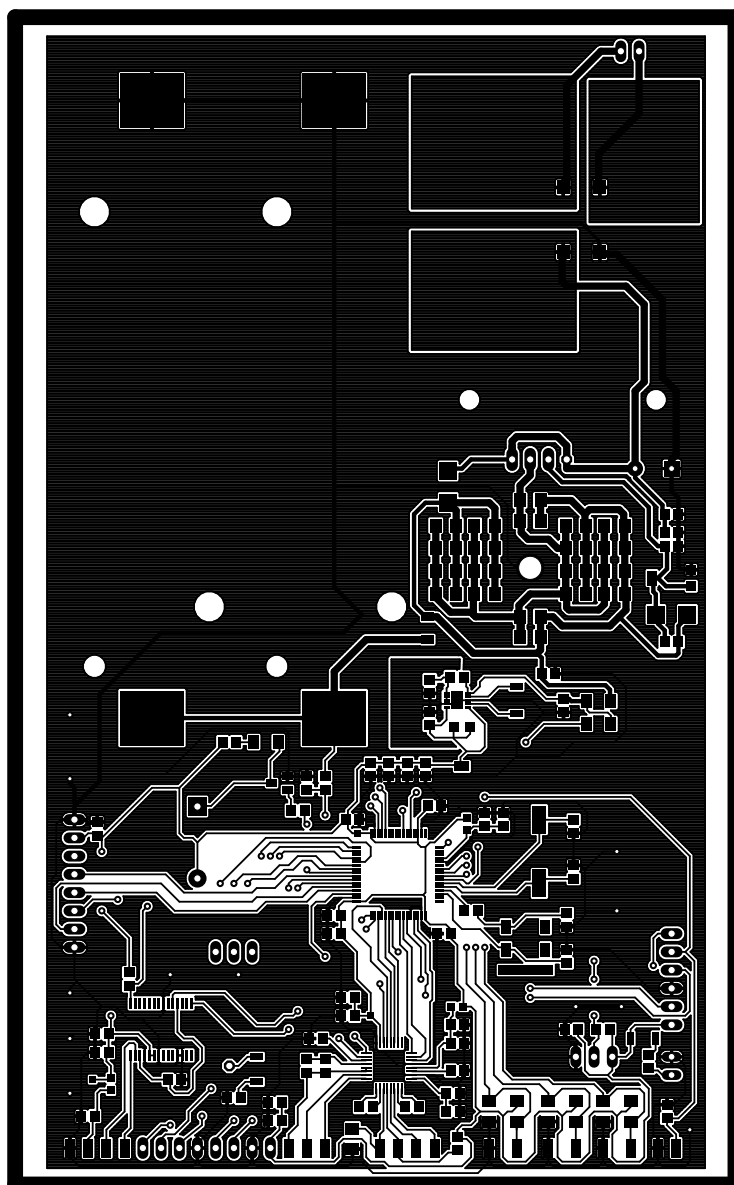
Schéma zapojení



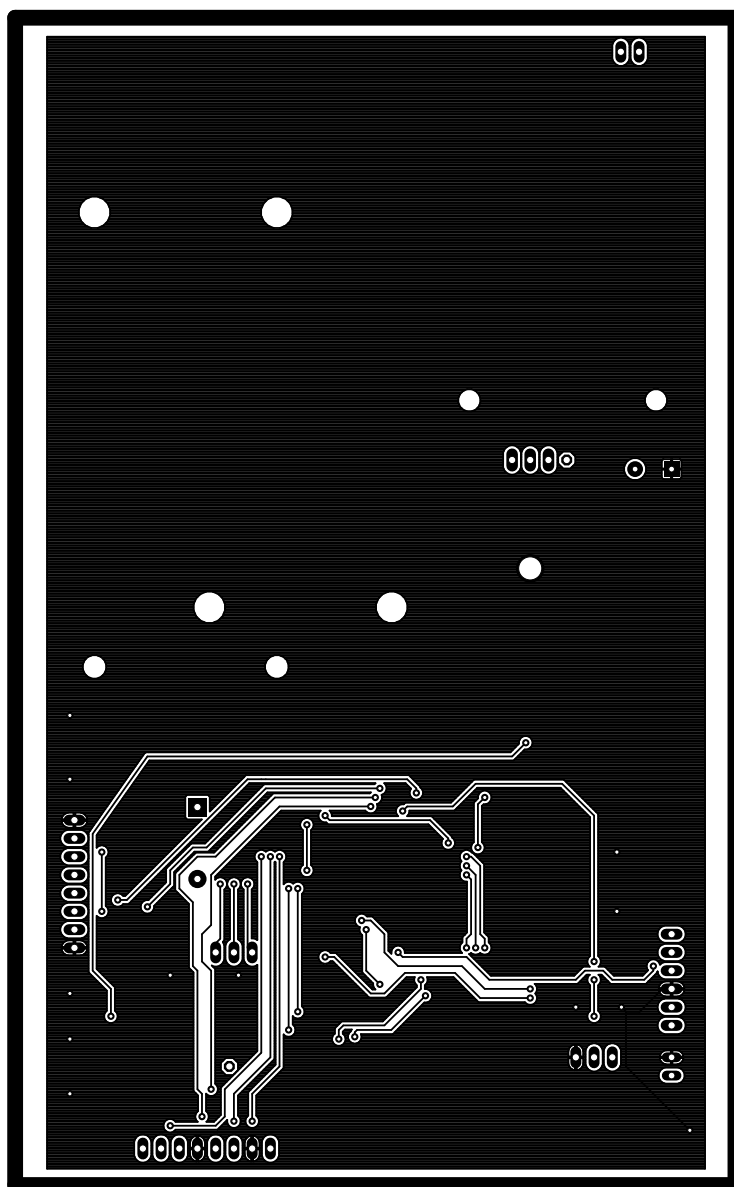
Obr. A.1: Schéma zapojení záznamníku EKG signálu

Příloha B

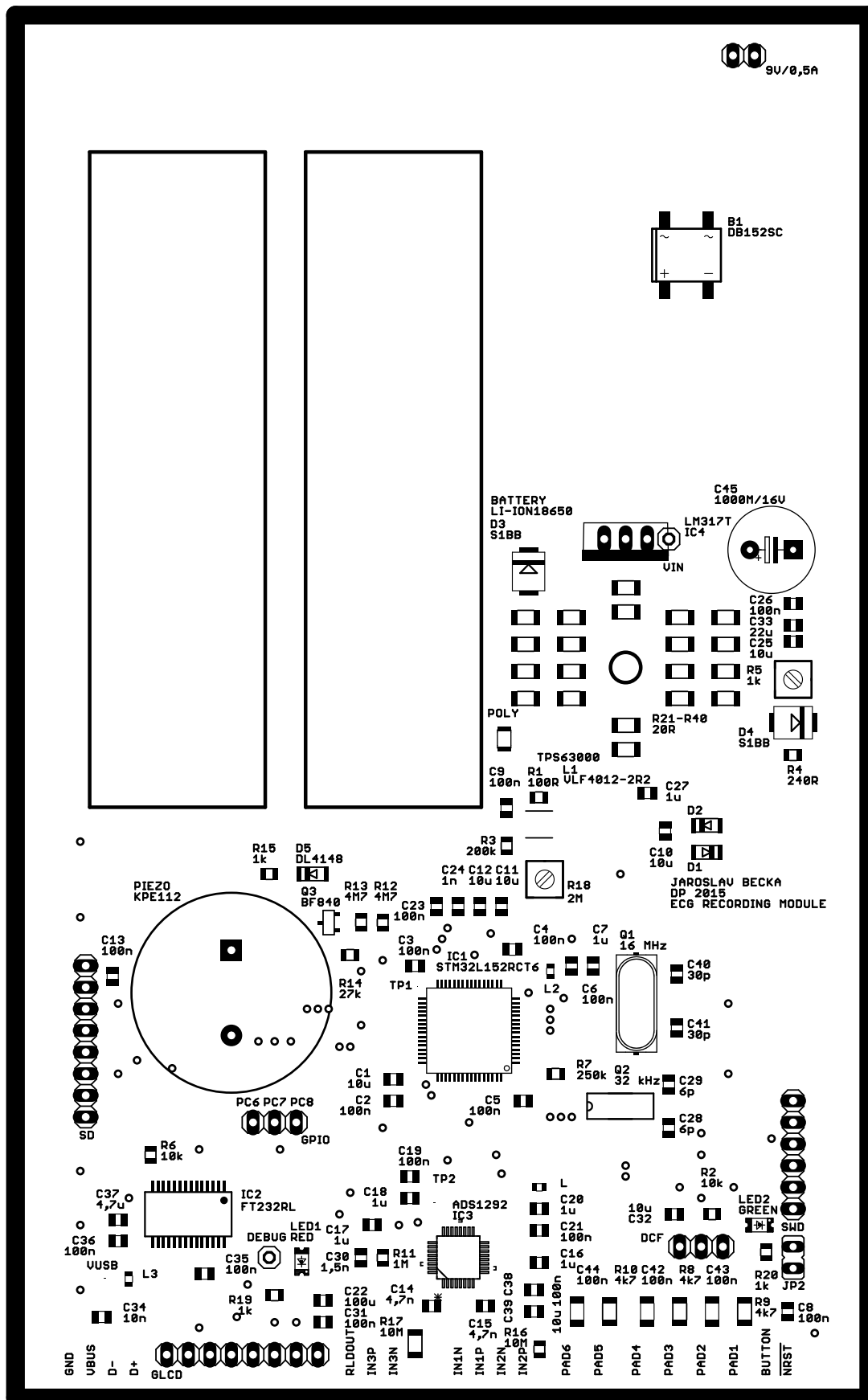
Deska plošného spoje



Obr. B.1: Deska plošného spoje - horní strana



Obr. B.2: Deska plošného spoje - spodní strana



Obr. B.3: Osazovací výkres

Příloha C

Partlist

Součástka	Hodnota	Popis	Pouzdro	Množství	Cena v Kč
ADS1292		Analogový front-end	TQFP-32	1x	137,97
STM32L152RCT6		Mikrokontrolér	LQFP-64	1x	169,52
TPS63000		DC-DC měnič	QFN-10	1x	78,18
FT232RL		USB/USART převodník	SSOP-28	1x	116,85
EA DOGL128W-6		Displej		1x	688,77
DB-152S		Graetzův můstek	DB-1S	1x	3,42
C	5,6 pF	Keramický kondenzátor	0805	2x	2
C	30 pF	Keramický kondenzátor	0805	2x	12,34
C	1 nF	Keramický kondenzátor	0805	1x	7,02
C	1,5 nF	Keramický kondenzátor	0805	1x	2,80
C	4,7 nF	Keramický kondenzátor	0805	2x	2,80
C	10 nF	Keramický kondenzátor	0805	1x	11,52
C	100 nF	Keramický kondenzátor	0805	17x	2,80
C	100 nF	Keramický kondenzátor	1206	3x	2,80
C	1 μ F	Keramický kondenzátor	0805	6x	2,80
C	4,7 μ F	Keramický kondenzátor	0805	1x	2,80
C	10 μ F	Keramický kondenzátor	0805	7x	2,80
C	47 μ F	Keramický kondenzátor	0805	1x	14,04

Tab. C.1: Partlist

Součástka	Hodnota	Popis	Pouzdro	Množství	Cena v Kč
R	100 Ω	Rezistor	0805	2x	2,80
R	240 Ω	Rezistor	0805	1x	2,80
R	1 k Ω	Rezistor	0805	3x	2,80
R	4,7 k Ω	Rezistor	1206	3x	13,77
R	10 k Ω	Rezistor	0805	2x	2,80
R	27 k Ω	Rezistor	0805	1x	2,80
R	200 k Ω	Rezistor	0805	1x	2,80
R	250 k Ω	Rezistor	0805	1x	1
R	1 M Ω	Rezistor	0805	1x	1,97
R	4,7 M Ω	Rezistor	0805	2x	1,97
R	10 M Ω	Rezistor	0805	2x	1,97
R	5 k Ω	Trimr		1x	58,43
R	2 M Ω	Trimr		1x	58,43
L	2R2	Induktor	VLF4012	1x	22,47
L	220R@100MHz	Feritová perla	0603	3x	1
D	SGL1-40	Dioda	MiniMELF	2x	5,60
D	LL4148	Dioda	MiniMELF	1x	2,50
D	S1BB	Dioda	SMB	2x	12,07
D	LED zelená	Dioda	1206	1x	2,80
D	LED modrá	Dioda	1206	1x	2,80
Q	16 MHz	Krystal	HC-49/US	1x	12,65
Q	32,768 kHz	Krystal	MC-306	1x	22,47
P		Polyswitch	1206	1x	47,18
T	BF840	Tranzistor NPN	SOT23	1x	10,40
LM-317	LM-317T	Lineární stabilizátor	TP-220	1x	14,40
		Držák na Li-Ion akumulátor		2x	67,48
	MUSBA511N0	USB konektor	USBA	1x	267,17
	9V/0,5A	Adaptér		1x	351,65
P	KPE112	Piezo bzučák		1x	42
J		Zkratovací propojka		1x	1
B	mAh	Li-Ion akumulátor	18650	2x	5,60

Tab. C.2: Partlist