

ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ

Katedra aplikované elektroniky a telekomunikací

DIPLOMOVÁ PRÁCE

**Stabilizované zdroje střídavého napětí a
proudu**

vedoucí práce: Ing. Václav Koucký, CSc.

rok: 2011/2012

autor: Bc. Ladislav Bábel

ZÁPADOČESKÁ UNIVERZITA V PLZNI
Fakulta elektrotechnická
Akademický rok: 2011/2012

ZADÁNÍ DIPLOMOVÉ PRÁCE
(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Ladislav BÁBEL**
Osobní číslo: **E10N0208P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Elektronika a aplikovaná informatika**
Název tématu: **Stabilizované zdroje střídavého napětí a proudu**
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Prostudujte možné způsoby konstrukce výkonových stupňů stabilizovaných střídavých zdrojů napětí a proudu se sinusovým průběhem. V práci je podrobně popište.
2. Sestavte alespoň jeden funkční vzorek impulzně regulovaného výkonového stupně s napěťovým nebo proudovým výstupem.
3. Na funkčním vzorku se zaměřte zejména na přesnost stabilizace a s ní související stabilitu regulační smyčky. Zkoumejte chování koncového stupně při skokové změně zátěže, při zkratu resp. při rozpojení proudové smyčky.
4. Výsledky získané měřením případně simulacemi v práci velmi podrobně popište.


Rozsah grafických prací: **dle doporučení vedoucího**
Rozsah pracovní zprávy: **dle doporučení vedoucího**
Forma zpracování diplomové práce: **tištěná/elektronická**
Seznam odborné literatury:

Student si vyhledá literaturu v příslušných pramenech dle pokynů vedoucího práce.

Vedoucí diplomové práce: **Ing. Václav Koucký, CSc.**
Katedra aplikované elektroniky a telekomunikací
Konzultant diplomové práce: **Ing. Václav Koucký, CSc.**
Katedra aplikované elektroniky a telekomunikací
Datum zadání diplomové práce: **17. října 2011**
Termín odevzdání diplomové práce: **11. května 2012**


Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan




Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 17. října 2011

Anotace

Cílem této práce je navržení a sestavení výkonového střídavého zdroje s regulací napětí. V práci budou podrobně popsány jednotlivé části (modulátor, výkonový stupeň, výstupní filtr, regulátor, napájení nevýkonových částí). Dále bude řešeno galvanické oddělení některých částí kvůli bezpečnosti a rušení.

K realizaci byl použit modulátor UC2637, přístrojové zesilovače INA217 a budiče UCC27200 od společnosti Texas Instruments, izolační zesilovač HCPL-7800 od společnosti Avago Technologies, výkonové SMD tranzistory FDMS86101 od společnosti Fairchild Semiconductor a toroidní železoprachová jádra od společnosti Amidon.

Je zde popsán princip spínaných zesilovačů, návrh LC filtrů pro spínané zdroje a zesilovače, stabilita zpětnovazebních systémů a regulátory.

Klíčová slova

stabilizovaný zdroj, zesilovač, PWM, LC filtr, regulátor, modulátor

Abstract

The aim of this thesis is design and implementation of AC power supply with voltage regulation. The work will be detailed in individual section (modulator, power stage, output filter, regulator, power supply for low power parts). Then it will be dealt with isolation of some for safety and noise.

For the realization was used modulator UC2637, instrumentation amplifiers INA217 and drivers UCC27200 from Texas Instruments, isolation amplifier HCPL-7800 from Avago Technologies, SMD power transistors FDMS86101 from Fairchild Semiconductor and toroidal iron powder cores from Amidon.

There is described the principle of switching amplifiers, design of LC filters for switching power supplies and amplifiers, stability of feedback systems and regulators.

Key words

stabilized power supply, amplifier, PWM, LC filter, regulator, modulator

Poděkování

Úvodem diplomové práce bych velice rád poděkoval svému vedoucímu práce Ing. Václavu Kouckému, CSc. za užitečné rady a čas, který mi věnoval během konzultací.

Ladislav Bábel

Prohlášení

Tímto předkládám k obhajobě diplomovou práci na téma stabilizované zdroje střídavého napětí a proudu, zpracovanou na závěr magisterského studia na Fakultě elektrotechnické Západočeské univerzity v Plzni. Zároveň prohlašuji, že jsem tuto práci vypracoval samostatně s použitím literatury uvedené na konci této práce a s použitím informací, které mi poskytl Ing. Václav Koucký, CSc.

V Plzni dne 14.5.2012

Ladislav Bábel

Obsah

1. Úvod.....	10
2. Třídy zesilovačů	11
2.1. Třída A.....	11
2.2. Třída B.....	11
2.3. Třída AB	11
2.4. Třída C.....	11
2.5. Třída D.....	12
2.6. Další třídy	12
3. Třída D podrobně	13
3.1. PWM modulace	13
3.2. Budiče výkonových tranzistorů	15
3.3. Výkonový stupeň	16
3.3.1. Typy výkonových stupňů	17
3.3.2. Účinnost	18
3.4. LC filtr	19
3.4.1. Návrh filtru	20
3.4.2. Návrh cívek	21
4. Stabilizace zdroje (zesilovače).....	24
4.1. Stabilita zpětnovazebního systému	24
4.2. Regulátory	25
5. Konstrukce funkčního vzorku.....	28
5.1. Vstup signálu	29
5.2. Modulátor.....	31
5.3. Výkonový stupeň	33
5.4. Regulátor.....	35
5.5. Napájení	38
5.6. Filtrace a stabilizátory	41
6. Měření	42
7. Závěr	45

Seznam použitých symbolů a zkratk

PWM	...	Pulse Width Modulation (Pulzně šířková modulace)
MOSFET	...	Metal Oxide Semiconductor Field Effect Transistor (Polem řízený tranzistor s oxidem křemíku jako izolací mezi kovovou elektrodou a polovodičem)
TTL	...	Transistor-Transistor Logic (Transistorově-transistorová logika)
CMOS	...	Complementary Metal Oxide Semiconductor (Tranzistorová logika z komplementárních MOSFET tranzistorů)
ESR	...	Equivalent Series Resistance (Ekvivalentní sériový odpor)

1. Úvod

V této práci budou popsány různé způsoby konstrukce výkonových zdrojů a zesilovačů střídavých signálů. Bude řešen vliv zpětné vazby, stabilita regulátoru, problém rušení frekvencí 50Hz z rozvodné sítě a účinnost výkonového stupě.

Práce se bude podrobněji zabývat spínanou variantou, jejím návrhem a konstrukcí. V návrhu budou popsány jednotlivé části a možné způsoby jejich řešení (modulátor, výkonový stupeň, výstupní filtr, regulátor, napájení nevýkonových částí). V konstrukci pak bude řešen konečný výrobek a použité součástky. K realizaci byl použit PWM modulátor UC2637 a budiče UCC27200 od společnosti Texas Instruments, transistory FDMS86101, elektrolytické kondenzátory s nízkým odporem ESR, jádra cívek výstupního filtru z materiálu číslo 2 (červené jádro s černým pruhem). Pro napájení galvanicky oddělených nevýkonových částí je zde spínaný zdroj s transformátorem. Pro galvanické oddělení byl použit obvody HCPL-7800.

2. Třídy zesilovačů

Na začátek shrnutí tříd zesilovačů. Protože toto téma již bylo mnohokrát popisováno, proto jen stručně.

2.1. Třída A

Zesilovač třídy A má většinou jeden tranzistor, kdežto namísto druhého je rezistor. To znamená, že po celou dobu protéká tranzistorem proud, a to i při běhu bez zátěže. Tento typ zesilovače má nejmenší zkreslení a největší linearitu, ale nejhorší účinnost. Ta se pohybuje okolo 20%.

2.2. Třída B

Tento zesilovač se skládá vždy ze dvou tranzistorů. Každý z nich pak vytváří jednu půlku periody signálu. Mezi oběma tranzistory neteče proud, takže pokud není zatížen, nemá téměř žádnou spotřebu. Díky tomu má vyšší účinnost okolo 50%. Problém s linearitou nastává v okamžiku, kdy proud zátěže přechází z jednoho tranzistoru na druhý.

2.3. Třída AB

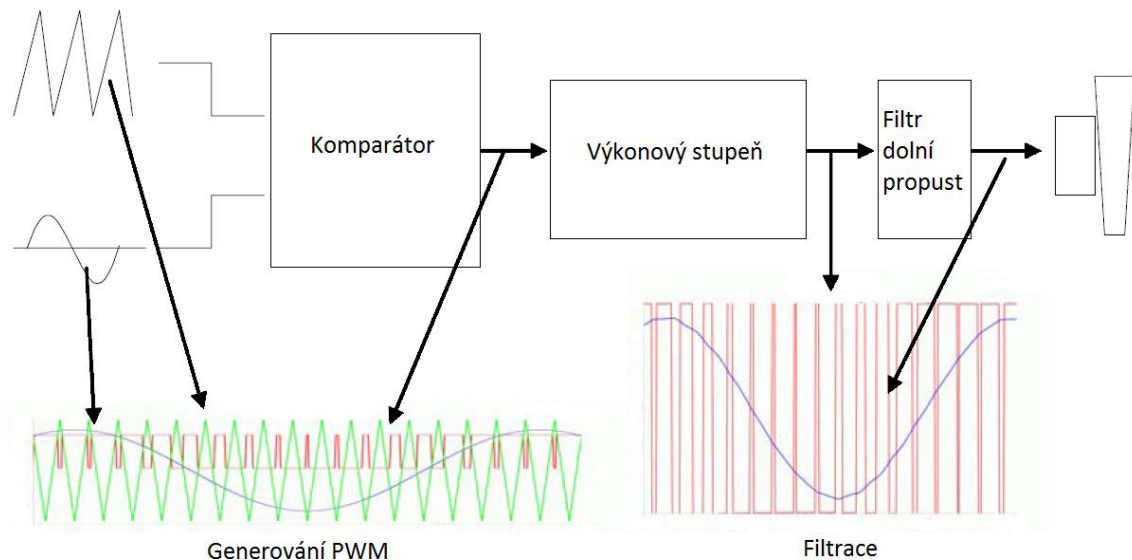
Jak napovídá název, tato třída je kompromisem mezi třídami A a B. Obsahuje také dva tranzistory jako třída B, mezi kterými protéká stálý, ale menší proud než ve třídě A. Tím je vyřešen problém s linearitou a přitom dosahuje lepší účinnosti než třída A. Podle konkrétní konstrukce má účinnost 30 – 50%

2.4. Třída C

Třída C se používá společně s LC rezonančním obvodem. Zesilovač pak tento rezonátor rozkmitává pouze úzkými impulzy. Na šířce těchto impulzů (úhel otevření) závisí jeho účinnost. Čím užší impulz tím lepší účinnost. Tento zesilovač má jen velmi malou šířku pásma určenou rezonančním obvodem. Používá se ve vysílačích.

2.5. Třída D

Třída D se od předchozích liší tím, že používá PWM modulaci. To znamená, že jednotlivé výkonové tranzistory se nachází buďto v zapnutém nebo vypnutém stavu. Výjimkou je pouze okamžik, kdy dochází ke změně stavu. Díky tomu dosahují účinnosti i přes 90 procent. Díky této velké účinnosti stačí u spínacích tranzistorů menší nebo žádný chladič. Proto má menší rozměry při stejném výkonu. Nevýhodou je jejich větší složitost. Je ale možné sehnat celý zesilovač v jedné součástce. Tím se vyhneme důkladné znalosti vnitřní struktury a je možné ho zapojit pouze podle dokumentace. Nevýhodou této třídy je, že zesilovač je zdrojem rušení, a proto je třeba se zabývat elektromagnetickou kompatibilitou.



Obr. 2.1 Třída D blokově

PWM signál, viditelný na obrázku Obr. 2.1, je generován pomocí komparátoru. Ten může být analogový nebo digitální. Analogový porovnává pilový signál se vstupním signálem. Digitální porovnává hodnotu čítače s hodnotou signálu. Výkonový stupeň zesílí PWM signál. Nakonec je signál vyfiltrován LC filtrem typu dolní propust.

2.6. Další třídy

Třída G – jako AB ale přepíná si napájecí napětí podle potřeby

Třída H – jako G ale napětí reguluje plynule

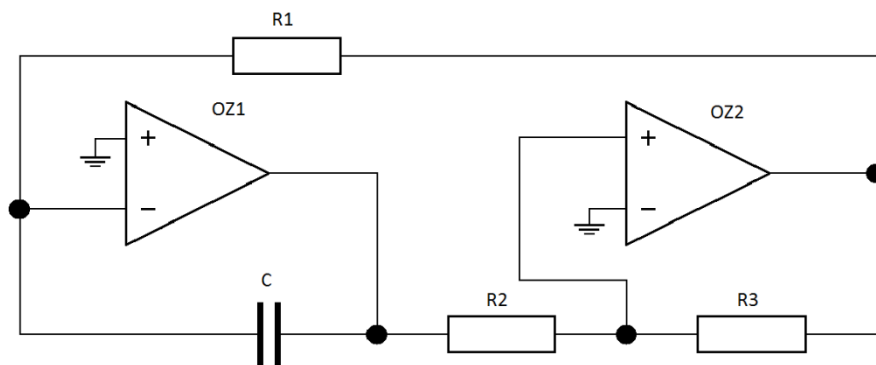
Třída S – jako D ale nepotřebuje výstupní LC filtr

3. Třída D podrobně

V této kapitole se budu zabývat konstrukcí a vlastnostmi třídy D. Budou podrobně popsány její části (modulátor, budiče výkonových tranzistorů, výkonový stupeň a LC filtr).

3.1. PWM modulace

Analogový modulátor se skládá z generátoru pilového signálu a komparátoru. Někdy může být součástí i generátor zpoždění zapnutí tranzistoru po vypnutí druhého (deadtime). Pro generování pilového průběhu se používá relaxační generátor složený z integrátoru a komparátoru s hysterezí. Integrátor může být sestaven například z operačního zesilovače nebo z proudových zdrojů. Komparátor s hysterezí může být buďto z operačního zesilovače nebo z okénkového komparátoru, klopného obvodu RS a proudových zdrojů.



Obr. 3.1 Pilový generátor z OZ

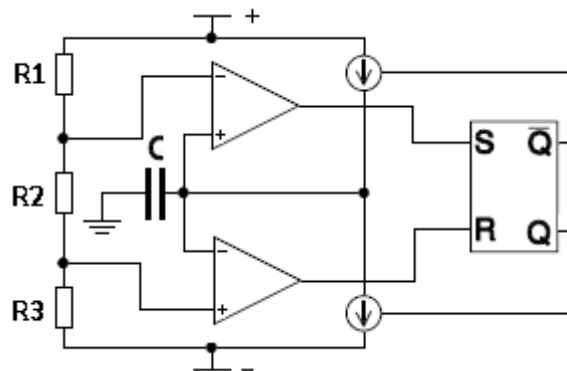
Operační zesilovač OZ1, rezistor R1 a kondenzátor C tvoří integrátor. Operační zesilovač OZ2 a rezistory R2 a R3 tvoří komparátor s hysterezí. Pokud je výstup OZ2 kladný, tak teče proud přes rezistor R1 do C a napětí na výstupu OZ1 klesá. Rezistory R2 a R3 tvoří dělič napětí. Pokud napětí na výstupu OZ2 je kladné a napětí na výstupu OZ1 klesá, tak klesá i napětí mezi R2 a R3. Pokud napětí na kladném vstupu OZ2 klesne pod napětí záporného vstupu, tak dojde ke změně napětí na výstupu OZ2 na záporné. Tím se jednak změní směr integrace a napětí na OZ1 začne zase stoupat, ale také ještě více klesne napětí na kladném vstupu OZ2. Proto zase chvíli trvá, než napětí na výstupu integrátoru přes dělič napětí z rezistorů R2 a R3 zvedne napětí kladného vstupu OZ2 na napětí záporného vstupu OZ2, kdy dojde k překlopení

výstupu OZ2 zpět na kladné. Frekvence pilového signálu se dá spočítat podle vzorce:

$$f = \frac{R_3}{4 C R_1 R_2}$$

Amplituda pilového signálu se spočítá ze saturačního napětí operačního zesilovače a poměru hodnot rezistorů R2 a R3:

$$U_{Pmax} = \frac{U_{SAT} R_2}{R_3}$$



Obr. 3.2 Pilový generátor z okénkového komparátoru

Generátor z okénkového komparátoru porovnává napětí kondenzátoru s napětími nastavenými pomocí rezistorů. Pokud jeden z komparátorů zaznamená překročení nastaveného limitu, přepne klopný obvod a ten vypne jeden proudový zdroj a zapne druhý. Tím se změní směr nabíjení kondenzátoru a ten se bude přibližovat k druhé hranici, dokud ji nepřekročí a obvod se zase nepřepne. V tomto zapojení pro frekvenci platí:

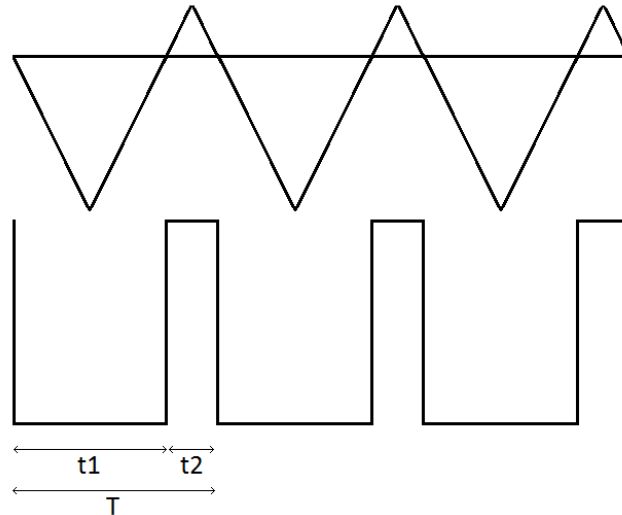
$$f = \frac{I_c}{2 C U \frac{R_2}{R_1 + R_2 + R_3}}$$

U tohoto generátoru se amplituda pilového signálu spočítá jako polovina rozsahu, ve kterém se pilový signál může pohybovat.

$$U_{Pmax} = \frac{U R_2}{2 (R_1 + R_2 + R_3)}$$

Vlastní PWM vzniká při porovnávání řídicího signálu s pilovým pomocí komparátoru. Jako řídicí signál může být použit buďto signál ze vstupu, nebo chybový signál z regulátoru se zpětnou vazbou. Pokud napětí řídicího signálu je v polovině rozsahu pily, rozdělí jí na stejně velké trojúhelníky nahoře i dole, šířka trojúhelníků odpovídá šířce obdélníků v PWM signálu, takže i obdélníky

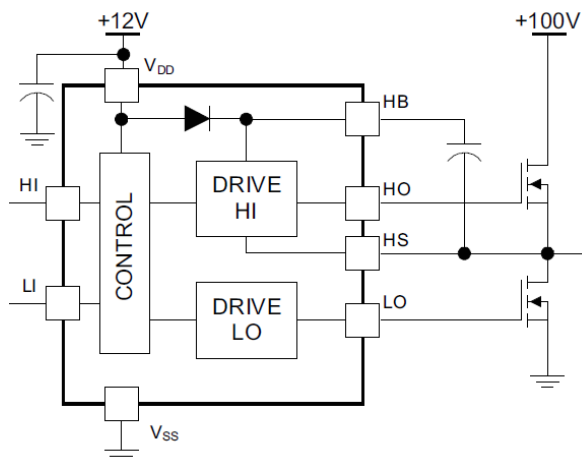
PWM signálu budou stejně široké. Pokud se však řídicí signál posune nahoru nebo dolů, rozdělí signál na větší a menší trojúhelníky a proto na výstupu komparátoru budou různě široké obdélníky. Poměru mezi šířkami se říká střída PWM signálu s .



Obr. 3.3 Generování PWM

$$s = \frac{t_1}{T}$$

3.2. Budiče výkonových tranzistorů



Obr. 3.4 Obvyklé zapojení budiče

Pro dosažení co nejvyšší účinnosti měniče, je třeba zkrátit dobu přepínání výkonových tranzistorů na minimum. K tomu potřebujeme nejen co nejrychlejší tranzistory, ale také co nejrychleji přepínat jejich hradla. Kapacita hradla tranzistoru se pohybuje ve stovkách až tisících pikofaradů. Doba, za kterou

chceme změnit napětí hradla přibližně o 6V (kritická oblast většinou od 3 do 9V) je v jednotkách desítek nanosekund. Z těchto údajů vychází potřebný spínací proud v jednotkách ampérů. Přesný výpočet nemá smysl provádět. V dokumentaci lze najít důkladně rozepsané vlastnosti budičů, dle kterých můžeme rozhodnout o vhodnosti pro danou aplikaci. Mne zaujaly tyto:

Tabulka 3.1 Parametry zvolených budičů

typ	$V_{HS} - V_{SS}$ [V]	V_{DD} [V]	I_o [A]	t_r [ns]	t_f [ns]	V_{DD} test [V]
IR2011	200	25	1	15	10	15
LM5100A	100	18	3	8	8	12
FAN7390	600	25	4,5	25	20	15
IRS2186	600	20	4	22	18	15
UCC27200	120	20	3	8	7	12

Udané doby t_r a t_f byly měřeny s kapacitní zátěží 1 nF a napájecím napětí napsaném v posledním sloupcu tabulky. Ačkoli by se dalo očekávat, že doby t_r a t_f budou nepřímo úměrné velikosti výstupního proudu, z tabulky je patrné že tomu tak není. Kromě testovacího napětí záleží i na průběhu proudu v závislosti na napětí kapacitní zátěže. Udávaný proud platí pouze pro testovací napětí. Průběh výstupního proudu je ovlivněn konstrukcí výstupní části budiče a parazitními indukčnostmi, jak jeho vlastních vnitřních, tak obvodu ke kterému je připojen. Při návrhu je proto třeba dbát na to, aby spojení s výkonovými tranzistory aby bylo co nejkratší.

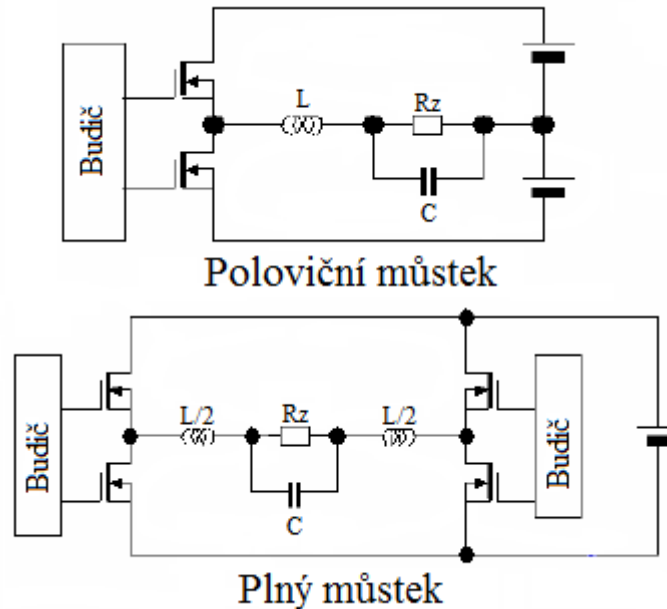
Vstupy budičů používají rozhodovací úroveň TTL, nebo CMOS. Při použití zdroje signálu s výstupem s otevřeným kolektorem, je vhodné použít obvod s TTL vstupy. Tyto vstupy mají rozhodovací úroveň menší než CMOS obvody a výstupní napětí výstupů s otevřeným kolektorem má exponenciální průběh, protože jde o nabíjení kapacity rezistorem. Z toho vyplývá, že vzestupná hrana je strmá jenom na začátku při nízkém výstupním napětí.

3.3. Výkonový stupeň

Konstrukce výkonového stupně má vliv na výkon, účinnost a elektromagnetickou kompatibilitu měniče.

3.3.1. Typy výkonových stupňů

Tranzistory ve výkonových stupních jsou stavěny buďto do plného nebo polovičního můstku. Tyto zapojení ukazuje obrázek Obr. 3.5.



Obr. 3.5 Plný a poloviční můstek

Výhodou plného můstku oproti polovičnímu je, že ze stejného napájecího napětí tranzistorů dostaneme dvojnásobnou amplitudu výstupního signálu. Je proto možné dimenzovat tranzistory na poloviční napětí. Nevýhodou je, že proud teče vždy přes dva tranzistory, čímž se zvýší vodivostní ztráty. Dále je nutno spínat dvojnásobek tranzistorů, což vede ke zvýšení spínacích ztrát. Výstup plného můstku nemá zem, ale má signálový a inverzní signálový výstup, což může někdy vadit. Nevýhodu dvojnásobných spínacích ztrát lze zrušit tím, že při jedné půlplně spíná jenom jedna strana a při opačné půlplně druhá strana. Tento způsob řízení je sice složitější, ale přináší další výhody. Zdvojnásobuje přesnost (v případě digitálního modulátoru rozlišení) a zabraňuje vracení energie zpět do zdroje, protože při vypnutém stavu jsou sepnuty například oba spodní tranzistory, a proto se proud z indukčností uzavírá přes ně a jejich propojení, místo toho aby tekla přes zdroj. To snižuje zvlnění napětí na napájení.

Výhodou půl můstku je jednodušší zapojení, ale místo toho potřebuje zdroj s vyvedeným středem nebo dva zdroje.

3.3.2. Účinnost

Při stejném výkonu plného a polovičního můstku, vychází lépe účinnost polovičního můstku. Proud teče polovičním můstkem vždy jen jedním tranzistorem na rozdíl od plného můstku, kde proud protéká jedním tranzistorem na obou stranách můstku. Při stejném napájecím napětí ale dokáže plný můstek dodat dvojnásobné napětí. Ze vzorce pro výkon

$$P = \frac{U^2}{R}$$

Ize říci, že plný můstek je pak schopný dodávat do stejné zátěže čtyřnásobný výkon. Protože pro dosažení stejného výkonu, potřebuje poloviční můstek dvojnásobné napětí, musíme na toto napětí dimenzovat součástky. Součástky na vyšší napětí mívají horší parametry, proto účinnost můstku poklesne.

Ztráty na MOSFET tranzistorech se skládají ze ztrát vodivostních ΔP_{cond} , spínacích výstupních ΔP_{sw} a spínacích vstupních na budičích, které řídí hradla ΔP_{gd} .

$$\Delta P_T = \Delta P_{cond} + \Delta P_{sw} + \Delta P_{gd}$$

Pro poloviční můstek platí:

$$\Delta P_{cond} = R_{DS(on)} I^2 = R_{DS(on)} \left(\frac{U_{OUT}}{R_Z}\right)^2 = \frac{R_{DS(on)} P_{OUT}}{R_Z}$$

$$\Delta P_{sw} = C_{OSS} U_{CC}^2 f_{PWM} + \frac{U_{CC}}{2} f_{PWM} \left(t_r \left(I - \frac{\Delta I}{2} \right) + t_f \left(I + \frac{\Delta I}{2} \right) \right)$$

$$\Delta I = \frac{U_{CC}}{4 L f_{PWM}}$$

$$\Delta P_{gd} = 2 Q_g U_{gs} f_{PWM}$$

Pro plný můstek dále platí:

$$\Delta P_{cond} = \frac{2 R_{DS(on)} P_{OUT}}{R_Z}$$

$$\Delta P_{sw} = 2 C_{OSS} U_{CC}^2 f_{PWM} + U_{CC} f_{PWM} \left(t_r \left(I - \frac{\Delta I}{2} \right) + t_f \left(I + \frac{\Delta I}{2} \right) \right)$$

$$\Delta I = \frac{U_{CC}}{2 L f_{PWM}}$$

$$\Delta P_{gd} = 4 Q_g U_{gs} f_{PWM}$$

Celkové ztráty jsou součtem ztrát na tranzistorech, řídicích obvodech a výstupním LC filtru:

$$\Delta P = \Delta P_T + \Delta P_R + \Delta P_F$$

Ztráty ve výstupním filtru dále můžeme rozdělit na ztráty v jádře ΔP_J a ve vinutí ΔP_V . Podrobněji se budu zabývat ztrátami v LC filtru v další kapitole.

$$\Delta P_F = \Delta P_J + \Delta P_V$$

$$\Delta P_V = R_L I^2 = R_L \left(\frac{U_{OUT}}{R_Z} \right)^2 = \frac{R_L P_{OUT}}{R_Z}$$

Nakonec lze spočítat účinnost podle vzorce:

$$\eta = \frac{\Delta P}{P}$$

V následující tabulce je možné vidět vypočtené ztráty na tranzistorech. Do udaných účinností jsou započítány pouze ztráty tranzistorů bez okolních součástek. Při výpočtech bylo počítáno s výkonem 200 W, zátěží 4 Ω , napájecím napětím 50 V a spínací frekvencí 150 kHz.

Tabulka 3.2 Vypočtené ztráty tranzistorů

	ΔP_T	ΔP_{SW} (%)	ΔP_{cond} (%)	ΔP_{gd} (%)	η (%)
irfi4212h-117p	6,60	10,04%	88,32%	1,64%	96,82%
FDMS86101	2,50	49,85%	32,10%	18,05%	98,77%
IRFP250N	12,70	32,39%	58,91%	8,70%	94,02%
IRFB4227PbF	5,80	55,22%	33,93%	10,85%	97,18%
IRF3205	11,00	80,76%	7,28%	11,96%	94,79%
IRFI4024H-117P	5,20	6,54%	91,92%	1,53%	97,46%

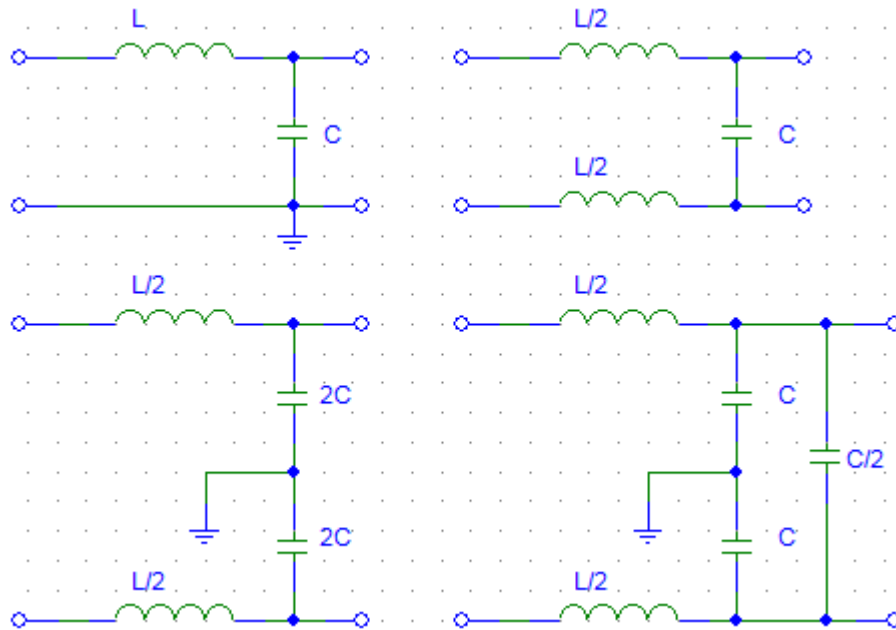
3.4. LC filtr

Spínací frekvence PWM bývá u jednodušších zdrojů kolem 40 kHz u kvalitních 100 – 150 kHz. Kvalitní zesilovače ve třídě D mívají spínací frekvence 400 – 500 kHz. Protože obdélníkový signál má velký obsah vyšších harmonických, je nutné brát v úvaze návrhu filtru i frekvenční rozsah jádra cívky a kondenzátoru. Parazitní L a C mohou z dolní propusti udělat pásmovou zadrž. Vyšší harmonické pak nesmí vystoupit ze zadržného pásma. Filtr je nutný především proto, aby z obdélníkového modulovaného signálu dostal zpět signál původní. V neposlední řadě je však důležitý jeho vliv na elektromagnetickou kompatibilitu. Filtr by měl být umístěn co nejbližší výkonovým spínacím prvkům tak, aby dlouhé přívodní vodiče nevysílaly rušivý signál do okolí. Celý zdroj by

pak měl být umístěn v plechové krabici a ven by měly vycházet jen vyfiltrované vstupy a výstupy.

3.4.1. Návrh filtru

Existuje několik variant, dle použití s plným nebo polovičním můstkem a dle způsobu uzemnění.



Obr. 3.6 Zapojení LC filtrů

Ve všech variantách musí sériová kombinace cívek dát L a sérioparalelní kombinace kondenzátorů C . U pravé dolní varianty je více možností sérioparalelních kombinací hodnot kondenzátorů, takže není nutné dodržet uvedený příklad. Hodnoty L a C počítáme podle zlomové frekvence filtru

$$f_Z = \frac{1}{2\pi\sqrt{LC}}$$

Ze vzorce je vidět, že stejné zlomové frekvence můžeme dosáhnout neomezeným množstvím kombinací hodnot L a C . Proto zvolíme charakteristický odpor ze vzorečku:

$$R_F = \sqrt{\frac{L}{C}}$$

tak, aby se přibližně rovnal odporu zátěže. Ze soustavy dvou rovnic o dvou neznámých pak můžeme obě hodnoty vypočítat.

3.4.2. Návrh cívek

Grafy, obrázky a některé vzorce v této části jsou převzaty z dokumentů a internetových stránek společností Micrometals a Amidon. Dokument Power conversion and line filter application byl stažen z adresy http://www.micrometals.com/pcparts/PC_L.pdf v lednu 2012. Dokumentaci k železoprachovým jádrům společnosti Amidon naleznete zde <https://www.amidoncorp.com/pages/specifications>.

První, čím je třeba začít, je volba materiálu jádra cívky. Do filtrů pro spínané zdroje se hodí železoprachová jádra. Ty se vyrábí v několika variantách, pro různá frekvenční pásma.

Tabulka 3.3 Materiály železoprachových jader

Materiál	Barva	Relativní permeabilita	Frekvenční pásmo [MHz]
0	hnědá	1	100 - 300
1	modrá	20	0,5 - 5
2	červená - černá	10	2 - 30
3	šedá	35	0,05 - 0,5
6	žlutá	8	10 - 50
7	bílá	9	3 - 35
10	černá	6	30 - 100
12	zelená - bílá	4	50 - 200
15	červená - bílá	25	0,1 - 2
17	modrá - žlutá	4	40 - 180
18	červená - zelená	55	0 - 1
26	žlutá - bílá	75	0 - 1
52	zelená - modrá	75	0 - 1

Pro spínané zdroje do 100 kHz si většinou vystačíme s materiálem 26. Jeho frekvenční pásmo do 1 MHz by mělo bezpečně pokrýt vyšší harmonické. Pro vyšší spínací frekvence se pak dá běžně sehnat materiál 2. Dále je třeba vybírat materiál jádra podle velikosti změny proudu při každé půl periodě. Když zanedbáme odpor vinutí a zvlnění výstupního napětí a budeme předpokládat střihu 0,5 je možno spočítat změnu proudu takto:

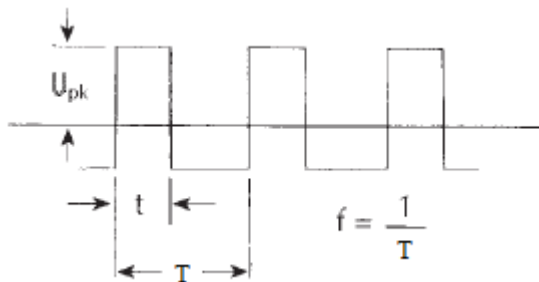
$$\Delta I = \frac{U T}{4 L}$$

Tato změna proudu způsobuje natáčení domén materiálu a indukci napětí do prachových zrnků železa v železoprachovém jádru. To způsobuje ohřívání

jádra. Jádra s vyšším frekvenčním pásmem se ohřívají méně. Pokud by nám jádro z hlediska frekvenčního pásma vyhovovalo, ale kvůli vysokému napětí dochází k velké změně proudu a jádro se zahřívá, je třeba zvolit jádro s vyšším frekvenčním pásmem. Ztráty v cívce se skládají ze ztrát vodivostních na odporu vinutí R_L a ztrát v jádře cívky. Pro vodivostní ztráty platí:

$$\Delta P_{RL} = R_L I^2 = P_{OUT} \frac{R_L}{R_Z}$$

Objemové ztráty v jádře určíme z grafu podle hodnoty B_{pk} . Celkové ztráty v jádře pak získáme vynásobením objemových ztrát objemem jádra.



$$B_{pk} = \frac{U_{pk} t}{2SN} = \frac{L \Delta I}{2SN} [T]$$

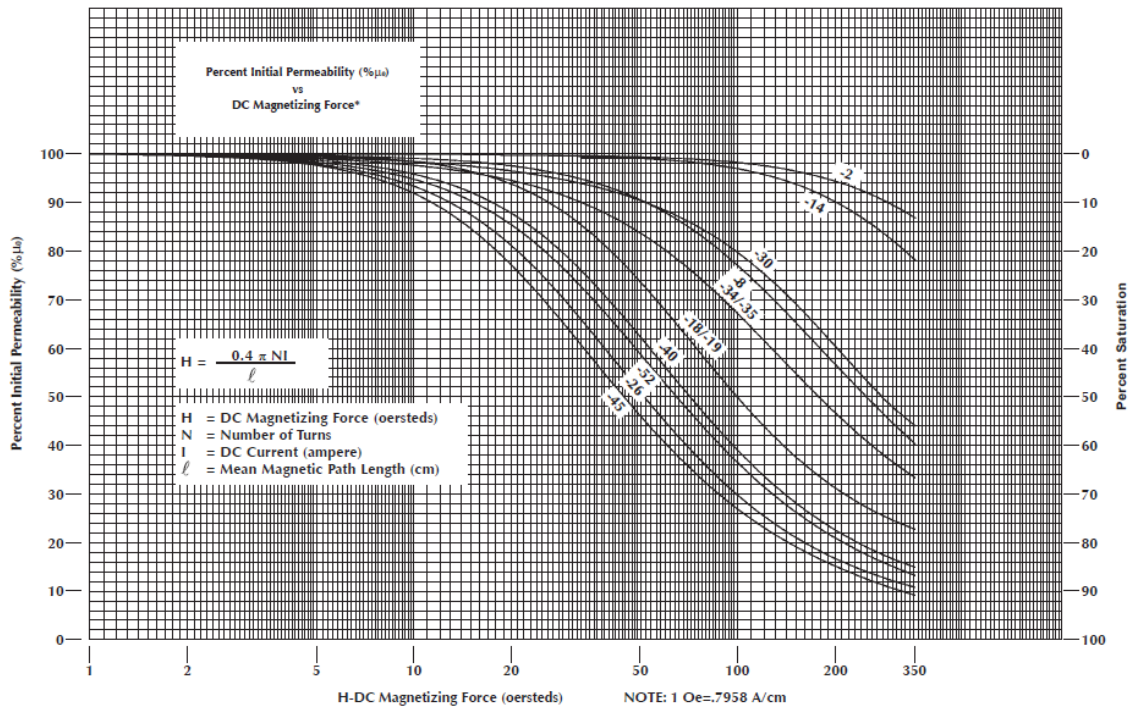
Obr. 3.7 Určení B_{pk}

Pokud navrhujeme střídavý měnič, vypočítáme U_{pk} a t takto:

$$U_{pk} = \frac{U}{2}, t = \frac{T}{2}$$

Grafy objemových ztrát pro materiály 2 a 26 naleznete v příloze.

Dále je třeba vybrat dostatečnou velikost jádra. Jádro se nesmí přesytit, přehřát a nesmí příliš klesnout jeho μ (s tím i indukčnost) při zatížení. Z následujícího grafu určíme délku střední siločáry l , podle požadovaného proudu a toho, jak velký pokles μ jsme ochotni pro danou aplikaci tolerovat.



Obr. 3.8 Graf poklesu permeability jádra při zatížení

Z grafu vidíme, o kolik procent nám klesne μ pro daný typ jádra, proud a počet závitů. Protože $L = \frac{\mu SN^2}{l}$ klesne tomu úměrně i L . Aby nedošlo k přesycení, musí mít jádro dostatečný průřez. Jeho dostatečnou velikost ověříme tak, že spočítáme $B = \frac{U}{4,44SNf}$ a pro danou spínací frekvenci zdroje najdeme v tabulce od výrobce maximální magnetickou indukci (1T = 10000 gauss).

Tabulka 3.4 Maximální magnetické indukce

Frequency:	100 KHz	1 MHz	7 MHz	14 MHz	21 MHz	28 MHz
AC Flux Den.	500 gauss	150 gauss	57 gauss	42 gauss	36 gauss	30 gauss

Ke zvolenému jádru potřebujeme dopočítat počet závitů. Proto si dohledáme buďto hodnotu A_L nebo μ a rozměry jádra. Nejčastěji najdete hodnotu A_L . Indukčnost pak spočítáte podle následujícího vzorce:

$$L = A_L N^2$$

Pokud naleznete hodnotu μ , použijte tyto vzorce:

$$L = \frac{N^2}{R_m}, R_m = \frac{l}{\mu S}, N = \sqrt{\frac{LL}{\mu S}}$$

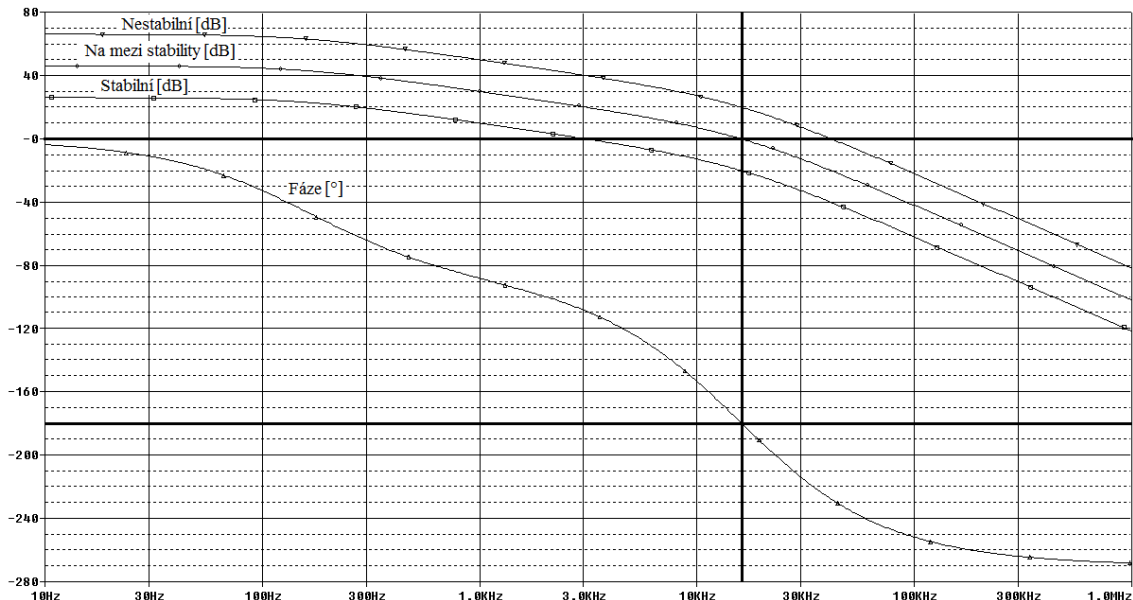
Má to však jeden háček. Dokud neznáme počet závitů, tak nemůžeme vypočítat vzorce pro volbu velikosti jádra a dokud nemáme vybrané jádro, nemůžeme spočítat počet závitů. Takže je dobré zkusit zvolit jádro od oka a pak výpočtem zjistit, jestli máme zvolit menší nebo větší. Postup několikrát zopakujeme, dokud nám nebude jádro vyhovovat.

4. Stabilizace zdroje (zesilovače)

U spínaného zdroje bez zpětné vazby, je výstupní napětí závislé na napájecím napětí a na zatížení. Pokud je použit regulátor, nastaví střídu tak, aby na výstupu bylo požadované napětí. Zpětná vazba regulátoru má také kladný vliv na stabilitu výstupu při změně zatížení a na šířku přenášeného pásma.

4.1. Stabilita zpětnovazebního systému

Aby byl zpětnovazební systém stabilní, nesmí existovat frekvence, která by se ze zpětné vazby vracela ve stejné fázi, jakou měla před průchodem zpětnovazebním systémem a zároveň její zesílení je větší nebo rovno jedné. Pokud signál takové frekvence existuje, nedochází při jeho průchodu systémem k útlumu, a proto je systém nestabilní.



Obr. 4.1 Podmínka stability

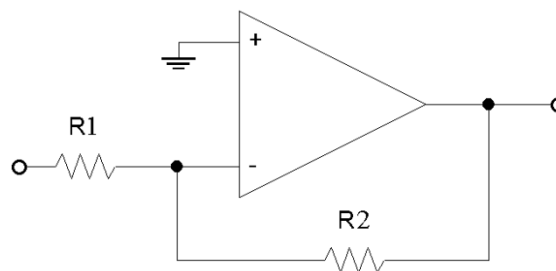
Další podmínkou stability systému je, že zpětná vazba musí být záporná. Pokud by byla kladná, tak i zeslabený signál po průchodu zpětnou vazbou se

přičte k původnímu signálu. Velikost signálu by se pak rychle zvětšovala. V reálném systému nemůže signál narůstat do nekonečna, ale zastaví se v saturaci systému (nemůžeme vytvořit větší signál než je hodnota napájecího napětí systému).

4.2. Regulátory

Cílem regulátoru je minimalizovat rozdíl mezi vstupním signálem a zpětnou vazbou. U regulátorů na obrázcích v této kapitole předpokládám, že k jejich vstupu je připojen rozdílový zesilovač, s výstupem vůči zemi. Proto tyto regulátory regulují na nulu vůči zemi. Dále na obrázcích a v rovnicích přenosu v této kapitole jsou invertující zapojení, ve frekvenčních charakteristikách jsem však fázový posun invertujícího zapojení (o 180°) vynechal.

Základním regulátorem je typ P. Tento regulátor obsahuje pouze konstantní zesílení. Lze ho sestavit například pomocí operačního zesilovače v invertujícím nebo neinvertujícím zapojení.



Obr. 4.2 Invertující P regulátor na nulu z invertujícího zesilovače

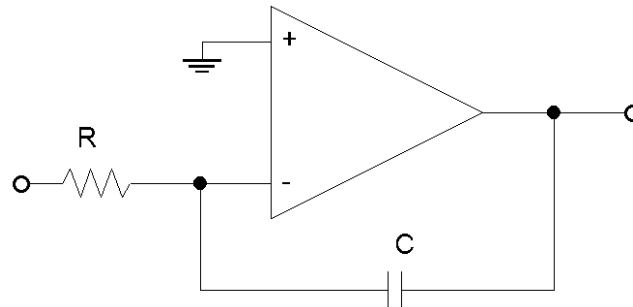
Přenos tohoto regulátoru je:

$$F(P) = K_p = -\frac{R_2}{R_1}$$

Tento regulátor má problém, že konečné zesílení způsobuje chybu. Proto vzniká problém s regulací stejnosměrné složky. Aby dosáhl uspokojivé stabilizace stejnosměrné složky, musí mít vysoké zesílení. Pak ale nastává problém se stabilitou.

Tento regulátor je možné nalézt v lineárních zdrojích a zesilovačích. Pokud by jsme chtěli postavit spínaný zdroj s P regulátorem, který by precizně reguloval stejnosměrnou složku, narazíme na problém, jak docílit velkého zesílení a přitom potlačit spínací frekvenci.

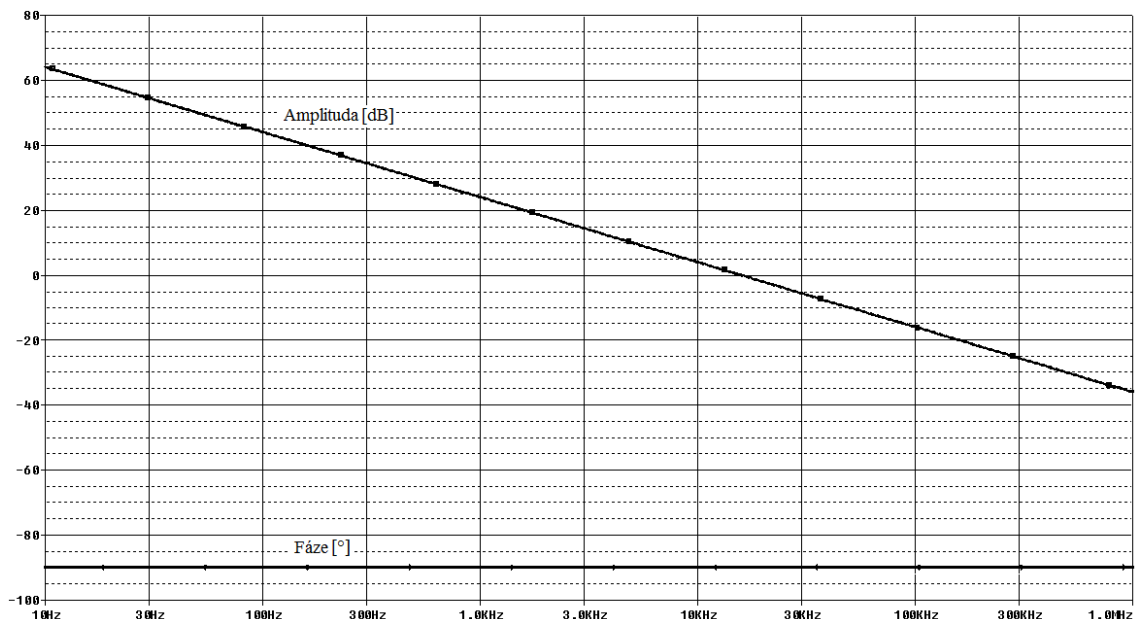
Dalším typem je integrační regulátor. Integrátor integruje stejnosměrnou složku, dokud není na vstupu nulová chyba. Integrátor nemá zlomovou frekvenci, ale frekvence, která vyjde ze vzorce pro zlomovou frekvenci RC filtru $f = \frac{1}{2\pi RC}$, u integrátoru, se nalézá tam, kde má jednotkové zesílení (0 dB). V grafu na obrázku Obr. 4.4 je to přibližně 15 kHz.



Obr. 4.3 Zapojení integračního regulátoru na nulu

Tento regulátor typu I má přenos:

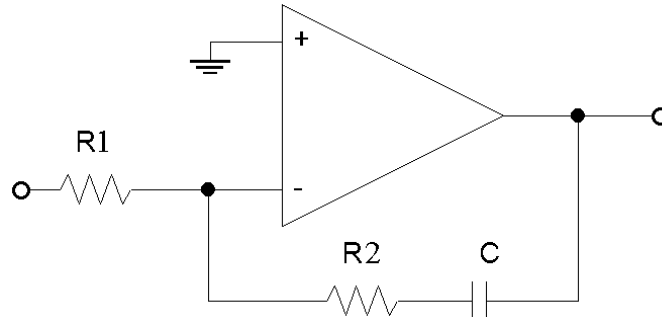
$$F(P) = \frac{-1}{P \tau_I}, \text{ kde } \tau_I = R C$$



Obr. 4.4 Frekvenční charakteristiky integračního regulátoru

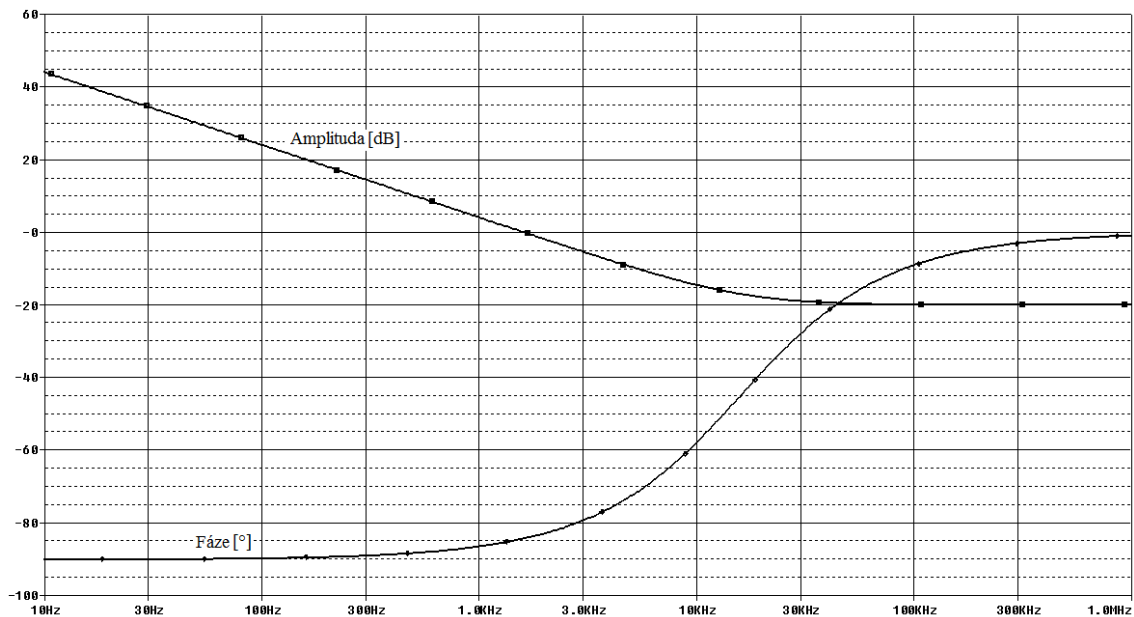
Integrační regulátor tedy zesiluje nízké frekvence a potlačuje vysoké. Příliš velkým potlačením vysokých frekvencí však zdeformujeme odezvu na jednotkový skok, protože pouze vysoké frekvence dokáží vytvořit strmou hranu. Frekvenční charakteristika PI regulátoru se od integračního liší tím, že můžeme

od určité frekvence zastavit klesání amplitudové charakteristiky a snížit tak potlačení vysokých frekvencí. U spínaného zdroje je však problém, že chceme utlumit vysokou spínací frekvenci a přitom bychom rádi vysoké frekvence zachovali kvůli odezvě na jednotkový skok. Proto můžeme zastavit klesání amplitudové charakteristiky až za spínací frekvencí.



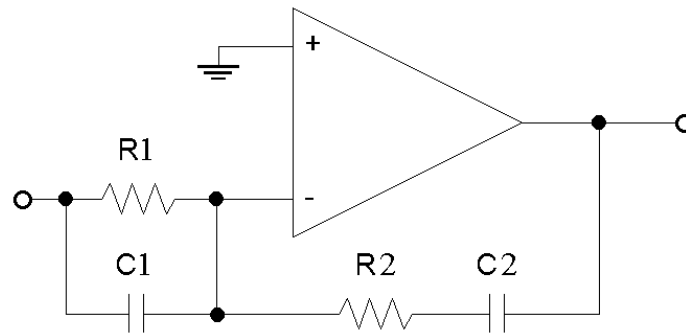
Obr. 4.5 PI regulátor na nulu

$$F(P) = K_p + \frac{-1}{P \tau_I}, \text{ kde } K_p = -\frac{R_2}{R_1} \text{ a } \tau_I = R_1 C$$



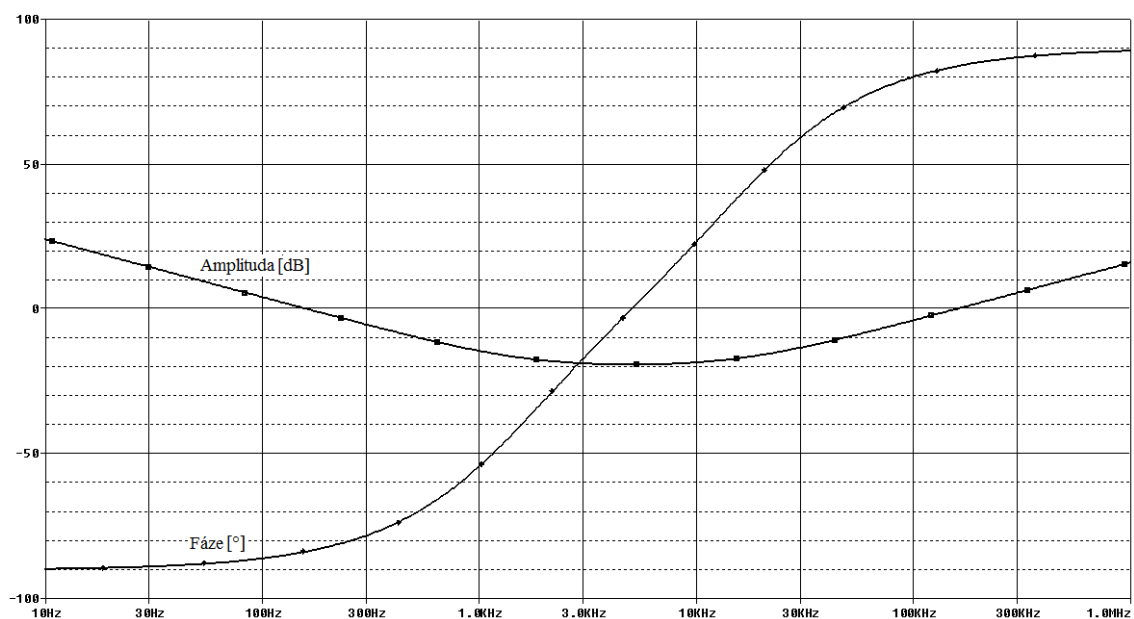
Obr. 4.6 Frekvenční charakteristiky PI regulátoru

Pokud v zapojení je již filtr typu dolní propust, který nemůžeme odstranit, je možné jeho vliv vykompenzovat přidáním derivačního članku se stejným zlomovým kmitočtem. Přidáním derivačního članku k předchozím regulátorům získáme PID regulátor.



Obr. 4.7 PID regulátor

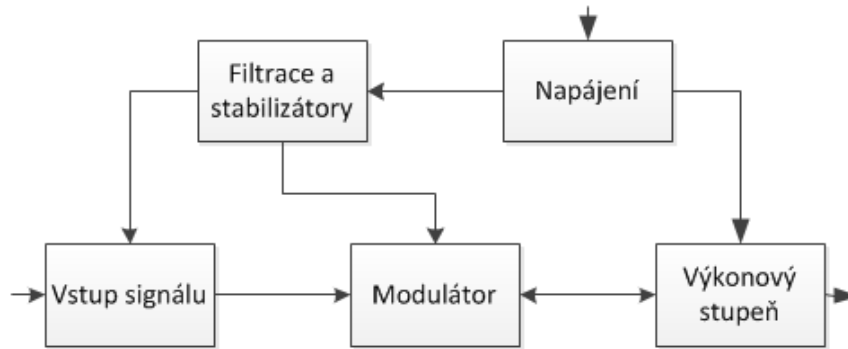
$$F(P) = K_P + \frac{-1}{P \tau_I} + (-P \tau_D), \text{ kde } K_P = -\frac{R_2}{R_1}, \tau_I = R_1 C_2 \text{ a } \tau_D = R_2 C_1$$



Obr. 4.8 Frekvenční charakteristiky PID regulátoru

5. Konstrukce funkčního vzorku

Rozhodl jsem se sestavit stabilizovaný zdroj napětí s šířkou pásma 0 - 150Hz včetně stejnosměrné složky. Schéma zapojení se skládá z pěti bloků: Vstup signálu, Modulátor, Výkonový stupeň, Napájení a Filtrace a stabilizátory.



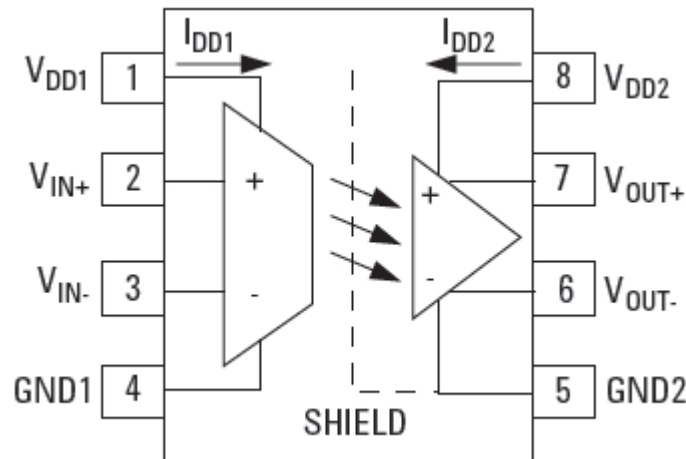
Obr. 5.1 Blokový diagram

Vstupní blok má za úkol získat a zesílit signál ze zdroje, který je galvanicky oddělen. Do bloku modulátoru přichází signál ze vstupu a zpětná vazba z výkonového stupně. Ty jdou do regulátoru, jehož výstup pokračuje do komparátoru, kde vzniká PWM signál, který pak řídí výkonový stupeň. Výkonový stupeň obsahuje budiče, které řídí výkonový můstek z N-FET tranzistorů, PWM signálem z modulátoru. Výstup z můstku je dále filtrován LC filtrem a pak je přiveden na výstupní konektory. Celé zapojení je napájeno pouze z jednoho zdroje, a protože je zapotřebí pro řídicí obvody několik stabilizovaných napětí, je zde blok filtrace a stabilizátory. Protože snižování napětí z padesáti voltů pomocí stabilizátorů by bylo velmi neefektivní, je v bloku napájení snižovací měnič na patnáct voltů.

5.1. Vstup signálu

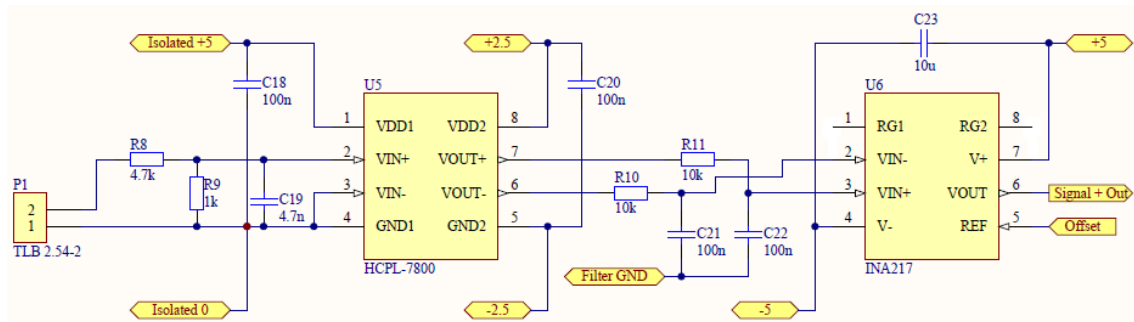
Protože výkonové stupně ať už spínaných nebo lineárních zdrojů zatěžují přívodní vodiče velkým proudem, nelze se spolehnout, že na zemním vodiči, který napájí výkonový měnič, bude stejný potenciál jako na zemním vodiči zdroje signálu. Pokud by šlo jen o stejnosměrný posun, dal by se problém vyřešit pomocí kondenzátorů. Rozdíl potenciálů se však mění podle aktuálního zatížení přívodních vodičů výkonovým stupněm a navíc použitím kapacitního oddělení přijdeme o stejnosměrnou složku vstupního signálu. U běžných audio zesilovačů je tento problém odstraněn napájením z transformátoru. V případě spínaného měniče však vysokofrekvenční rušení projde přes kapacitu transformátoru. Dále pak můžeme chtít měnič připojit k napájení ze spínaného zdroje a ty mívají výstup uzemněný.

Řešením je galvanické oddělení na vstupu signálu. K tomuto účelu jsem použil obvod HCPL-7800. Tento obvod mezi vstupem a výstupem má kapacitu 1,2pF a dokáže odizolovat napětí 3,75 kV. V tomto obvodu je na vstupu sigma-delta A/D převodník, dále je digitální signál přenesen opticky na výstup a převeden zpět na analogový. Díky tomu dokáže přenést signál v pásmu do 100kHz a i stejnosměrnou složku.



Obr. 5.2 HCPL-7800

Tento obvodu má rozdílový výstup, který je třeba sloučit do jednoho signálu. K tomu jsem použil přístrojový zesilovač INA217. Výstup přístrojového zesilovače je vztažený k referenci, jejímž nastavením můžu seřídít offset. K vytvoření nastavitelné reference, je v bloku filtrů a stabilizátorů trimer, jehož výstup je proudově zesílen operačním zesilovačem zapojeným jako sledovač.

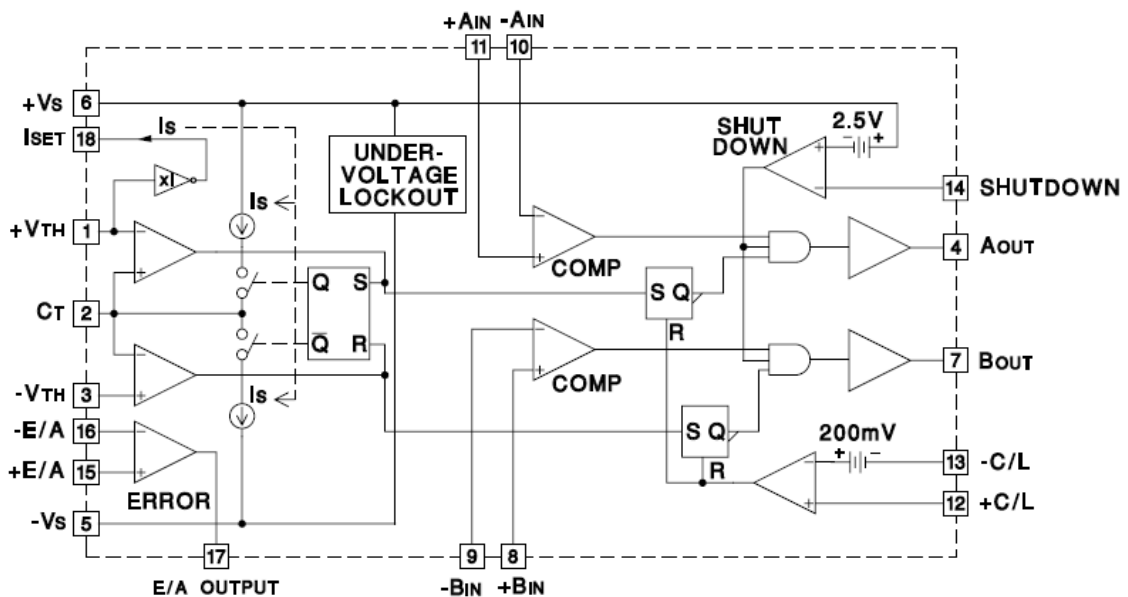


Obr. 5.3 Blok vstup signálu

Na obrázku Obr. 5.3 jsou vidět dva filtry, první vlevo pouze omezuje rozsah vstupujících frekvencí. Zlomový kmitočet je nastaven na 40 kHz. Druhý filtr kompenzuje vliv regulátoru, který bude popsán v jiné části.

5.2. Modulátor

Použitý modulátor UC2637 od společnosti Texas Instruments, je původně určený pro řízení stejnosměrných motorů. Vybral jsem si ho, protože v jeho pouzdře naleznete precizní generátor pily a dva velmi rychlé komparátory. Mimo to je zde operační zesilovač pro sestavení regulátoru, operační zesilovač s 200 mV offsetem pro proudovou zpětnou vazbu a vstup pro vypnutí komparátorů (shutdown).



Obr. 5.4 Blokové zapojení modulátoru

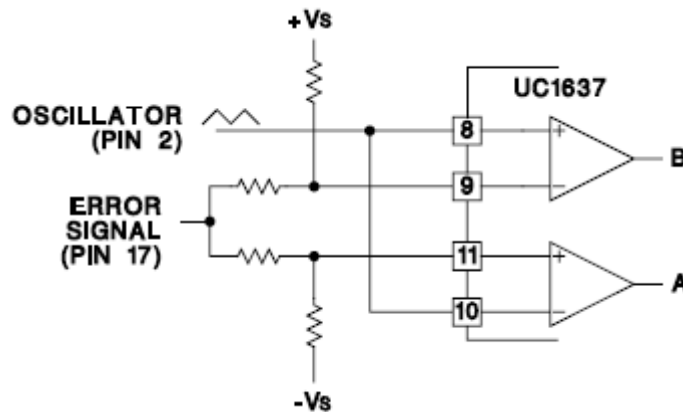
Generátor pily naleznete v levé části obrázku Obr. 5.4. Skládá se z okénkového komparátoru, klopného obvodu RS a dvou nastavitelných proudových zdrojů. Proud nastavíme připojením rezistoru mezi I_{SET} a -V_S. Stejný proud pak protéká jedním z proudových zdrojů. Proudové zdroje jsou vypínány a zapínány klopným obvodem. Podle toho, který ze dvou proudových zdrojů je zapnut, proud teče do, nebo vytéká z kondenzátoru připojeného na vstup C_T. Pokud napětí na kondenzátoru dosáhne napětí +V_{TH} nebo -V_{TH} přepne se jeden z komparátorů, čímž se resetuje nebo nastaví klopný obvod, jehož přepnutím přepnou proudové zdroje a změní se směr proudu. Protože je kondenzátor nabíjen nebo vybíjen konstantním proudem, jeho průběh napětí tvoří pilový signál. Frekvenci signálu pak lze spočítat podle vzorců:

$$I_S = \frac{(+V_{TH}) - (-V_S)}{R_T}$$

$$f = \frac{I_S}{2C_T[(+V_{TH}) - (-V_{TH})]}$$

Výsledek těchto vzorců je spíše orientační a proto skutečnou frekvenci musíme ověřit na osciloskopu a doladit hodnoty součástek podle potřeby. V mém zapojení podle těchto vzorců vychází frekvence 227 kHz. Ve skutečnosti jsem pak naměřil 154 kHz. Myslím, že je to způsobeno proudovými zdroji, které asi dávají o něco menší proud, a proto se kondenzátor nabíjí pomaleji.

Dva komparátory tohoto obvodu umožňují vytvoření dvou PWM signálů. Je možné je použít buďto pro dva samostatné kanály měniče nebo pro generování dvou signálů stejného kanálu pro řízení zvláště horního a dolního výkonového tranzistoru koncového stupně. Ty jsou generovány tak, aby před zapnutím jednoho tranzistoru byl ten druhý včas bezpečně vypnut (deadtime).

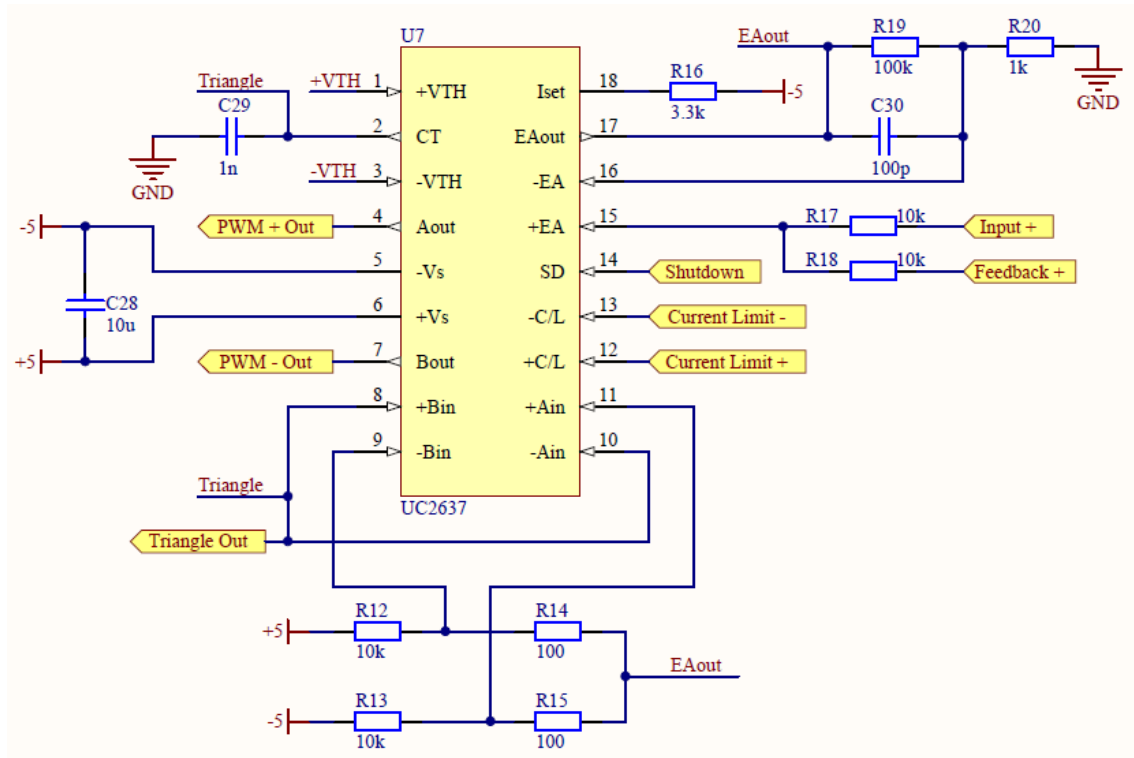


Obr. 5.5 Deadtime generátor

V tomto zapojení je vstupní signál (error signal) pomocí rezistorů rozdělen, přičemž vznikne signál s o něco menším a o něco větším napětím. Tyto dva signály jsou v komparátorech porovnávány s pilovým signálem. Časový posun mezi výstupními PWM signály pak odpovídá době, za kterou se změní napětí pilového signálu o rozdíl vstupních signálů ΔU .

$$\Delta t = \frac{\Delta U}{2 * f * [(+V_{TH}) - (-V_{TH})]}$$

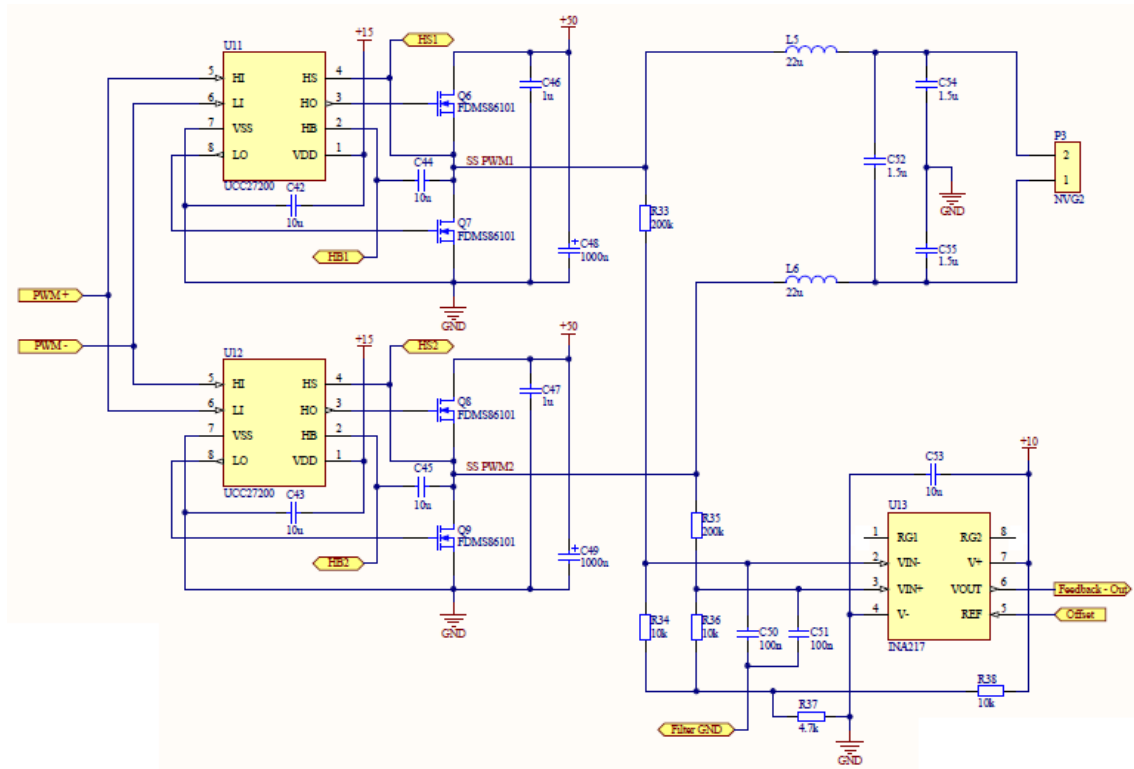
Kompletní zapojení modulátoru, které jsem použil, uvidíte na následujícím obrázku. Je zde vidět kromě již popsaných částí i regulátor. Tomu se budu věnovat v jiné kapitole.



Obr. 5.6 Zapojení modulátoru

5.3. Výkonový stupeň

Do výkonového stupně jsou přivedeny signály PWM + Out a PWM – Out od modulátoru. Ty jsou přivedeny do dvou budičů, které řídí čtyři výkonové tranzistory plného můstku. Na můstek je dále připojen LC filtr a dva RC filtry. Dva signály ze dvou RC filtrů jsou pak sloučeny v jeden pomocí přístrojového zesilovače INA217 jehož výstup je použit jako zpětná vazba, která se vrací zpět k modulátoru (Feedback + na obrázku Obr. 5.6 a Feedback – Out na obrázku Obr. 5.7). Protože jde o zápornou zpětnou vazbu je na kladný vstup modulátoru přiveden záporný výstup z výkonového stupně.



Obr. 5.7 Zapojení výkonového stupně

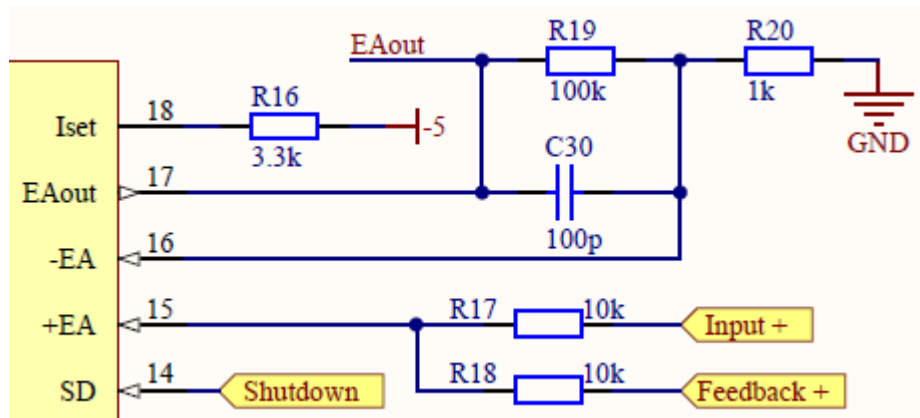
Jako budiče jsem použil obvody UCC27200 od společnosti Texas Instruments. Tento velmi rychlý budič dokáže v okamžik přepnutí hradla tranzistoru dodat proud až 3 A. Hradlo tranzistoru s kapacitou 1 nF dokáže přepnout za 8ns. Vstupní kapacita C_{ISS} použitého tranzistoru FDMS86101 je maximálně 3 nF a proto můžeme očekávat dobu t_r a t_f budiče téměř třikrát delší. Tento budič je však velice náchylný na způsob zapojení v obvodu. Je proto potřeba při návrhu plošného spoje dbát na co nejbližší rozmístění tranzistorů a kondenzátorů od tohoto budiče. Při strmém přepnutí, hradla dochází před ustálením k překmitům vlivem parazitních indukčností. Pokud bude propojení mezi tranzistory a budičem příliš dlouhé a klikaté, budič se může vlivem překmitů napětí poškodit a následně shořet. Když jsem se ho pokusil přes redukcii připojit na nepájivé pole, shořel okamžitě. Proto jsem při testování používal obvod IRF2011 v DIP8 pouzdru, který je sice pomalejší, ale je odolnější vůči překmitům napětí, navíc díky menšímu spínacímu proudu 1 A, je zvlnění menší.

Jako LC filtr jsem použil čtvrtou variantu z obrázku Obr. 3.6 s tím rozdílem, že velikosti všech tří kondenzátorů jsou stejné. V tomto případě je celková

kapacita sérioparalelního zapojení kondenzátorů jeden a půl násobkem kapacity jednoho kondenzátoru, protože sériové zapojení dvou stejných kondenzátorů dá poloviční kapacitu a jeden paralelně k nim se pak přičítá. V zapojení jsou použity kondenzátory 1,5 μF tak, že celková kapacita C pak je 2,25 μF . Indukčnosti dvou sériových cívek se sčítají, a protože kapacita jedné cívky je 22 μF , celková kapacita L vychází 44 μF . Podle vzorce $f_Z = \frac{1}{2\pi\sqrt{LC}}$, pak vychází zlomová frekvence filtru 16 kHz. Protože spínací frekvence je 150kHz a útlum LC filtru je 40 dB na dekádu, tak je zde amplituda spínací frekvence zeslabena téměř stokrát. Při napájení plného můstku napětím 50 V pak můžeme očekávat amplitudu zvlnění za filtrem přibližně 0,5 V. Charakteristický odpor $R_F = \sqrt{\frac{L}{C}}$, je 4,4 Ω , což odpovídá tomu, že jsem při návrhu filtru počítal se zátěží 4 Ω .

5.4. Regulátor

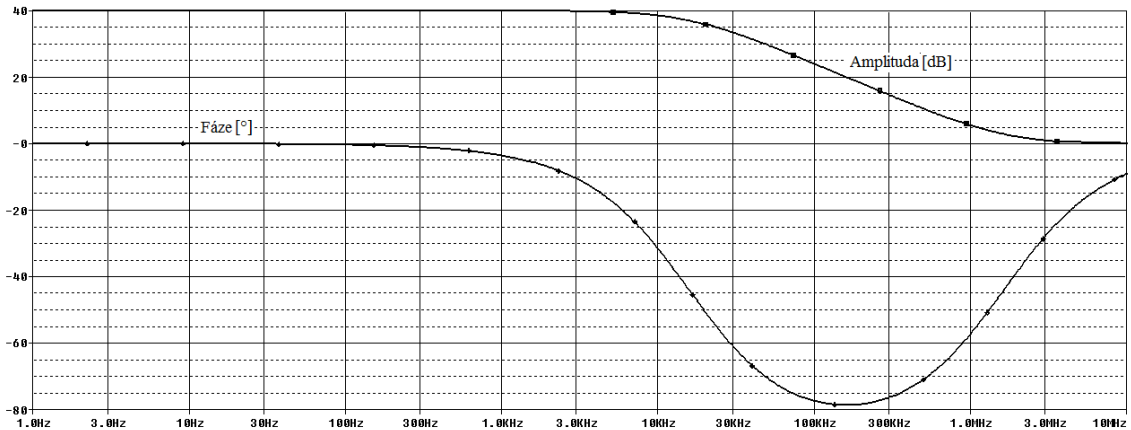
Jako regulátor jsem použil speciální typ PI regulátoru s konstantním zesílením proporcionální složky 0 dB. Ač na první pohled není vidět, že jde o PI regulátor, (chybí zde rezistor v sérii s kondenzátorem). Pro vysoké frekvence se chová jako sledovač (zesílení 0 dB). Toho je docíleno tím, že ani na jeden ze vstupů operačního zesilovače není přivedena zem. Místo toho při zachování virtuální nuly vstupů operačního zesilovače, oba vstupy sledují vstupní signál.



Obr. 5.8 Schéma zapojení regulátoru

Na obrázku Obr. 5.8 je vidět přibližná část modulátoru, která tvoří regulátor. Vstupy modulátoru $-EA$ a $+EA$ jsou vstupy operačního zesilovače (Error Amplifier). Aby bylo docíleno konstantního zesílení a fázového posunu 0° v celé

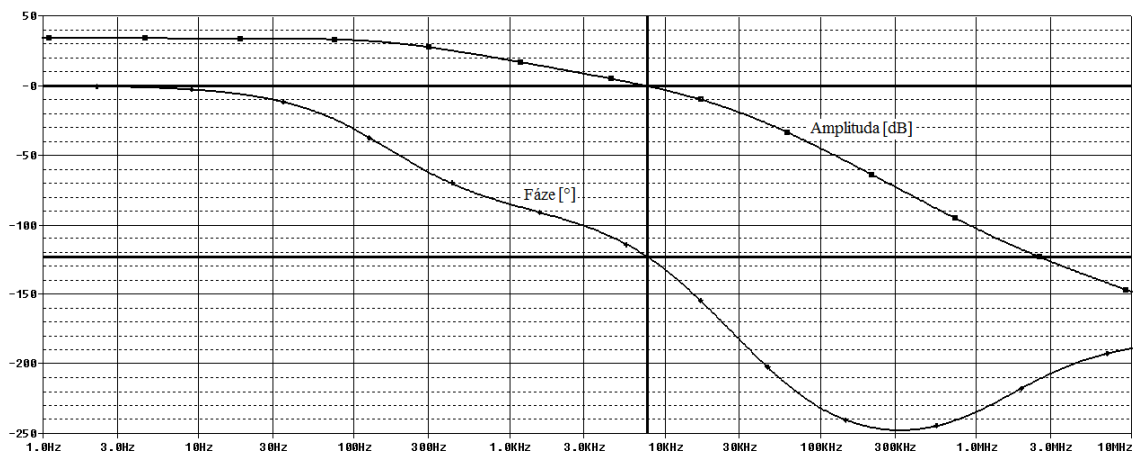
šířce pásma od nuly do 150 Hz včetně stejnosměrné složky, je zde na rozdíl od PI regulátoru popsáno v teoretické části navíc rezistor (R19) paralelně ke kondenzátoru (C30). Rezistor R19 společně s rezistorem R20 tvoří zesílení 100 (40 dB). Kondenzátor pak může zesílení pouze snížit a to nejvíce na zesílení 1 (0 dB), jak již bylo popsáno.



Obr. 5.9 Frekvenční charakteristiky regulátoru

Podle této charakteristiky však nedochází k žádnému útlumu amplitudy spínací frekvence 150 kHz, ba naopak dochází k jejímu desetinásobnému zesílení (20 dB).

Z hlediska stability je nejdůležitější frekvenční charakteristika zpětnovazebního systému. Především z ní můžeme odečíst hodnotu bezpečnosti ve fázi. V následujícím grafu vychází bezpečnost ve fázi přes 55°.



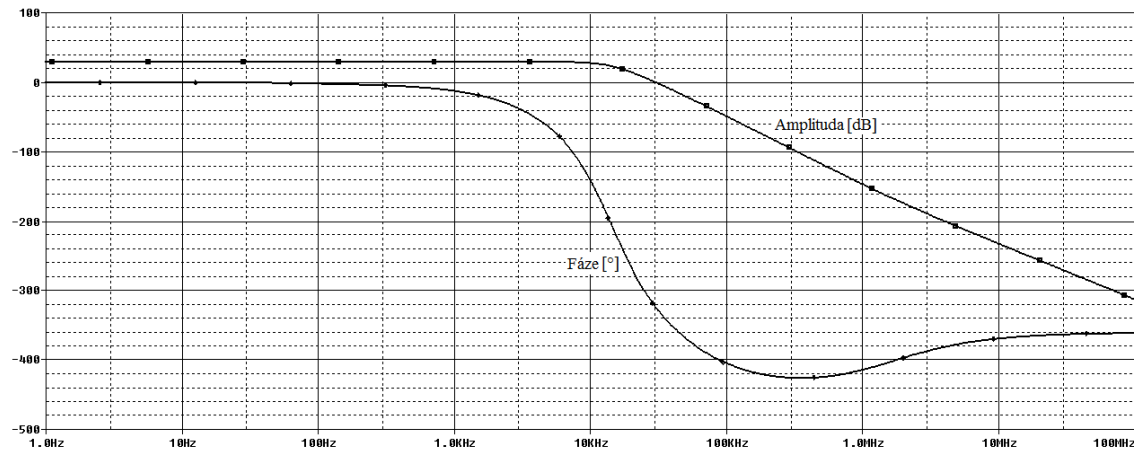
Obr. 5.10 Frekvenční charakteristika zpětnovazebního systému

Ted' se vrátíme k filtrům v části výkonového stupně a vstupu signálu. Filtr ve zpětné vazbě výkonového stupně na obrázku Obr. 5.7 má dvě funkce. Tou

první je, že kompenzuje zesílení PWM signálu výkonovým stupněm. Jestliže by v části modulátoru signál přicházející do komparátoru s maximální napětím 2,5 V vznikne PWM signál se střídou 1 (z PWM signálu zbyde jenom rovná čára). Po přivedení tohoto signálu do výkonového stupně, bude na jeho výstupu maximum, tedy celé napájecí napětí. Pokud budeme napájet měnič napětím 50V, bude výstup oproti signálu před komparátorem zesílen 20x. Filtr proto obsahuje dělič napětí, který toto zesílení kompenzuje. Kvůli rezervě a omezené řadě rezistorů, dělič zeslabuje 21x. Druhou funkcí je samozřejmě filtrace, kdy je zlomový kmitočet nastaven na 150 Hz. Proto spínací frekvenci 150 kHz, která je vzdálená o tři dekády, zeslabuje tisíckrát (60 dB). Odečteme-li zesílení regulátoru 20 dB a přičteme zeslabení děliče na vstupu regulátoru (rezistory R17 a R18) 6 dB, dostaneme zeslabení 46 dB tedy 200x. Pokud by nás zajímalo, s jakou amplitudou se vrací spínací frekvence zpět do komparátoru, přez zpětnou vazbu, musíme uvažovat ještě zeslabení 21x děliče ve zpětné vazbě ve výkonové části. Dostaneme tak zeslabení 4200x. Proto z původní amplitudy spínací frekvence 50 V zbyde na signálovém vstupu komparátoru 12mV. Vstup trojúhelníkového signálu na komparátoru, má samozřejmě stále stejnou amplitudu, a to 2,5 V. Takže ovlivnění komparátoru zvlněním signálu je jen nepatrné.

Filtr typu dolní propust ve zpětné vazbě však má ještě jednu vlastnost. A to že měnič zesiluje frekvence vyšší než je zlomový kmitočet filtru ve zpětné vazbě. Toto zesílení kompenzují vstupním filtrem na obrázku Obr. 5.3 (R10, R11, C21 a C22), který má stejný zlomový kmitočet, jako filtr ve zpětné vazbě.

Frekvenční charakteristika celého měniče včetně vstupního filtru v galvanicky oddělené části, zesílení izolačního zesilovače a výstupního LC filtru pak vypadá takto:



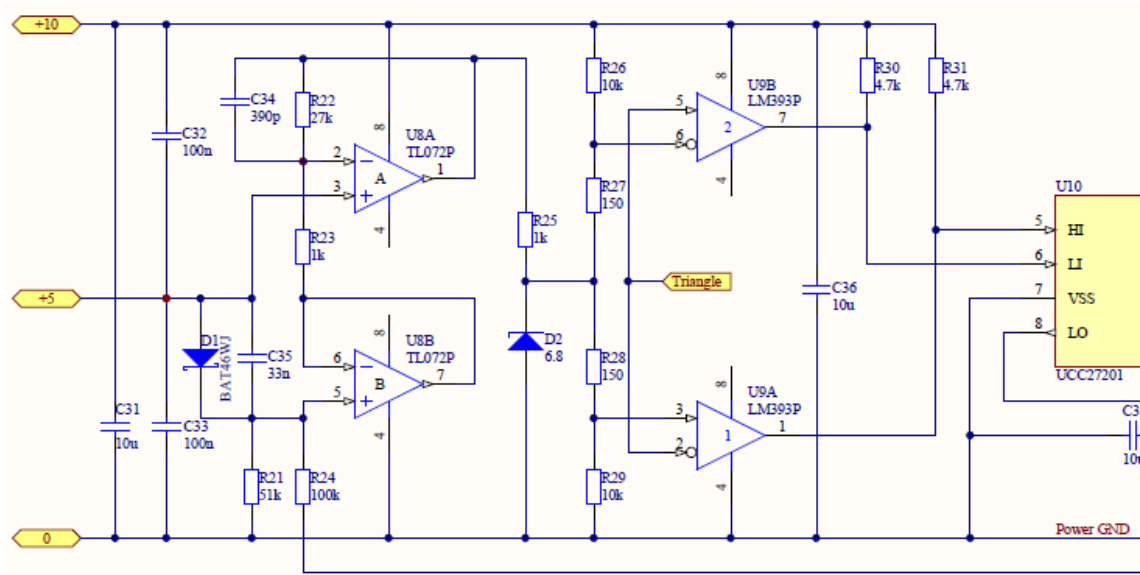
Obr. 5.11 Frekvenční charakteristika celého měniče

Po sečtení všech filtrů a regulátoru, stále zůstala amplituda i fáze konstantní v požadované šířce pásma.

5.5. Napájení

Při konstrukci napájení, jsem chtěl, aby se celý měnič dal napájet jen z jednoho zdroje. Proto bylo nutné, použít ve výkonové části plný můstek. Dále bylo třeba napájet ostatní obvody. Ty jsem z hlediska napájení rozdělil do tří částí. Napájení 15 V pro budiče výkonových tranzistorů, 10 V pro řídicí obvody a galvanicky oddělených 5 V pro vstupní část. Vytvořit napětí ze vstupních 50 V pomocí stabilizátorů, by způsobilo velké tepelné ztráty, takže by se stabilizátory musely chladit a navíc by to zhoršovalo účinnost celého měniče. Při použití stabilizátorů, by byl proud 50 mA a jejich napájecí napětí by bylo 50 V. To by dalo ztrátu 2,5 W. Při použití pomocného měniče se rozšíří zapojení a naroste proud na 70 mA, ale při napětí 15 V. Pak je ztráta 1,05 W. Další výhodou při použití pomocného měniče je, že na jádro cívky mohou navinout více vinutí a vzniklým transformátorem pak napájet galvanicky oddělené části. Díky tomu jsem mohl vyřešit problém s maximální hodnotou stejnosměrného výstupního napětí. Pokud stoupne výstupní napětí až do saturace, dojde k tomu, že budič sepnutého horního tranzistoru, nebude moci dobíjet svůj bootstrap kondenzátor. Po jeho vybití dojde i k vypnutí tranzistoru. Tento problém jsem vyřešil tak, že na cívku pomocného měniče jsem navinul další dvě vinutí. Ta pak napájejí každé, jeden kondenzátor budičů horních tranzistorů. Tak vznikl z původně jednoduché cívky snižovacího měniče transformátor se čtyřmi vinutími.

by potřeboval nějaké jiné napájení a po zapnutí pomocného měniče se dá vypnout. To je zařízeno pomocí dvanácti voltové zenerovy diody D9. Pokud napětí na source tranzistoru překročí zenerovo napětí diody, která je připojena na hradlo, vznikne na hradle vůči source záporné napětí a tranzistor se začne zavírat. K úplnému zavření je potřeba -1,5 V. To znamená, že toto zapojení vytvoří napětí v rozmezí 12 až 13,5 V. To ale stačí pro zapnutí pomocného měniče. Když pak stoupne napětí na source na 15 V, je na hradle -3 V, takže je tranzistor bezpečně vypnut.



Obr. 5.13 Zapojení řídicích obvodů pomocného měniče

Z měniče je přivedena zpětná vazba přes rezistor R24. Rezistory R24 a R21 nastavují regulované napětí. To je zařízeno tak, že napětí zpětné vazby je jimi vyděleno třemi. Regulátor pak reguluje odchylku mezi tímto třetinovým napětím zpětné vazby a napětím 5 V, tak aby byla co nejmenší. Aby tato odchylka byla minimální, musí napětí na výstupu měniče, které se vrací zpětnou vazbou, být 15V. Z hodnot rezistorů R24 a R21 je vidět, že nedělí přesně. Napětí na výstupu měniče pak vychází na 14,8V. Ve skutečnosti jsem zde naměřil 14,4 V. Kondenzátor C35 společně s předchozími rezistory tvoří filtr, který tlumí spínací frekvenci 150 kHz. Dále operační zesilovač U8A tvoří integrační regulátor. Zenerova dioda D2 omezuje vstup komparátoru tak, aby v každé byl tranzistor Q4 (na obrázku Obr. 5.12) alespoň na chvíli zapnut. Jinak by nastal problém po zapnutí napájení, kdy je na výstupu měniče ještě nulové napětí. Regulátor by se snažil napětí co nejrychleji zvednout. Pokud by ale měl být stále zapnut horní

tranzistor Q3, nedošlo by k nabití bootstrap kondenzátoru. Horní budič by byl bez napětí a nemohl by tranzistor Q3 zapnout. Pokud nedojde k zapnutí tranzistoru Q3, nemůže stoupnout napětí ve zpětné vazbě, tak aby regulátor změnil svůj výstup. K nabití bootstrap kondenzátoru je potřeba zapnout spodní tranzistor Q4. Aby k tomu došlo, musí být napětí na vstupu komparátoru menší než 7,5 V (5 V + amplituda pily 2,5 V). Proto má zenerova dioda D2 zenerovo napětí 6,8 V. Rezistory R26, R27, R28 a R29 nastavují deadtime. Pilový signál pro komparátory U9A a U9B je přiveden z modulátoru hlavního měniče. To má dvě výhody. Zaprvé nepotřebuji druhý generátor a zadruhé oba měniče pracují na přesně stejných frekvencích, takže nemůže docházet k interferenci. Interferencí vzniklý signál by rušil požadovaný signál. Nevýhodou je zbytečně vysoká spínací frekvence pomocného měniče, kterému by jinak stačila frekvence kolem čtyřiceti kHz.

5.6. Filtrace a stabilizátory

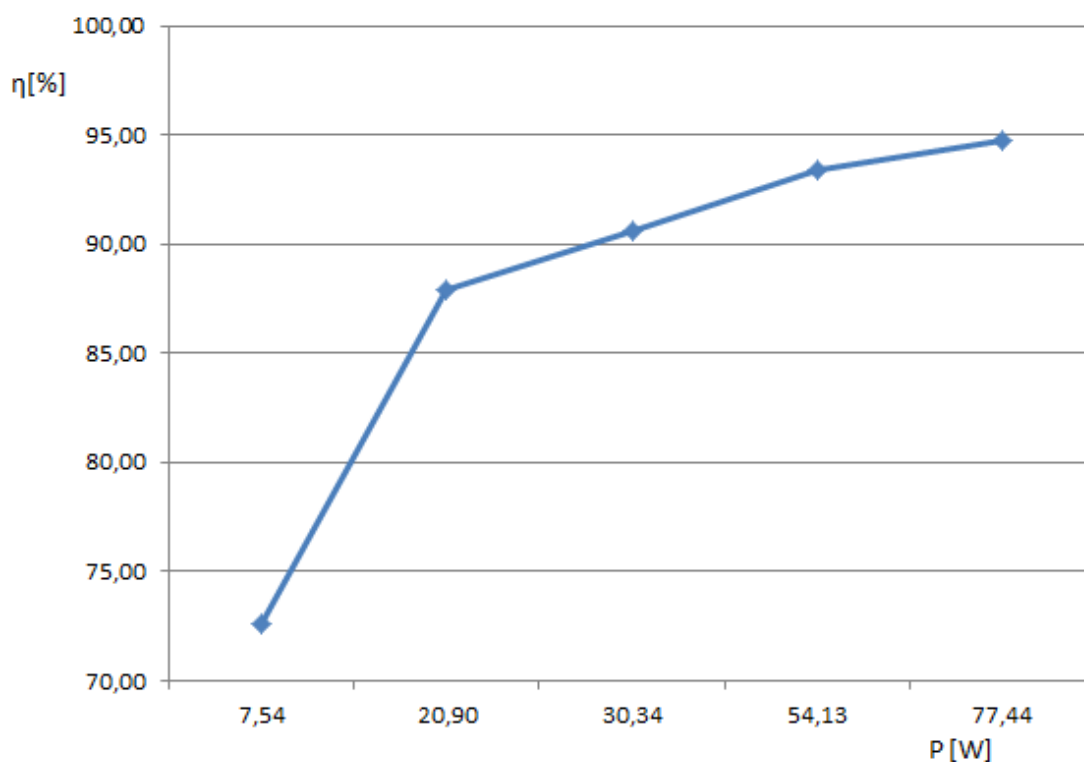
Aby vše správně fungovalo, musí být napájení řídicích obvodů nerušené a stabilní. Proto napětí z pomocného měniče napřed vyfiltruji a pak stabilizátorem snížím na 10 V. Dále potřebuji pro některé obvody symetrické napájení ± 5 V. Pomocí děliče napětí vytvořím 5 V z 10 V. To pak proudově zesílím pomocí operačního zesilovače U2A v zapojení sledovač. 0 V a 10 V pak vůči 5 V tvoří symetrické napájení. Dále potřebuji nastavitelné napětí trimrem pro seřízení offsetu. To také proudově zesílím operačním zesilovačem (U2B). Pro výstup izolačního zesilovače potřebuji napájení 5V. Protože však jeho výstup navazuje na část se symetrickým napájením, potřebuji ho napájet napětím $\pm 2,5$ V se středem na pěti voltech. Proto další dva operační zesilovače U4A a U4B zesílují napětí 2,5 V a 7,5 V. Protože izolační zesilovač HCPL-7800 má odběr 10 mA, samotné výstupy operačních zesilovačů tento proud nedodají. Proto jsou zesíleny tranzistory Q1 a Q2. Tato zapojení jsou celkem jednoduchá, a proto je najdete pouze v příloze.

6. Měření

Jako první jsem měřil účinnost. Měřil jsem při frekvenci signálu 50 Hz a jako zátěž jsem použil 60 W žárovku z dálkového světla auta.

Tabulka 6.1 Změřené účinnosti

U1[V]	33,50	33,50	33,50	33,50	33,50
I1[A]	0,31	0,71	1,00	1,73	2,44
P1[W]	10,39	23,79	33,50	57,96	81,74
U2[V]	3,35	6,45	8,20	11,87	14,75
I2[A]	2,25	3,24	3,70	4,56	5,25
P2[W]	7,54	20,90	30,34	54,13	77,44
η [%]	72,58	87,86	90,57	93,40	94,74



Obr. 6.1 Graf závislosti účinnosti na výkonu měniče

Změřená maximální účinnost téměř 95 % je velmi slušný výsledek. Kdybychom zvedli napájecí a výstupní napětí a nastavili zátěž tak aby proud příliš nepřesahoval 5 A tak by účinnost mohla ještě stoupnout. Nesmíme však překročit maximální napájecí napětí 50 V.

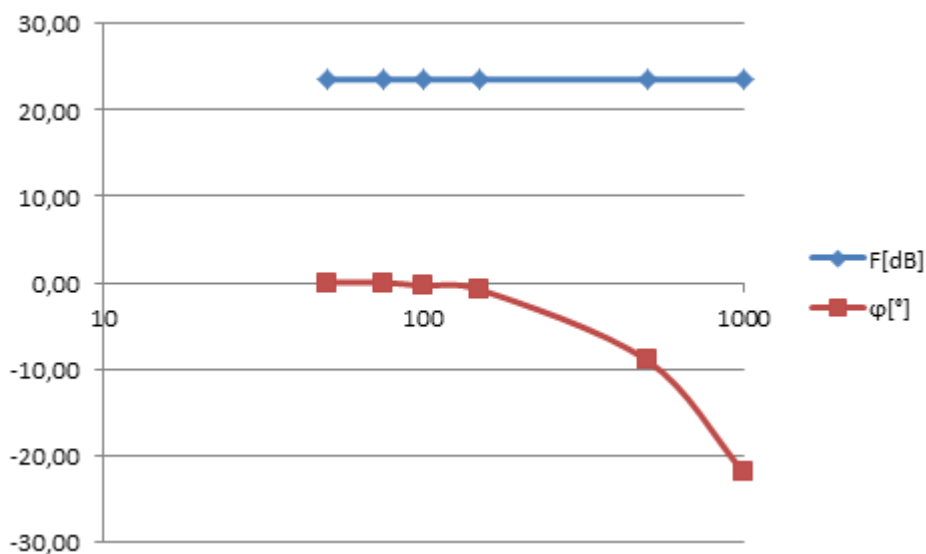
Dále jsem měřil výstupní impedanci měniče.

Tabulka 6.2 Změřené výstupní impedance

f[Hz]	0	50	100	1000
R[Ω]	0,24	0,32	0,33	0,39

Z naměřených hodnot je vidět, že zesílení regulátoru je v celé šířce pásma přibližně konstantní.

Potom jsem měřil frekvenční charakteristiku měniče při zatížení



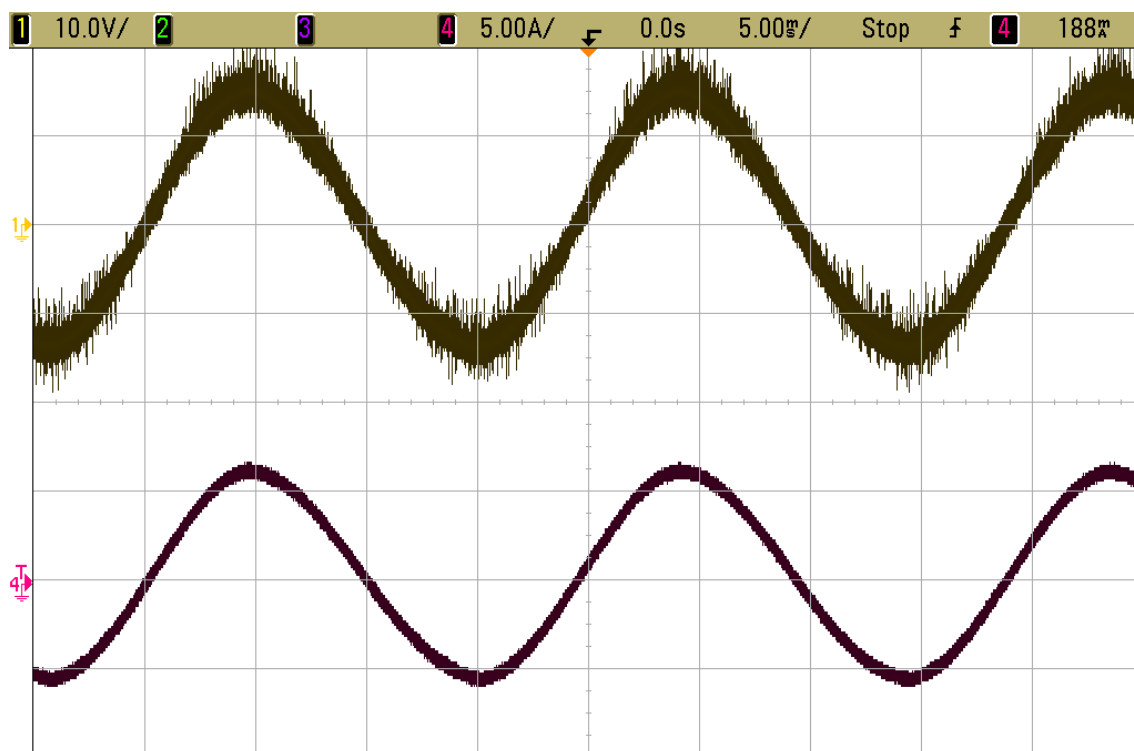
Obr. 6.2 Změřená frekvenční charakteristika měniče

Změřená charakteristika se shoduje se simulací na obrázku Obr. 5.11.

Nakonec jsem měřil průběhy napětí a proudu na prázdko a při zatížení, a výstup při buzení vstupu obdélníkovým signálem 1 kHz.

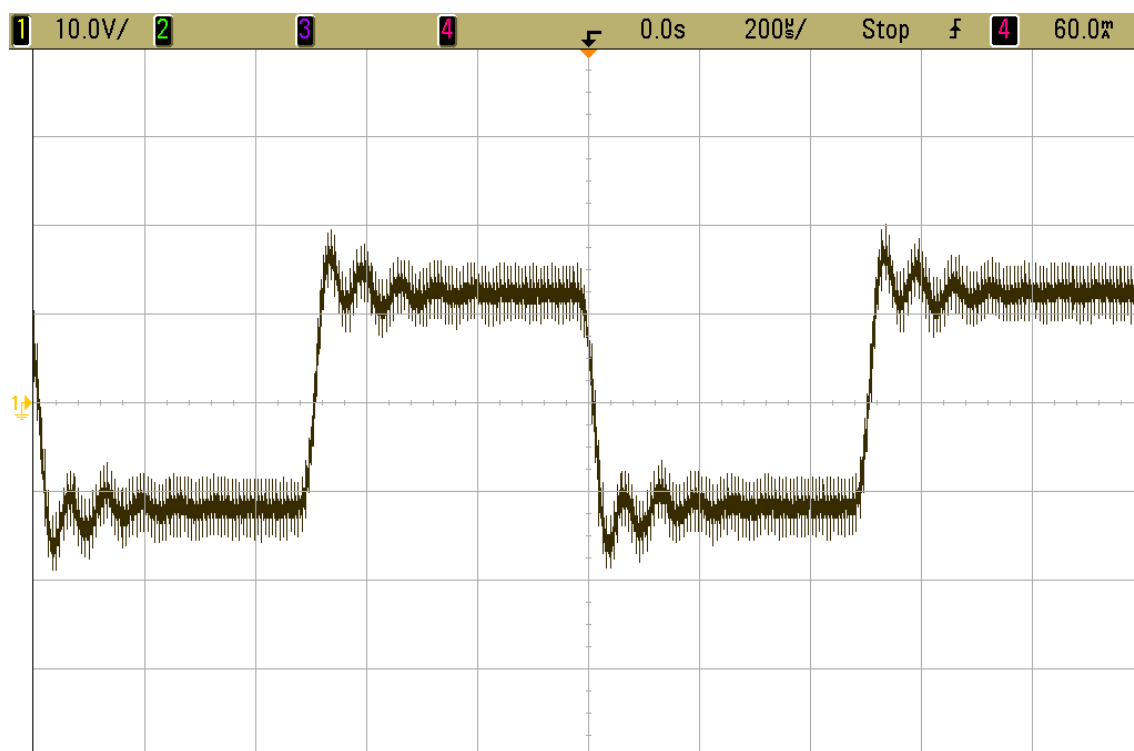


Obr. 6.3 Napětí na výstupu na prázdnou



Obr. 6.4 Napětí a proud výstupu měniče při zatížení

Na průbězích je vidět poměrně silné rušení, způsobené spínáním výkonových tranzistorů.



Obr. 6.5 Výstup při buzení vstupu obdélníkovým signálem 1 kHz

7. Závěr

Navrhl jsem a sestavil měnič jako střídavý zdroj stabilizovaného napětí. Spínací frekvence měniče je 150 kHz. Je možné ho napájet napětím od 15 do 50 V. Při návrhu bylo počítáno s maximálním výstupním proudem 7,5 A. V pásmu od 0 do 150 Hz má konstantní zesílení a nulový fázový posun. V pásmu od 150 Hz do 1,5 kHz zůstává zesílení konstantní, ale prudce stoupá fázový posun. Od 1,5 kHz do 10 kHz zůstává zesílení konstantní pouze na prázdko. Měnič má rozměry 127 mm (5000 mil) na 76,2 mm (3000 mil) a má hmotnost 180 g.

Z měření vyplývá, že výpočty a teoretické předpoklady byly správné. Bylo vyzkoušeno, že teplota tohoto měniče, který je konstruován bez chladiče, při přetížení proudem 10 A, nepřesáhne šedesát stupňů. Pokud by měl být měnič provozován dlouhodobě při přetížení proudem 10 A, bylo by vhodné ho doplnit ventilátorem. Pasivní chlazení by se přidělávalo s obtížemi (okolní součástky jsou vyšší než výkonové SMD tranzistory a na vrchu tranzistorů není kovová plocha), ale dal by se vybrousit chladič, který by byl kompatibilní. Při reálném měření byl měnič napájen napětím 33,5 V a bylo dosaženo maximálního

výkonu 120 W. Zvýšením napájecího napětí na 50 V by bylo možné vytvořit sinusový signál s efektivní hodnotou napětí 35,3 V. Při vhodně zvolené zátěži, tak aby proud nepřesahoval 7,5 A (zátěž 4,7 Ω), by pak bylo možné dosáhnout výkonu kolem 260 W. Tato úvaha však nebyla vyzkoušena. Bylo by dobré vyzkoušet, jak se bude měnič chovat, pokud bude pracovat do induktivní zátěže, jako je transformátor, a jestli za chodu se zatěží vydrží její připojení a odpojení. Připojení dvou paralelně zapojených 60W žárovek za chodu, které za studena mají nízký odpor, měnič vydržel.

Sestavením měniče bez chladiče jsem chtěl demonstrovat vysokou účinnost při použití kvalitních SMD tranzistorů. Ale i SMD tranzistory se vyrábí s kovovou plochou na vrchu pouzdra pro připevnění chladiče. Proto doporučuji pro případné pokračování v této práci, zjistit dostupnost těchto tranzistorů a konstruovat měnič s chladičem.

Seznam Obrázků

Obr. 2.1 Třída D blokově	12
Obr. 3.1 Pilový generátor z OZ	13
Obr. 3.2 Pilový generátor z okénkového komparátoru	14
Obr. 3.3 Generování PWM	15
Obr. 3.4 Obvyklé zapojení budiče	15
Obr. 3.5 Plný a poloviční můstek	17
Obr. 3.6 Zapojení LC filtrů	20
Obr. 3.7 Určení B_{pk}	22
Obr. 3.8 Graf poklesu permeability jádra při zatížení	23
Obr. 4.1 Podmínka stability	24
Obr. 4.2 Invertující P regulátor na nulu z invertujícího zesilovače	25
Obr. 4.3 Zapojení integračního regulátoru na nulu	26
Obr. 4.4 Frekvenční charakteristiky integračního regulátoru	26
Obr. 4.5 PI regulátor na nulu	27
Obr. 4.6 Frekvenční charakteristiky PI regulátoru	27
Obr. 4.7 PID regulátor	28
Obr. 4.8 Frekvenční charakteristiky PID regulátoru	28
Obr. 5.1 Blokový diagram	29
Obr. 5.2 HCPL-7800	30
Obr. 5.3 Blok vstup signálu	30
Obr. 5.4 Blokové zapojení modulátoru	31
Obr. 5.5 Deadtime generátor	32
Obr. 5.6 Zapojení modulátoru	33
Obr. 5.7 Zapojení výkonového stupně	34
Obr. 5.8 Schéma zapojení regulátoru	35
Obr. 5.9 Frekvenční charakteristiky regulátoru	36
Obr. 5.10 Frekvenční charakteristika zpětnovazebního systému	36
Obr. 5.11 Frekvenční charakteristika celého měniče	38
Obr. 5.12 Zapojení pomocného měniče	39
Obr. 5.13 Zapojení řídicích obvodů pomocného měniče	40
Obr. 6.1 Graf závislosti účinnosti na výkonu měniče	42

Obr. 6.2 Změřená frekvenční charakteristika měniče.....	43
Obr. 6.3 Napětí na výstupu na prázdkno	44
Obr. 6.4 Napětí a proud výstupu měniče při zatížení	44
Obr. 6.5 Výstup při buzení vstupu obdélníkovým signálem 1 kHz	45

Seznam tabulek

Tabulka 3.1 Parametry zvolených budičů	16
Tabulka 3.2 Vypočtené ztráty tranzistorů	19
Tabulka 3.3 Materiály železoprachových jader	21
Tabulka 3.4 Maximální magnetické indukce	23
Tabulka 6.1 Změřené účinnosti.....	42
Tabulka 6.2 Změřené výstupní impedance	43

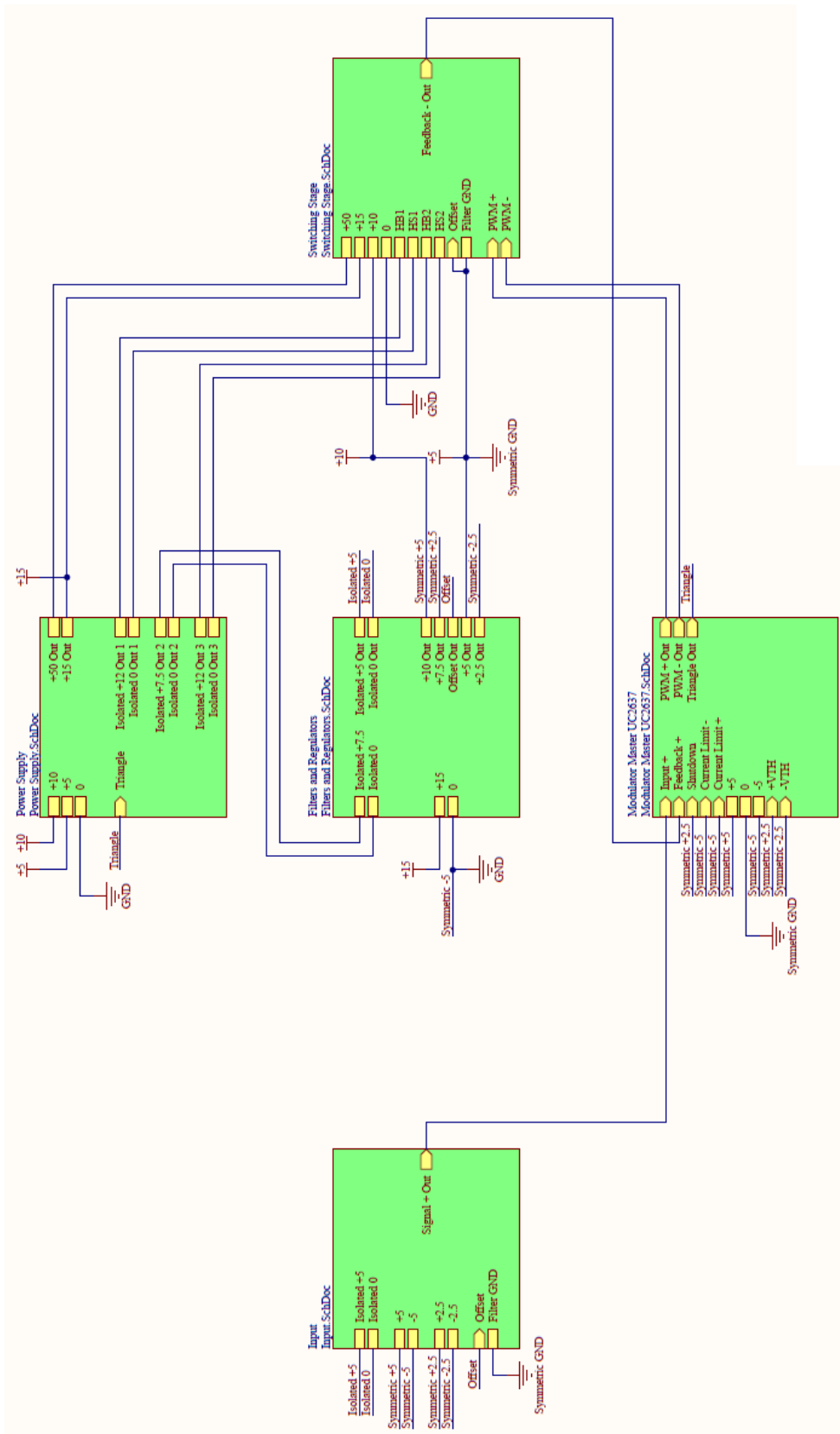
Použitá literatura

- [1] PINKER, Jiří; KOUCKÝ, Václav: Analogové elektronické systémy, Plzeň: Západočeská univerzita v Plzni, 2004, ISBN 80-7082-206-5
- [2] HONDA Jun; ADAMS Jonathan: Class D Audio Amplifier Basics, International Rectifier, 2005, Dostupný z WWW: www.irf.com/technical-info/appnotes/an-1071.pdf
- [3] Power Conversion & Line Filter Applications, Micrometals Inc, 2007, Dostupný z WWW: http://www.micrometals.com/pcparts/PC_L.pdf
- [4] Amidon. [Online], [Leden 2012].
<https://www.amidoncorp.com/pages/specifications>
- [5] Katalogové listy společnosti Texas Instruments
- [6] Katalogové listy společnosti International Rectifier
- [7] Katalogové listy společnosti Fairchild Semiconductor
- [8] Katalogové listy společnosti Avago Technologies

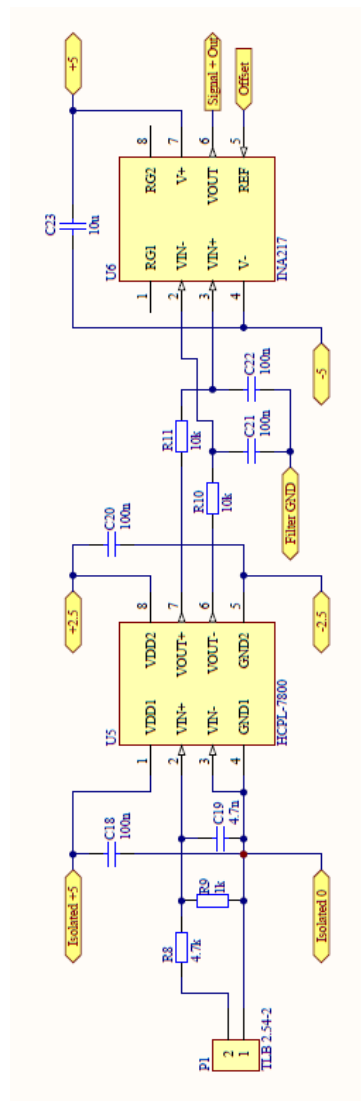
Seznam příloh

- A Propojení bloků schémat zapojení
- B Schéma zapojení vstupu signálu (Input)
- C Schéma zapojení modulátoru (Modulator)
- D Schéma zapojení výkonového stupně (Switching stage)
- E Napájení (Power supply)
- F Filtrace a stabilizátory (Filters and regulators)
- G Horní strana plošného spoje (Top layer)
- H Dolní strana plošného spoje (Bottom layer)
- I Graf závislosti objemových ztrát v jádře materiálu 2 na Bpk
- J Graf závislosti objemových ztrát v jádře materiálu 26 na Bpk
- K Foto funkčního vzorku

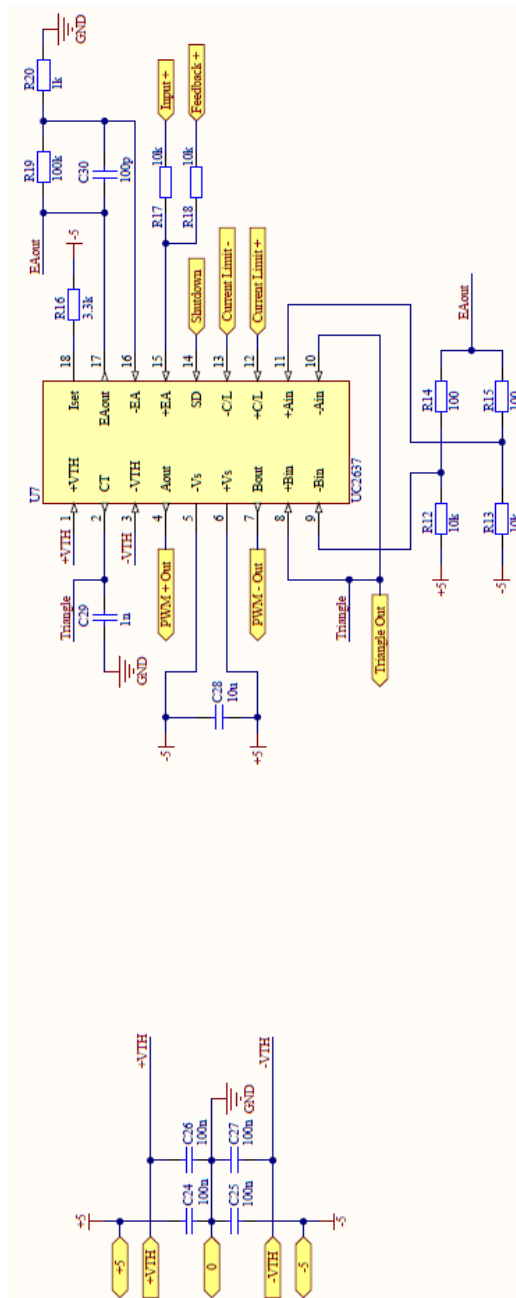
A Propojení bloků schémat zapojení



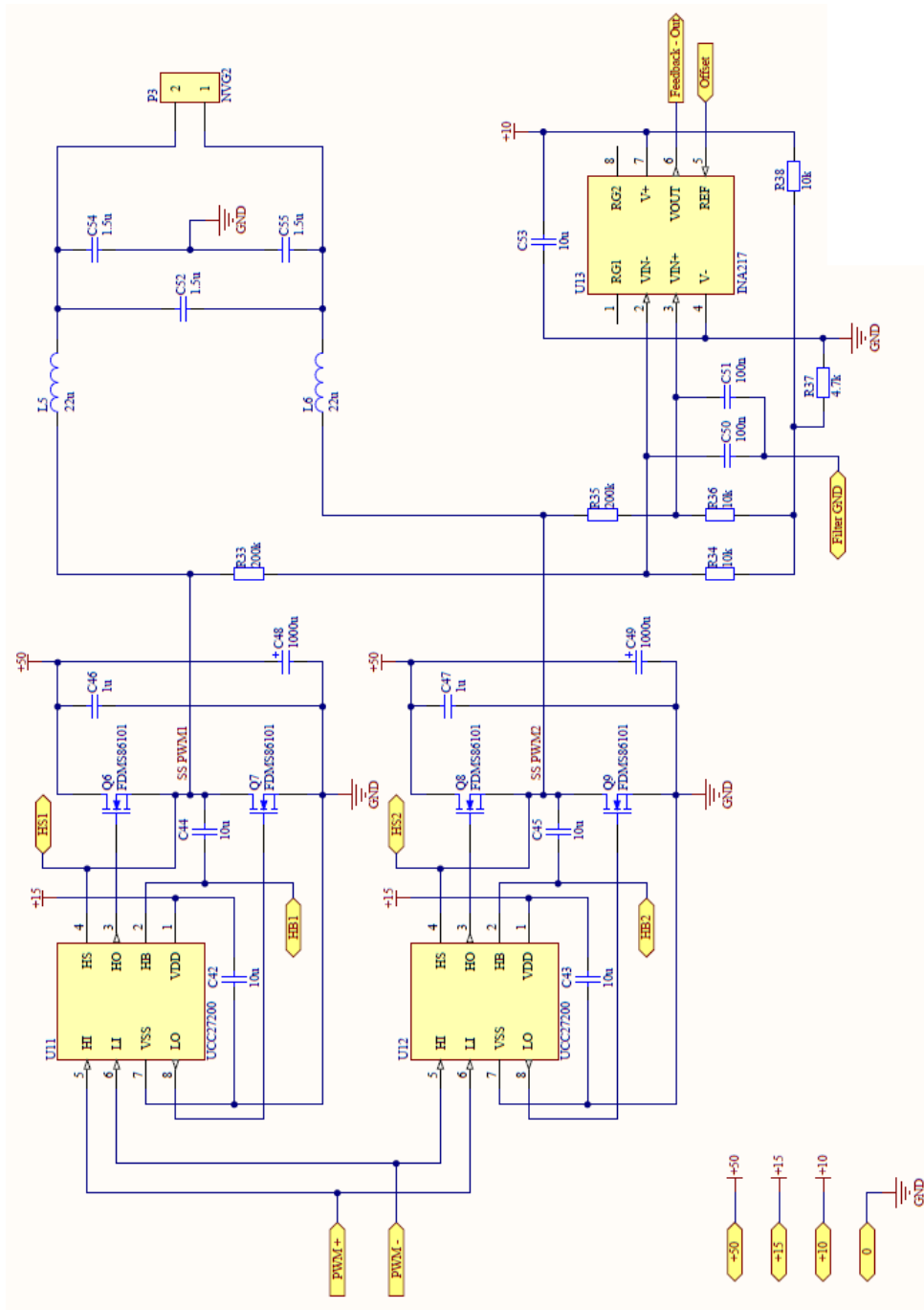
B Schéma zapojení vstupu signálu (Input)



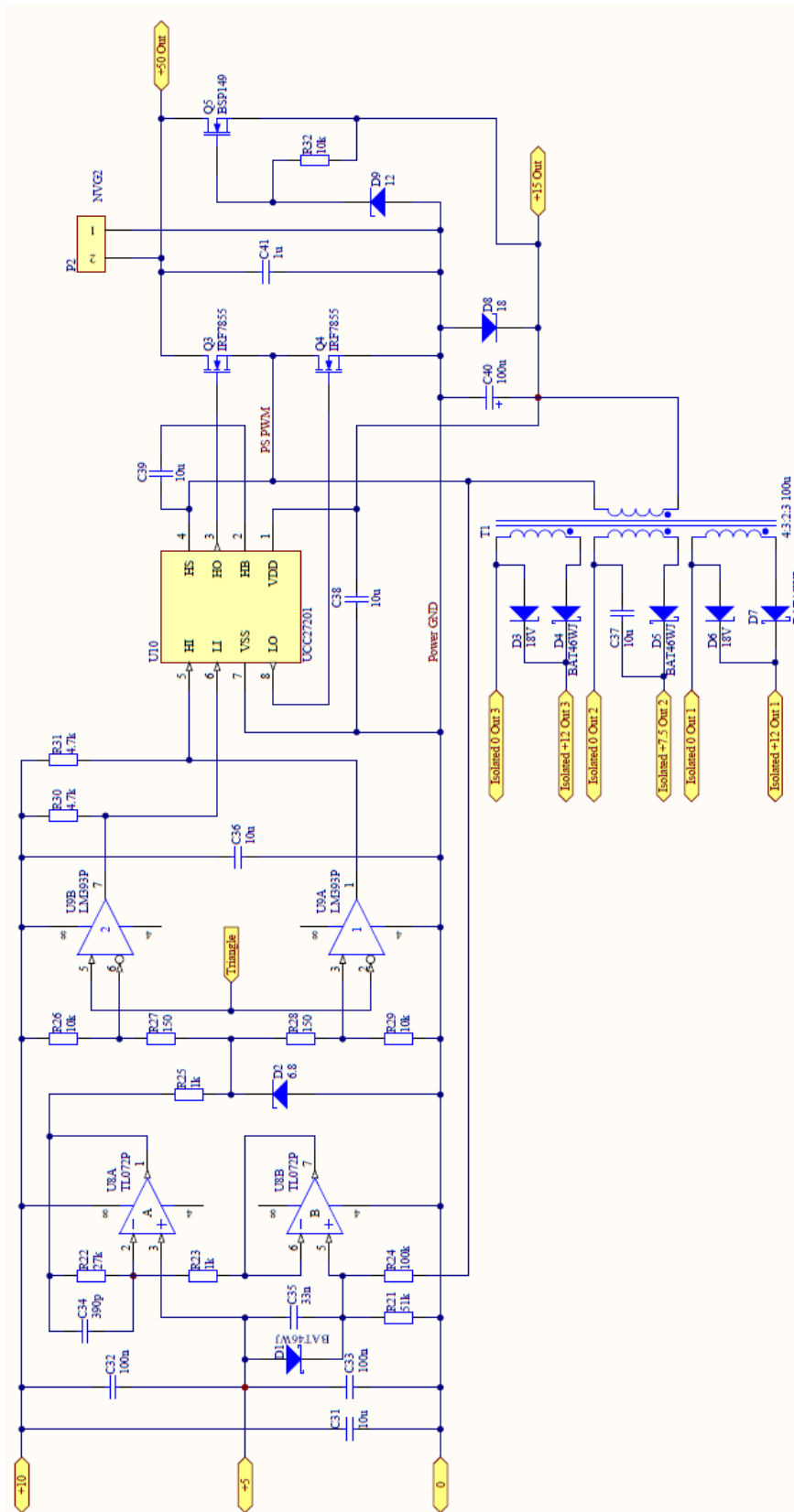
C Schéma zapojení modulátoru (Modulator)



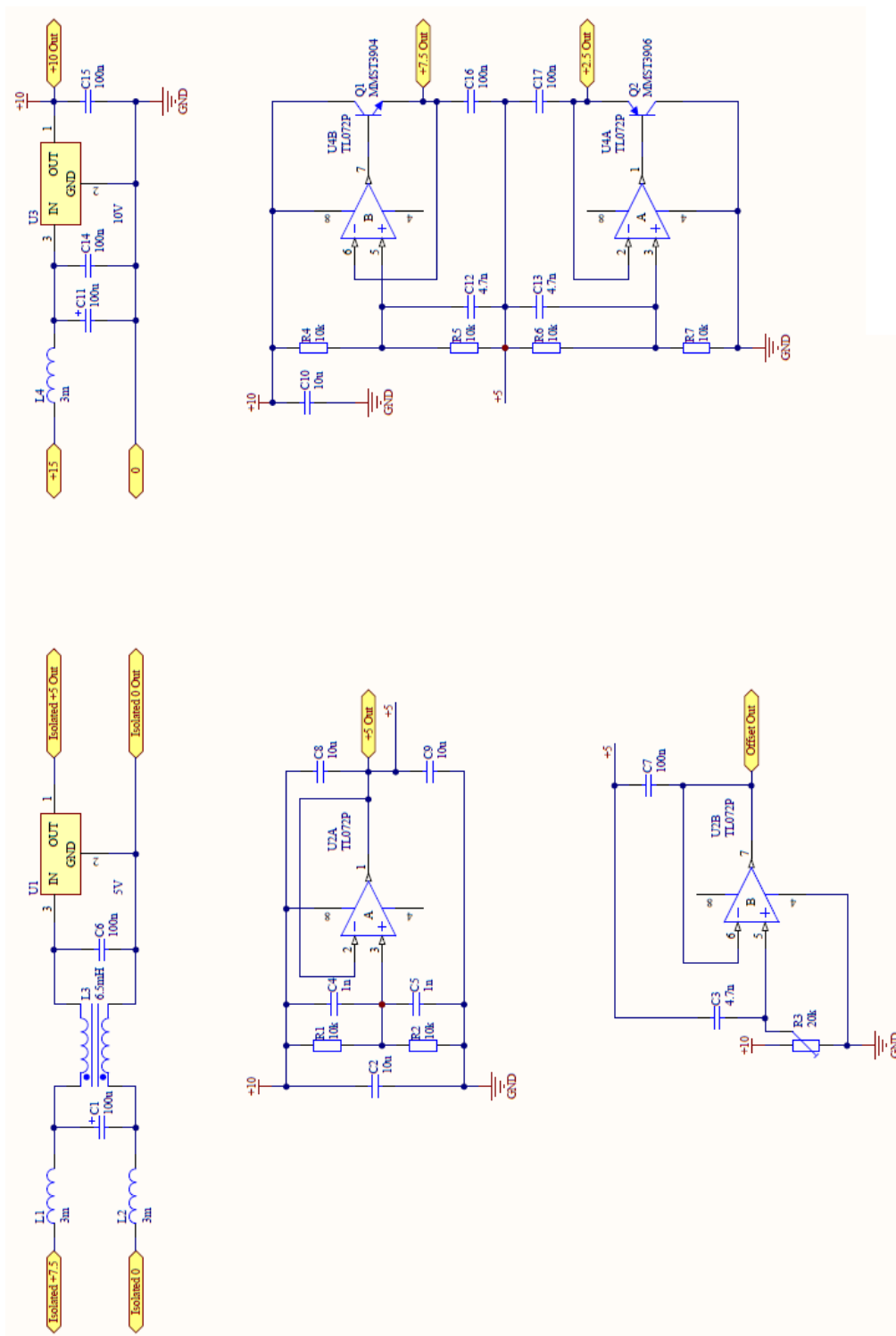
D Schéma zapojení výkonového stupně (Switching stage)



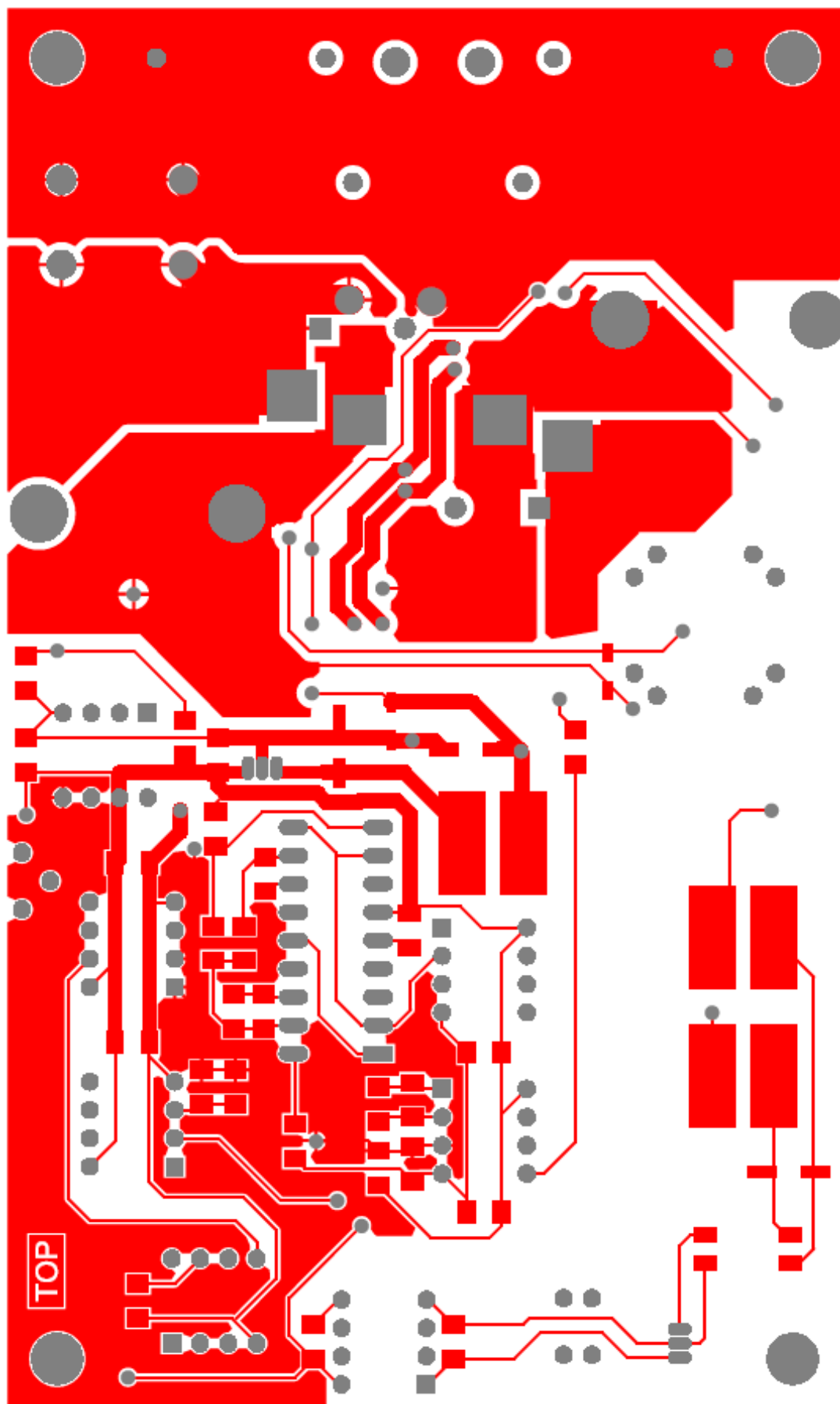
E Napájení (Power supply)



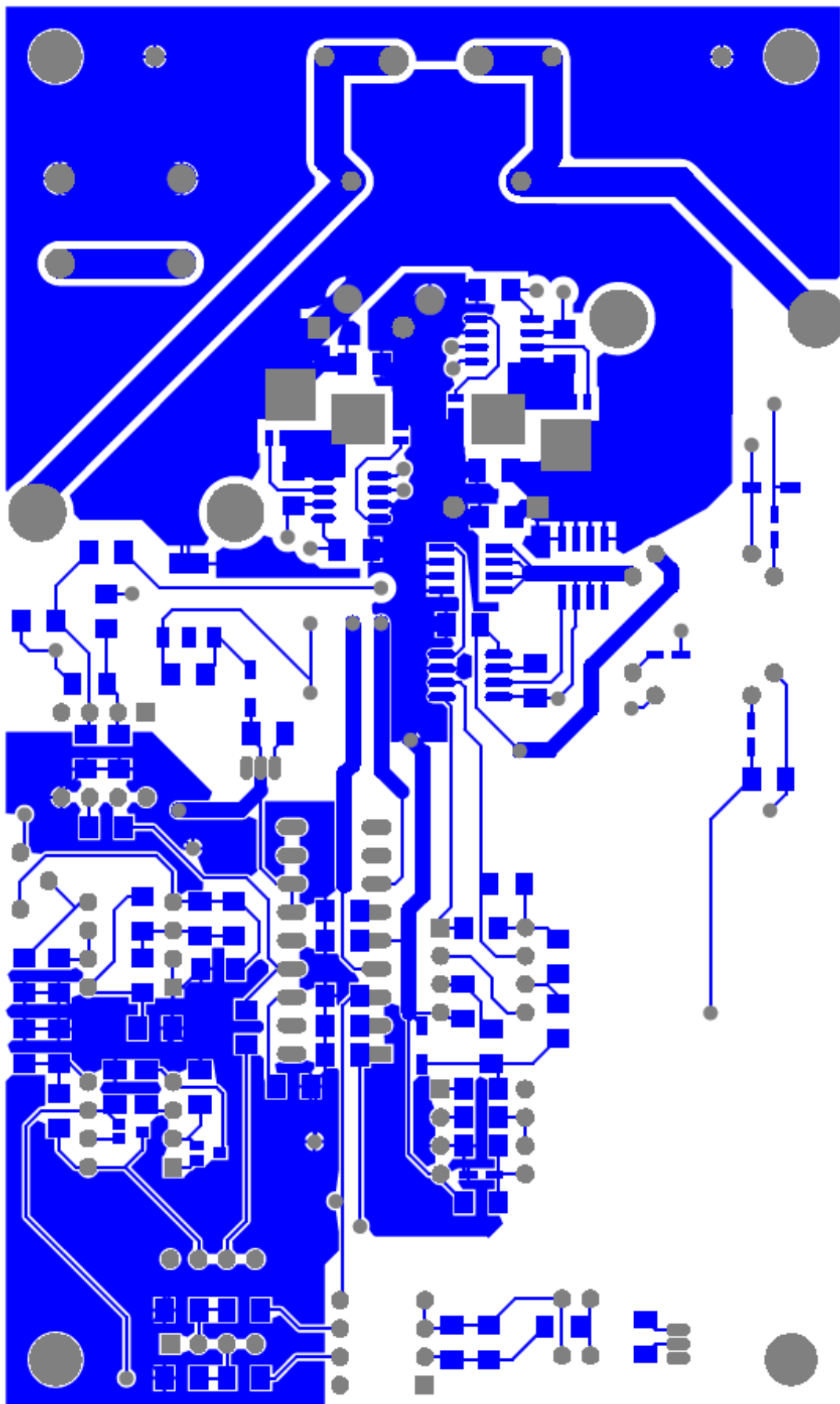
F Filtrace a stabilizátory (Filters and regulators)



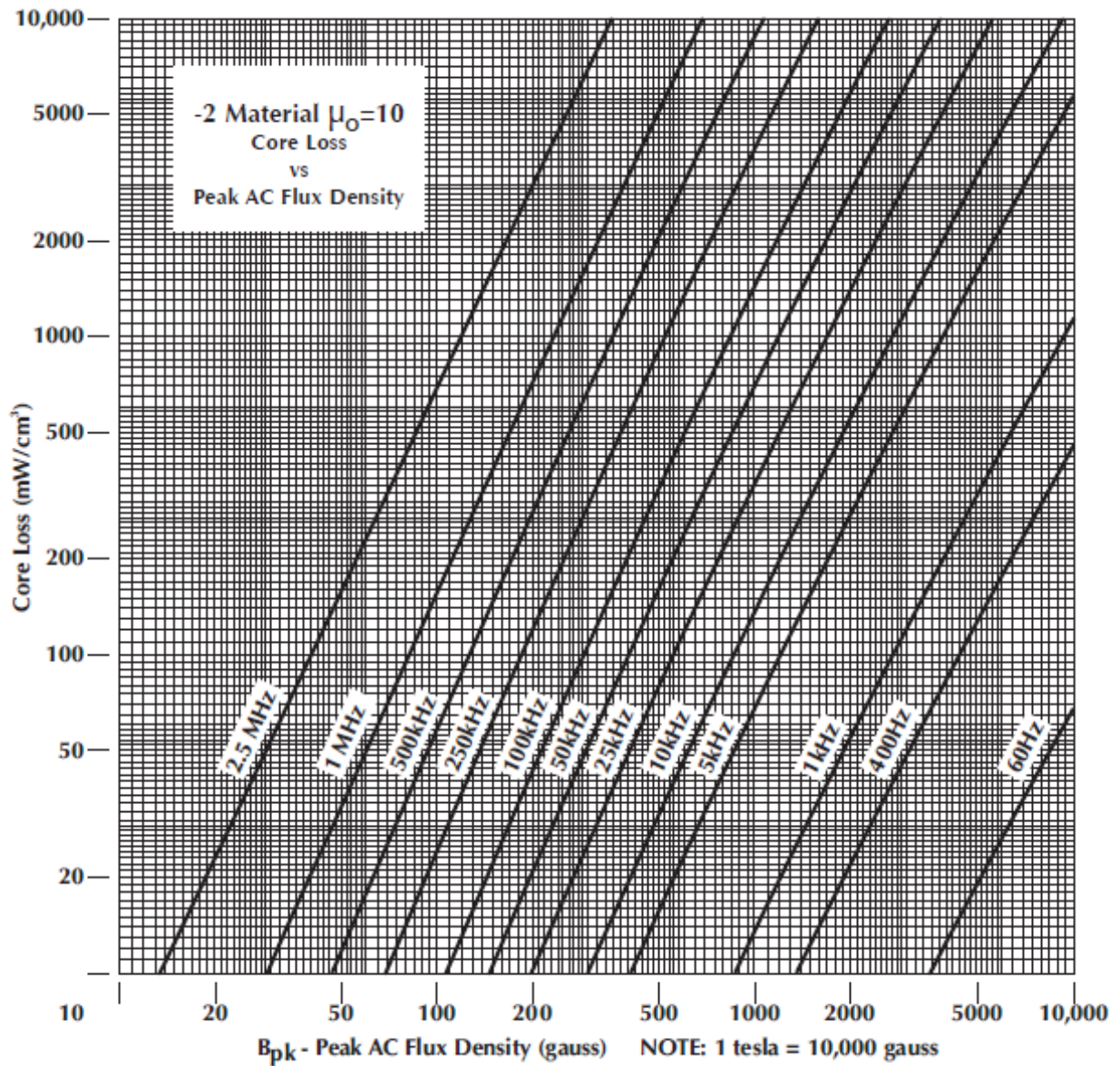
G Horní strana plošného spoje (Top layer)



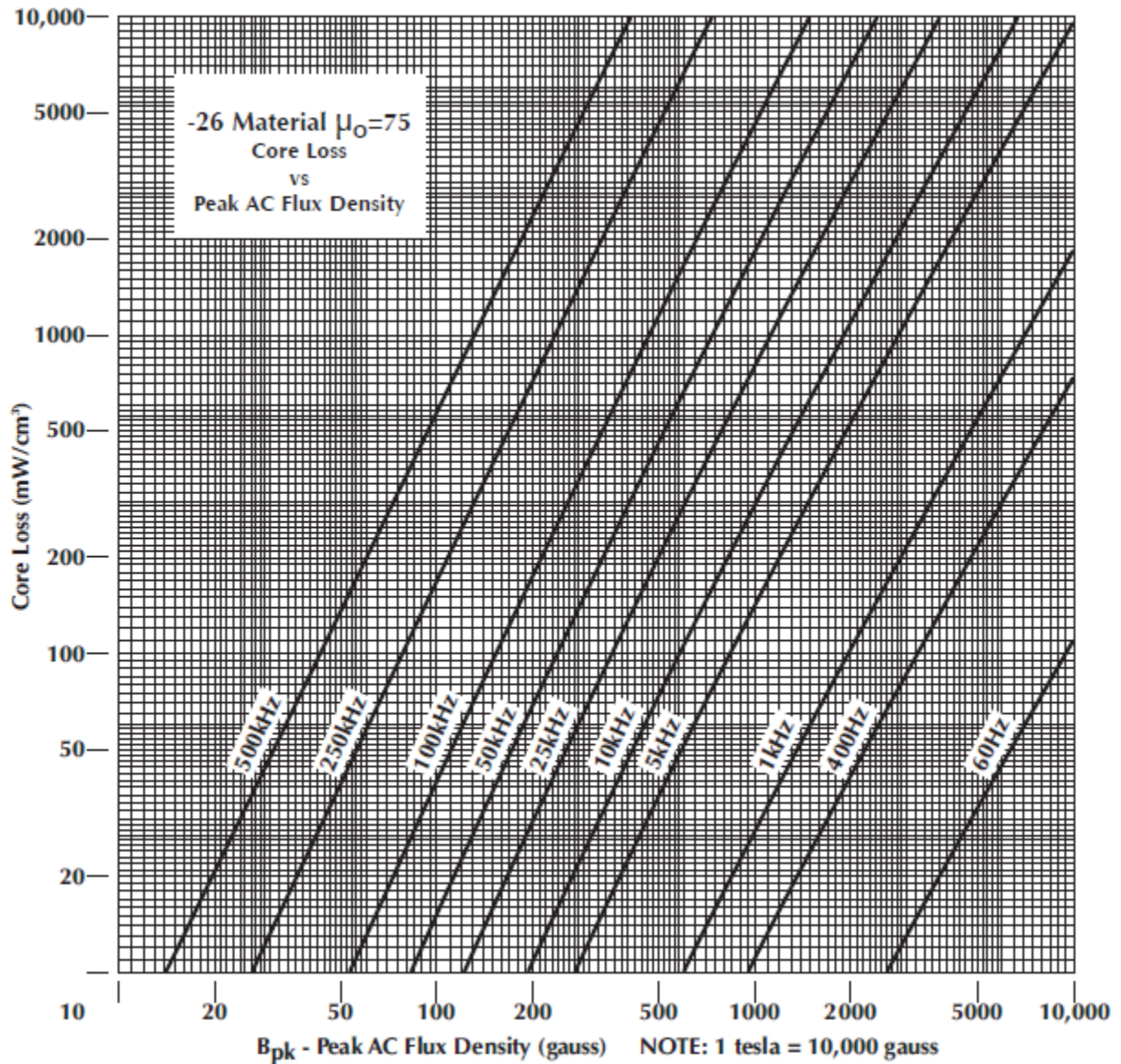
H Dolní strana plošného spoje (Bottom layer)



I Graf závislosti objemových ztrát v jádře materiálu 2 na B_{pk}



J Graf závislosti objemových ztrát v jádře materiálu 26 na B_{pk}



K Foto funkčního vzorku

