

**ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ**

KATEDRA ELEKTROENERGETIKY A EKOLOGIE

DIPLOMOVÁ PRÁCE

Testování elektronických řídicích jednotek

ZÁPADOČESKÁ UNIVERZITA V PLZNI
Fakulta elektrotechnická
Akademický rok: 2016/2017

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Jan KADLEC**
Osobní číslo: **E15N0022K**
Studijní program: **N2644 Aplikovaná elektrotechnika**
Studijní obor: **Aplikovaná elektrotechnika**
Název tématu: **Testování elektronických řídicích jednotek**
Zadávající katedra: **Katedra elektroenergetiky a ekologie**

Z á s a d y p r o v y p r a c o v á n í :

1. Pro dané testované zařízení - elektronickou řídicí jednotku - definujte požadavky na vstupy a výstupy testovacího systému.
2. Vyberte vhodnou platformu (HW i SW) a konfiguraci testovacího systému na základě definovaných požadavků.
3. Navrhněte způsob přizpůsobení signálů mezi testovaným zařízením a testovacím systémem a definujte koncept přizpůsobovacích obvodů.
4. Nakonfigurujte programové vybavení testovacího systému pro ruční testování v otevřené smyčce dané řídicí jednotky.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah kvalifikační práce: **40 - 60 stran**

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

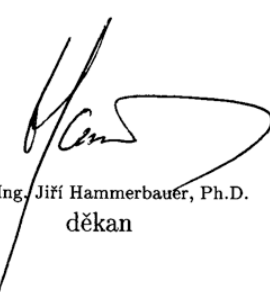
Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce: **Ing. Michal Kubík, Ph.D.**


Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **14. října 2016**

Termín odevzdání diplomové práce: **19. května 2017**


Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan




Doc. Ing. Karel Noháč, Ph.D.
vedoucí katedry

V Plzni dne 14. října 2016

Abstrakt

Tato práce je věnována návrhu testovacího systému na platformě HiL (Hardware in the Loop) pro elektronickou řídicí jednotku střídače pomocných pohonů trakčních vozidel v procesu testování integrace Software/Hardware. Pro návrh testovacího systému je v práci zahrnuta i možnost rozšíření testovacího systému k rozsáhlejším aplikacím.

Klíčová slova

ECU, HiL, Řídicí systémy, Vývoj, Střídač pomocných pohonů, Automatické testování, Trakční vozidla, Elektronické systémy

Abstract

This work deals with the design of the HiL (Hardware in the Loop) test system, mainly for the auxiliary drives inverter electronic control unit of traction vehicles in process Software/Hardware integration. The design of the test system also includes the possibility to expand the test system for more complex devices under test.

Key words

ECU, HiL, Control Systems, Development, Auxiliary Drives Inverter, Automated Testing, Traction Vehicles, Electronic Systems

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

.....
podpis

V Plzni dne 19. 5. 2017

Bc. Jan Kadlec

Poděkování

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Michalu Kubíkovi, Ph.D. za cenné profesionální rady, připomínky a metodické vedení práce. Dále bych rád poděkoval všem mým kolegům z oddělení SW1 firmy Škoda Electric a.s. za trpělivost při studiích a tvorbě diplomové práce.

Obsah

Obsah	V
Seznam symbolů	VI
1 Úvod	1
1.1 Cíle práce	1
1.2 Struktura textu práce	2
2 Princip testování na platformě Hardware in the Loop	3
3 Požadavky pro testovanou elektronickou řídicí jednotku	4
3.1 Popis funkce	5
3.2 Technické údaje	6
4 Možnosti dostupných testovacích systémů na trhu	8
4.1 ETAS	8
4.2 dSPACE	9
4.3 National Instruments	10
5 Výběr vhodné platformy	11
5.1 Požadavky na testovací systém	11
5.2 Potenciálně potřebné a důležité komponenty pro sestavení testovacího systému	12
5.2.1 Skříň PXI	12
5.2.2 Vestavěný kontrolér	13
5.2.3 Výběr potenciaálních PXI/PXIe karet	13
5.2.4 Výběr PXI/PXIe karet pro vlastní test testovacího systému	18
5.2.5 Napájecí zdroje	20
5.2.6 Software	22
6 Výsledný koncept testovacího systému	24
7 Přizpůsobení signálů mezi testovacím systémem a testovaným zařízením 26	26
7.1 Princip použití karet rozhraní	26
7.2 Karta rozhraní pro analogové signály	27
7.3 Karta rozhraní pro digitální signály	30
7.4 Ověření návrhu pro výrobu	33
7.4.1 Simulace obvodu rozhraní analogových signálů	33
7.4.2 Simulace obvodu rozhraní digitálních signálů	35
7.4.3 Zhodnocení simulací navržených karet rozhraní	38
7.5 Zhotovené karty rozhraní	38
8 Konfigurace programového vybavení testovacího systému	40
8.1 Řetězec programových nástrojů National Instruments	40
8.2 Připojení testované jednotky k testovacímu systému	41
8.3 LabVIEW modely pro obsluhu ve VeriStand	41
8.4 Konfigurace VeriStand	45
8.4.1 Projekt	46
8.4.2 Prohlížeč projektu	47
8.4.3 Systémový prohlížeč	47
9 Spuštění ručního testování řídicí jednotky	52
Závěr	57
Seznam literatury	59

Seznam symbolů

3F	3-phase	3fázový
CAN	Controller Area Network	Vozová sběrnice pro vnitřní síť
D-Sub	D-subminiature	Druh konektoru
DAQ	Data Acquisition	Sběr dat
DC	Direct Current	Stejnoseměrný proud
DIR	Direction	Směr
DUT	Device Under Test	Zařízení pod testem
ECU	Electronic Control Unit	Elektronická řídicí jednotka
FPGA	Field Programmable Gate Array	Programovatelné hradlové pole
GPIO	General Purpose Interface Bus	Rozhraní pro měřicí systémy
H	High	Horní úroveň
HiL	Hardware in the Loop	Hardware ve smyčce
HW	Hardware	
I/O	Input/Output	Vstup/Výstup
IGBT	Insulated Gate Bipolar Transistor	Bipolární tranzistor s izol. hradlem
KO	Flip-flop	Klopný obvod
L	Low	Dolní úroveň
LVTTL	Low-voltage TTL	Nízko-napěťové TTL
MVB	Multifunction Vehicle Bus	Multifunkční vozová sběrnice
NI	National Instruments	
OS	Operating System	Operační systém
OZ	Operational Amplifier	Operační zesilovač
PC	Personal Computer	Osobní počítač
PCI	Peripheral Component Interconnect	Počítačová sběrnice periférií
PCIe	PCI express	Náhrada za starší PCI
PXI	PCI eXtensions for Instrument	PCI rozšíření pro instrumenty
PXIe	PXI express	Náhrada za starší PXI
PWM	Pulse Width Modulation	Pulsně šířková modulace
RS232	Sériový port	
RT	Real Time	Reálný čas
SIL	Safety Integrity Level	Úroveň integrity bezpečnosti
SKHI	Technologie jednotného ovladače pro výkonové IGBT	
SKiiP	Technologie založená na tepelném přítlačném systému výkonových modulů	
SW	Software	
ŠELC	Škoda Electric a.s.	
TTL	Transistor-transistor-logic	Tranzistorově tranzistorová logika
USB	Universal Serial Bus	Univerzální sériová sběrnice
UUT	Unit Under Test	Jednotka pod testem
VI	Virtual Instrument	Virtuální instrument
XNET	Skupina více druhů komunikačních protokolů používaných v NI	
XTR116	Integrovaný obvod převádějící napětí na proud 4 – 20 mA	

1 Úvod

Trendem dnešní doby je veškeré úkony co nejvíce zjednodušit, zkrátit a hlavně snížit náklady na výrobní proces. To vše platí i ve výzkumu a vývoji, do kterých se investuje nejvíce pro tzv. „odladění“ různých zařízení a strojů, z důvodu zkvalitnění výrobního procesu a eliminování potenciálních budoucích chyb. Pro zjednodušení testování různých zařízení může být použité testování metodou HiL (Hardware in the Loop).

Platforma HiL se používá obecně pro simulaci Embedded systémů, které jsou vybavené elektronickou řídicí jednotkou (ECU). HiL testování s sebou přináší spoustu výhod. Jednou z nich například je rychlejší proces vývoje.

Tato práce je věnovaná návrhu testovacího systému HiL, konfiguraci programového vybavení a ručního testování elektronické řídicí jednotky. Pro návrh a konfiguraci testovacího systému je zvolená jednotka střídače pomocných pohonů používaná v drážních vozidlech. Testování slouží pro ověření aplikace ve funkčním provozu metodou nazývanou „Testování integrace Software/Hardware“. Tuto metodu používá SW vývojář po vyvinutí vlastního zdrojového kódu řídicí jednotky a tím ověřuje správné reakce funkcí jednotky na podněty podle daných specifikací.

Navržený testovací systém slouží nejen pro ruční testování řídicí jednotky, ale také pro zautomatizování jednotlivých testů, tím i zrychlení celkového testování řídicích jednotek. Zároveň není HiL sestavený jen pro jeden typ řídicí jednotky, měl by být navržený s větší rezervou vstupů/výstupů pro používání v náročnějších aplikacích různých řídicích jednotek.

1.1 Cíle práce

Cíle této diplomové práce vycházejí z bodů zásad pro vypracování.

- Definování požadavků na vstupy a výstupy pro danou testovanou elektronickou řídicí jednotku
- Výběr vhodné platformy a konfigurace testovacího systému na základě definovaných požadavků
- Návrh způsobu přizpůsobení signálů mezi testovaným zařízením a testovacím systémem

- Konfigurace programového vybavení testovacího systému pro ruční testování v otevřené smyčce dané řídicí jednotky

1.2 Struktura textu práce

Text této práce se po úvodu v druhé kapitole zabývá seznámením čtenáře s testovací metodou Hardware ve smyčce a jejím použitím v praxi. Je zde vysvětlený princip metody a výhody používání tohoto způsobu testování.

V další, třetí kapitole textu se nachází zvolená testovaná řídicí jednotka, střídač pomocných pohonů. Popisuje se možnost použití řídicí jednotky ve zmíněné aplikaci střídače pomocných pohonů a možnosti použití v dalších aplikacích. Následně jsou zobrazeny technické údaje a parametry testované řídicí jednotky.

Čtvrtá kapitola poukazuje na dostupné testovací systémy různých výrobců na trhu, jejich vlastnosti, výhody a také nevýhody.

V páté kapitole jsou uvedeny požadavky na pořizovaný testovací systém, definování počtu vstupů, výstupů a sériových sběrnic CAN. Je zde popsán zvolený testovací systém a jeho komponenty nutné pro testování i potenciálně potřebné komponenty využitelné v dalších aplikacích.

Zvolený HiL pořízený do firmy Škoda Electric a.s. oddělení SW1 je popsán a zobrazený v šesté kapitole této práce.

Z důvodu nekompatibilních napěťových úrovní vstupů/výstupů testovacích systémů a jednotkami firmy Škoda Electric a.s. se sedmá kapitola věnuje návrhu a výrobě rozhraní pro přizpůsobení analogových a digitálních signálů mezi testovacím systémem a testovanou elektronickou řídicí jednotkou.

Osmou kapitolu naplňuje popis použitého programového vybavení, informace o připojení řídicí jednotky k testovacímu systému, použití potřebných SW modelů a konfiguraci testovacího systému.

V poslední, deváté kapitole je zobrazeno spuštění testovacího systému a provedení dvou jednoduchých testů v otevřené smyčce, tzn. uživatel zadá podnět v testovacím programu a zkontroluje reakci řídicí jednotky.

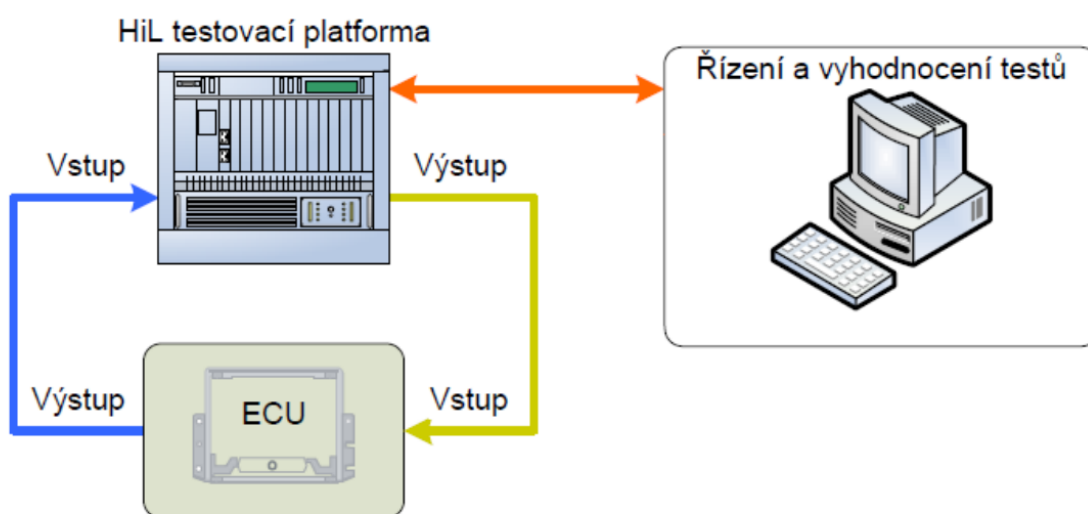
V závěru je shrnutá praktická část této práce, výhody použití testovacího systému HiL a možné využití v rozsáhlejších aplikacích.

2 Princip testování na platformě Hardware in the Loop

Platforma Hardware in the Loop, z anglického překladu Hardware ve smyčce, je testovací metoda, kde se k platformě připojí (kontrolér s I/O komponenty) všechny používané vstupy, výstupy a komunikační linky testované elektronické řídicí jednotky (ECU), též nazývané testované zařízení (Device under Test - DUT) nebo jednotka pod testem (Unit under Test - UUT). Z platformy se simulují veškeré zátěže a akční členy, generující požadované hodnoty. Princip připojení je zobrazen na *Obr. 1*. Tím se velmi snadno navodí stavy, které nastávají v reálném provozu, díky tomu lze velmi efektivně otestovat správnou funkčnost řídicí jednotky.

Metoda HiL se používá všude tam, kde není možné testování řídicí jednotky v reálném provozu nebo je to velmi nákladné, platformou HiL se jednoduše navodí stavy právě pro simulování okolního prostředí testované ECU.

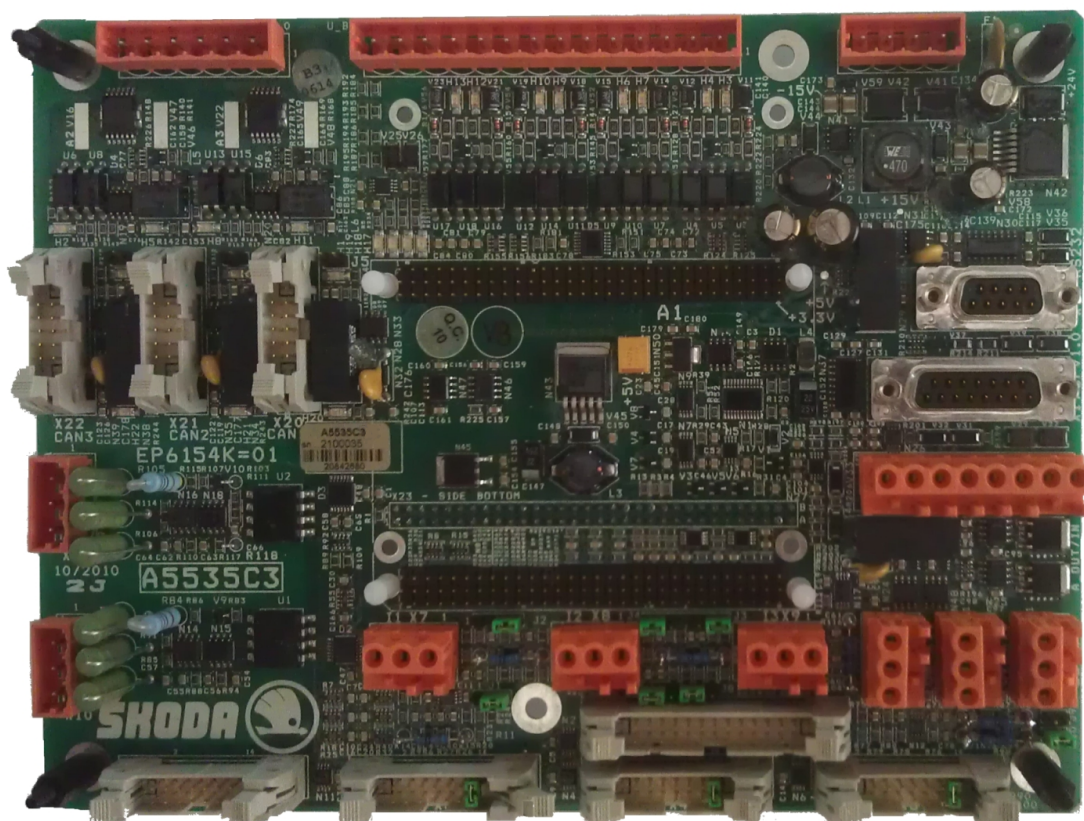
V počáteční fázi se nastaví požadované výstupy z testovacího systému pro vstupy testované jednotky. Po spuštění se zachycují výstupy z jednotky, které jsou následně vyhodnoceny pro určení splnění či nesplnění testů. Všechny tyto vstupy a výstupy jsou obsluhovány platformou HiL a na základě požadovaných hodnot jsou vyhodnoceny. Vyhodnocení provádí uživatel na počítači při ručním testování v otevřené smyčce. Tento počítač je připojený k platformě a slouží k obsluze testovacího systému. V případě automatického testování provádí řízení a vyhodnocení testů pouze počítač, v němž jsou nadefinované algoritmy pro správné vyhodnocení testů.



Obr. 1 – Princip testování ECU na platformě HiL [1]

3 Požadavky pro testovanou elektronickou řídicí jednotku

Pro testování integrace SW/HW je zvolena řídicí jednotka A5535C3 zobrazená na Obr. 2 s řídicím sub-modulem S1301C1 navržená ve firmě Škoda Electric a.s. ECU se používá například pro řízení pomocných pohonů v trakčních vozidlech vyrobených zmiňovanou firmou. Jednotka je použitelná ve vozech s palubním stejnosměrným napětím 24 V pro řízení H-můstku a Chopperu na straně primární a pro řízení třífázového střídače na straně sekundární. Chopper je obvod na principu rychle kmitajících přepínačů. Slouží pro odstranění napěťového offsetu ve stejnosměrném obvodu. Jednotka rozhraní má ze strany součástek osazený konektor pro umístění sub-modulu a ze strany druhé konektor pro komunikační modul MVB od firmy Duagon. Komunikační modul MVB se v testované aplikaci nepoužívá.



Obr. 2 – Rozhraní A5535C3 [2]

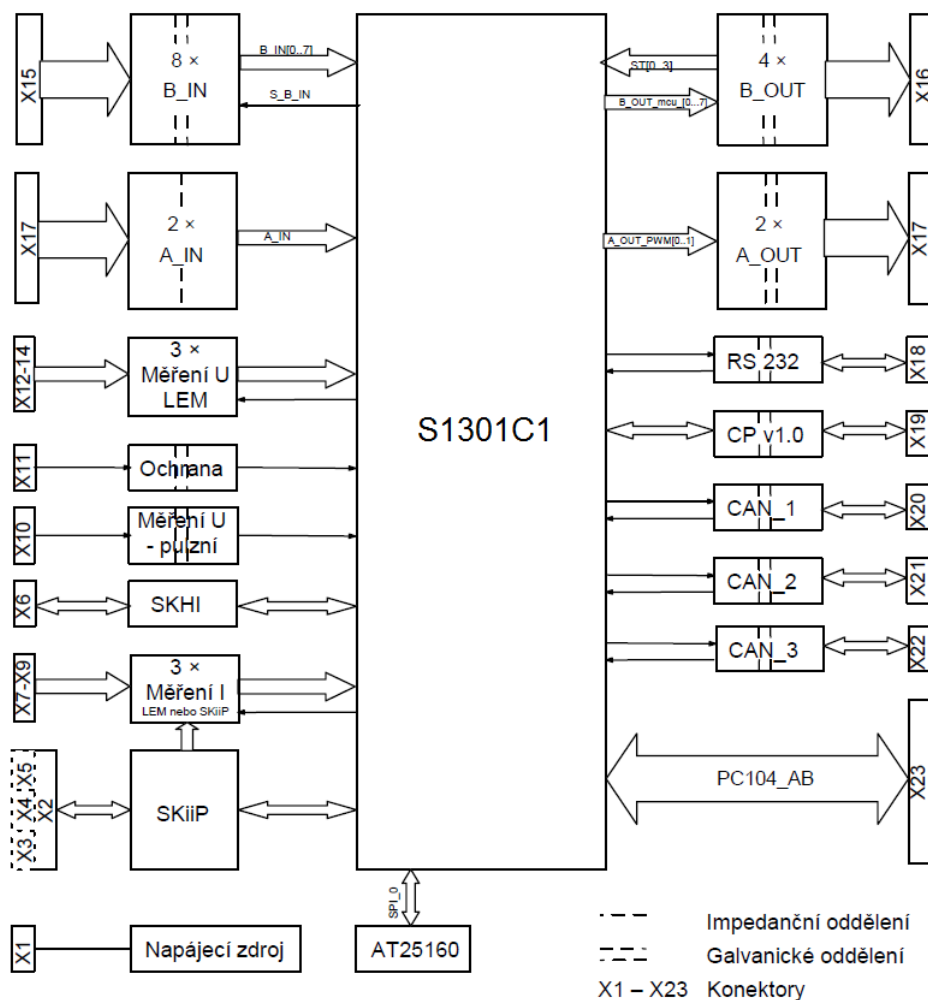
3.1 Popis funkce

Jednotka A5535C3 rozhraní pomocného pohonu slouží k úpravě signálů mezi sub-modulem S1301C1 (jednotka s řídicím mikrokontrolérem), samotnými pomocnými pohony a vstupním napájením z palubního napětí vozidla. K jednotce je možné připojit jeden třífázový nebo tři jednofázové moduly SKiiP a jeden SKHI driver. Moduly SKiiP jsou napájené napřímo vstupním stejnosměrným napětím 24 V bez ochranných obvodů.

Pro měření proudů lze použít výstupní signály SKiiPu přes externí převodníky proudů. Upravené vstupní signály jsou mimo standardního zpracování mikroprocesorem dále zavedeny do analogových komparátorů. Měření napětí je možné provádět pomocí tří LEM převodníků proudů a jednoho U/f převodníku.

Obvody binárních vstupů rozhraní pracují v impulsním režimu, čímž je zaručena dostatečná velikost vstupního proudu při zachování malých tepelných ztrát na vstupních obvodech. Princip funkce spočívá v cyklickém krátkodobém připojování vstupů pomocí spínacích tranzistorů na diody optočlenů. Pomocí těchto optočlenů je realizováno galvanické oddělení.

Výstupní obvody pro digitální signály jsou realizovány integrovanými spínači typu Smart High-Side Power Switch vybavenými nadproudovou, tepelnou a přepět'ovou ochranou. Dále obsahují diagnostické obvody pro zjišťování zkratů a rozpojených výstupních obvodů.



Obr. 3 – Blokové schéma jednotky A5535C3 [2]

Rozhraní pro analogové vstupy je řešeno pomocí speciálních diferenciálních zesilovačů s vysoko-impedančními vstupy, které částečně nahrazují galvanické oddělení.

Analogové výstupy jsou proudové, založené na obvodu XTR116 (4 – 20 mA Current Loop Transmitters) s galvanickým oddělením.

Pro komunikaci s nadřazeným řízením a obsluhou je rozhraní vybavené třemi CAN linkami, jednou sériovou linkou RS232, rozhraním pro Control Panel v1.0 a linkou MVB. Celkové blokové schéma testované jednotky je vidět výše na Obr. 3.

3.2 Technické údaje

Jmenovité napájecí napětí desky rozhraní A5535C3 je 24 V. Řízení třífázového modulu SKiiP je osazeno čtyřmi digitálními vstupy logické úrovně 15 V DC a stejnou úroveň má i šest digitálních výstupů. Měření proudů a napětí provádí měřicí převodníky

s výsledným převodem v rozsahu 0 – 10 V příp. 0 – 5 V. Univerzální digitální vstupy jsou řešené na logických úrovních pro Low: 0 – 8 V a High: 12 – 36 V. Řídicí jednotka disponuje osmi digitálními vstupy a čtyřmi výstupy. Digitální výstupy pracují s dovoleným kolísáním 5 – 36 V logické úrovně H a zatížení jednoho výstupu je možné až 2 A, resp. 3 A na skupinu tvořenou dvěma výstupy. Pro ladění aplikace řídicí jednotky slouží galvanicky oddělená sériová komunikační linka RS232 a zařízení může komunikovat s nadřazeným řízením po třech galvanicky oddělených CAN linkách.

Jak z předchozího textu a obrázku v odst. 3.1 vyplývá, rozhraní A5535C3 je možné použít nejen k řízení pomocných pohonů. Přesto jsou v našem případě požadavky k testování jen na aplikaci střídače pomocných pohonů a testovaná aplikace v A5535C3 odpovídá pouze této funkci. Z výše zmíněných vlastností a požadavků, včetně vstupů/výstupů vypsanych v tabulce *Tab.1*, dále v odst. 5.1, bude probíhat návrh, výběr vhodné platformy a konfigurace testovacího systému.

4 Možnosti dostupných testovacích systémů na trhu

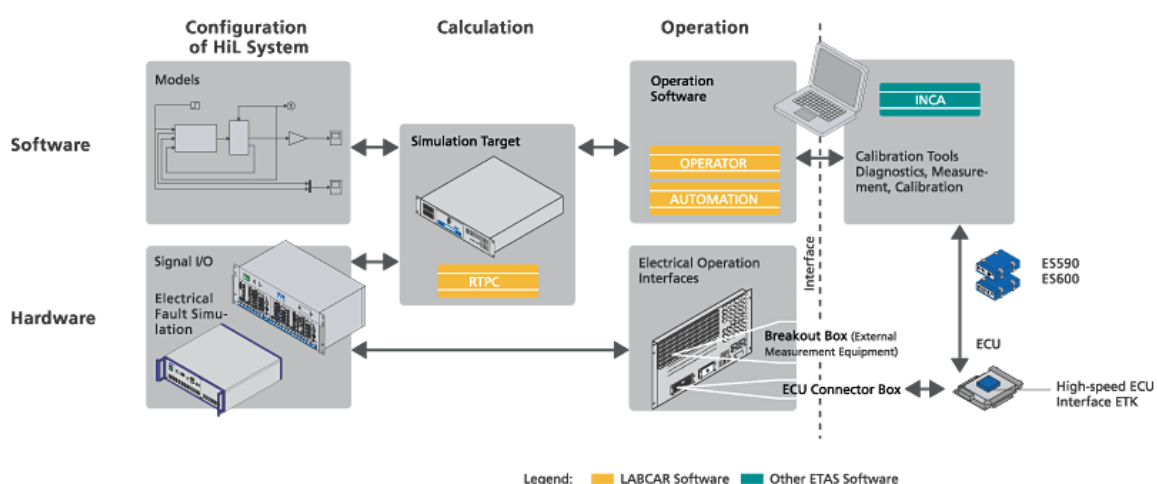
Výběr vhodné platformy pro testování v sobě zahrnuje spoustu parametrů. Důležitými parametry jsou například univerzálnost testovacího systému pro více aplikací, napěťové a proudové přizpůsobení systému k ECU a neméně důležitým parametrem je cena a možnost případného rozšíření testovacího systému v případě nárůstu požadavků. Mezi profesionální systémy dostupné a v této práci srovnávané v následujícím textu patří:

- ETAS
- dSPACE
- National Instruments

Pro správný výběr testovacího systému jsou použita kritéria převážně cenová, následně dostupnost v České republice a v neposlední řadě kritéria přizpůsobení propojení testovacího systému k ECU.

4.1 ETAS

Testovací systémy německé společnosti ETAS GmbH jsou používány předními výrobci automobilů pro HiL testování. Ovšem společnost ETAS GmbH nemá v České republice oficiální zastoupení, tím rapidně klesá dostupnost a zvyšuje se pořizovací cena. Na základě této informace nebyla zjišťována přesná cenová nabídka pro požadovanou aplikaci. Ze zmiňovaného důvodu je výběr tohoto testovacího systému tím nesprávným krokem a v této práci je vyobrazen pouze jeho princip na *Obr. 4*.



Obr. 4 – Blokové schéma testovacího systému ETAS [3]

Systém ETAS LABCAR je „Real-Time“ systém pracující s procesorem PowerPC. Modely jsou vytvořeny v prostředí Simulink a poté přeneseny do HiL systému, v obrázku označené jako „Simulation Target“. Přizpůsobení napětí a proudů platformy s ECU jsou slučitelné za pomoci modulárních vstupů a výstupů.

4.2 dSPACE

Další německou společností vyvíjející testovací systémy je dSPACE GmbH. V nabídce má univerzální řešení v podobě modulárních systémů. Podobně jako u ETAS systémů jsou systémy dSPACE podpořeny procesory PowerPC pro běh v reálném čase.

Přestože oficiální obchodní zastoupení dSPACE v České republice zajišťuje Humusoft, s.r.o., pro požadované cenové srovnání se nachází tento testovací systém ve vyšší cenové relaci, a tím není pro požadovanou aplikaci adekvátní volbou. Níže na *Obr. 5* je zobrazený systém dSPACE Simulator Mid-Size.

Simulator Mid-Size je kompaktní dSPACE testovací platforma HiL. Skládá se z Embedded počítače a modulárních I/O karet, popř. komunikace CAN, signal conditioning, PWM, atd. Podobně jako u systémů National Instruments (popsané níže), je tento systém univerzální, přestože je zaměřený převážně na automobilový průmysl, pro požadovanou aplikaci by mimo cenového kritéria vyhovoval v kritériích ostatních, včetně napěťového a proudového přizpůsobení.



Obr. 5 – Testovací systém dSPACE Simulator Mid-Size [4]

4.3 National Instruments

Americká společnost National Instrument působí od roku 1976 a v dnešní době lze její pobočky nalézt po celém světě. Společnost nabízí velkou škálu měřicích, testovacích systémů a systémů pro získávání dat. V nabídce jsou různé karty připojitelné k PC přes rozhraní USB, karty do stolních PC určené k instalaci do slotu PCI či PCIe a pro nás nejzajímavější, modulární systém PXI viditelný na *Obr. 6*. Systém PXI je postavený na embedded kontroléru a je propojen sběrnici s kartami dle požadovaných vlastností (Analog I/O, Digital I/O, CAN, ...). Pro ovládání těchto HW produktů jsou v nabídce software LabVIEW a VeriStand (informace níže), taktéž od NI.



Obr. 6 – Platforma PXI od National Instruments [5]

5 Výběr vhodné platformy

5.1 Požadavky na testovací systém

Na základě zkušeností kolegů vývoje hardware HW a detašovaného pracoviště vývoje software SW2 firmy Škoda Electric a.s. byl výběr platformy PXI od National Instruments zřejmý. Následná možnost nákupu platformy za výhodných podmínek jen potvrdila pořízení testovací platformy PXI.

Požadavky na testovanou řídicí jednotku střídače pomocných pohonů jsou základem pro výběr konfigurace testovacího systému. Ten je svými vstupy, výstupy a komunikačními porty předimenzovaný z důvodu rozšíření testovacího systému i na další aplikace a řídicí jednotky. Požadované vstupy pro testovanou řídicí jednotku jsou uvedeny v tabulce *Tab. 1* níže.

Tab. 1 – Tabulka použitých konektorů v požadované aplikaci [2]

Druh připojení	I/O	Signál	Použití	Konektor
Napájení	1x Napájecí vstup	24 V DC	Napájení rozhraní	X1
Řízení 3F modulu SKiiP	4x Digitální vstup	15 V DC	Chybové signály	X2
	6x Digitální výstup	15 V DC	PWM signály	
	5x Analogový vstup	0-10 V	Měření napětí, proudů a teploty	
Napěťové čidlo	1x Analogový vstup	0-5 V	Měření napětí na výstupu 3F	X12
Digitální vstupy	8x Digitální vstup	24 V DC	L: 0 – 8 V, H: 12 – 36 V	X15
	1x Analogový vstup	0 – 40 V	Měření napětí na baterii	
Digitální výstupy	4x Digitální výstup	24 V DC	Max. 2 A na kanál, 6 A celkem	X16
Komunikační sériová linka	1x RS232	-	Pro ladění aplikací	X18
CAN komunikace	3x CAN	-	Pro komunikaci	X20
			s nadřazeným řízením	X21
			a diagnostiku	X22

5.2 Potenciálně potřebné a důležité komponenty pro sestavení testovacího systému

V následných odstavcích je popis jednotlivých komponent, ze kterých se sestaví testovací systém HiL tvořený platformou PXI, software LabVIEW, VeriStand, TestStand a potřebných komponent, jako např. napájecí zdroje a desky s obvody pro přizpůsobení signálu mezi testovaným zařízením a testovacím systémem.

5.2.1 Skříň PXI

Embedded kontrolér je propojený s modulárními kartami přes sběrnici PXIe, to vše je umístěné v tzv. Chassis, neboli z překladu „podvozek, šasi, skříň“. PXIe může být umístěný ve skříni společně s různými periferiemi, jako jsou například: napájecí zdroje, integrované rozhraní mezi PXIe a ECU, atd. Také může být volně stojící na pracovišti, dle přání zákazníka.

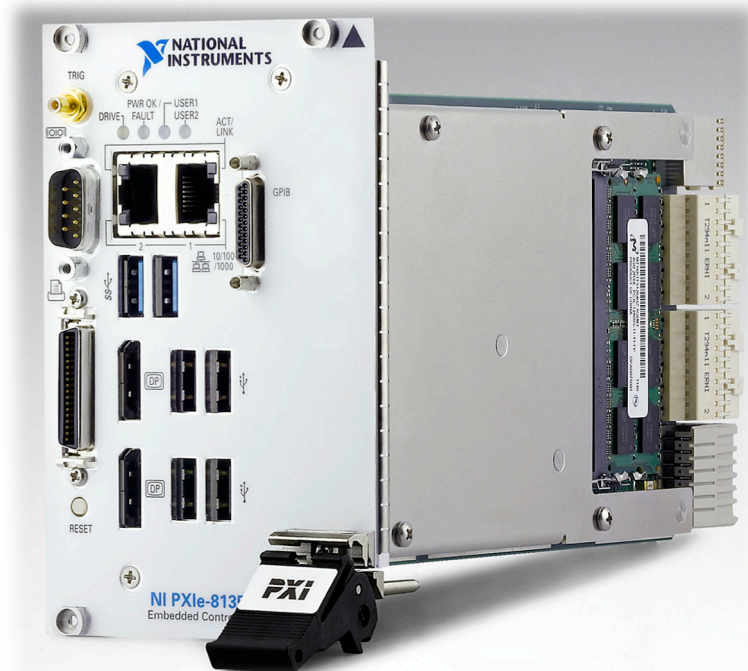


Obr. 7 – PXIe-1065 s osazeným kontrolérem [5]

Na *Obr. 7* je zobrazené chassis NI PXIe-1065 s celkovým počtem 18 slotů. Z toho 1 PXIe slot pro vestavěný kontrolér, 9 PXI slotů počítačové sběrnice PCI pro průmyslové použití, 4 hybridní sloty a 4 PXIe sloty, obdobně jako u PXI, průmyslové sběrnice PCI express.

5.2.2 Vestavěný kontrolér

Jako výpočetní zařízení systému HiL nabízí výrobce National Instruments například PXIe-8135 RT, na Obr. 8. Jedná se o počítač s možností volby operačního systému Windows nebo PharLap. Druhý zmíněný operační systém je Real-Time OS od NI, vytvořený na jádře operačních systémů Linux. Tento počítač nese čtyřjádrový procesor Intel Core i7 s frekvencí 2,3 GHz a dvěma výpočetními vlákny na každé jádro. Na předním panelu jsou umístěné konektory pro vstupně-výstupní periferní zařízení v podobě DisplayPort pro monitor, USB (klávesnice, myš, tiskárna, ...), sériový port RS232, ethernetový RJ-45, GPIB pro ovládání např. zdrojů a paralelní port LPT.



Obr. 8 – Vestavěný kontrolér PXIe-8135 RT [5]

5.2.3 Výběr potencionálních PXI/PXIe karet

Do volných slotů skříně jsou instalované různé karty dle požadavků na testovací systém, aby z hlediska univerzálnosti obsahoval dostatečný počet portů pro všechny testované aplikace včetně rezervního počtu s možným rozšířením požadavků v budoucím čase. Pro aplikaci uvedenou v odstavci 2, tj. ECU A5535C3 se sub-modulem S1301C1, jsou níže uvedené nutné modulové karty systému PXI.

a) PXI-6704

Karta PXI-6704, ilustrace na *Obr. 9*, disponuje převážně statickými analogovými výstupy, konkrétně 16 napětovými výstupy (± 10 V) a 16 proudovými výstupy (0,1 – 20 mA) a dále obsahuje 8 obousměrných digitálních vstupů/výstupů, kompatibilních s TTL logikou. Podle specifikace výrobce nejsou signály určené pro spínání zátěží, maximální výstupní proud jednoho signálu může být nejvýše 16 mA a na celou kartu 128 mA. Proto bude nutné navrhnout karty rozhraní pro úpravu signálů, které bude ovládáno PXIe kontrolérem ke spínání vyšších zátěží. Takové karty rozhraní jsou popsány v kapitole 7.



Obr. 9 – Karta PXI-6704 [5]

b) PXI-6723

PXI-6723 karta zobrazená na *Obr. 10* vlastní taktéž převážně analogové výstupy jako karta předchozí, tentokrát s počtem signálů 32, avšak s možností funkčních analogových výstupů až do frekvence 10 kHz. Napětové signály jsou rovněž stejné s předchozí kartou (± 10 V – pouze napětové výstupy). Na PXI-6723 se nachází opět 8 obousměrných digitálních kanálů (výstupní proud 24 mA/kanál, 192 mA/kartu) s úrovněmi TTL a 2 čítače.



Obr. 10 – Karta PXI-6723 [5]

c) **PXI-6225**

Obr. 11 ilustruje kartu PXI-6225. Ta se zařazuje mezi multifunkční karty. Obsahuje 80 analogových vstupů nebo 40 diferenčních analogových vstupů s 16bitovým rozlišením „standardního NI“ rozsahu ± 10 V, 2 analogové výstupy se stejnými vlastnostmi a maximální zátěží 5 mA/kanál a 24 obousměrných digitálních kanálů (i zde s úrovněmi TTL a maximální zátěží 24mA/signál a 448 mA/kartu). Dalšími vlastnostmi této karty jsou 2 čítače 32bitové a digitální synchronizační signál.



Obr. 11 – Karta PXI 6225 [5]

d) PXI-8512/2

Po definování vstupně-výstupních karet do systému PXIe je nutné vyřešit i komunikační karty pro simulaci nadřazeného řízení a testování CAN komunikace s ECU. K tomu slouží karta na *Obr. 12* s názvem PXI-8512/2, osazená dvěma devítipinovými D-Sub konektory pro sběrnici CAN-Bus. Jedná se o tzv. vysokorychlostní porty s maximální přenosovou rychlostí 1 Mb/s (HS CAN).



Obr. 12 – Karta PXI 8512/2 [5]

e) PXI-7854R

K provedení jednodušších testů ECU jsou předchozí zmiňované karty v dostatečném sestavení. Pro náročnější testy je při návrhu systému nutné počítat i s kartou FPGA, resp. PXI-7854R - *Obr. 13*. Karta disponuje 8 vstupy a 8 výstupy se 16bitovým rozlišením (± 10 V, pro výstup max. 2,5 mA/signál, 20 mA/kartu) a 96 obousměrnými digitálními signály (napěťové úrovně výstupů: LVTTTL, vstupů: TTL) a programovatelného hradlového pole FPGA. To může být použito například pro zpracování PWM signálů vygenerovaných z testované jednotky střídače pomocných pohonů.



Obr. 13 – Karta PXI-7854R [5]

f) **PXIe-8234**

Přes dva ethernetové adaptéry v kontroléru PXI je nutné skříň osadit ještě kartou s dalšími dvěma ethernetovými porty. Je to z důvodu připojení kontroléru do sítě Škoda a druhého portu ke vzdálenému obsluhujícímu počítači. Modernější testované jednotky disponují dvěma ethernetovými diagnostickými porty, a tím by při dalších aplikacích mohl vzniknout problém s nedostatečným počtem těchto portů. Karta PXIe-8234 ilustrovaná na Obr. 14 disponuje dvěma gigabitovými porty, které budou dostačující také při budoucím využití právě u modernějších řídicích jednotek.



Obr. 14 - Dvouportová ethernetová karta PXIe-8234 [5]

5.2.4 Výběr PXI/PXIe karet pro vlastní test testovacího systému

Při návrhu testovacího systému je nutné počítat s požadavky na normy. Pro testované řídicí jednotky určené v provozu se stupněm bezpečnosti SIL 2 je požadavek na tzv. „selftest“ neboli vlastní test testovacího systému. Prakticky se propojí vstupy a výstupy testovacího systému včetně rozhraní pro úpravu signálů – viz kapitola 7 – a kabelových svazků. Následně se otestují použité vstupy a výstupy testovacího systému. Report z vlastního testu se dokládá s výsledným reportem testu ECU.

Prakticky je skříň PXI navíc osazena kartami: funkční generátor, spínací matice a multimetr. Funkční generátor generuje signály pro analogové i digitální vstupy HiLu, multimetr měří analogové a digitální výstupy HiLu a spínací matice přepíná signály vstupů/výstupů na funkční generátor/multimetr.

a) **PXI-5402**

Karta PXI-5402 – funkční generátor na *Obr. 15* – umožňuje generovat různé signály (sinus, obdélník, pila, trojúhelník, DC) rozsahu ± 5 V se 14bitovým digitálně-analogovým převodníkem. Generované funkce mohou mít šířku pásma 20 MHz, respektive 1 MHz pro pilu a trojúhelník.



Obr. 15 – Funkční generátor PXI-5402 [5]

b) **PXIe-4081**

Digitální multimetr, karta PXIe-4081 na *Obr. 16*, s rozlišením 7 a $\frac{1}{2}$ digitů a měřicím rozsahem napětí ± 1000 V, s možností měření odporu a proudů v rozsahu ± 3 A,

je dostatečným pomocníkem vlastního testu HiLu. Ovšem kromě selftestu multimetr slouží i k dalším operacím, ať už ladění aplikací, různým měřením či hledání chyb v obvodech.



Obr. 16 - Digitální multimetr PXIe-4081 [5]

c) PXIe-2529

Spínací matice 4 x 32, ilustrovaná na Obr. 17, 4 x 32 slouží právě k již výše zmíněnému přepínání vstupů/výstupů na funkční generátor/multimetr. Ve 4 sloupcích jsou připojené: voltmetr, ampérmetr, napájecí zdroj a kostra (GND) a ve 32 řádcích vstupy a výstupy. Vlastní test probíhá postupným spojením a změřením jednoho řádku se sloupcem. Spínací matice disponuje 128 spínacími relé s maximální zátěží při přepínání 37,5 VA při 150 V nebo 2 A. Tyto limity jsou dostatečné pro zmiňovanou aplikaci spínací matice.



Obr. 17 - Spínací matice 4x32 - PXIe-2529 [5]

5.2.5 Napájecí zdroje

Volba vhodných napájecích zdrojů je důležitá z pohledu spolehlivosti testovacího systému (kvalita zdroje) i možnosti automatizace (možnost ovládní). Hlavním kritériem pro výběr vhodného napájecího zdroje je požadovaný výkon (rozsah výstupního napětí a proudu) a ke zautomatizování možnost vzdáleného řízení. Kontrolér PXIe disponuje portem GPIB. Paralelní sběrnici GPIB lze řídit až 15 zařízení. Pro aplikace testování integrace SW/HW je testovací systém vybavený třemi napájecími zdroji.

a) Delta Elektronika SM400-AR-4

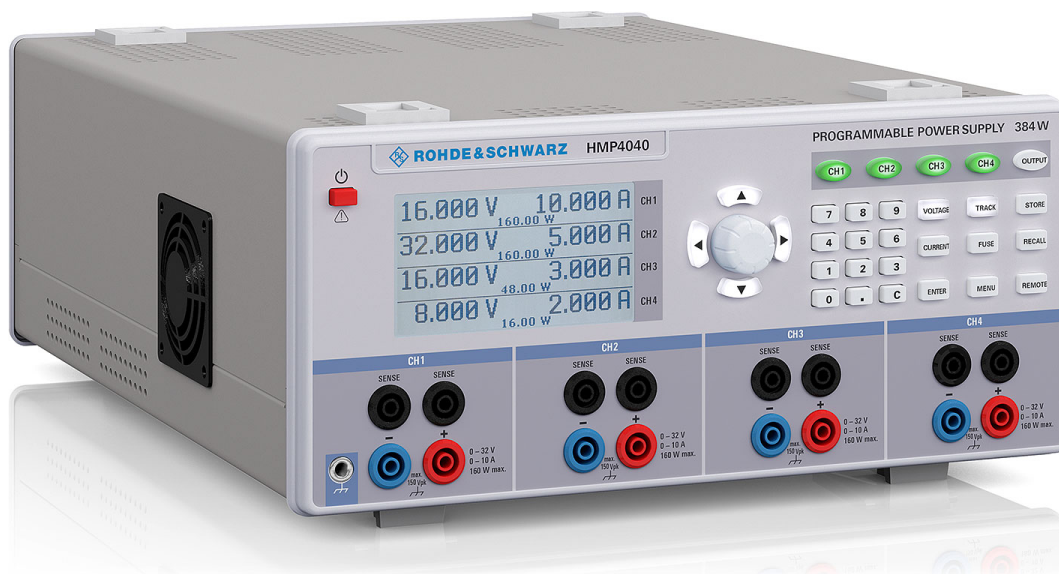
Regulovatelný stejnosměrný napájecí zdroj SM400-AR-4, ilustrativně zobrazený na Obr. 18, disponuje výstupním výkonem 800 W (4 A při 0-200 V a 2 A při 0-400 V). Samozřejmostí je, jak uvádí výše v textu, propojitelnost zdroje ke kontroléru přes GPIB rozhraní. Tento zdroj obohacuje testovací systém o možnost testování řídicích jednotek vyžadujících např. palubní napětí 110 V. Vzhledem k rozměrům zdroje (polovina 19“ a výška 2U) a faktu, že celý testovací systém je umístěn ve skříni 19“, byly zakoupeny a umístěny vedle sebe dva tyto zdroje.



Obr. 18 - Napájecí zdroj Delta Elektronika (ilustrační foto) [6]

b) Rohde & Schwarz HMP4040

Ke zvýšení univerzálnosti je testovací systém vybaven ještě jedním, tentokrát čtyřkanalovým stejnosměrným napájecím zdrojem od firmy Rohde & Schwarz. Model HMP4040, zobrazený na *Obr. 19*, má regulovatelné výstupní napětí až 32 V (běžné napájecí napětí ECU = 24 V), výstupní proud až 10 A na kanál a celkový maximální výstupní výkon 384 W. Při typickém odběru řídicí jednotky 0,5 – 1 A je i v tomto případě značná výkonová rezerva, navíc díky čtyřem kanálům není problém jeden kanál použít pro napájení jednotky a další kanál pro napájení například digitálních vstupů jednotky. Tím půjde velmi dobře otestovat reakce aplikace řídicí jednotky na zakázaná napěťová pásma mezi úrovněmi H a L (musí být implementováno v každé aplikaci). I v tomto napájecím zdroji je instalované GPIB rozhraní, které není součástí zdroje, ale je koupené jako jeho rozšiřující rozhraní.

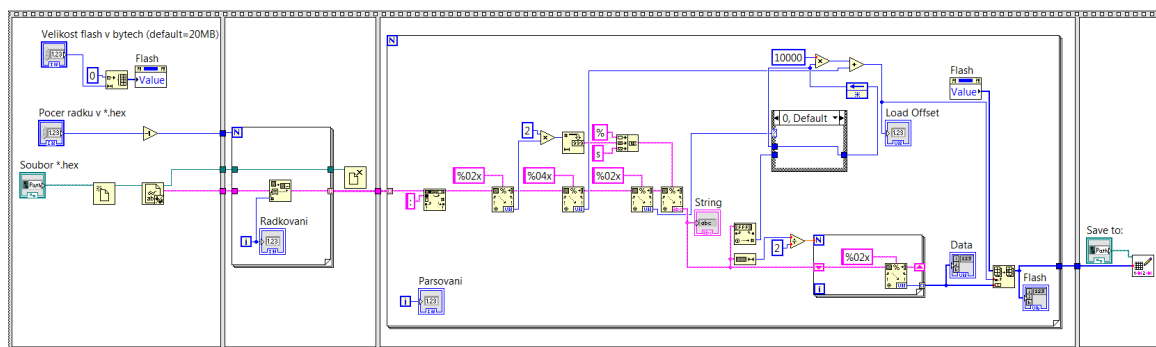


Obr. 19 - Napájecí zdroj R&S HMP4040 [7]

5.2.6 Software

National Instruments vyvinula vlastní software LabVIEW. Jedná se o grafické vývojové prostředí, ukázka blokového diagramu v LabVIEW na Obr. 20, které se stává oblíbenějším. NI disponuje největším pozitivem LabVIEW, možností tzv. paralelního chodu programu pomocí již zmiňovaného grafického prostředí. I přes výhody LabVIEW může být implementace některých funkcí nevhodná, a proto je možné např. v jazyku C vytvořit funkci do DLL knihovny a vložit do LabVIEW nebo použít prostředí LabWindows/CVI (také od NI), umožňující implementaci měřicích a řídicích procesů v jazyce ANSI C.

LabVIEW je možné doplnit moduly Real-Time a FPGA, díky kterým je možné vytvářet aplikace pro testování v reálném čase a programovat FPGA.



Obr. 20 – Ukázka programu v LabVIEW (Parsování dat ze souboru *.hex do pole U8)

V LabVIEW je možné vytvořit tzv. VI neboli Virtuální Instrument, pod kterými si můžeme představit vytvořený grafický program. Ve VI lze snadno vytvořit program pro určité výpočty, simulace a pro nás podstatné, obsluhu sériové sběrnice RS232, případně ethernetu s protokolem UDP pro obsluhu a diagnostiku ECU. Protokol pro přenos dat je shodný pro RS232 i UDP. Další možnost diagnostické komunikace poskytuje monitorská CAN sběrnice.

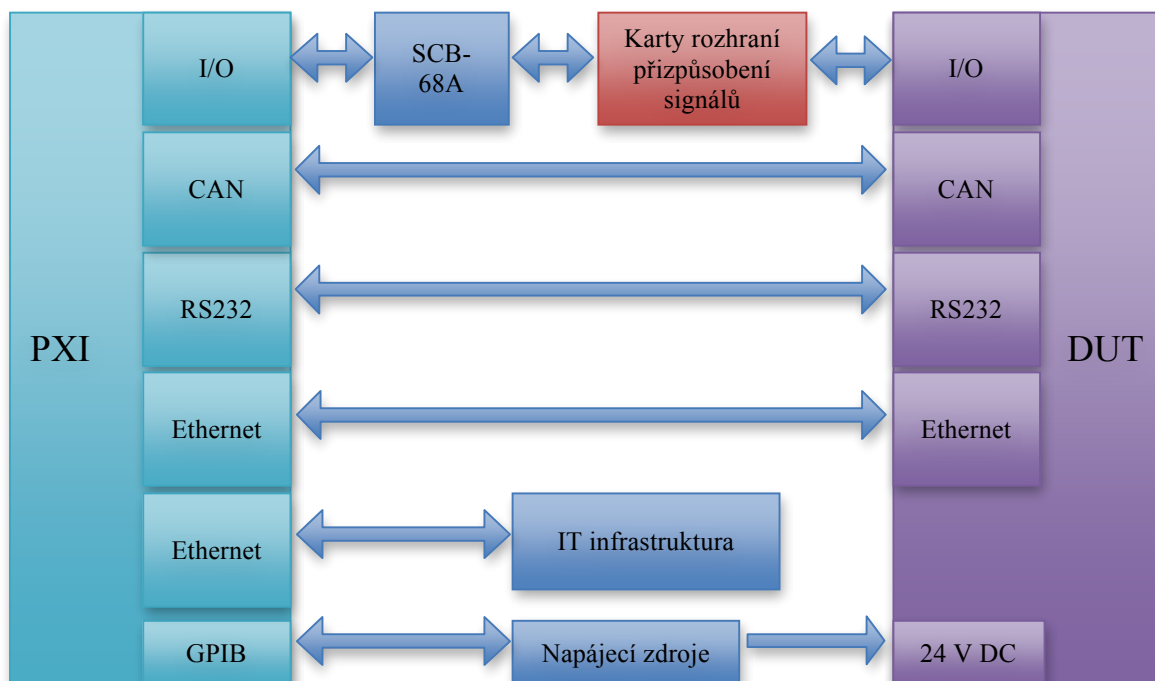
Sestavit testovací systém se software LabVIEW není úplně možné a budou k tomu zapotřebí další programy. VeriStand, také od firmy NI, slouží k obsluze řídicí jednotky a spuštění okolního prostředí pro simulaci reálného provozu ECU ve smyčce. VeriStand snadno ovládá CAN sběrnici a jednotlivé signály, které skládá do rámců zpráv z databázových informací. Vstupy a výstupy jednotky jsou také obsluhované programem VeriStand.

Pro implementaci výše zmíněných programů do testovacích kroků je nutný program TestStand. Ten dokáže obsluhovat nejen VI z LabVIEW nebo ECU z VeriStand, ale bude obsluhovat jednotlivé parametry, spouštět test v sekvenčním provedení, kontrolovat hodnoty a veličiny ECU a v poslední řadě generovat protokol z provedeného automatického testování. To je ovšem nadstavbou této práce.

6 Výsledný koncept testovacího systému

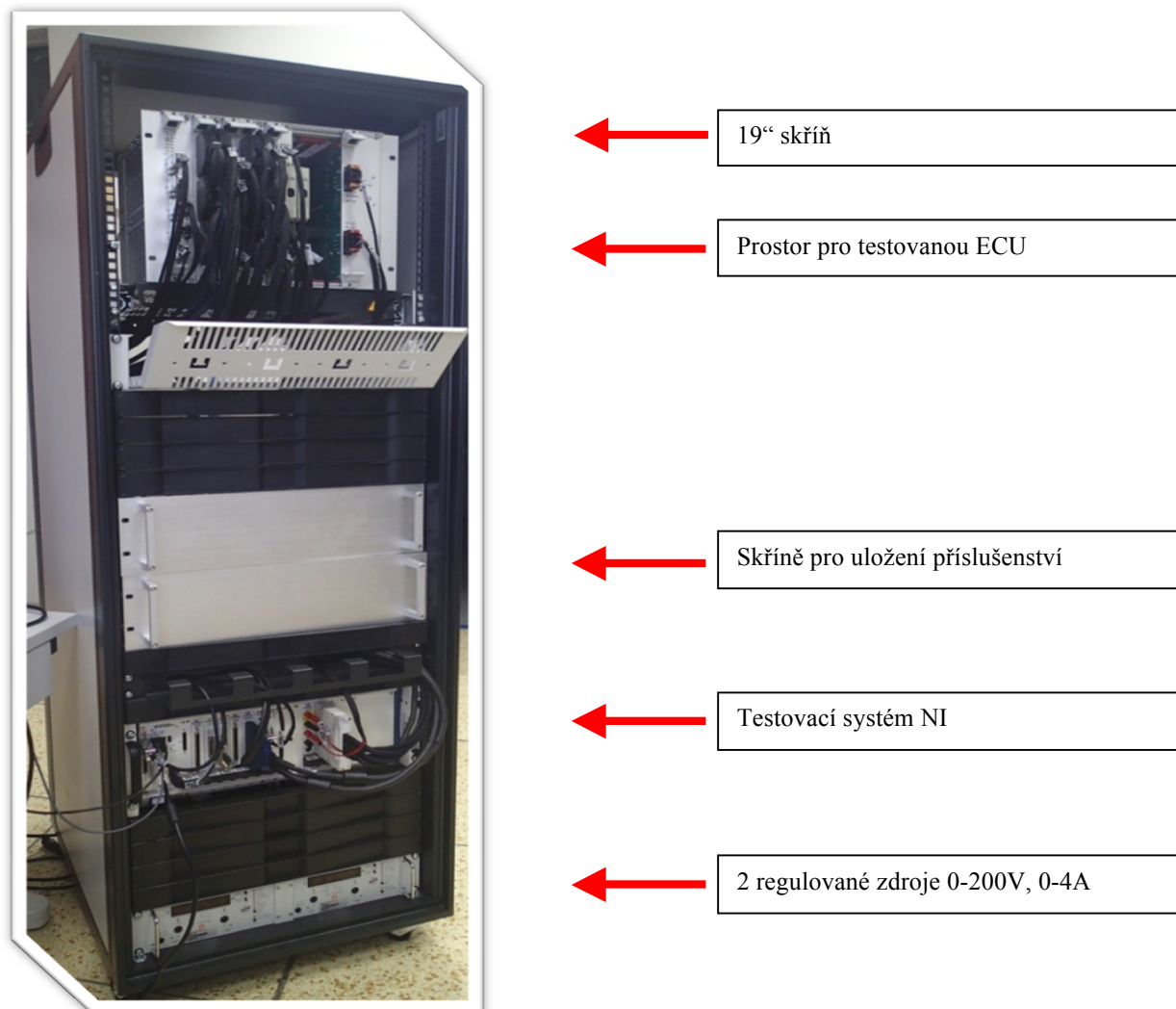
Na *Obr. 21* je blokové schéma navrženého testovacího systému (PXI) a jeho propojení s testovanou jednotkou (DUT). Na blokovém schématu jsou zobrazené porty PXI a DUT a jejich vzájemné propojení. Konektory CAN, RS232 a Ethernet jsou připojené přímo k testované jednotce. Druhý konektor Ethernet je propojený se sítí ŠKODA, případně se vzdáleným počítačem, konektor GPIB je připojený k napájecím zdrojům. Analogové a digitální vstupy/výstupy testovacího systému jsou připojené přes terminál SCB-68A a karty pro úpravu signálů (informace v kapitole 7) do analogových a digitálních vstupů/výstupů testované jednotky.

Tento výsledný koncept testovacího systému bude propojený popsáním způsobem s každou testovanou jednotkou. Výsledný obrázek testovacího systému je vyobrazen ilustračně a popsán na *Obr. 22*. Zde je vidět praktické umístění samotného řídicího počítače i uložení napájecích regulovatelných zdrojů, ovládaných přes sběrnici GPIB, a dostatečný prostor pro libovolnou testovanou řídicí jednotku firmy Škoda Electric a.s. Snímek testovacího systému byl pořízený ještě před nákupem zbývajících komponent, chybí například napájecí zdroj Hameg.



Obr. 21 - Blokové schéma testovacího systému

Pro jednotku A5535C3 jsou vlastnosti testovacího systému, zmíněné v předchozí části, velmi dostatečné. V první fázi vývoje testování aplikace jsou zakomponované jednodušší testy v podobě simulování chyb na vstup ECU a sledování její reakce. Přesto je testovací systém od NI definovaný i pro náročnější testovací aplikace, např. probíhající v reálném čase.



Obr. 22 – Výsledný koncept testovacího systému (ilustrační foto)

7 Přizpůsobení signálů mezi testovacím systémem a testovaným zařízením

K zajištění univerzálnosti zařízení PXI musel výrobce NI zvolit i univerzální napěťové úrovně u I/O karet jak analogových, tak digitálních. I/O karty od NI standardně pracují u digitálních I/O s napěťovými úrovněmi TTL (0 – 5 V) případně LVTTTL (0 – 3,3 V) a u analogových I/O umožňuje rozsah ± 10 V.

Elektronické řídicí jednotky Škoda Electric mají odlišné napěťové úrovně vstupů/výstupů oproti kartám od NI. Například digitální vstupy u řídicích jednotek Škoda Electric a.s. vyhodnocují s napěťovou úrovní 0 – 24 V, respektive 0 – 15 V v případech digitálních signálů z rozhraní výkonových prvků. Analogové úrovně ve většině případů pracují s úrovněmi 0 – 10 V, výjimečně 0 – 15 V, nevyskytují se v aplikaci zpracované v této práci. Proto je nutné navrhnout a vyrobit karty rozhraní pro úpravu napěťových úrovní I/O, s ohledem na univerzální použití.

7.1 Princip použití karet rozhraní

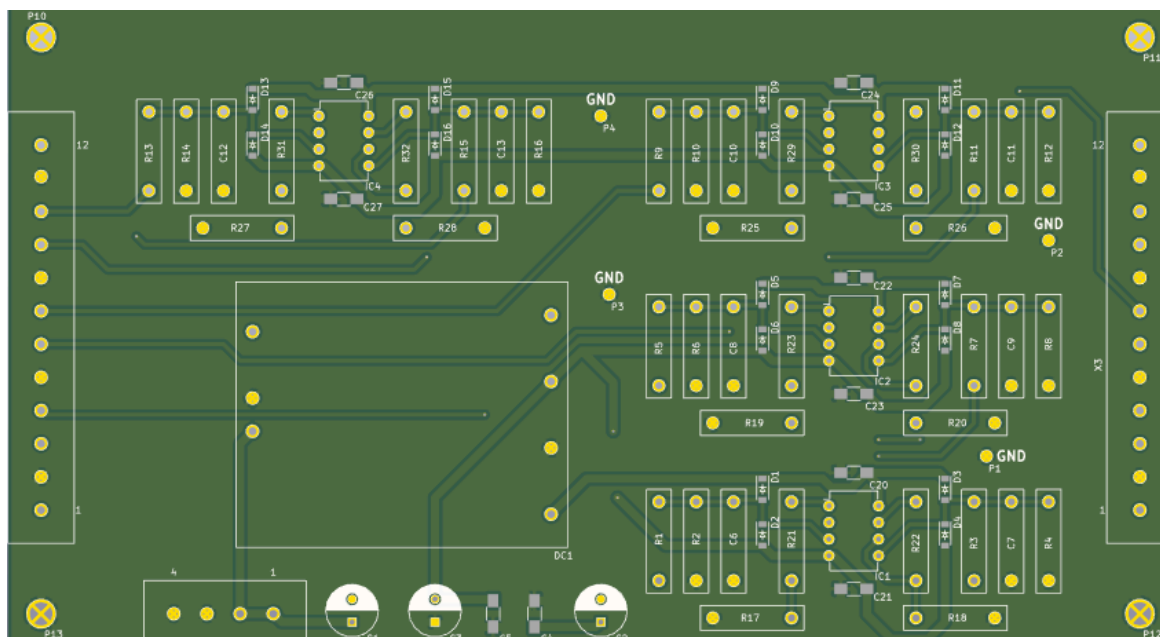
Ke každé PXI kartě je zakoupena univerzální krabička SCB-68A ilustrovaná na *Obr. 23*. Tato krabička, nazývaná také „terminál“, obsahuje svorkovnici se 68 piny a propojovací kabel z PXI karty. Výrobce NI navrhl krabičku použitelnou s veškerými I/O kartami. Rozdílné jsou pouze propojovací kabely, kterými je určeno rozložení pinů ve svorkovnici. Například pokud je u karty PXI-6723 připojený kabel k terminálu z konektoru 0, najdeme na pinu č. 52 digitální vstup/výstup P0.0. Pokud je terminál připojený ke konektoru 1 na stejné kartě, je na zmíněném pinu analogový výstup AO 23. Tím je rozložení pinů v terminálu vždy unikátní pro každý konektor na PXI kartách a je nutné získat dokumentaci rozložení pinů ke všem vlastněným kartám.

zapojení jsou připájené na tzv. praporcích – výměna rezistorů pro rozdílnou napěťovou úroveň signálu se zjednodušila. Pro případnou výměnu operačních zesilovačů za kvalitnější nebo pro případ poruchy jsou usazené do patič. Symetrické napájení operačních zesilovačů zajišťuje izolovaný DC/DC měnič od firmy TRACO Power TEN 25-2422 s výstupním napětím ± 12 V DC respektive 25-2423 s výstupním napětím ± 15 V DC. Vstupní napájecí napětí 24 V DC pro DC/DC měnič má na starost externí zdroj také od firmy TRACO Power, TLX 060-0534TI, ilustrovaný na *Obr. 24*. Jedná se o spínaný napájecí zdroj s výstupním výkonem 60 W rozloženým do třech stejnosměrných výstupů: 5 V/6 A; 12 V/1,5 A; 24 V/1,2 A.

Ke každému vstupu operačního zesilovače je pro ochranu připojená Schottkyho dioda v závěrném směru proti kladnému i zápornému napájení OZ. Dále jsou ve schématu zahrnuty měřicí piny pro ladění při zprovoznění karty a otvory pro uchycení karty k distančním šroubům. Schéma karty napěťového přizpůsobení analogových signálů je umístěno na *Obr. 25*, na *Obr. 26* je model navržené desky vygenerovaný v programu KiCAD a *Obr. 35* ilustruje čtyři tyto karty již hotové a instalované v testovacím systému. V programu KiCAD probíhal kompletní návrh od schématu až po výsledná gerber data potřebná pro výrobu desky plošných spojů.



Obr. 24 - Spínaný zdroj TRACO Power [9]



Obr. 26 - Model desky rozhraní analogových signálů

7.3 Karta rozhraní pro digitální signály

Z důvodu obousměrnosti digitálních portů v kartách PXI je zapotřebí navrhnout obousměrné karty rozhraní pro úpravu signálů. Nejlépe aby i v tomto případě byla zaručena univerzálnost použití na různé napěťové úrovně. Zároveň je vhodné zajištění vzájemné ochrany mezi testovacím systémem a testovanou jednotkou provedením galvanického oddělení vstupů od výstupů v obou směrech.

V testovacím systému jsou napěťové úrovně odpovídající TTL u vstupů a výstupů, respektive LVTTTL u výstupů FPGA karty. Ze strany PXI na kartě rozhraní je signál zpracovaný s napěťovou úrovní TTL – vzhledem k napěťovým úrovním TTL vs. LVTTTL je zaručena kompatibilita i s použitím 3,3 V logiky. Na straně testované jednotky karty rozhraní musí být zpracovaný signál ideálně v rozsahu 12 V – 36 V.

Hlavní součástka se vyskytuje na kartě dvakrát, konkrétně třístavový D klopný obvod zapojený antiparalelně. Jedná se o součástku s názvem 74AC373. Tento 8kanálový klopný obvod má ve stavu při nulovém signálu na vstupu DIR (DIRECTION - směr) na výstupu stejný signál jako na vstupu. V případě TTL jednotkového signálu na vstupu DIR má klopný obvod vysokou impedanci. Pravdivostní tabulka KO je v tabulce *Tab. 2*. Druhý klopný obvod má zapojený negovaný signál DIR oproti prvnímu KO. Tím se určuje směr vstupů, jestli budou z PXI nebo z testované jednotky. Signál mezi KO a výstupy k testované jednotce je galvanicky oddělený optickým členem PC817 a spínání v obou

směrech zajišťují tranzistory. Hodnoty součástek jsou dimenzované na požadovaný rozsah napětí. Nesmí být opomenuty součástky na ochranu vnitřních obvodů, měřicí piny pro ladění při zprovoznění karty a otvory pro uchycení na distanční šroubky. Rozteč těchto otvorů je shodná s roztečí analogové karty rozhraní pro uložení karet na sebe v libovolném pořadí. Návrh karty rozhraní digitálních signálů probíhal také v software KiCAD, schéma z tohoto programu je na *Obr. 27*, model na *Obr. 28* a vyrobené karty instalované v testovacím systému na *Obr. 36*.

Tab. 2 - Pravdivostní tabulka obvodu 74AC373

Vstupy			Výstupy
LE	/OE	D _n	O _n
X	H	X	Z
H	L	L	L
H	L	H	H
L	L	X	O ₀

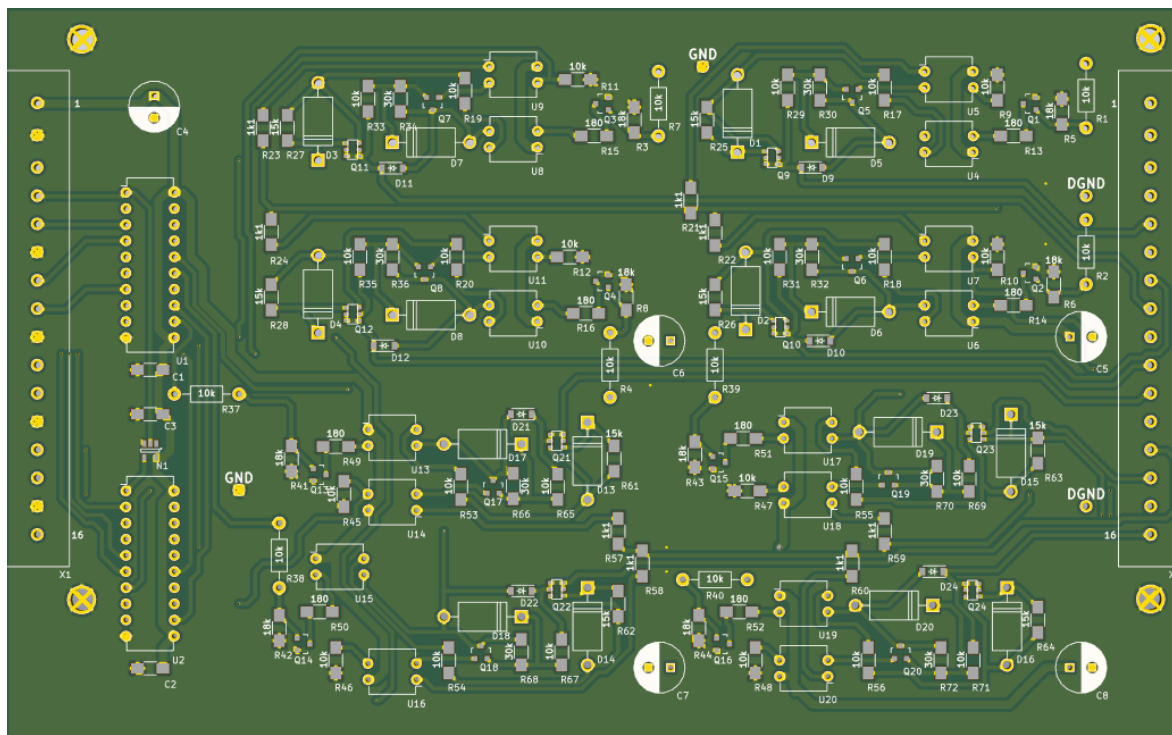
H – logická „jednička“

L – logická „nula“

Z – vysoká impedance

X – nepoužité

O₀ – předchozí stav



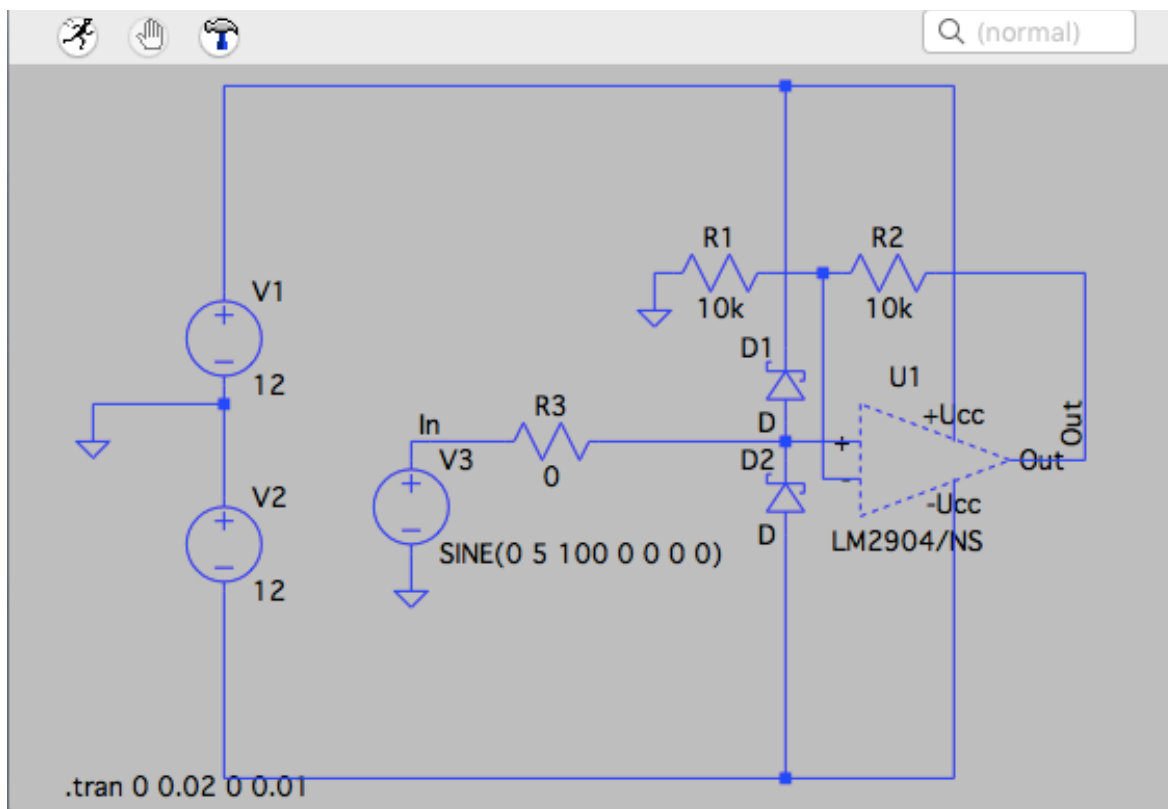
Obr. 28 - Model desky rozhraní digitálních signálů

7.4 Ověření návrhu pro výrobu

Po vytvoření schématu zapojení proběhla v návrhovém programu KiCAD elektronická kontrola schématu (ERC). Před návrhem desky plošných spojů se doporučuje ověřit správnou funkci karet rozhraní provedením simulace v simulačním softwarovém nástroji, např. LTspice. Nejprve se překreslí navržené schéma s modely použitých součástek. V následujícím kroku se nadefinuje analýza. V případech analogových a digitálních karet se použije transientní neboli časová analýza. Tento typ analýzy se použije z důvodu sledování reakce výstupu při změně úrovně vstupu v závislosti na čase. Výstupem provedené analýzy jsou grafy s časovou osou X, ze kterých bude nutné vypočítat napěťové úrovně na výstupu simulovaného obvodu a zmíněnou reakci výstupu při změně úrovně vstupu.

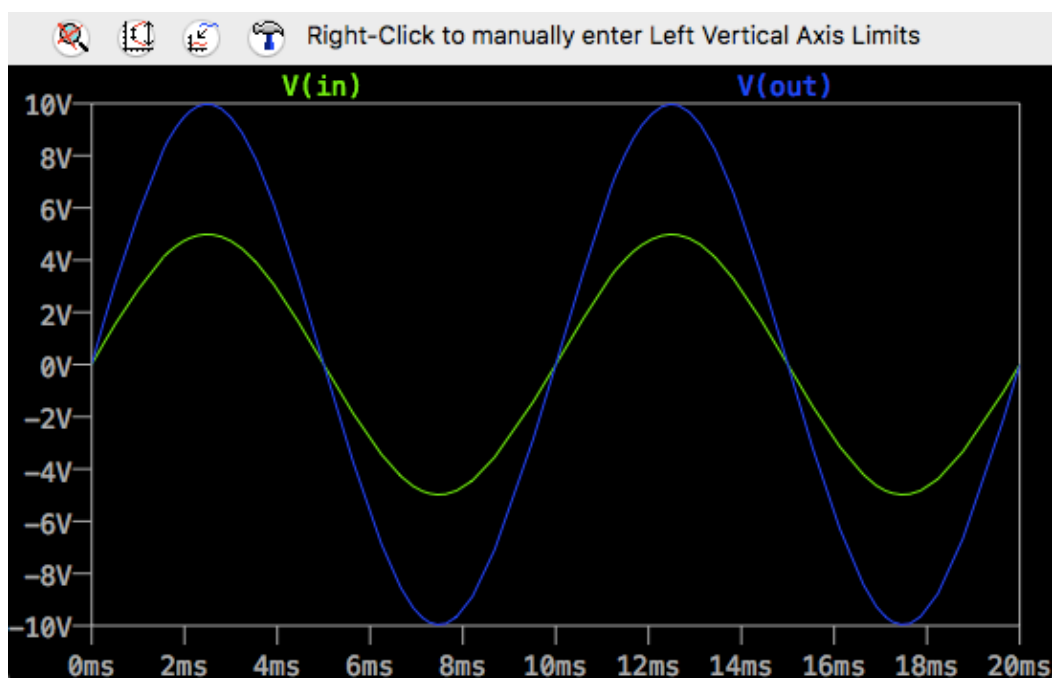
7.4.1 Simulace obvodu rozhraní analogových signálů

Použitím simulačního programu LTspice vznikl problém s chybějícím operačním zesilovačem LM2904n. Tento problém byl vyřešen získáním modelu z webových stránek ON Semiconductor [10] a implementováním získaného modelu do knihovny LTspice.



Obr. 29 - Schéma zapojení analogové karty

Po nakreslení schématu v simulačním nástroji LTspice na Obr. 29 byla spuštěná analýza, jejímž výstupem je graf. Pro porovnání požadovaných napěťových průběhů byly do grafu na Obr. 30 vykresleny průběhy kladného pólu sinusového napájecího zdroje simulujícího analogový vstupní signál (zeleně) a výstup operačního zesilovače (modře).

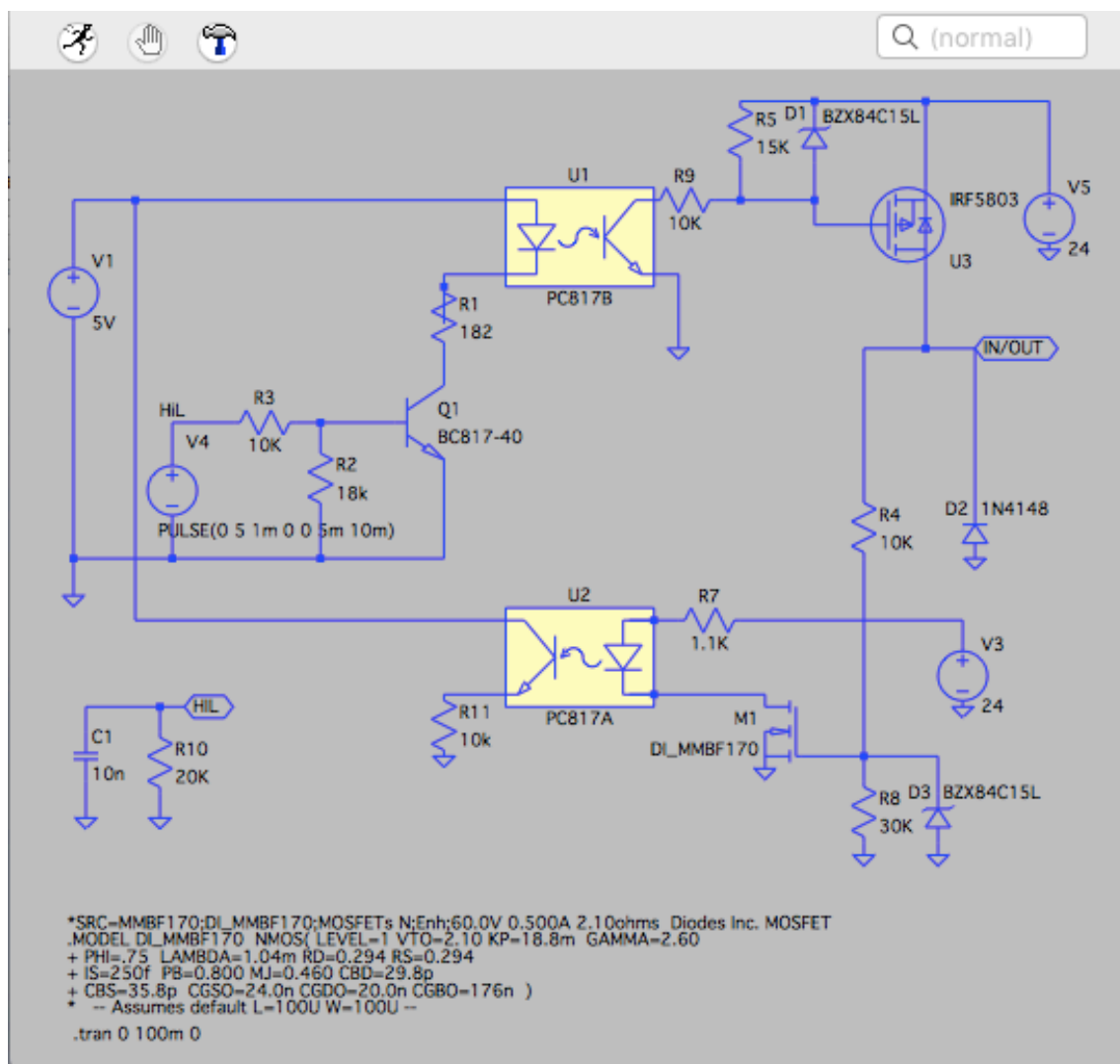


Obr. 30 - Graf simulace analogové karty

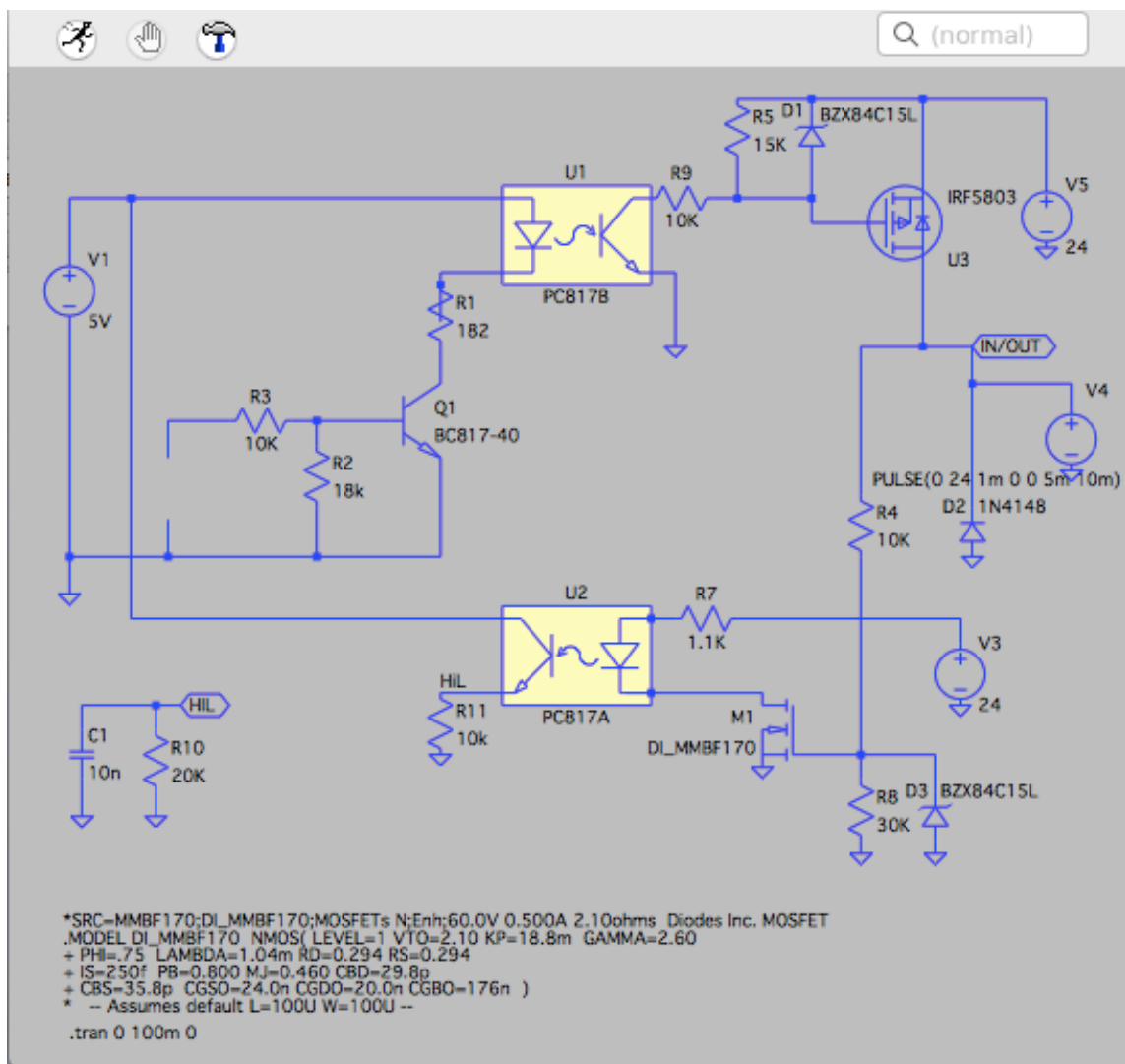
Vlastní volbou hodnot rezistorů ve zpětné vazbě operačního zesilovače je možné měnit zesílení OZ. V tomto případě byly použity dva stejné rezistory hodnoty $10\text{ k}\Omega$ ve zpětné vazbě OZ, a tím bylo na výstupu docíleno dvakrát většího napětí než na vstupu. Z výsledného grafu není patrné zpoždění v obvodu či nějaké problémy a simulace obvodu analogové karty proběhla úspěšně.

7.4.2 Simulace obvodu rozhraní digitálních signálů

Simulaci digitální karty rozhraní bylo nutné rozdělit na dvě schémata a zároveň dvě simulace z důvodu analýzy obou směrů vstupů/výstupů testovacího systému a testované jednotky. Při kreslení schématu byl jediný problém v chybějící součástce unipolárního tranzistoru MMBF170. Tento problém byl vyřešen vložením obecného unipolárního tranzistoru do obvodu a zadáním parametrů požadovaného tranzistoru v textové podobě. Řešení je zobrazeno v *Obr. 31* a *Obr. 32*.

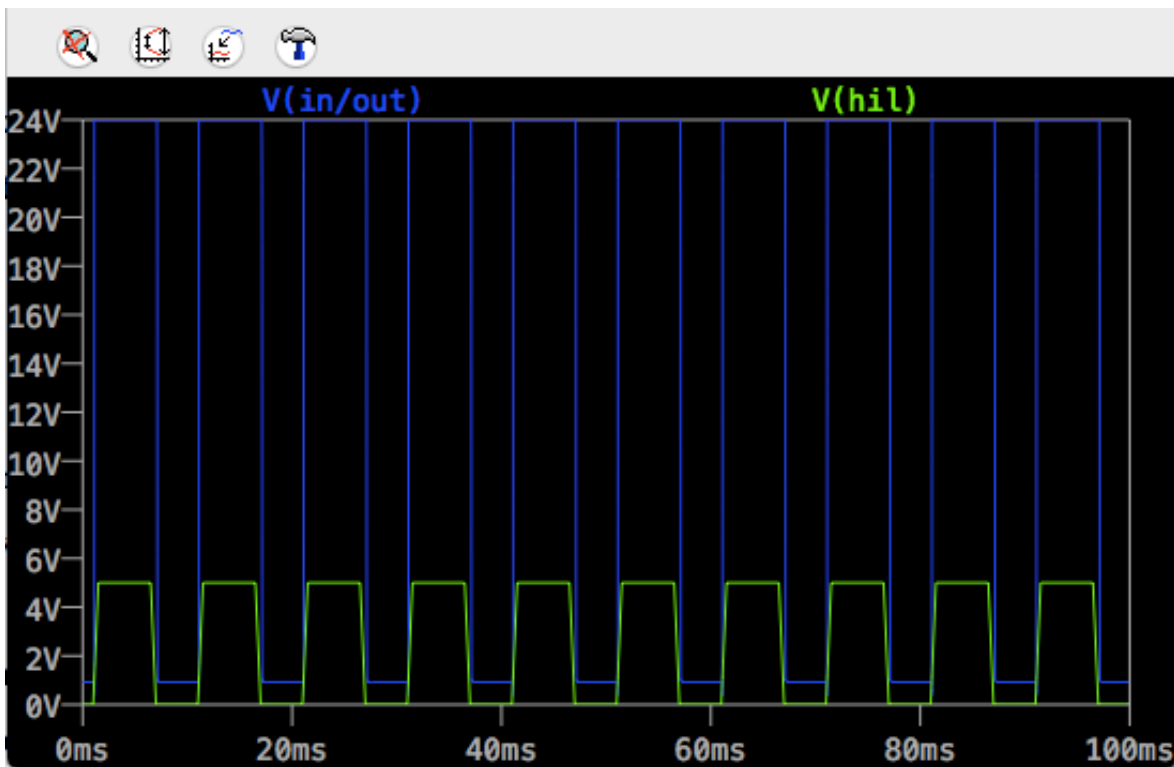


Obr. 31 - Schéma zapojení digitální karty (HiL - ECU)

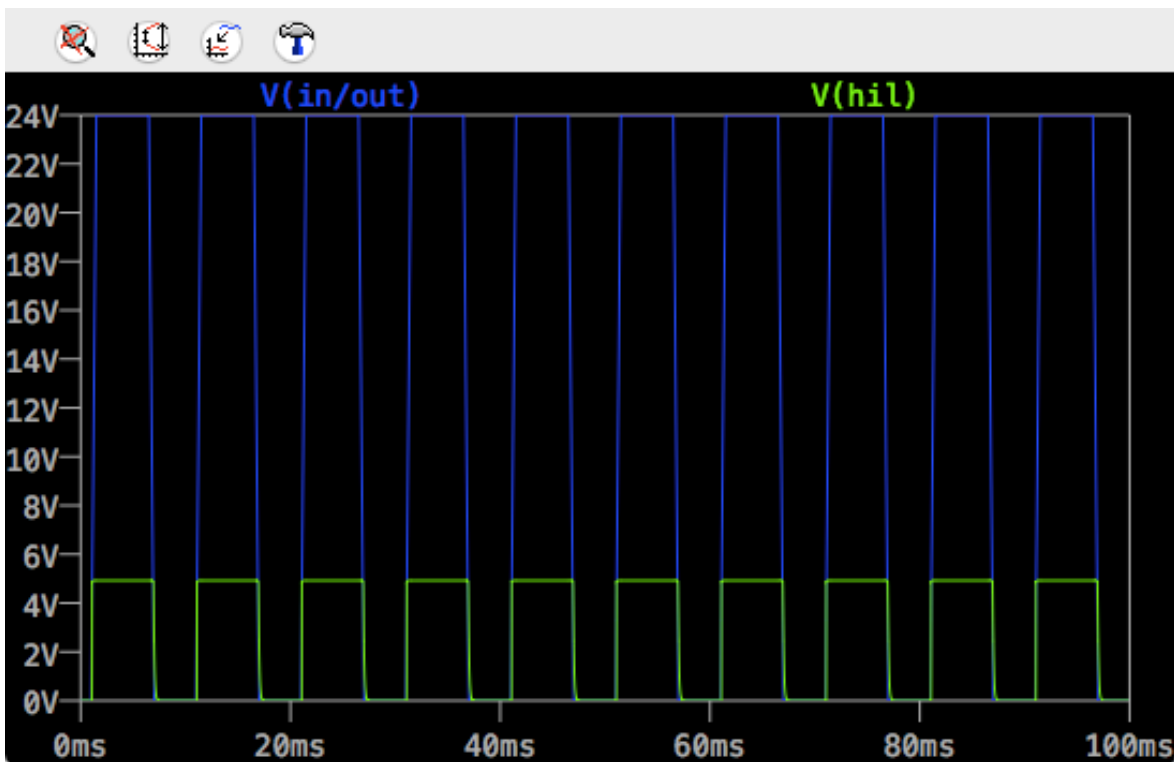


Obr. 32 - Schéma zapojení digitální karty (ECU - HiL)

Stejně jako u předchozího kroku byla provedená transienční analýza, v tomto případě pro oba směry. Do výstupních grafů na Obr. 33 a Obr. 34 byly zaneseny kladný pól pulzního napájecího zdroje, simulujícího rychlou přeměnu napěťové úrovně L a H, respektive digitální vstup do testovacího systému ve schématu označený „HiL“ (zeleně) a vstup/výstup „In/Out“ (modře).



Obr. 33 - Graf simulace digitální karty (HiL - ECU)



Obr. 34 - Graf simulace digitální karty (ECU - HiL)

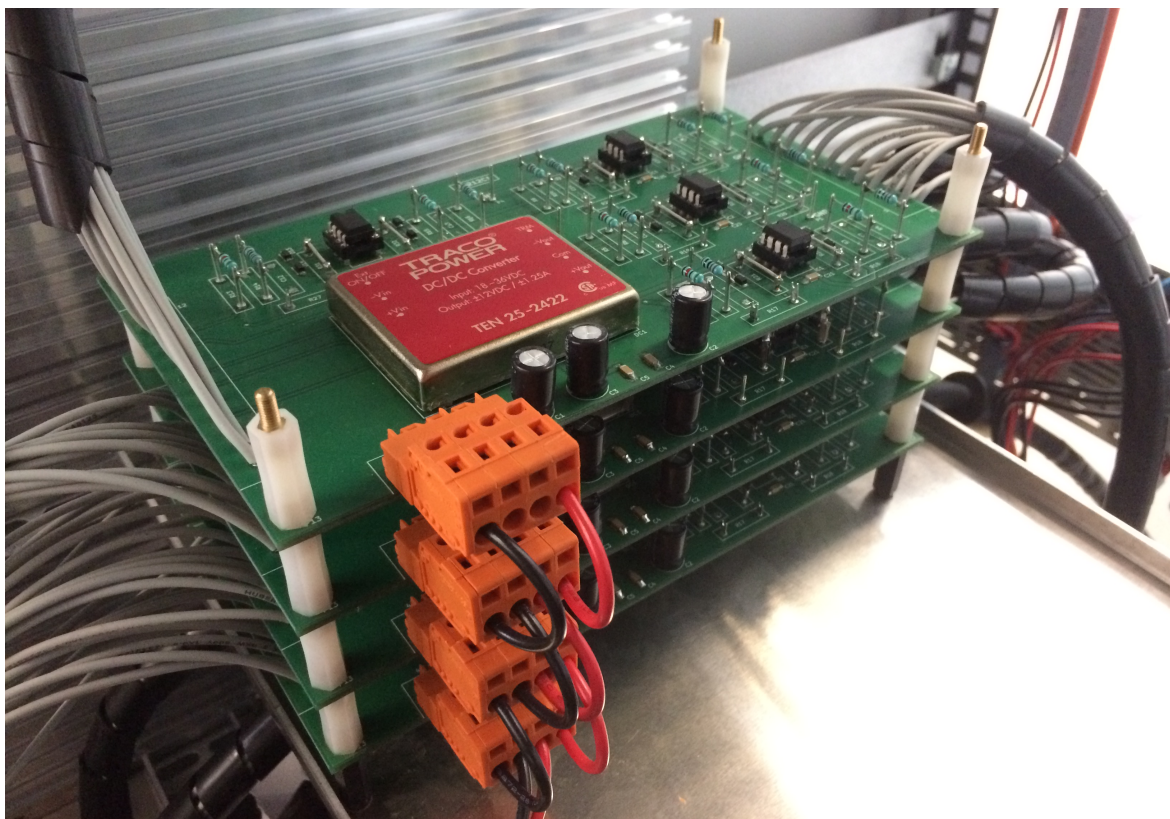
V grafech z *Obr. 33* a *Obr. 34* jsou viditelná zpoždění změny úrovně ze vstupu na výstup v obou případech. Po bližší analýze byla ověřena hodnota zpoždění dosahující nejvýše 400 μ s. Tato doba zpoždění je pro požadavky testovacího systému zanedbatelná.

7.4.3 Zhodnocení simulací navržených karet rozhraní

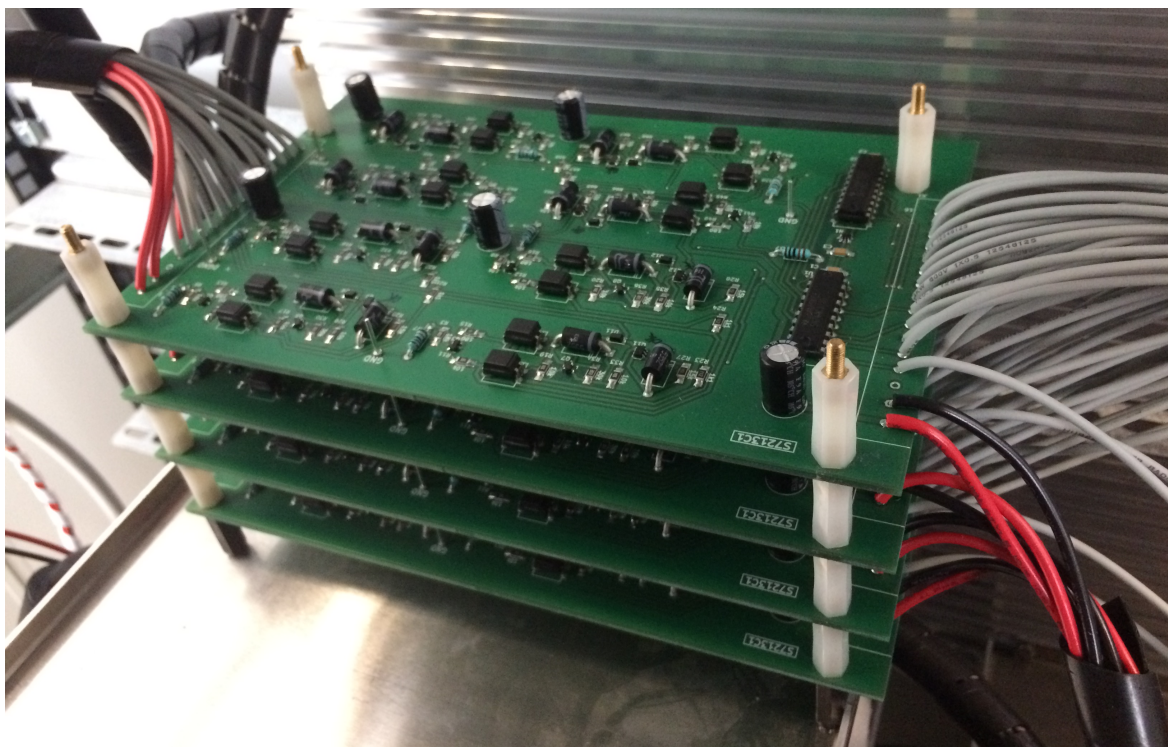
Při návrhu karet pro přizpůsobení signálů byla ověřena správná funkce, aby nedošlo k pochybení a možným budoucím problémům s nesprávnou funkcí dle požadavků. V simulaci byly použity modely reálných součástek v simulovaném prostředí při 27 °C. Po dokončení simulací obou karet mohl být zaslán požadavek pro výrobu desek plošných spojů a následné osazení součástek.

7.5 Zhotovené karty rozhraní

Pro zprovoznění systému a první aplikace pro testování řídicí jednotky střídače pomocných pohonů jsou vyrobeny po čtyřech kusech analogové a digitální karty rozhraní. Výsledné umístění karet v testovacím systému je zobrazeno na *Obr. 35* a *Obr. 36*.



Obr. 35 - Karty rozhraní analogových signálů

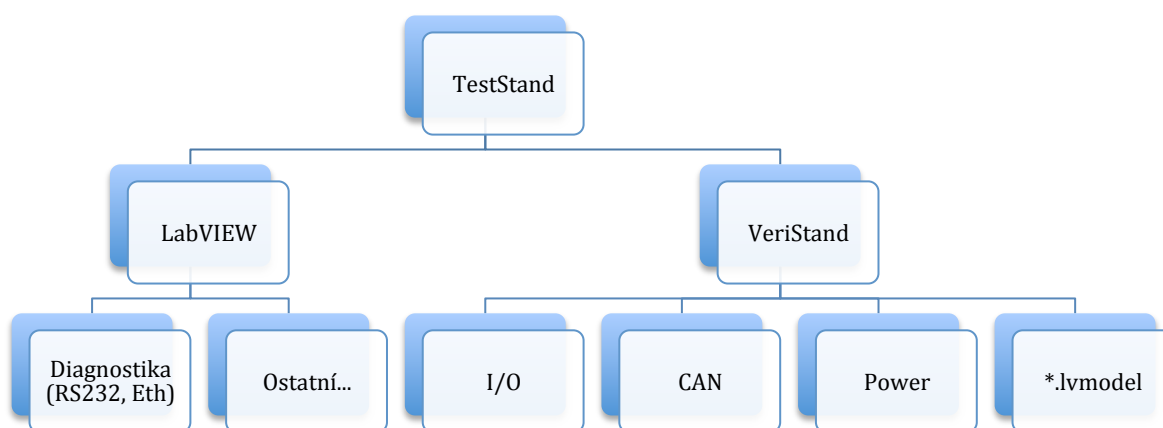


Obr. 36 - Karty rozhraní digitálních signálů

8 Konfigurace programového vybavení testovacího systému

Pro požadované funkce testovacího systému bylo určeno, jakým softwarem je tento systém vybavený, a hlavně jakým způsobem je testovací software nakonfigurovaný. V kapitole 5.2.6 jsou zmíněné programy LabVIEW, VeriStand a TestStand. Níže jsou popsány tyto tři hlavní programy a jejich využití v celém testovacím systému.

8.1 Řetězec programových nástrojů National Instruments



Obr. 37 - Řetězec programových nástrojů NI

Klíčovým programem pro testování elektronických řídicích jednotek je VeriStand. Program jako takový, konfigurovaný v této práci, se spouští v kontroléru PXI a obsluhuje se ze vzdáleného počítače s OS Windows. VeriStand má v sobě implementovanou obsluhu komunikace CAN (NI-XNET), analogových a digitálních I/O (DAQ), programovatelného hradlového pole (FPGA), modely VI vytvořené v LabVIEW a další. Pro danou aplikaci jsou nejdůležitější právě zmíněné vlastnosti programu.

Z LabVIEW byl vygenerovaný model obsluhy napájecího zdroje Delta Elektronika do souboru *.lvmodel. Tento model je VeriStandem obsluhovaný s periodou 500 ms. Frekvence smyčky modelu napájecího zdroje je zvolena optimálně s periodou 0,5 s z důvodu nepřetěžování systému a zároveň zajištění dostatečně rychlého vypnutí testované desky v případě problému.

V neposlední řadě TestStand zajišťuje automatizaci testů. Nejedná se o součást této práce, jelikož se však v blízké době počítá se zautomatizováním testů, je o TestStand nepatrná zmínka. TestStand jako takový je jen „spouštěč“ různých testů – změny vstupů, čtení a porovnání výstupů, změny různých hodnot ve VeriStand (hodnota proměnné

v rámci CAN zprávy, čtení různých stavů po reakci testované jednotky a mnoho dalšího). V TestStand je možnost spuštění i virtuálního instrumentu z LabVIEW, který může libovolným způsobem zpracovat data, například data z třífázového průběhu napětí, a zjistit jeho hodnoty (velikost amplitudy, fáze, frekvence, ...). Veškeré tyto kroky jsou zpracovány sekvenčně a program automaticky vygeneruje zprávu, zda je test dokončený bez chyby, či nikoliv.

8.2 Připojení testované jednotky k testovacímu systému

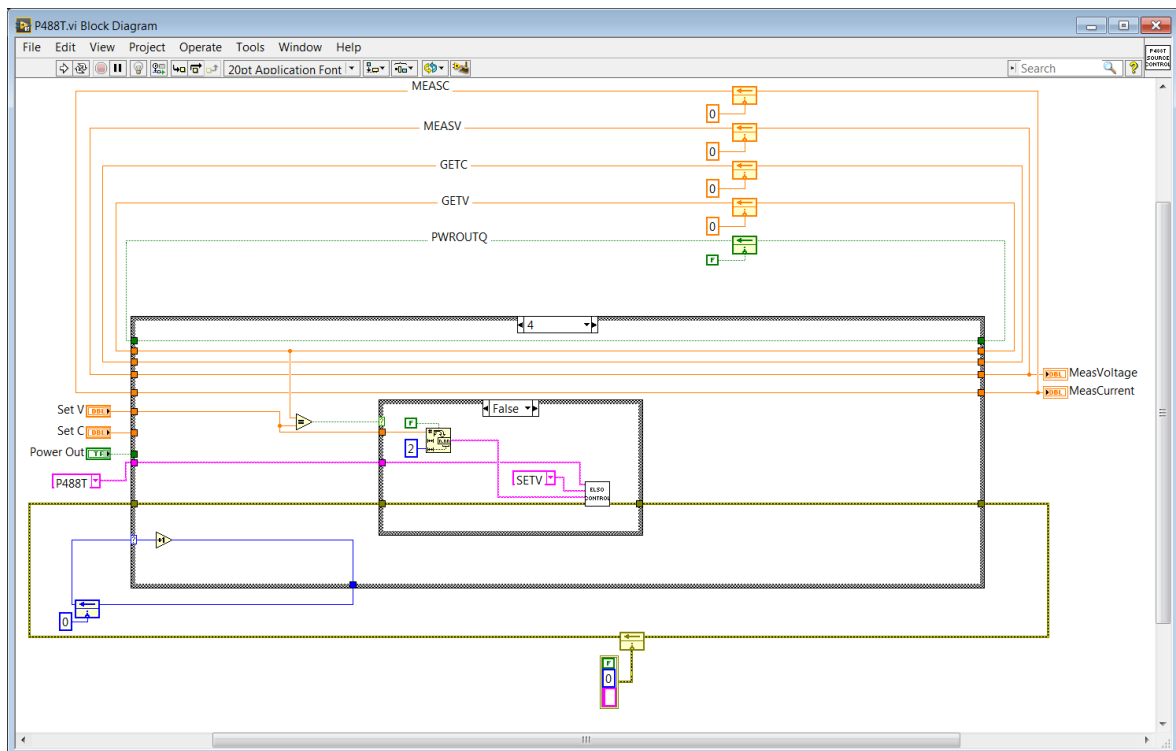
Pokud je testovací systém zprovozněn a programové vybavení nainstalované, je nutné vyrobit kabelové svazky pro propojení testované jednotky s testovacím systémem. Propojení není třeba rozepisovat, výstupy z testovacího systému se připojí na vstupy DUT a naopak, CAN komunikace se propojí tolikrát, kolik linek se v aplikaci používá, RS232, atd.

Jedná-li se o případ, kdy testovaná jednotka spadá do bezpečnosti SIL2, je požadovanou vlastností testovacího systému před spuštěním testů provést selftest, vysvětlení v kapitole 5.2.4. Pro tento případ se vytvoří ještě další kabelový svazek na kabelový svazek pro danou jednotku a za pomoci PXI multimetru, generátoru a spínací matice se otestují veškeré vstupy a výstupy testovacího systému, zda reagují všechny správně.

8.3 LabVIEW modely pro obsluhu ve VeriStand

a) P488T – obsluha napájecího zdroje

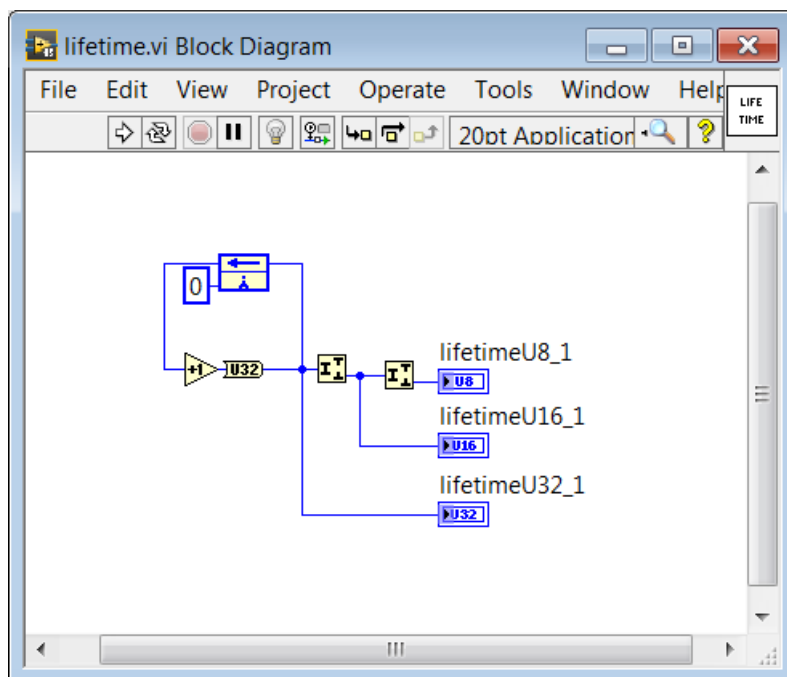
Model zmíněný v odst. 8.1 obsluhující napájecí zdroj Delta Elektronika je navržený, aby odesílal instrukce a přijímal měřené hodnoty přes GPIB sběrnici. Z virtuálního instrumentu na Obr. 38 je vygenerovaný model. VI je navržený, aby každou obsluhou modelu získal odpověď na odeslaný požadavek vnitřního voltmetru a ampérmetru. Pro úsporu času i zařízení je model navržený způsobem, aby instrukce pro změnu parametrů (zapnutí, vypnutí zdroje, změna výstupního napětí, omezení proudu) neodesílal pokaždé při volání smyčky, ale jen v případě, kdy uživatelem dojde ke změně požadavků na napájecí zdroj. Další úspora času je získána sestavením modelu do stavového automatu. Každá volaná instrukce je obsloužena s jednou periodou kontroléru. Jak je zmíněno výše, obsluha tohoto modelu probíhá každých 500 ms.



Obr. 38 - Blokový diagram P488T.vi

b) Lifetime – čítač živosti

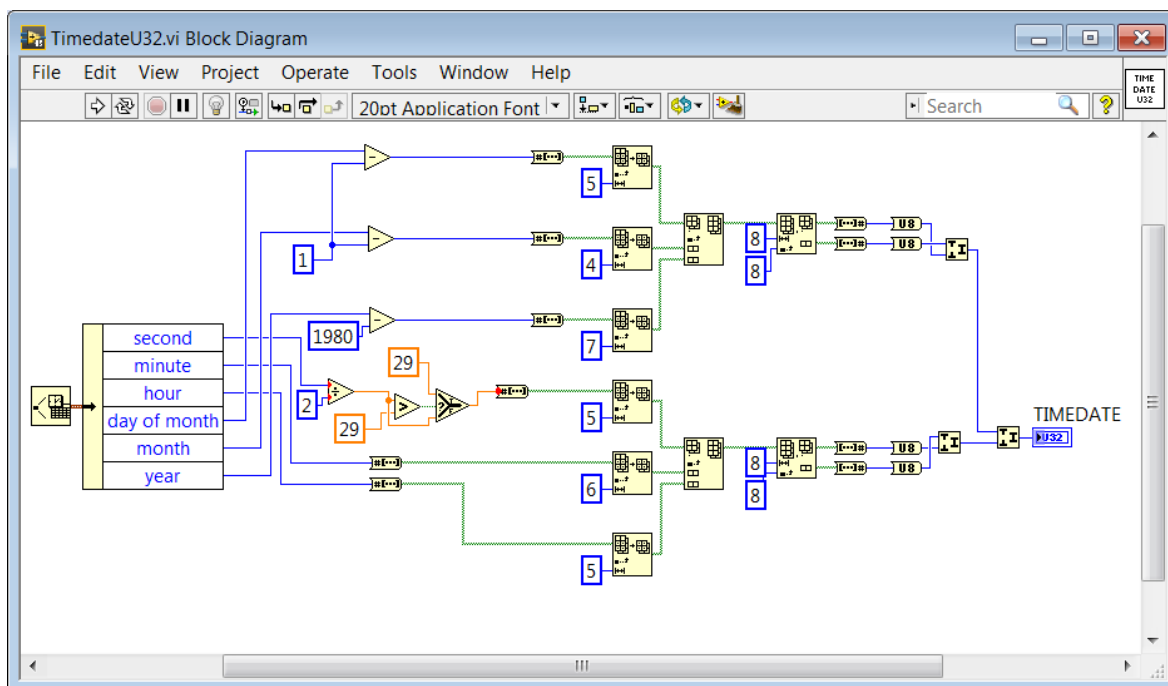
Pod pojmem čítač živosti, angl. Lifetime, se ukrývá zvětšující se číslo o hodnotu 1 každou periodou typů 8bitového, 16bitového a 32bitového neznaménkového čísla (u 8bitového neznaménkového čísla dojde po nabytí hodnoty 255 k „přetečení“ na 0). Lifetime je obsaženo v proměnné rámci CAN zprávy z důvodu, aby bylo znatelné, že zařízení komunikující po CAN sběrnici je v pořádku a periodicky odesílá správná a aktuální data. Stane-li se, že jedno zařízení přijme od druhého dvě zprávy se stejnou hodnotou Lifetime, dojde k vyhodnocení chyby komunikace. U modelu Lifetime probíhá obsluha každých 100 ms a výstup modelu je svázaný s proměnnou Lifetime v rámci CAN zprávy odesílané do testované jednotky. Model Lifetime je vygenerovaný z VI zobrazeného na Obr. 39.



Obr. 39 - Blokový diagram Lifetime.vi

c) **TimedateU32 – datum a čas**

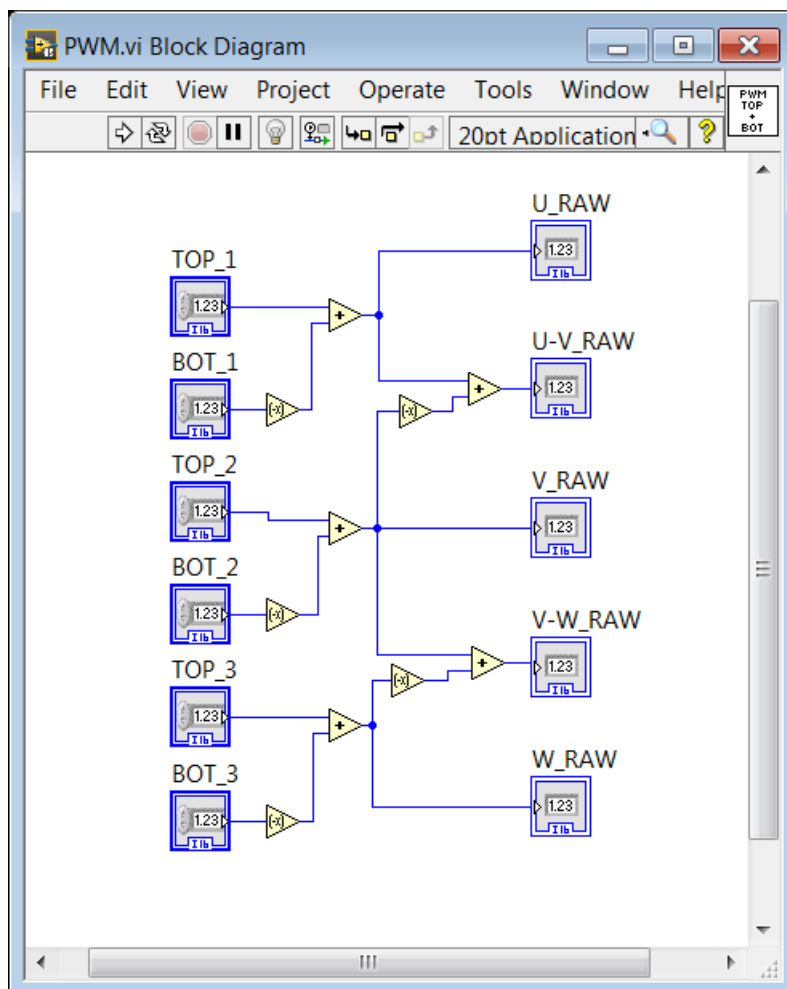
Model TimedateU32, ilustrující Obr. 40, přečte aktuální datum a čas z kontroléru a převede je do formátu neznaménkového 32bitového čísla unikátního formátu používaného v řídicích jednotkách ŠELC. Hodnota z modelu navazuje na proměnnou v CAN zprávě odesílané do testované jednotky, ta následně synchronizuje vlastní čas z přijaté zprávy. Obsluha modelu TimedateU32 probíhá každou sekundu.



Obr. 40 - Blokový diagram TimedateU32.vi

d) PWM – výstupní 3fázové napětí

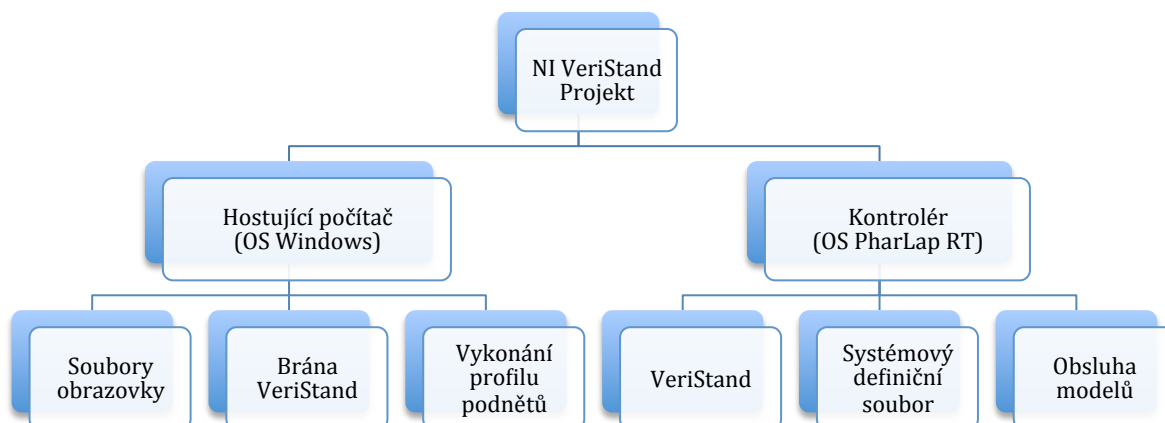
Testovaná řídicí jednotka generuje signály pro budiče IGBT tranzistorů pulzně šířkově modulované. Jedná se o šest signálů, kde jeden signál obsluhuje horní nebo spodní prvek jedné fáze, celkem tedy tři dvojice signálů. Tyto signály jsou připojené do karty PXI-7854 na FPGA pro nejrychlejší možné zpracování. Pokud řídicí jednotka správně generuje PWM, výstupem z FPGA je šest sinusových průběhů požadované frekvence. Úkolem modelu PWM, generovaného z VI zobrazeného na Obr. 41, je sečtení sinusových signálů z horní větve s inverzní hodnotou spodní větve pro každou fázi zvlášť. Výstupem tohoto modelu jsou aktuální hodnoty sinusových průběhů 3fázového napětí a součet sružených napětí fází U-V a V-W. Z důvodu přesnější čitelnosti je model PWM obsluhovaný v co nejkratší smyčce, tj. 200 μ s. Z toho vyplývá, že jedna perioda výstupního napětí z testované jednotky o frekvenci např. 50 Hz bude mít 100 vzorků. Tento počet vzorků jedné periody je více než dostačující.



Obr. 41 - Blokový diagram PWM.vi

8.4 Konfigurace VeriStand

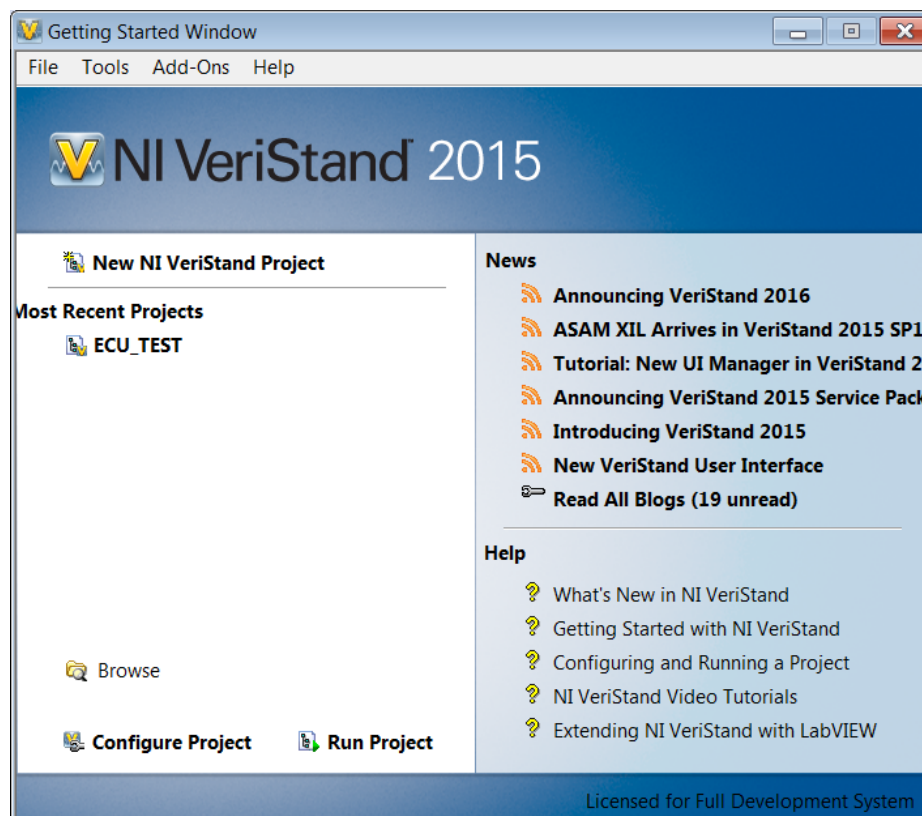
Nyní je nutné provést konfiguraci programu VeriStand pro správné spuštění. Program VeriStand se při spuštění rozdělí na dvě části. První část, spuštěná v počítači s Windows OS, slouží jako „terminál“, jinak řečeno provádí spojení mezi uživatelem (v případě automatického testování TestStand) a kontrolérem PXI. Právě v PXI běží druhá část VeriStand. Do kontroléru se při spuštění nahráje systémová definice s modely a podle té se program v PXI provádí. Princip běhu VeriStand ilustruje Obr. 42.



Obr. 42 - Rozložení programu VeriStand

8.4.1 Projekt

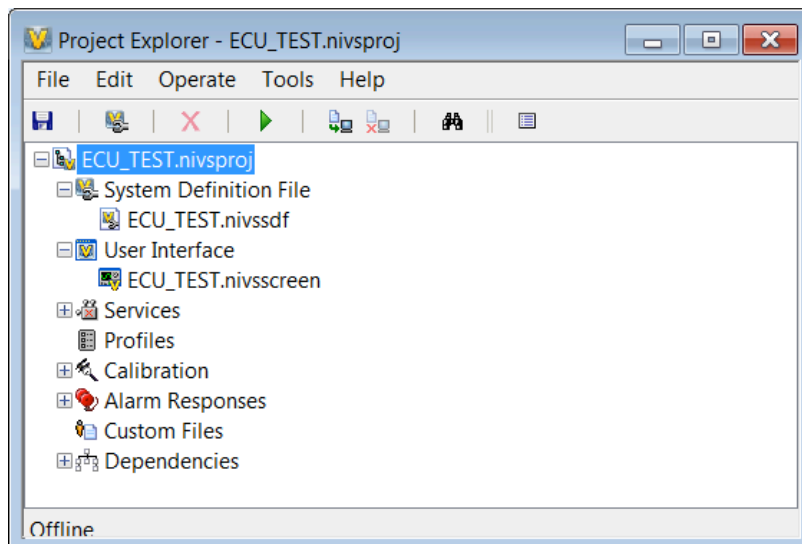
Aby bylo možné udržovat pořádek mezi různými konfiguracemi programového vybavení testovacího systému, vytvoří se ve VeriStand projekt, který uchovává veškeré nastavení, informace a proměnné. Pro aktuální aplikaci je vytvořený projekt s názvem ECU_TEST, na disku jsou data uložena v souboru se zmíněným názvem a příponou *.nivsproj. Použitý projekt se spouští z úvodního okna VeriStand, *Obr. 43*.



Obr. 43 - Úvodní okno VeriStand

8.4.2 Prohlížeč projektu

Po vytvoření projektu se zobrazí okno Prohlížeč projektu, angl. Project Explorer, viditelný na *Obr. 44*, v němž jsou pro začátek nutné: systémová definice souboru, angl. System Definition File, a pracovní prostor, angl. Workspace. V systémové definici souboru se provádí celá konfigurace kontroléru, modelů, atd. Pracovní prostor slouží k umístění ovladačů a indikátorů pro obsluhu a ruční testování elektronické řídicí jednotky.



Obr. 44 - Prohlížeč projektu

8.4.3 Systémový prohlížeč

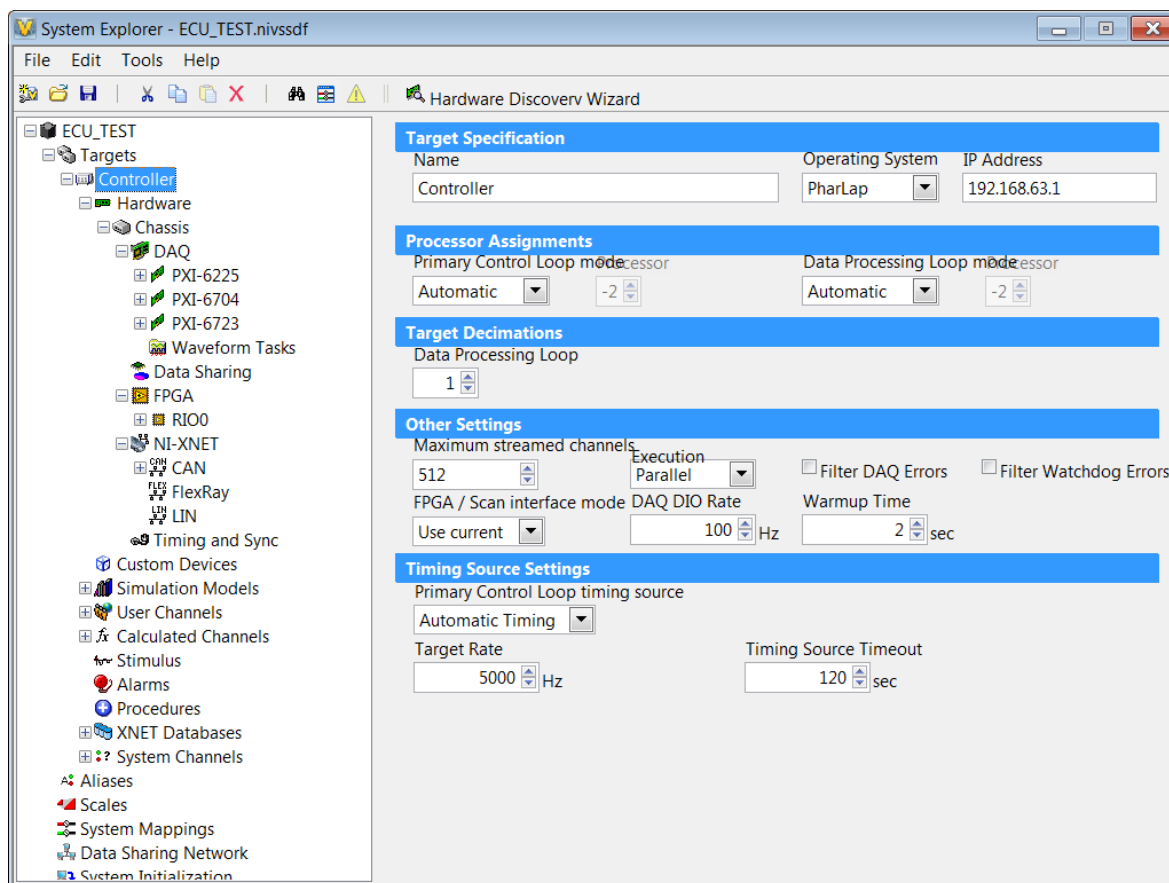
Po rozbalení systémové definice souboru je k dispozici tzv. System Explorer, *Obr. 45*. Jedná se o část VeriStand, snadno konfigurovatelné systémové nastavení. Veškeré informace jsou uloženy v textovém rozšiřitelném značkovacím jazyce XML se souborovou příponou *.nivssdf. Dojde-li ke změně v systémovém prohlížeči, změny se zapisují do souboru ECU_TEST.nivssdf.

Otevřením systémového prohlížeče se zobrazí okno s hlavní obrazovkou, horní nástrojovou lištou a vlevo umístěným „stromem“ celého systému. Nejprve je nutné nastavit kontrolér a spojení hostujícího počítače s PXI, taktéž patrné z *Obr. 45*. V tomto případě je hostující počítač připojený kříženým ethernetovým kabelem přímo ke kontroléru s manuálním nastavením IP adres. PXI má adresu 192.168.63.1 (je nutné vyplnit v systémovém prohlížeči pod položkou kontrolér) a musí být zvolen již několikrát zmíněný operační systém PharLap. Dále se nastavuje frekvence obsluhy hlavní smyčky kontroléru PXI, v tomto případě 5 kHz. Zbývající nastavení je ponecháno a další možnosti jsou viditelné na *Obr. 45* a *Obr. 46*.

Ve větvi nižší úrovně jsou prováděné další konfigurace systému. Jako první je položka DAQ (Data Acquisition – sběr dat). Z názvu vyplývá obsluha vstupů a výstupů PXI. Pod položku DAQ se přidají karty podle názvu a typu a ještě o úroveň níže se přidá použitý I/O analogový, respektive digitální. Dosažením správné konfigurace jsou přidány karty PXI-6225 (digitální výstupy, analogové výstupy), PXI-6704 (analogové výstupy) a PXI-6723 (digitální vstupy). Každý kanál vstupů/výstupů lze libovolně přejmenovat a určit jednotky, případně přepočty, má-li být použitý snímač fyzikálních veličin.

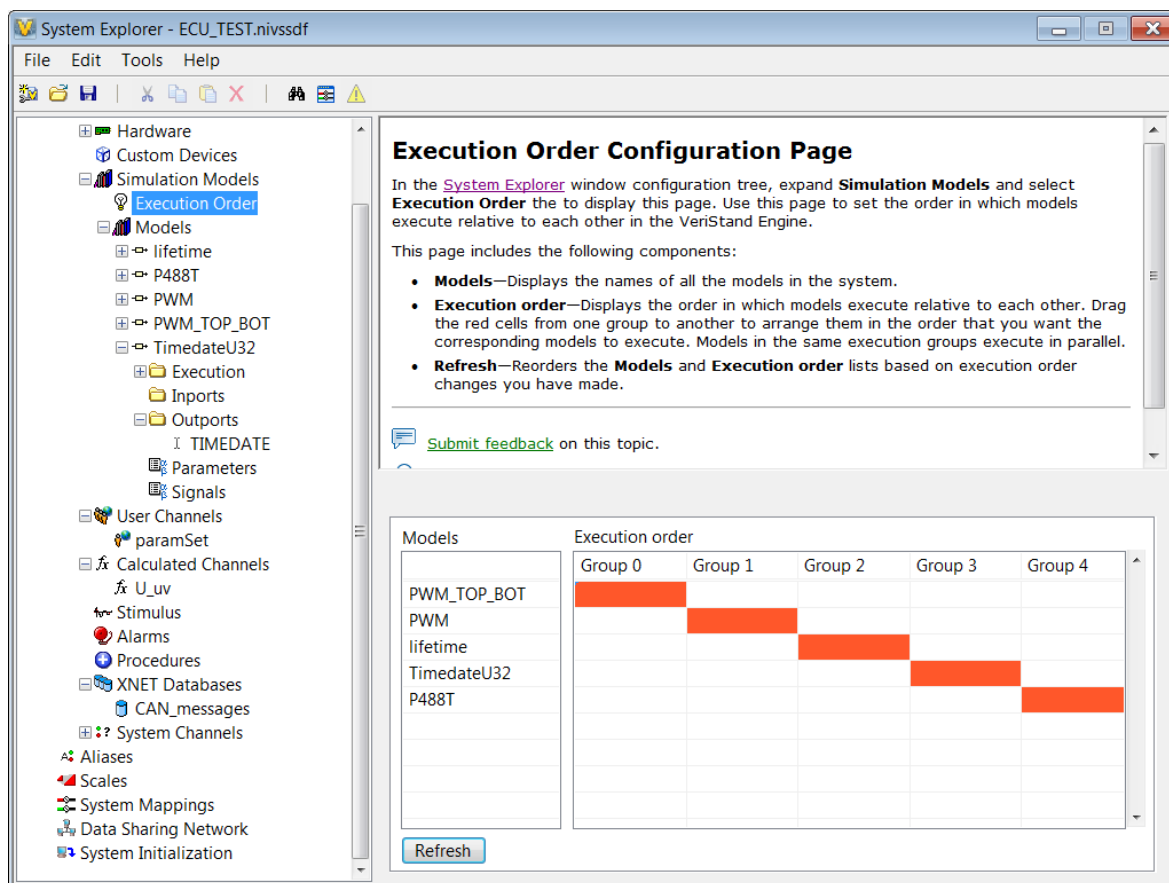
Další důležitou položkou je FPGA. Do karty PXI-7854R je připojený výstup PWM signálů z testované jednotky a ve VeriStand je nahraná konfigurace FPGA karty. Tato konfigurace je přizpůsobená pro 8 vstupních PWM signálů, 8 generujících výstupních PWM signálů, 40 vstupních a 40 výstupních digitálních signálů a po 8 analogových signálů vstupů a výstupů. Podle výše zmíněného textu je do této karty připojeno 6 PWM signálů a vzhledem ke skutečnosti, že FPGA pracuje s obsluhou 40 MHz, karta si snadno a bez zatížení procesoru PXI poradí se zpracováním PWM signálů. Tyto signály jsou následně vyčítány ve formě sinusových průběhů a přiřazeny modelu pro zpracování PWM. Způsob přiřazení je zmíněn dále v textu. V konfiguraci FPGA je zvolený přepčet signálů v rozmezí 0 – 315 V a jednotky jsou ve Voltech. Zmíněná hodnota je zvolená z důvodu velikosti napětí 630 V před střídačem ve stejnosměrném obvodu.

V neposlední řadě větve skříně PXI je NI-XNET. V této větvi jsou vloženy veškeré používané CAN zprávy. Podle směru odesílání zpráv (z/do PXI) se vkládají zprávy buď do „Incoming“ (příchozích), nebo „Outgoing“ (odchozích) zpráv ať jednorázových nebo cyklických. U příchozích zpráv je možné zobrazení periody mezi dvěma přijatými zprávami a u odchozích zpráv je možné měnit periodu odesílaných zpráv. Dočasná nebo úplná blokáce odesílání zpráv (používá se u testu detekce výpadku komunikace) je také možná.



Obr. 45 - Systémový prohlížeč - konfigurace kontroléru

Pokračováním v konfiguraci systémového prohlížeče se dostáváme na větev o úroveň výše, konkrétně na položku Simulation Models (simulované modely). Zde jsou vloženy modely zmíněné v odstavci 8.3 této kapitoly. Také se definuje rozdělení obsluhy modelů do skupin, v jaké smyčce jsou modely obsluhovány. Pokud není systém příliš rozsáhlý, je vhodné mít stejný počet skupin jako modelů. To se nastavuje z důvodu, aby byl dostatečný čas ve smyčce pro daný model a smyčka nebyla zpomalovaná nějakým dalším modelem. Takto je to nastaveno i případě této práce, je vidět na Obr. 46. Vložením vygenerovaných modelů se zobrazí jejich vstupy a výstupy tak, jak jsou přiřazeny ve virtuálním instrumentu LabVIEW. V systémovém prohlížeči se provede nastavení obsluhy a mapování vstupů/výstupů modelů podle potřeby. Mapování je vysvětleno v nižším odstavci této kapitoly.



Obr. 46 - Systémový prohlížeč - konfigurace obsluhy modelů

Pod položkou simulovaných modelů se nachází uživatelské kanály (angl. User Channels). Jsou to proměnné, které mohou sloužit pro zadávání různých hodnot, například v uvedené aplikaci slouží pro možnou změnu hodnoty proměnné s názvem „paramSet“. Tato proměnná je mapovaná do CAN zprávy a udává hodnotu testované jednotky, jaká sada parametrů má být použita. Uživatelské kanály mohou být použité libovolně dle potřeby projektu a mohou sloužit i jako pomocné proměnné.

Spočítané kanály (angl. Calculated Channels) podle názvu plní přepočtní funkci. Definovaný spočítaný kanál ať rovnicí nebo podmínkou má na výstupu vždy vypočtenou hodnotu podle zadání v každé obsluze smyčky kontroléru. V dané aplikaci je definovaný jeden spočítaný kanál s názvem „U_uv“. Vstup tohoto kanálu je plněn hodnotou detekované amplitudy sdruženého napětí fází U-V použité v modelu PWM.lvmodel. Tato hodnota je počítaná na efektivní hodnotu napětí a přepočítaná konstantou odpovídající přepočtu reálného měřicího čidla napětí. Tím je docílena plná simulace měřicího čidla a na analogový vstup testované jednotky jsou zadávané aktuální hodnoty velikosti napětí z generovaného signálu PWM.

Do položky XNET databases, nacházející se níže ve větvi, je vložena databáze obsahující všechny rámce CAN zpráv použité v testované aplikaci. VeriStand odesílá a přijímá CAN zprávy, kterým za pomoci této databáze dokáže přiřadit hodnoty k proměnným a naopak.

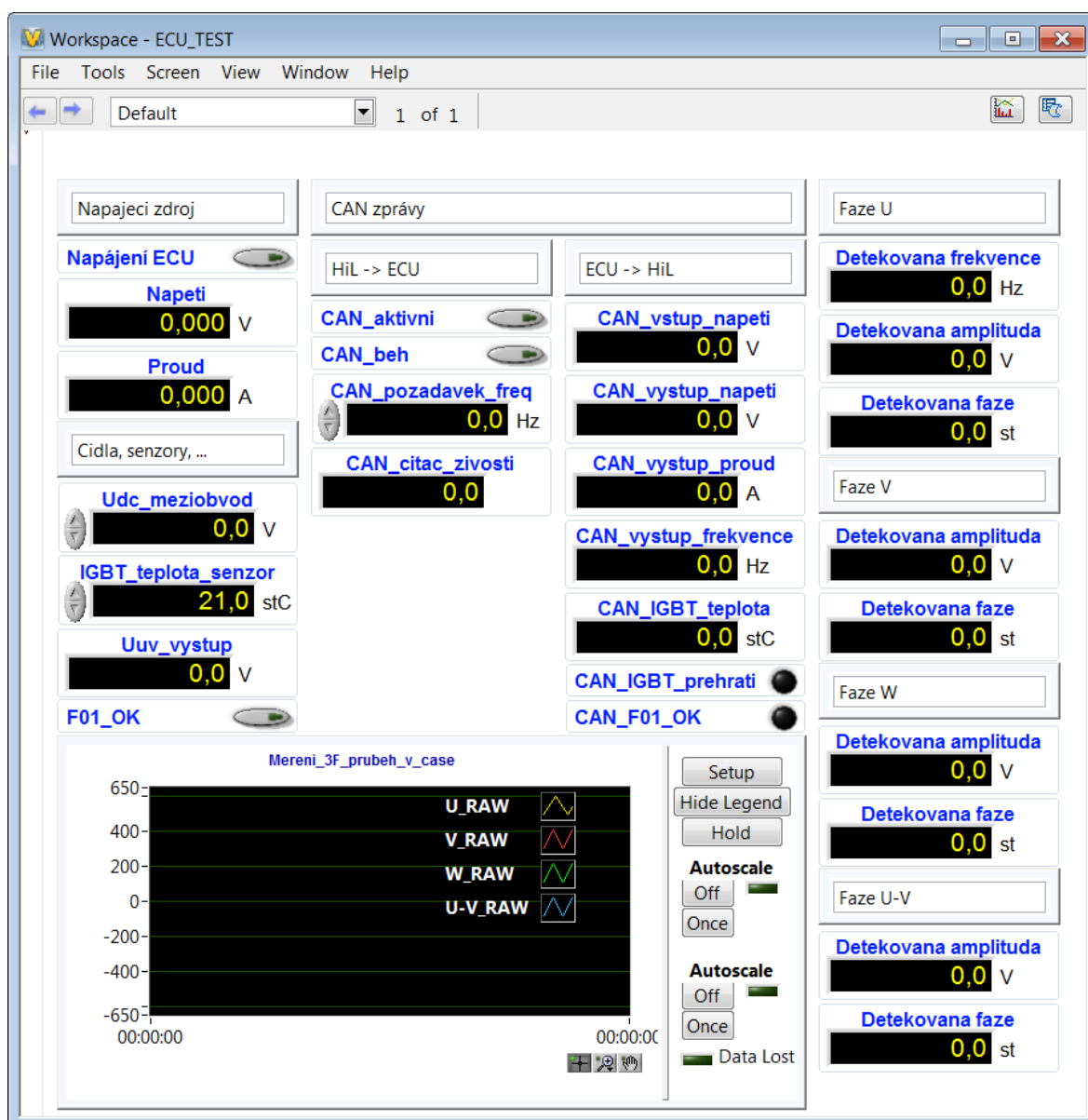
Ve větvi systémového prohlížeče je ještě více položek, ty ovšem nejsou pro vytvoření této práce podstatné, stejně jako některé položky o úroveň výše. Podstatné je již několikrát zmiňované mapování (angl. System Mappings). Definice mapování se provádí spuštěním položky „Edit Mappings“ uložené v horní nabídce systémového prohlížeče „Tools“. V systémovém mapování se definuje, jaký kanál má být přiřazený jinému kanálu. Provádí se z důvodu rychlých změn a plnění správných hodnot proměnných, aby bylo možné testovanou jednotku obsluhovat správně a simulovat okolní prostředí (čidla, senzory, spínače, ...) v reálném čase.

Pokud je provedená konfigurace v systémovém prohlížeči VeriStand, je nutné tuto konfiguraci uložit a zkontrolovat, zda není v konfiguraci nějaká chyba. Systémový prohlížeč má také vlastní detekci chybné konfigurace spustitelnou v horní sadě ikon. Nenastala-li chyba, systémový prohlížeč zavřeme a je možné přejít ke spuštění testovacího systému.

9 Spuštění ručního testování řídicí jednotky

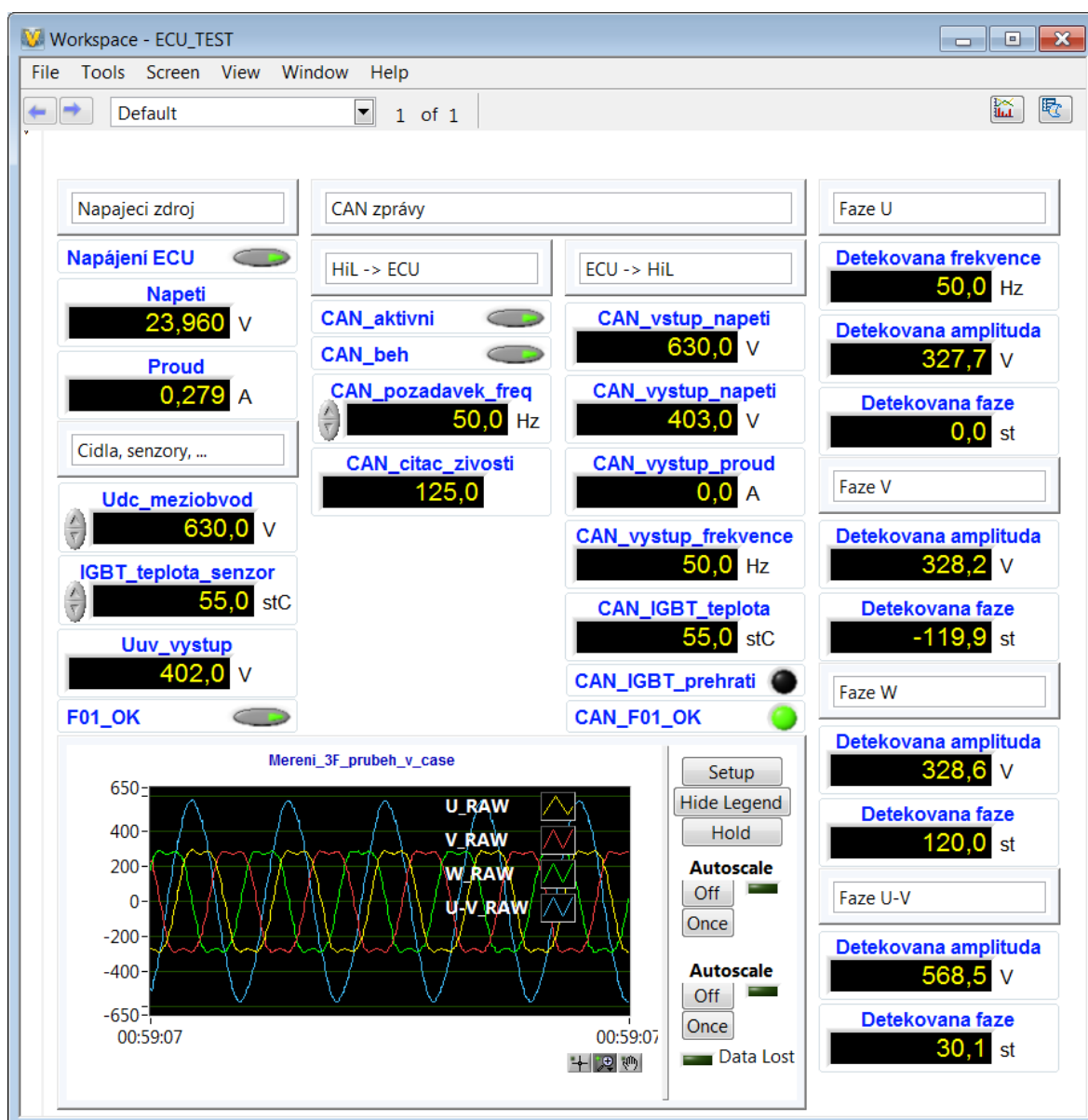
Po správné konfiguraci spustíme obsluhu VeriStand stisknutím tlačítka „Deploy“ v prohlížeči projektu. Provede se odeslání definice systému, modelů a potřebných dat do kontroléru. Tím bude spuštěna požadovaná obsluha a otevře se pracovní prostor „Workspace“. V tomto okně jsou uživatelem umístěné ovladače a zobrazovače všech potřebných proměnných. Okno Workspace je možné zobrazit i před spuštěním obsluhy, stejně tak i vložení všech prvků. Pracovní prostor slouží k ručnímu testování řídicí jednotky.

Na *Obr. 47* je zobrazený pracovní prostor s vloženými ovládacími prvky podle požadavků na ruční testování. V levém horním rohu pracovního prostoru jsou umístěné prvky modelu ovládaní napájecího zdroje, konkrétně měření výstupního napětí a proudu a tlačítka, která spustí výstup napájení pro jednotku. Pod napájecím zdrojem jsou umístěné ovladače pro zadání hodnoty simulovaného vstupního napětí střídače, senzoru teploty IGBT prvků, indikátor efektivní hodnoty výstupního sdruženého napětí fází U-V a simulovaný koncový spínač výstupního jističe F01. V dolním místě je vidět graf zobrazující průběhy po zpracování PWM signálů z FPGA karty. Prostřední část okna je zaměřená na CAN zprávy. Levý sloupec obsahuje zprávy odesílané do jednotky, pravý sloupec zprávy přijaté z jednotky. Pravá strana pracovního místa je zaměřená na zpracování PWM signálu z FPGA karty a modelem PWM.lvmodel spočtené hodnoty z průběhů napětí.



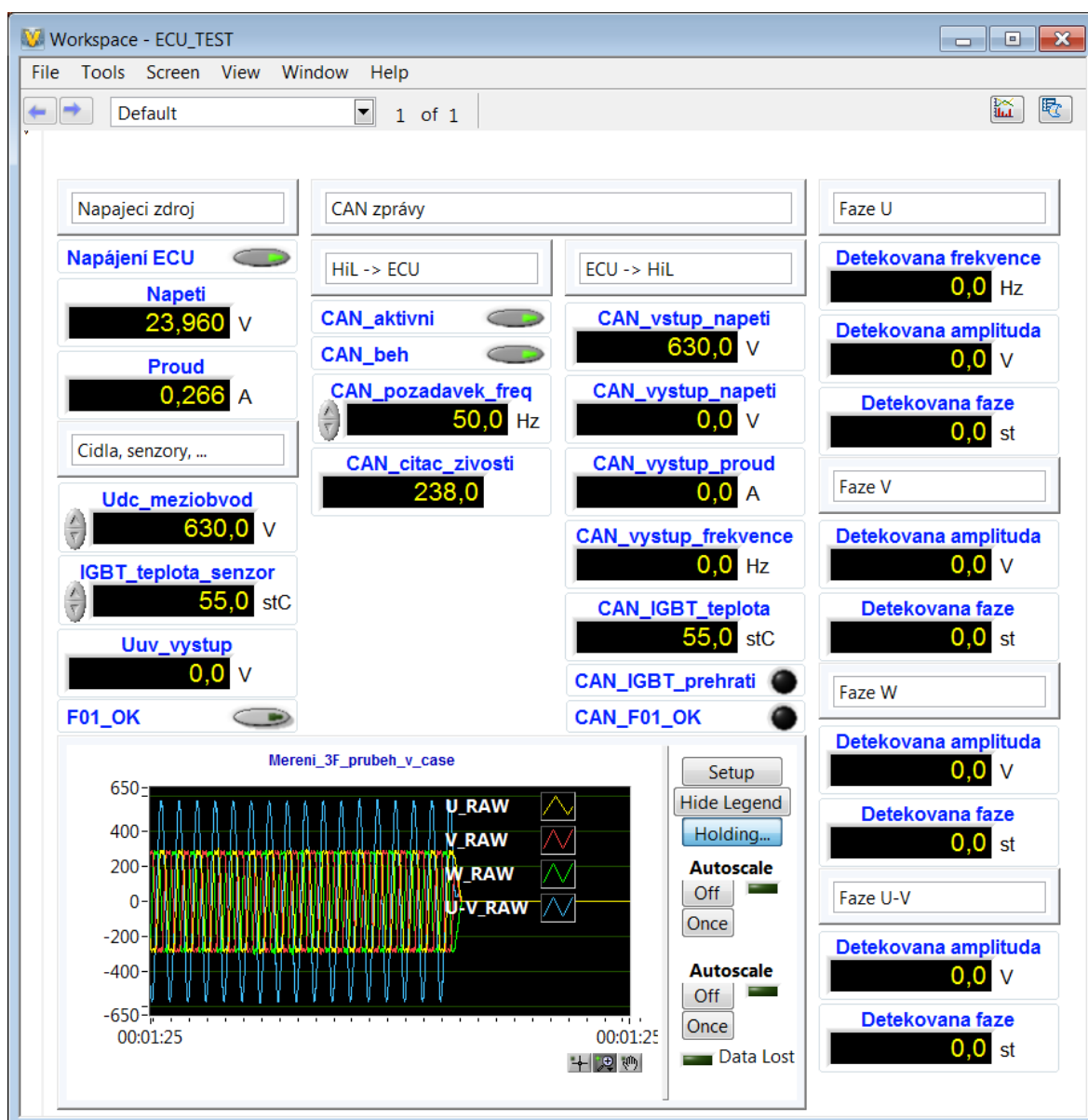
Obr. 47 - Pracovní prostor (angl. Workspace)

Aplikace střídače pomocných pohonů musí obsahovat podmínky pro spuštění generování třífázového napětí, jako například správné stejnosměrné vstupní napětí, teplotu IGBT prvků, indikaci a čítač živosti odesílající z nadřazeného řízení a mnoho dalšího. Nastavením požadovaných hodnot v pracovním prostoru se simulují všechny použité vstupy/výstupy a CAN zprávy a střídač pomocných pohonů může generovat signály pro IGBT prvky. Pracovní prostor s aktivním požadavkem na běh funkčního střídače se zobrazením hodnot ukazuje Obr. 48.



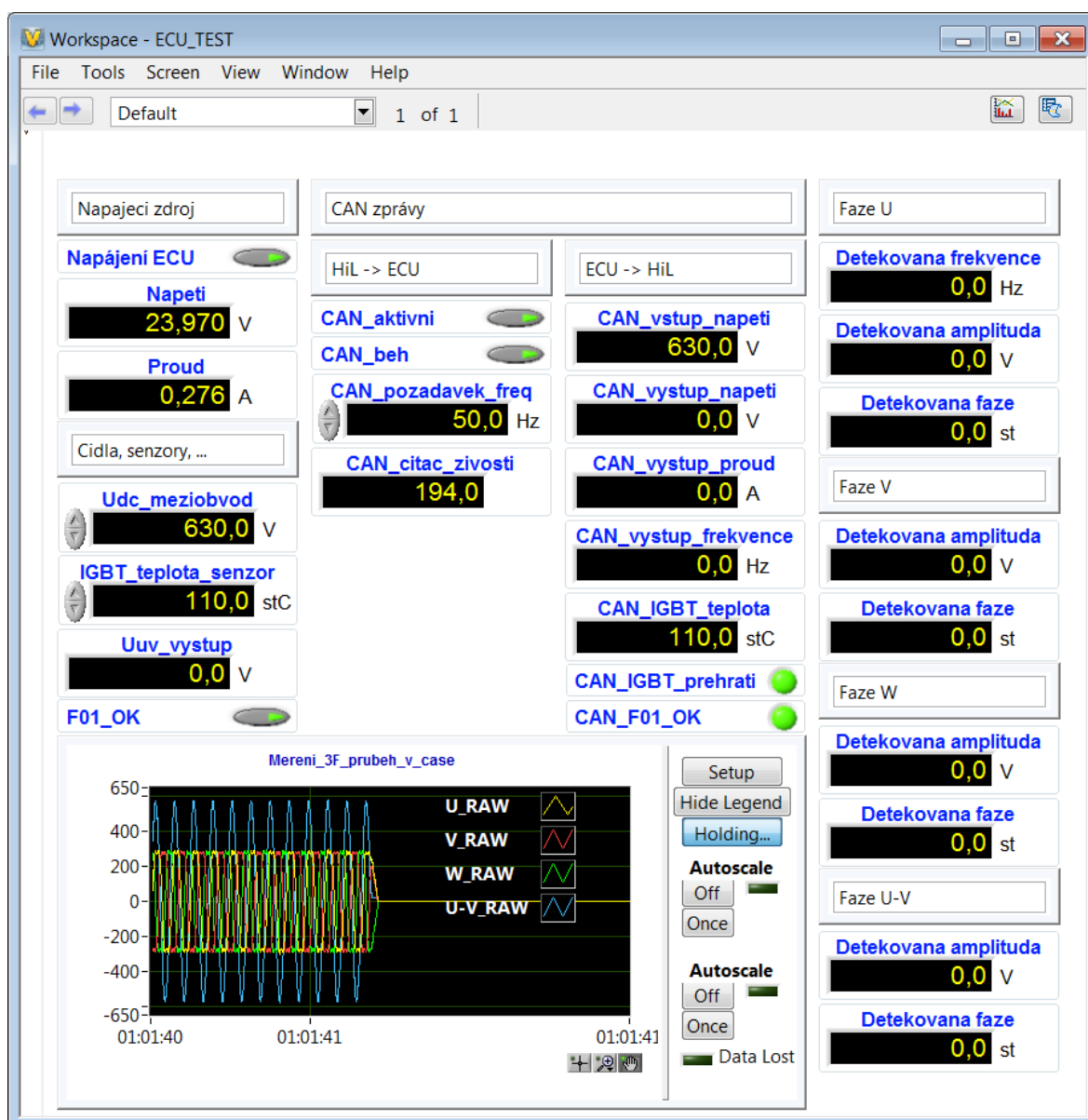
Obr. 48 - Pracovní prostor - Aktivní jednotka

Nyní je možné provést jednoduché testy řídicí jednotky v otevřené smyčce. Například pokud se bude simulovat vybavení výstupního jističe F01, aplikace musí ukončit generování výstupního napětí a informaci o odpojeném jističi předat v CAN zprávě. O úspěšném provedení testu vybaveného jističe poukazuje Obr. 49, ze kterého je patrné nulové výstupní napětí střídače i neaktivní bit proměnné CAN_F01_OK přijatý v CAN zprávě. Po provedení testu byl okamžitě zastavený graf pro zobrazení průběhu výstupního napětí střídače v okamžiku vyvolání poruchy.



Obr. 49 - Pracovní prostor - Nastavená chyba jističe F01

Obr. 50 zobrazuje průběh druhého testu, konkrétně přehřátí IGBT prvků v modulu SKiiP. Po předchozí chybě se proměnné nastaví zpět do hodnot požadovaných pro běh střídače a následně se může provést druhý zmíněný test. Ten se realizuje zadáním hodnoty 110 °C do proměnné IGBT_teplota_senzor. Tato proměnná je namapovaná k analogovému vstupu jednotky a podle přepočtu reálného teplotního čidla z dokumentace k modulu SKiiP generuje požadované napětí. Po nastavení vysoké teploty do proměnné byl i v tomto případě zastavený graf pro zobrazení průběhu výstupního napětí střídače v okamžiku vyvolání poruchy.



Obr. 50 - Pracovní prostor - Nastavené přehřátí IGBT prvků

Testy řídicí jednotky jsou vždy specifikované a nově vytvořená aplikace musí všechny tyto testy splňovat. Testem nemusí být jen vyhodnocení chyby nějakého čidla, ale také jestli nedošlo k výpadku komunikace na CAN sběrnici nebo jestli jednotka detekuje čas mezi zprávami a mnoho dalších podnětů. Pokud by měl tester aplikace provádět ruční testování „na stole“, jeden test by trval minimálně desetinásobek času testu provedeného na testovacím systému HiL.

Závěr

Firma National Instruments je v oboru měřicích systémů, zpracování dat a automatického testování jednou z firem, držících se na vysoké úrovni z hlediska zpracování systému, kompatibility se zařízeními třetích stran a cenou systému. Výběr testovacího systému PXI je volbou, která je velmi vhodná pro aplikace ve firmě Škoda Electric a. s. Je možné vytvářet testy SW aplikací dle interních požadavků firmy a existuje možnost rozšíření testovacího systému pro náročnější aplikace.

S testovacím systémem PXI se z vlastní zkušenosti pracuje velice dobře, software LabVIEW, VeriStand i TestStand zakoupené s PXI jsou přehledné, v LabVIEW se snadno programuje a se všemi programy se pracuje výborně. Užitečná je možnost implementace kódu napsaného v jazyce C, díky které se LabVIEW stává užitečným vývojovým nástrojem.

Přestože vývoj testovacího systému znamenal nemalou časovou i finanční investici, testovací systém tuto stránku velice rychle nahradí. Důvod je zřejmý. Testovací pracovník libovolné aplikace musel provádět ruční testování, které je časově náročné na provádění i přípravu. Zejména je velký problém s náhradou nebo simulací okolního prostředí, kdy často nemohou být připojeny všechny vstupy a výstupy zároveň. Mnohdy nebylo možné test provést v krátkém časovém intervalu (například i několika hodin). Pomocí vyvinutého testovacího systému na platformě HiL je připojení jednotky již vytvořené a po připojení se spustí simulovaný provoz ECU. Tester poté velmi snadno během několika málo kroků a krátké doby provede požadovaný test, respektive v případě validace SW spustí testovací sekvenci podle testovacích požadavků. Tyto testy probíhají v řádu několika minut a představují velkou úsporu času testovacího procesu, a tím i finanční úsporu firmě.

Na základě zadání této práce byly plněny základní body uvedené v kapitole 1.1. Nejprve byly stanoveny požadavky na vstupy/výstupy vybrané testované řídicí jednotky. V dalším kroku došlo k výběru vhodné platformy, konkrétně Hardware i Software od firmy National Instruments, na základě definovaných požadavků. Dále proběhl návrh, jak přizpůsobit signály mezi testovacím systémem a testovanou jednotkou. V neposlední řadě proběhla konfigurace programového vybavení testovacího systému pro ruční otestování v otevřené smyčce zvolené řídicí jednotky a na úplný závěr byly provedeny jednoduché testy pro ověření funkce testovacího systému.

Finálním závěrem této práce je možné zmínit doporučení pro používání testovacího systému HiL produkující značnou úsporu prostředků pro vývoj aplikací řídicích jednotek. Dalším krokem vývoje testovacího systému a zároveň urychlení testování může být automatizace testů programem TestStand.

Seznam literatury

- [1] – KUBÍK MICHAL. Princip HiL [online]. [cit. 2. 3. 2017]. Dostupný na WWW: http://home.zcu.cz/~rcermak/opvk_cm/P_06.pdf
- [2] – JELÍNEK JIŘÍ. Základní údaje A5535C2, EY03830P. Plzeň: Škoda Electric a.s., 2010
- [3] – ETAS. LABCAR [online]. [cit. 12. 3. 2017]. Dostupný na WWW: http://www.etas.com/en/products/solutions_labcar_component_overview.php
- [4] – DSPACE. Simulator Mid-Size [online]. [cit. 12. 3. 2017]. Dostupný na WWW: https://www.dspace.com/en/pub/home/products/hw/simulator_hardware/dspace_simulator_mid_size.cfm
- [5] – NATIONAL INSTRUMENTS. NI-PXIe [online]. [cit. 12. 3. 2017]. Dostupný na WWW: <http://sine.ni.com/np/app/main/p/ap/global/lang/cs/pg/1/sn/n24:PXI-FSLASH-CompactPCI/>
- [6] – DELTA ELEKTRONIKA [online]. [cit. 15. 3. 2017]. Dostupný na WWW: <http://www.delta-elektronika.nl/en/products/sm800-series.html>
- [7] – ROHDE & SCHWARZ [online]. [cit. 15. 3. 2017]. Dostupný na WWW: <http://cz.farnell.com/hameg/hmp4040/power-supply-bench-adj-4o-p-10a/dp/2408793>
- [8] – BLÁHA JIŘÍ. Testování HW u výrobce, EY05632P. Plzeň: Škoda Electric a.s., 2012
- [9] – TRACO POWER, Napájecí zdroje [online]. [cit. 17. 3. 2017]. Dostupný na WWW: <http://www.tracopower.com/products/browse-by-category/find/txl/3/>
- [10] – ON SEMICONDUCTOR, Simulation Models [online]. [cit. 3. 4. 2017]. Dostupný na WWW: <http://www.onsemi.com/PowerSolutions/supportDoc.do?type=models&rpn=LM2904>