

**ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ**

KATEDRA APLIKOVANÉ ELEKTRONIKY A TELEKOMUNIKACÍ

DIPLOMOVÁ PRÁCE

**Rozšíření Univerzální řídicí jednotky USG2
o automobilový Ethernet**

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2017/2018

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Tomáš BAUER**

Osobní číslo: **E16N0036P**

Studijní program: **N2612 Elektrotechnika a informatika**

Studijní obor: **Elektronika a aplikovaná informatika**

Název tématu: **Rozšíření Univerzální řídicí jednotky USG2 o automobilový Ethernet**

Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Provedte rešerši stávajícího stavu automobilového Ethernetu (zastřešující normy podporující mikrokontroléry).
2. Seznamte se s řídicí jednotkou USG2 a navrhnete modul rozhraní pro automobilový Ethernet.
3. Realizujte funkční vzorek a vytvořte ukázkovou aplikaci.
4. Zdokumentujte vytvořenou nadstavbu USG2 pro její budoucí rozšiřitelnost.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah kvalifikační práce: **40 - 60 stran**

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce:

Ing. Jan Mráz, Ph.D.

Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **10. října 2017**

Termín odevzdání diplomové práce: **24. května 2018**

Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan



Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 10. října 2017

Abstrakt

Tato diplomová práce se zabývá návrhem rozšiřujícího modulu pro univerzální řídicí jednotku USG2 ve spolupráci se společností MBtech Bohemia s.r.o. Práce v úvodní části seznamuje s důvody, proč se Ethernet v automobilovém průmyslu rozšiřuje, a proč nelze použít klasický Ethernet. Popisuje důležité rozdíly automobilového a klasického Ethernetu. Tyto informace doplňuje o poznatky o realizaci časové synchronizace v síti automobilového Ethernetu. Seznamuje s vlastnostmi vybrané periférie a znázorňuje její vnitřní blokovou strukturu s popisem jednotlivých částí. Pro pochopení funkce periférie také popisuje její jednotlivé operační režimy a přechody mezi nimi. Seznamuje s doporučenou softwarovou obsluhou a s hardwarovými požadavky na zapojení periférie a na motivy desky plošných spojů. Ukazuje implementaci požadavků při realizaci návrhu schématu a desky plošných spojů modulu automobilového Ethernetu. Práce dále popisuje návrh ukázkové aplikace a zaměřuje se na popis jednotlivých softwarových modulů.

Klíčová slova

automobilový Ethernet, 100BASE-T1, TJA1100, řídicí jednotka, MPC5748G

Abstract

This thesis deals with design of extensional module with automotive Ethernet for Universal electronic control unit USG2 in collaboration with MBtech Bohemia s.r.o. In the first part, it is introducing usage of Ethernet in automotive industry and why the widely used IT Ethernet is unsuitable to use. It describes main differences between these two Ethernet types. It complements this information by time synchronization methods in automotive Ethernet. It introduces properties of the periphery circuit used and its inner block structure. This structure is briefly described here. It describes all periphery operation modes for easier understanding of circuit function. It introduces the recommended software handling in all operational modes and the periphery hardware requirements with recommended PCB layout. Next it goes to design of extensional module so that meet all hardware and layout requirements. After that it showed the demonstration application that used Ethernet communication between two electronic control units. Finally, it deals with the software for microcontroller. All software components are described by flowcharts independently.

Key words

Automotive Ethernet, 100BASE-T1, TJA1100, electronic control unit, MPC5748G

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

.....

podpis

V Plzni dne 15.5.2018

Bc. Tomáš Bauer

Poděkování

Rád bych poděkoval vedoucímu diplomové práce panu Ing. Janu Mrázovi, Ph.D. za cenné rady, odborné připomínky a metodické vedení práce. Dále bych chtěl touto cestou poděkovat zaměstnancům společnosti MBtech s.r.o. za poskytnutí Univerzálních řídicích jednotek USG2, jejich technické dokumentace, všech potřebných materiálů k jejich analýze a taktéž děkuji za cenné informace při návrhu modulu automobilového Ethernetu. Mimo jiné bych taktéž velice rád poděkoval panu Ing. Františku Machovi, Ph.D. a panu Ing. Liboru Poláčkovi, Ph.D. z výzkumného centra RICE za poskytnutí manuálního osazovacího stroje a pece na přetavení plošného spoje.

Obsah

SEZNAM SYMBOLŮ A ZKRATEK	9
ÚVOD	10
1 PŘEDSTAVENÍ AUTOMOTIVE ETHERNETU	12
1.1 AUTOMOTIVE ETHERNET	12
1.2 TOPOLOGIE SÍTĚ.....	14
1.3 FYZICKÁ VRSTVA AUTOMOTIVE ETHERNETU	15
1.3.1 Podvrstva PCS.....	17
1.3.2 Podvrstva PMA.....	17
1.3.3 Rozhraní pro správu a řízení vstupních a výstupních obvodů	18
1.4 SPOJOVÁ VRSTVA AUTOMOTIVE ETHERNETU	19
1.5 PROTOKOLY VYŠŠÍCH VRSTEV	20
1.6 ČASOVÁ SYNCHRONIZACE	21
1.6.1 Precision Time Protocol (PTP).....	21
1.6.2 Time-Triggered Ethernet (TTE).....	22
1.7 AKTUÁLNÍ STAV AUTOMOTIVE ETHERNETU	24
2 PERIFÉRIE TJA1100	26
2.1 OPERAČNÍ REŽIMY PERIFÉRIE	28
2.1.1 Power-off mode	28
2.1.2 Pohotovostní režim (Standby mode).....	28
2.1.3 Normální režim (Normal mode)	29
2.1.4 Neaktivní režim (Disable mode).....	29
2.1.5 Režim spánku (Sleep mode).....	29
2.1.6 Režim požadavku na spánek (Sleep request mode).....	29
2.1.7 Režim resetu (Reset mode).....	30
2.2 SOFTWAREVÁ OBSLUHA	30
2.2.1 Obsluha v pohotovostním režimu	30
2.2.2 Obsluha v normálním režimu	32
2.2.3 Režimy se sníženou spotřebou	33
2.3 HARDWAROVÝ NÁVRH	33
2.3.1 Schéma zapojení periférie TJA1100.....	33
2.3.2 Hardwarová konfigurace periférie TJA1100.....	34

3	MODUL AUTOMOBILOVÉHO ETHERNETU	36
3.1	ZÁSADY NÁVRHU MODULU S PERIFÉRIÍ TJA1100	36
3.1.1	<i>Rozhraní MDI</i>	36
3.1.2	<i>Rozhraní MII</i>	39
3.1.3	<i>Napájecí napětí</i>	39
3.1.4	<i>Ostatní signály</i>	40
3.2	FUNKČNÍ POŽADAVKY NA NAVRHOVANÝ MODUL	42
4	NÁVRH ROZŠÍŘUJÍCÍHO MODULU	43
4.1	SCHÉMA ZAPOJENÍ	43
4.1.1	<i>Rozvod napájecího napětí</i>	43
4.1.2	<i>Periférie TJA1100</i>	44
4.1.3	<i>MII rozhraní</i>	44
4.1.4	<i>Obslužné a řídicí piny periférie TJA1100</i>	45
4.1.5	<i>Hardwarová konfigurace periférie</i>	47
4.1.6	<i>Rozhraní MDI</i>	47
4.1.7	<i>Konektory</i>	48
4.2	NÁVRH DESKY PLOŠNÉHO SPOJE	49
5	NÁVRH SOFTWARE PRO UNIVERZÁLNÍ ŘÍDICÍ JEDNOTKU USG2.....	52
5.1	UKÁZKOVÁ APLIKACE AUTOMOTIVE ETHERNETU	52
5.2	MODUL TJA1100	55
5.3	MODUL ETHERNETU	55
5.4	MODUL UART	57
5.5	MODUL PIT	58
5.6	MODUL LED	58
	ZÁVĚR.....	59
	SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ.....	61
	PŘÍLOHY	62
	PŘÍLOHA A – SCHÉMA ZAPOJENÍ KONEKTORŮ MODULU AUTOMOBILOVÉHO ETHERNETU	62
	PŘÍLOHA B – SCHÉMA ZAPOJENÍ MODULU AUTOMOBILOVÉHO ETHERNETU	63
	PŘÍLOHA C – MOTIVY PLOŠNÉHO SPOJE MODULU AUTOMOBILOVÉHO ETHERNETU.....	64
	PŘÍLOHA D – VÝVOJOVÝ DIAGRAM UKÁZKOVÉ APLIKACE	66
	PŘÍLOHA E – VÝVOJOVÉ DIAGRAMY VYBRANÝCH PODPŮRNÝCH FUNKCÍ	67
	PŘÍLOHA F – UNIVERZÁLNÍ ŘÍDICÍ JEDNOTKA USG2 OSAZENÁ NAVRŽENÝM MODULEM.....	68

Seznam symbolů a zkratek

IEEE.....	Institute of Electrical and Electronics Engineers.
BCR	Basic Control Register. Základní řídicí registr.
C1R, C2R....	Configuration 1, 2 Register. Konfigurační registry.
CAN.....	Controller Area Network. Komunikační sběrnice v automobilu.
CSR.....	Communication Status Register. Stavový komunikační registr.
ECR.....	Extended Control Register. Rozšířený řídicí registr.
EMC.....	Elektromagnetická kompatibilita.
IER.....	Interrupt Enable Register. Registr přerušení.
ISR	Interrupt Status Register. Stavový registr přerušení.
IP.....	Internet Protocol. Základní protokol síťové vrstvy používaný v sítích.
ISO/OSI	Referenční model řešení komunikace v sítích.
LAN	Local Area Network. Lokální síť.
LIN.....	Local Interconnect Network. Komunikační sběrnice v automobilu.
MAC	Media Access Control. Linková vrstva referenčního modelu.
MDC	Management Data Clock. Hodinový signál SMI rozhraní.
MDI.....	Media Dependent Interface. Rozhraní závislé na médiu (konektor)
MDIO.....	Management Data Input Output. Datový signál SMI rozhraní.
MII	Media Independent Interface. Rozhraní spojující periférii a mikrokontrolér.
MOST	Media Oriented Systems Transport. Multimediální sběrnice v automobilu.
OPEN.....	One Pair Ethernet. Aliance společností automobilového průmyslu zabývající se implementací Ethernetu.
PCS	Physical Coding Sublayer. Podvrstva fyzické vrstvy referenčního modelu.
PMA.....	Physical Medium Attachment. Podvrstva fyzické vrstvy referenčního modelu.
PTP.....	Precision Time Protocol. Protokol pro časovou synchronizaci v síti Ethernet.
SMI	Serial Management Interface. Rozhraní pro správu MII rozhraní.
TCP	Transmission Control Protocol. Spojově orientovaný protokol.
TTE	Time-Triggered Ethernet. Časově spouštěný Ethernetový přenos.
UART.....	Universal Asynchronous Receiver and Transmitter. Univerzální asynchronní sériová komunikace.
UDP	User Datagram Protocol. Nespojovaný protokol.
USB.....	Universal Serial Bus. Univerzální sériová sběrnice.
UTP.....	Unshielded Twisted Pair. Nestíněná kroucená dvojlinka.

Úvod

Tématem této práce je rozšiřující modul pro Univerzální řídicí jednotku USG2 umožňující komunikaci po automobilovém Ethernetu. Dnešní automobily obsahují několik stovek elektronických řídicích jednotek a systémů. Tento fakt má za následek, že dosud běžně užívané sběrnice svou přenosovou kapacitou neumožňují přenos tak velkého datového objemu. V oblastech s přenosem velkého datového objemu je vhodné aplikovat Ethernet, který pro použití v automobilovém průmyslu dostal označení 100BASE-T1. Navrhovaný modul by měl být součástí projektu Univerzální řídicí jednotky USG2, která slouží pro testování softwaru ve společnosti MBtech Bohemia s.r.o. Ethernetový modul umožní rozšířit perspektivu vývoje software, jelikož vhodně doplní stávající komunikační možnosti.

První část práce bude věnována popisu automobilového Ethernetu a jeho rozdílům oproti všeobecně známému Ethernetu definovaného standardem IEEE 802.3. Budou zde podrobně popsány vrstvy ISO/OSI, které byly upraveny standardem IEEE.802.3bw. Ethernet je v automobilech možné použít i pro časově kritické aplikace. K této aplikaci je nutno v Ethernetové síti zavádět časovou synchronizaci. Nakonec zde bude uvedeno několik způsobů realizace časové synchronizace.

Druhá část práce bude věnována popisu vlastností použitého obvodu periférie automobilového Ethernetu. Jedná se o komplexní obvod, který poskytuje mnoho funkcí a detailní popis všech funkcí je nad rámec této práce, proto zde bude představen soupis operačních režimů, ve kterých se obvod může nacházet. V této části jsou také podrobněji popsány možnosti softwarové obsluhy, které by měly usnadnit budoucí návrh obslužného softwaru periférie. Podstatnou částí popisu periférie jsou také hardwarové požadavky a výrobcem doporučená zapojení. Do této části také bezesporu patří požadavky pro návrh desky plošných spojů. Zejména pak požadavky pro motiv komunikačních sběrnic, napájecího napětí a návrhu motivu samotné periférie. Nakonec zde budou stručně popsány požadavky na navrhovaný modul, týkající se zejména funkčnosti a požadavků, které se od navrhovaného modulu očekávají.

Poslední část bude věnována analýze stávajícího stavu Univerzální řídicí jednotky USG2, ze kterého plynou požadavky na navrhovaný modul. Bude zde rozebráno schéma zapojení modulu dle aplikačních požadavků, a také požadavků na kompatibilitu s ostatními moduly

USG2. Tato část bude dále obsahovat popis navrženého motivu desky plošného spoje dle doporučení uvedených v předchozí části. Kromě návrhu modulu zde bude věnována jedna kapitola popisu demonstrační aplikace, která bude napsaná na míru jednotce USG2. Předpokládá se, že daná aplikace bude umožňovat alespoň UDP/IP komunikaci mezi dvěma jednotkami USG2. Mezi jednotkami bude probíhat neustálá výměna dat, přičemž jedna jednotka bude řídicími zprávami ovládat druhou jednotku. Celou demonstrační aplikaci bude možné ovládat přes terminál v počítači, jelikož jedna jednotka bude připojena přes převodník USB/UART do USB počítače. Druhá jednotka obsahuje modul s LED diodami a na základě instrukcí z terminálu či programu, bude jednotlivé LED diody ovládat.

Navržený software bude následně zdokumentován ve zvláštním souboru. Tato dokumentace bude sloužit pro budoucí použití v rámci projektu USG2 ve společnosti MBtech Bohemia s.r.o. Tento dokument bude v práci k dispozici na přiloženém disku CD společně s obrazovými a ostatními přílohami. V přílohách této práce je zobrazeno například schéma zapojení, motivy vrstev plošného spoje a vývojové diagramy aplikace.

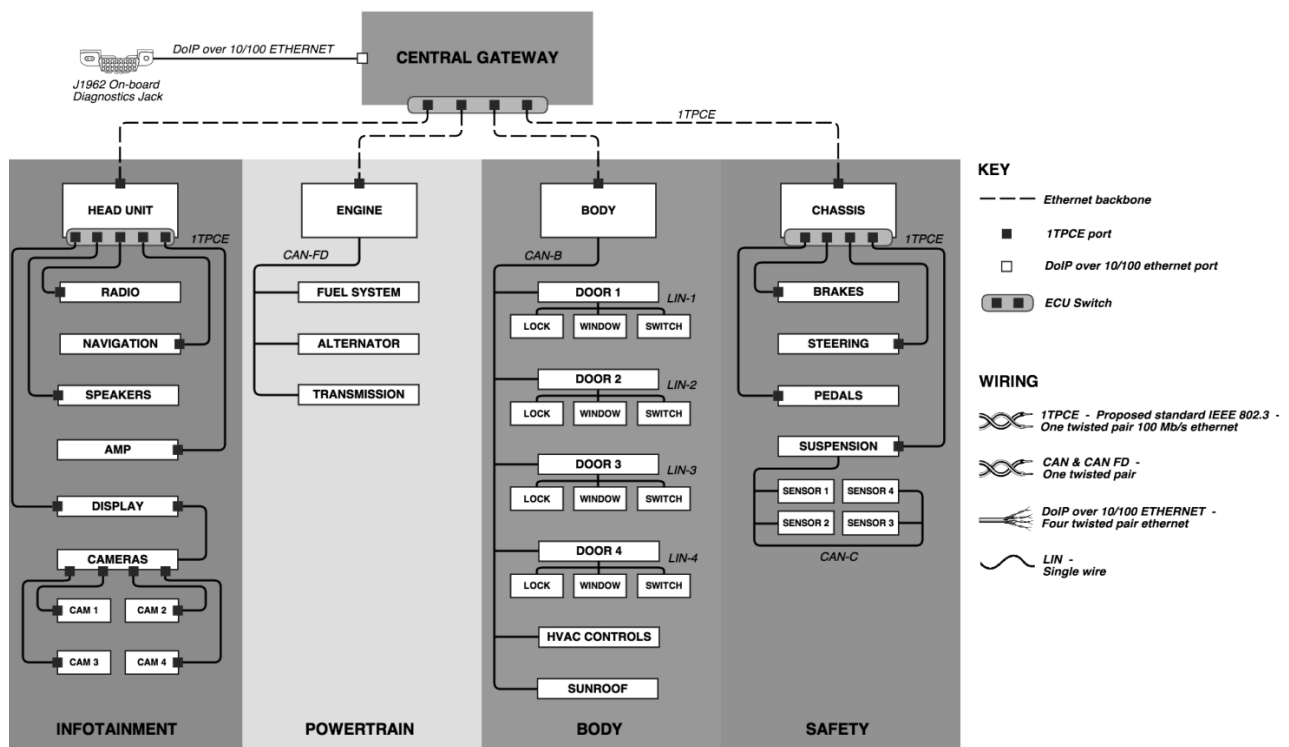
1 Představení Automotive Ethernetu

Elektronika má v moderních automobilech poměrně významnou roli a v každém vozidle najdeme velké množství řídicích systémů, bezpečnostních systémů, informačních systémů, jízdních asistentů, komfortních prvků a mimo jiné také audiovizuálních systémů. Za těmito systémy stojí nejméně jedna řídicí jednotka, která zpracovává data ze snímačů a senzorů, a na základě této informace ovládá akční členy. S nasazováním nových technologií do automobilů roste počet řídicích jednotek a potřebných senzorů, a tím narůstá význam a složitost elektronických systémů v automobilu. Dnes se pro vzájemnou komunikaci mezi řídicími jednotkami používají dlouhodobě komerčně používané sběrnice, například CAN, LIN, MOST nebo FlexRay, atp. Již zmiňovaný nárůst počtu jednotek a složitosti jednotlivých systémů s sebou přináší také nárůst požadavků na množství přenášených dat a rychlosti komunikace, a v některých oblastech, zejména v oblasti informačních a audiovizuálních systémů, je CAN nedostačující požadavkům na přenášená data. Vhodným řešením těchto nedostatků se jeví Ethernet, jakožto síť velice hojně používaná v domácnostech či kancelářích tvořící síť LAN. Implementace Ethernetu do automobilů přináší řadu výhod, nicméně klasický Ethernet, jaký známe z oblasti IT, je pro automobilový průmysl nepoužitelný. V automobilech se klade důraz na způsobilost v oblasti EMC a neméně podstatná je taktéž otázka spotřeby, což klasický Ethernet využívaný v sítích LAN nespĺňuje. Implementace Ethernetu do automobilu umožní cestu novým technologiím využívaných v automobilovém průmyslu, například:

- Vyšší datové objemy pro radarové systémy, audiovizuální systémy, navigační systémy a obecně všem zařízením v oblasti informačních systémů.
- Vyšší přenosová rychlost.
- V budoucnosti umožní zavedení technologie vzájemné komunikace mezi automobily, a mezi automobilem a dopravní infrastrukturou.

1.1 Automotive Ethernet

CAN se svou nízkou přenosovou rychlostí se pro některé aplikace stává neatraktivním, proto se výrobci automobilů začali zaměřovat na Ethernet, který je naopak velmi atraktivní z hlediska přenosové rychlosti. Důležité je poznamenat, že Ethernet nemá nahradit všechny stávající komunikační sítě v automobilu, pouze je vhodně doplnit. Díky svým vlastnostem, zejména struktuře přepínané sítě a paketovému přenosu dat, jež umožňuje plně duplexní režim, je vhodná jako páteřní síť propojující všechny domény automobilu.

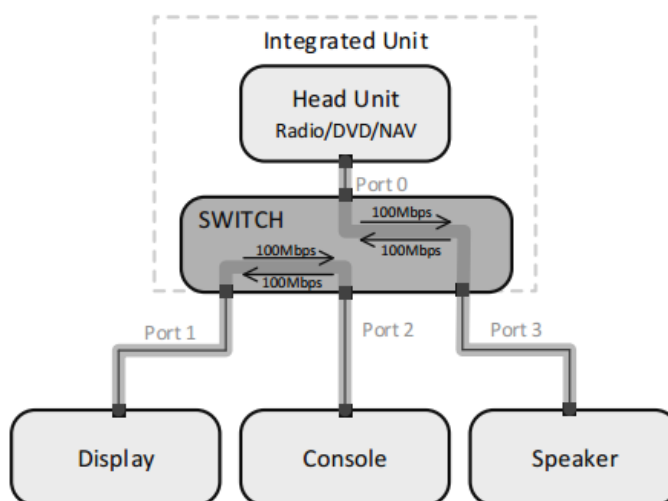


Obr. 1.1: Příklad možného využití Ethernetu jako páteřní sítě (převzato z [1])

Společnost Broadcom vyvinula technologii fyzické vrstvy realizované pomocí jednoho párového vodiče, nazvanou BroadR-Reach [1]. Implementací této technologie do průmyslové sféry se zabývá aliance předních společností automobilového průmyslu nazvaná OPEN Alliance (*One Pair EtherNet*). Na základě této skupiny vznikla pracovní skupina v organizaci IEEE s názvem IEEE 802.3 One Twisted Pair 100Mb/s Ethernet, zkráceně IEEE 802.3 1TPCE, která byla později přesunuta do IEEE 802.3bw 100BASE-T1. Oproti tradičním sítím v automobilu, které v daném čase umožňují komunikaci pouze jednomu zařízení, technologie BroadR-Reach umožňuje plně duplexní režim komunikace zásluhou sofistikované techniky zpracování dat [1]. Je tedy možné, že zařízení může současně vysílat i přijímat data po jednom krouceném páru. V případě rychlosti 100Mb/s znamená teoretickou celkovou propustnost 200Mb/s mezi dvěma uzly [1]. Tato možnost plně duplexního režimu je velkou výhodou Ethernetu v porovnání například se sběrnici CAN.

1.2 Topologie sítě

Dalším podstatným rozdílem oproti ostatním sítím využívaným v automobilech je topologie sítě. Tradiční sítě využívají sdíleného média, kdežto u Ethernetu lze krouceným párem vzájemně propojit pouze dva uzly. Stejně jako v případě sítí LAN musí být pro propojení více než dvou zařízení vložen do sítě přepínač (anglicky *Switch*). Ten umožňuje propojení mezi zařízeními na jeho portech, která chtějí mezi sebou komunikovat. Vzhledem k tomu, že se data předávají formou paketů, mohou mezi sebou komunikovat různá zařízení na různých portech najednou. Příklad je zobrazen na obrázku *Obr. 1.2*.



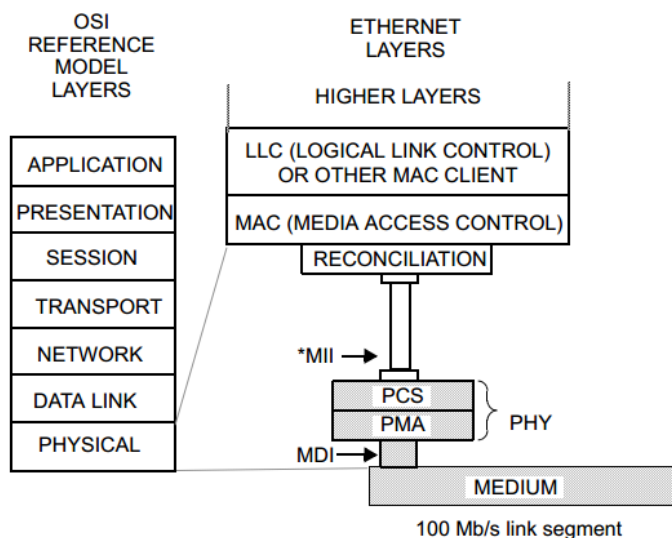
Obr. 1.2: Komunikace mezi zařízeními na různých portech najednou přináší teoretické navýšení komunikační rychlosti (převzato z [1])

Z toho důvodu, že moderní automobily obsahují velké množství řídicích jednotek, které je nutno vzájemně propojit, musí být v síti použit velký počet přepínačů adekvátní počtu řídicích jednotek podporující Ethernet. Použití přepínačů v síti s sebou přináší výhodu, například oproti sběrnici CAN, která spočívá v budoucím rozšíření již realizované sítě, kdy se pouze zamění přepínač za přepínač s větším počtem portů. Nicméně to s sebou přináší taktéž nevýhodu, a tou je cena. Rostoucí počet přepínačů přispívá navýšení celkové ceny automobilu, rovněž tak použití přepínače s větším počtem portů znamená určitý nárůst ceny. Toto hraje důležitou roli ve fázi návrhu sítě, kdy je potřeba efektivně zvolit počet portů přepínačů v jednotlivých doménách s uvažováním možných rezervních portů pro budoucí rozšiřitelnost sítě, a zároveň zbytečně nenavyšovat cenu sítě.

Jak již bylo zmíněno, Ethernet umožňuje spojení pouze mezi dvěma uzly. Komunikační pakety proudící mezi těmito dvěma uzly jsou k dispozici výhradně jen těmto uzlům, k ostatním se pakety přes přepínač nedostanou, a nejsou jimi zatěžovány. Na rozdíl například od sběrnice CAN, kde každý připojený uzel vidí všechny komunikační zprávy na sběrnici a musí určovat, je-li zpráva určena jemu či nikoli. V celé síti tedy neexistuje místo, kde by bylo možné sledovat celou probíhající komunikaci. To přináší komplikaci zejména v oblasti vývoje řídicích jednotek, kdy není možné monitorovat anebo simulovat přenos zpráv po síti.

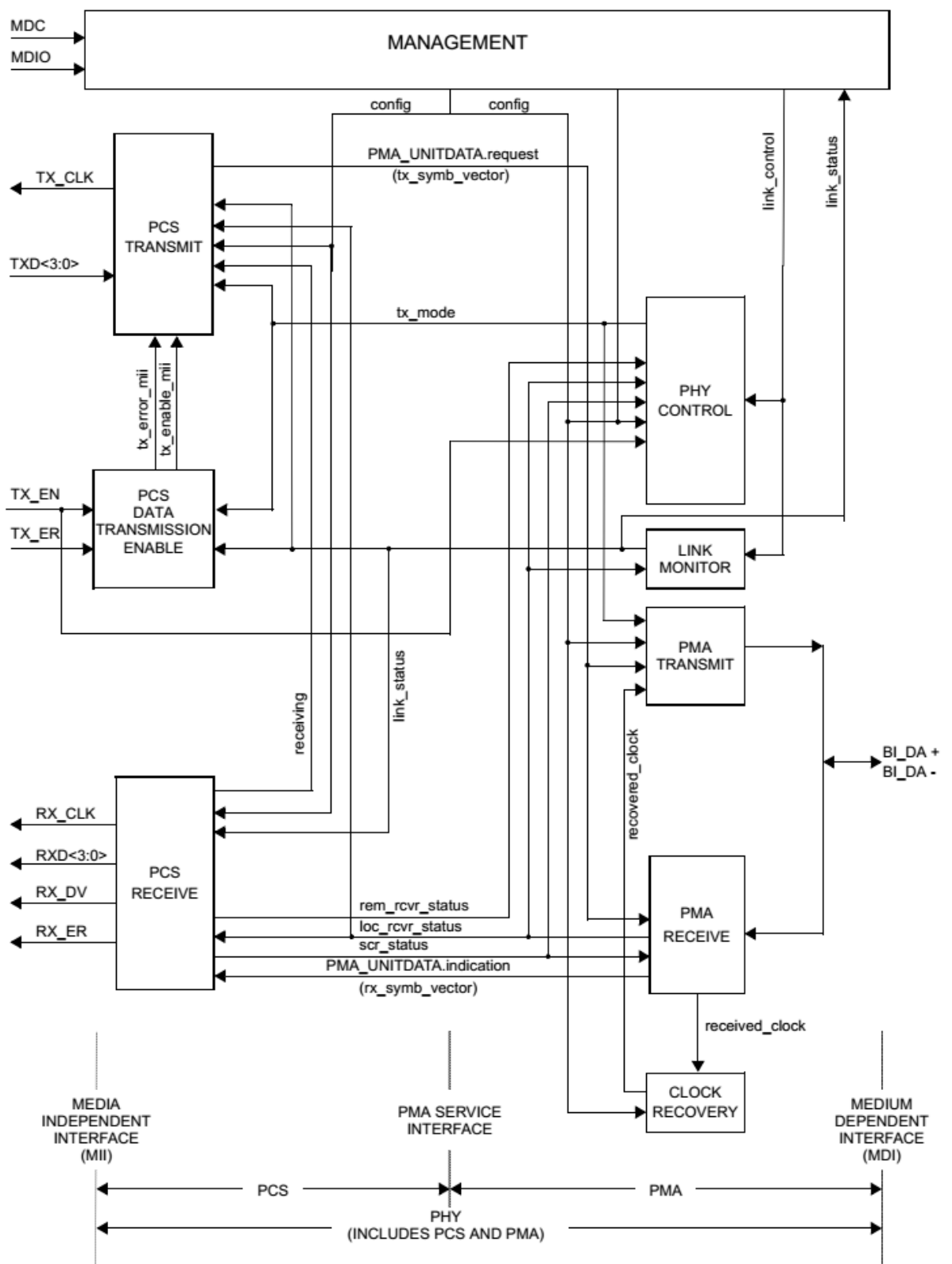
1.3 Fyzická vrstva Automotive Ethernetu

Struktura vrstev se u Automotive Ethernetu řídí standardně dle referenčního modelu ISO/OSI (viz Obr. 1.3). V porovnání se strukturou klasického Ethernetu došlo ke změně v rámci fyzické vrstvy, ostatní vrstvy jsou užity beze změny a umožňují tedy provoz stejných protokolů se stejnými formáty rámce jako u klasického Ethernetu. Jak již bylo zmíněno, přenos probíhá jako v případě sběrnice CAN po nestíněné kroucené dvojlince pomocí diferenčních signálů.



Obr. 1.3: Struktura fyzické vrstvy Automotive Ethernetu dle standardu IEEE802.3bw (převzato z [3])

Na úrovni fyzické vrstvy se nachází periferie Automotive Ethernetu, tzv. transceiver (viz Obr. 1.4). Ten je, oproti transceiveru Ethernetu 100BASE-T, složen pouze ze dvou podvrstev PCS (*Physical Coding Sublayer*) a PMA (*Physical Medium Attachment*).



Obr. 1.4: Blokové schéma periférie Automotive Ethernetu dle IEEE802.3bw (převzato z [3])

1.3.1 Podvrstva PCS

Podvrstva PCS slouží k převodu signálů obdržených z rozhraní MII na signály pro podvrstvu PMA a obráceně. Realizuje tedy kódování, resp. dekódování přijatých dat u 100BASE-T1 pomocí metody 4B-3B. Tato metoda kódování převádí přijatá půlslabika dat z MII na ternární symboly, resp. dvojici ternárních symbolů. Tato dvojice dále prochází přes scrambler do multiplexoru, který z paralelní dvojice ternárních symbolů vytvoří sériový tok dat vedený do podvrstvy PMA. Pro přijatá data z podvrstvy PMA je převod dat opačný.

1.3.2 Podvrstva PMA

Podvrstva PMA obsahuje obvody pro příjem a vysílání signálu po nestíněné dvojince a obvody pro obnovu hodinového signálu z přijatého datového toku. PMA představuje rozhraní mezi PCS a MDI (*Medium Dependent Interface*) a poskytuje funkce pro řízení spojení a obvody pro řízení periférie. PMA umožňuje plně duplexní komunikaci po kroucené dvojince a pro přenos dat využívá tři úrovně pulzní amplitudovou modulaci PAM-3. Takto modulovaný signál je generován s kmitočtem 66,666 MHz, který v konfiguraci master je odvozen ze zdroje lokálního kmitočtu a v případě konfigurace zařízení jako slave je tento kmitočet odvozen od datového toku z obvodů pro obnovu hodinového signálu.

Blok PHY Control v *Obr. 1.4* poskytuje funkce na řízení spojení mezi dvěma body. U Ethernetu definovaného IEEE802.3 je vytvoření spojení řízeno technologií Auto-Negotiation, která zajišťuje správné propojení různých hardwarových zařízení podporujících různé komunikační standardy. U 100BASE-T1 je využito pevné konfigurace pro vytvoření komunikačního kanálu, kdy je striktně určeno, jestli funkce zařízení je master nebo slave. Tato funkce je určena buď při inicializaci periférie mikroprocesorem, nebo pevnou hardwarovou konfigurací. Dále zajišťuje řídicí funkce pro přechod periférie do operačního režimu, kdy je schopna výměny rámců mezi dvěma uzly. Tento blok také obsahuje obvody pro řízení periférie, které generují řídicí signály operací podvrstev PMA a PCS. Dále určuje, zda periférie pracuje v normálním režimu, kdy je schopna přenášet linkou rámce, nebo zda periférie odešle speciální sekvenci kódu reprezentující režim nečinnosti.

Blok Link Monitor v *Obr. 1.4* představuje stavový automat sloužící k určení stavu komunikačního kanálu. Jeho činnost je povolena při inicializaci periférie a určuje, zdali došlo k vytvoření komunikačního kanálu. Časový limit pro vytvoření kanálu po zapnutí napájení je normou definován na 100 ms.

1.3.3 Rozhraní pro správu a řízení vstupních a výstupních obvodů

Periférie Automotive Ethernetu je k obslužnému mikroprocesoru připojena pomocí standardního rozhraní SMI (*Serial Management Interface*) definovaného standardem IEEE802.3. V tomto rozhraní figurují dva signálové vodiče MDC a MDIO. Přes MDC (*Management Data Clock*) obslužný mikroprocesor přenáší hodinové impulsy do periférie, které slouží jako časová reference pro přenos dat přes MDIO. U tohoto hodinového signálu jsou normou definované doby trvání jednotlivých úrovní, které musí být minimálně 160 ns, a perioda hodinového impulsu musí být minimálně 400 ns. MDIO (*Management Data Input Output*) představuje obousměrné spojení obslužného mikroprocesoru s periférií. Přes tento signál mikroprocesor zasílá řídicí informace periférii a naopak periférie zasílá mikroprocesoru informace ze stavových registrů. Data odesílaná tímto signálem jsou zabalena do datového rámce, který má následující tvar:

Tab. 1.1: Struktura datového rámce signálu MDIO

	<i>Preamble</i>	<i>SOF</i>	<i>OC</i>	<i>Adresa periférie</i>	<i>Adresa registru</i>	<i>TA</i>	<i>Data</i>	<i>Idle</i>
Čtení	1.....1	01	10	AAAAA	RRRRR	Z0	D...D	Z
Zápis	1.....1	01	01	AAAAA	RRRRR	10	D...D	Z

- Preamble značí začátek každého komunikačního přenosu a je reprezentována posloupností 32 bity logických 1. Je doprovázena 32 cykly hodinových impulsů na MDC, které slouží pro časovou synchronizaci periférie.
- SOF (*Start Of Frame Delimiter*) dává informaci periférii o začátku datového rámce a je reprezentován posloupností dvou bitů, logické 0 a 1.
- OC (*Operation Code*) určuje, jaký typ transakce bude probíhat (čtení nebo zápis).
- Adresa periférie je reprezentována pěti bity a určuje adresu periférie, se kterou periférií chce mikroprocesor navázat komunikaci. Adresa periférie se konfiguruje hardwarově a potřebné informace o konfiguraci jsou k dispozici v katalogovém listu periférie.
- Adresa registru periférie kam, resp. ze kterého se budou zapisovat, resp. číst data.

- TA (*Turnaround*) má význam oddělení adresové a datové části rámce. V případě čtení musí být po dobu prvního bitu ve stavu vysoké impedance a druhý bit signalizuje počátek čtených dat z periférie [2].
- Data jsou reprezentována 16 bitovou posloupností, kde první odeslaný, resp. přijatý bit je bit 15 adresovaného registru [2].

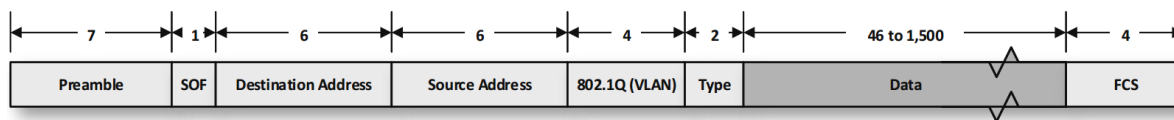
1.4 Spojová vrstva Automotive Ethernetu

Spojová vrstva Automotive Ethernetu je ponechána beze změny. Poskytuje základní funkce řízení přenosu dat po sběrnici, řízení přístupu ke sběrnici a definuje jednotnou strukturu komunikačních rámců, jež zahrnuje i způsob adresování uzlů. Všechny tyto základní funkce jsou implementovány v Ethernetovém řadiči, který je běžně integrován v mikroprocesoru. Lze tedy využít mikroprocesor obsahující řadič Ethernetu s MAC vrstvou a komunikační rozhraní MII pro připojení periférie Automotive Ethernetu. Na obrázku *Obr. 1.3* jsou naznačeny podvrstvy této druhé vrstvy dle ISO/OSI referenčního modelu. Je složena z podvrstvy MAC a LLC. Podvrstva LLC představuje rozhraní mezi MAC vrstvou a vyššími protokolovými vrstvami. Její činností je mimo jiné vytváření a rušení spojení, poskytování přenosových služeb a kontrola chyb. Je specifikována standardem IEEE 802.2.

Podvrstva MAC řídí přístup k přenosovému médiumu tak, že před odesláním zprávy naslouchá na přenosovém médiumu, tzv. detekce nosné (*Carrier Sense*), čímž se zabrání začátku vysílání, pokud je médium již obsazeno jiným uzlem. Je-li přenosové médium volné, řadič zahájí datový přenos. U Ethernetu se pro řízení přístupu k přenosovému médiumu používá algoritmu metody CSMA/CD (*Carrier Sense Multiple Access/Collision Detection*), jenž je implementován v MAC vrstvě každého Ethernetového řadiče. U Automotive Ethernetu hraje spíše podřadnou roli, protože IEEE 100BASE-T1 umožňuje plně duplexní přenos dat, při kterém běžně ke kolizím nedochází.

Automotive Ethernet využívá ke komunikaci standardní formát rámce nazývaný *Ethernet II*, s podporou VLAN¹. Struktura rámce je uvedena na obrázku *Obr. 1.5*.

¹ Použití VLAN (Virtual Local Area Network) v síti Automotive Ethernetu se, vzhledem k decentralizované struktuře sítě, jeví jako velice vhodné. Jednotky patřící do společné domény se zařadí do jedné nebo více VLAN, a to v závislosti na tom, s kým jednotka bude komunikovat.



Obr. 1.5: Formát rámce Ethernet II (převzato z [1])

- Preamble je reprezentována 7 byty alternujících log. 1 a 0, které indikují budoucí příchod rámce a slouží k synchronizaci přijímače s vysílačem.
- SOF (*Start Of Frame Delimiter*) je posloupnost šesti bitů alternujících log. 1 a 0 zakončena dvěma bity log. 1 – „10101011“. Dává přijímači informaci o tom, že úvodní část rámce skončila a následuje rámeček samotný.
- Adresa cílového a zdrojového zařízení (*Destination, Source Address*) udává fyzickou MAC adresu zdrojového a cílového zařízení.
- Pole VLAN nese informace o identifikátoru příslušné sítě VLAN a také informace o prioritě rámce, který umožňuje optimalizaci doby přenosu rámce.
- Pole Type nese informaci o typu přenášených dat.
- FCS (*Frame Check Sequence*) je 32 bitový cyklický kód doplněný vysílačem pro kontrolu dat přijímačem.

1.5 Protokoly vyšších vrstev

V oblasti Automotive Ethernetu se aplikují stejné protokoly vyšších vrstev jako v případě klasického Ethernetu. Na úrovni síťové vrstvy je použit protokol IP (*Internet Protocol*), který může být jak ve verzi IPv4, tak v novější verzi IPv6. Komunikace v případě tohoto protokolu je realizována pomocí IP paketu, který má přesně definované záhlaví. To je umístěno ihned za polem *Type* v poli *Data* výše uvedeného rámce Ethernet II. V tomto záhlaví je, mimo jiné, uvedena zdrojová a cílová IP adresa, která může ležet i v jiné síti LAN. IP protokol je tedy využit zejména pro směrování paketů od zdrojového k cílovému uzlu na rozsáhlejší síti, vyvážení a formátování IP paketů. Na úrovni síťové vrstvy existuje řada doplňujících protokolů, které mohou být použity v Automotive Ethernetu, například [4]:

- DHCP (*Dynamic Host Configuration Protocol*): umožňuje automatické přiřazení IP adresy nově připojeného uzlu do sítě, což umožňuje jeho integraci do stávající sítě bez manuální konfigurace,
- ICMP (*Internet Control Message Protocol*): slouží pro přenos řídicích a chybových zpráv mezi uzly a testuje dostupnost a stav cílového uzlu v síti,

- ARP (*Address Resolution Protocol*) slouží k přiřazení fyzické MAC adresy IP adrese a v mezipaměti vytváří ARP tabulku² s přiřazenými MAC adresami daným IP adresám.

Na úrovni transportní vrstvy ISO/OSI referenčního modelu jsou použity transportní protokoly TCP a UDP. UDP je transportní protokol umožňující jednoduchý přenos datagramů a neobsahuje žádný mechanismus zaručující kontrolu doručení datagramů příjemci. To sice znamená, že vysílací uzel není informován o doručení datagramu, a v případě nedoručení datagramu jej nelze znovu odeslat. Na druhou stranu umožňuje rychlou komunikaci díky absenci zpoždění vlivem čekání na potvrzení příjemcem. Oproti tomu TCP je spojovanou službou, což znamená, že se mezi vysílacím uzlem a přijímacím uzlem vytvoří transportní spojení, které je po dobu komunikace udržováno. Jeho použití je tedy vhodné zejména v oblastech s požadavky na bezchybný přenos dat. Oba dva transportní protokoly umožňují segmentaci přenášených dat v případě většího počtu bytů přenášených dat, než je možné přenést IP paketem. Datagram je tak rozdělen do více IP paketů a řádně očíslován, aby bylo možno v přijímači správně složit celý datagram z přijatých paketů.

1.6 Časová synchronizace

Vzhledem k tomu, že automobil obsahuje velký počet řídicích systémů, čidel a senzorů, jejichž informace jsou potřebné ve více řídicích jednotkách, a to buď bezprostředně po pořízení, nebo alespoň s informací o času pořízení, musí být jednotlivé řídicí jednotky časově synchronizovány.

1.6.1 Precision Time Protocol (PTP)

Jedním ze způsobů realizace časové synchronizace je protokol PTP, definovaný standardem IEEE1588-2008 [5]. Tento protokol využívá pro distribuci hodin architekturu master - slave. V případě distribuce hodin v rámci jedné sítě se použitá zařízení označují jako *Ordinary Clock* a mohou být konfigurovány jako master nebo jako slave. Dalším případem je synchronizace hodin mezi více sítěmi, kde se pro distribuci hodin do jiné sítě používají zařízení s označením *Boundary Clock*. Tato zařízení mají více portů, které lze nakonfigurovat

² ARP tabulka je průběžně aktualizována dle požadavků sítě. Je-li požadována komunikace na IP adresu, ke které v tabulce neexistuje MAC adresa, je protokolem ARP odeslán do sítě broadcast rámeček ARP request s danou IP adresou. Uzel s touto IP adresou odešle rámeček ARP reply, který obsahuje IP adresu i požadovanou MAC adresu. Tato adresa je v tabulce přiřazena dané IP adrese a dále se v mezipaměti udržuje.

jako master, ale pouze jeden port, který je nakonfigurovaný jako slave. K přenosu PTP zpráv po síti se používají zařízení s názvem *Transparent Clock*. Tato zařízení upravují časové značky ve zprávách dle doby strávené průchodem síťových prvků, což vede ke zlepšení přesnosti distribuce hodin.

Princip protokolu PTP spočívá v tom, že master stanice vyšle slave stanici synchronizační zprávu, která obsahuje časový údaj o vyslání. Slave stanice si po přijetí zprávy zaznamená časový údaj, kdy danou synchronizační zprávu obdržel. Následně slave stanice odešle zprávu požadavku pro výpočet zpoždění master stanici a zaznamená si čas jejího odeslání. Master stanice si po obdržení této zprávy zaznamená čas přijetí a ten odešle slave stanici jako odpověď. Slave si následně z těchto čtyř časových značek dopočítá zpoždění přenosu zprávy od master stanice a díky této konstantě provede korekci svých hodin.

Protokol PTP může být realizovaný pouze pomocí softwarové podpory, nicméně touto aplikací lze dosáhnout omezené přesnosti časových značek. S časovou značkou se pracuje na úrovni aplikační vrstvy a dochází zde ke zpoždění průchodem přes všechny vrstvy. Přesnějšího časování lze docílit použitím hardwarové podpory, kdy je řadič PTP součástí Ethernetové periferie. Použití protokolu PTP v přemostěných sítích s podporou AVB upravuje standard IEEE802.1AS, jež vychází právě ze zmiňovaného standardu IEEE1588-2008.

1.6.2 Time-Triggered Ethernet (TTE)

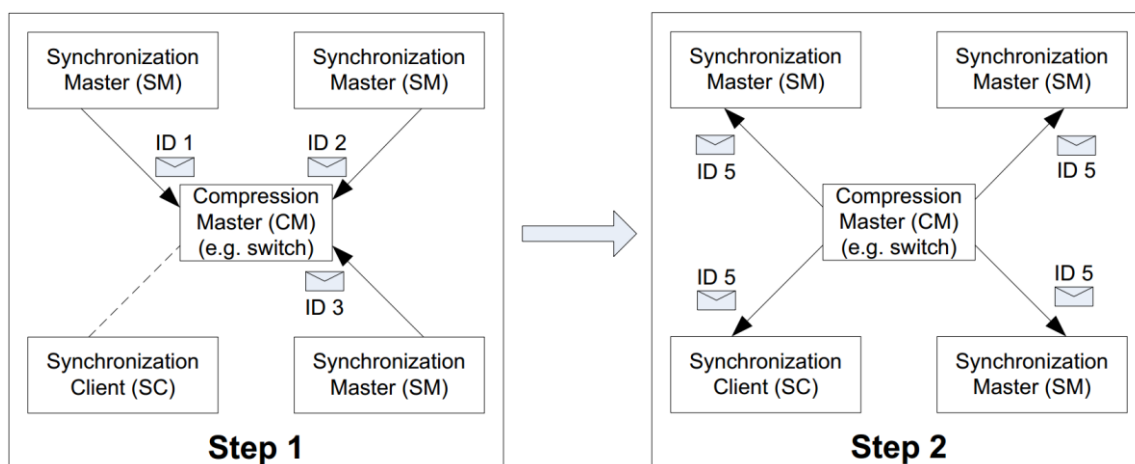
Dalším možným způsobem časové synchronizace paketů v síti je Time-Triggered Ethernet, definovaný standardem SAE AS6802 [6]. TTE je standardem plně kompatibilní s klasickým Ethernetem definovaným IEEE802.3, takže lze snadno aplikovat v již zavedených sítích bez nutnosti změn sítě. Standard definuje deterministický přenos paketů po standardní síti Ethernet na základě synchronizovaného času jednotlivých zařízení dle globálního průměrného času v síti.

AS6802 definuje synchronizační služby s formátem standardního Ethernetového rámce, které se nazývají PCF (*Protocol Control Frames*). Tyto služby jsou definovány na spojové vrstvě ISO/OSI referenčního modelu mezi podvrstvami LLC a MAC. Synchronizace probíhá periodicky v pravidelných intervalech, nazývaných integračními cykly (*integration cycles*), typicky o periodě 1 ms. Skupina, ve které probíhá časová synchronizace, obsahuje dva druhy uzlů [7]:

- Synchronizační master (SM): jeden nebo více uzlů v síti, které slouží k odvození globálního času, a
- Kompresní master (CM): jeden, nebo více přepínačů v síti, které počítají globální čas a ten předávají všem klientům v synchronizační skupině.

Odvození globálního času lze popsat procesem o dvou krocích [7]:

- Uzly SM na začátku každého integračního cyklu odesílají rámce, které jsou přijímány uzly CM. Ty z časů obsažených v příchozích rámcích precizním výpočtem stanoví nový globální čas.
- Uzly CM následně odešlou synchronizační rámce všem uzlům v synchronizační skupině. Uzly SM po příjmu všech synchronizačních rámců vypočítají průměrný globální čas z časů přijatých od CM a aktualizují svůj lokální čas.

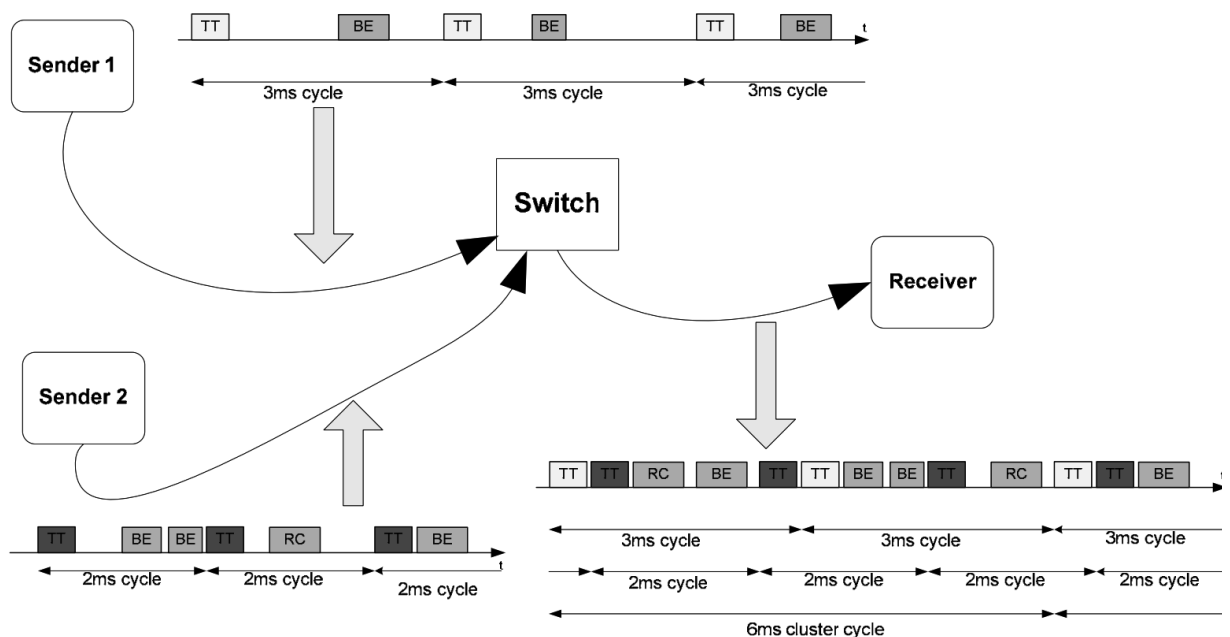


Obr. 1.6: Princip odvození globálního času (převzato z [6])

Zprávy z protokolů vyšších vrstev lze udělat deterministickými bez modifikace obsahu zprávy. Standard SAE AS6802 definuje tři typy komunikačních zpráv, které mohou být posílány po síti [7].

- **Zprávy Time-Triggered (TT)** jsou odesílány v časových úsecích odvozených od globálního času sítě. Tyto zprávy jsou přenášeny sítí s nejvyšší prioritou, proto jsou použity zejména pro deterministické a časově kritické aplikace. Zprávy jsou odesílány a přijímány v přesně stanovených časových úsecích, dle stanoveného časového plánu, který je určen při návrhu sítě.

- **Zprávy Rate-Constrained (RC)** jsou zprávy vhodné pro aplikace s menšími nároky na determinismus. Pro tento typ zpráv je stanoven periodický čas vysílání, nikoli však příjmu. RC zprávy mají nižší prioritu než zprávy TT, tak se může stát, že dojde k jejich zpoždění vlivem TT zpráv od jiné vysílající stanice. RC zprávy nejsou synchronizovány dle globálního času, tak může nastat situace, že dvě stanice budou vysílat RC zprávu témuž příjemci. V tomto případě se zprávy hromadí v přepínači, což vede ke zvýšení chvění v přenosu. Vzhledem k periodicitě zpráv lze snadno určit horní hranice tohoto chvění, aby bylo zaručeno, že nedojde ke ztrátě zprávy.
- **Zprávy Best-Effort (BE)** reprezentují zprávy klasického Ethernetu. Nemají garantovaný čas odeslání, přenosové zpoždění a čas, kdy bude zpráva doručena příjemci. Tyto zprávy využívají veškerou volnou přenosovou kapacitu sítě a mají nižší prioritu než zprávy TT a BE.

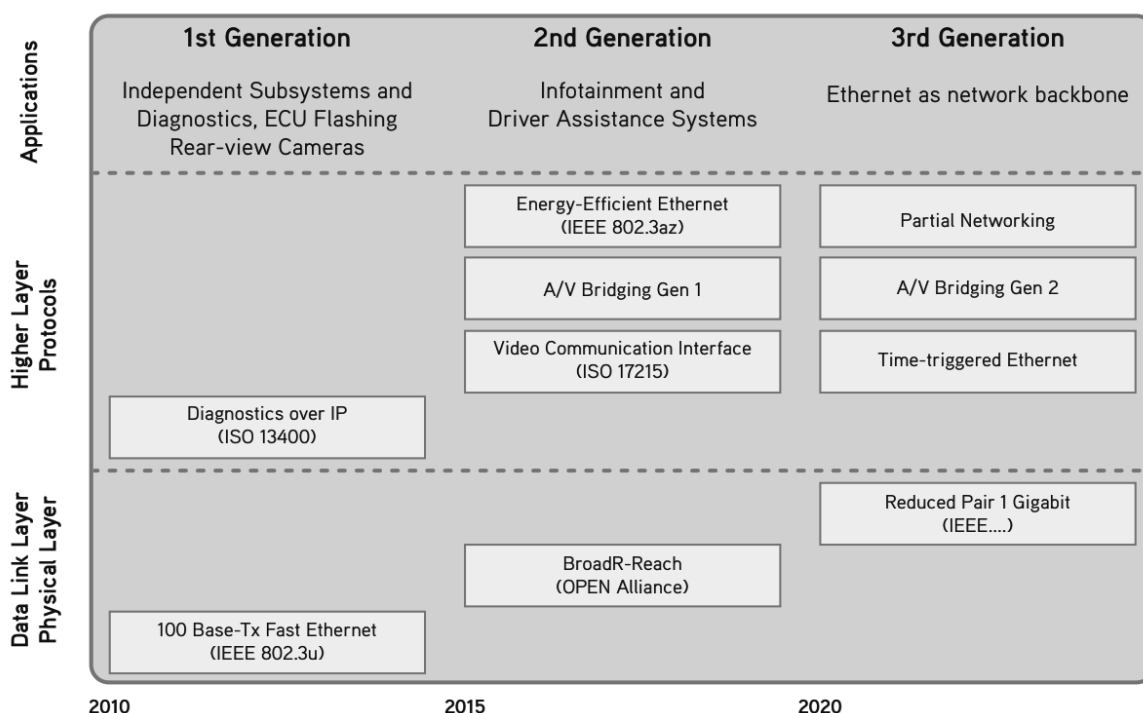


Obr. 1.7: Příklad implementace sítě TTE (převzato z [6])

1.7 Aktuální stav automotive Ethernetu

Automotive Ethernet, jakožto atraktivní síť pro automobilový průmysl, v určitých aplikacích dobře pokrývá nedostatky dnes používaných sběrnic, zejména FlexRay a MOST. Ethernet definovaný standardem 100BASE-TX se v automobilech používá již relativně dlouhou dobu, ale jelikož nespĺňuje požadavky na EMC, používá se k aplikacím, kdy vozidlo není v provozu. Mezi tyto aplikace patří nahrávání či aktualizaci firmware, nebo diagnostika.

Technologie BroadR-Reach splňuje požadavky na EMC v automobilovém průmyslu a je již nasazována v určitých aplikacích, zejména pokročilé asistenční systémy řidiče (ADAS). Na obrázku *Obr. 1.8* je zobrazen výhledový přehled nasazení Ethernetu ve vozidlech od roku 2010 do roku 2020. V současné době je používán standard 100BASE-T1 založený na technologii BroadR-Reach. Ve vývoji je také standard podporující přenosovou rychlost 1 Gb/s po jedné kroucené dvojince, jehož nasazení pramen [8] odhaduje na rok 2020. Tento standard by měl být nasazen již jako páteřní síť v automobilu, kde by nahradil dosavadní sběrnici CAN.



Obr. 1.8: Přehled použití Automotive Ethernetu (převzato z [8])

Tab. 1.2: Výběr dostupných periférií podporujících IEEE 802.3bw – 100BASE-T1

Název	Výrobce	Počet kanálů
DP83TC811R-Q1	Texas Instruments	1
TJA1100	NXP	1
TJA1102s	NXP	2

2 Periférie TJA1100

Pro vývoj modulu Automotive Ethernetu byla zvolena periférie TJA1100 od společnosti NXP a jejímu popisu bude věnována tato kapitola. Jedná se o periférii podporující Ethernet 100BASE-T1 bez hardwarové podpory časové synchronizace PTP a TTE, která je optimalizovaná pro použití v automobilovém průmyslu. Poskytuje komunikační rychlost 100 Mbit/s na přenosovém médiu tvořeném nestíněným krouceným párem UTP o délce nejvýše 15 m. Tato periférie je optimalizována pro použití v kamerových systémech, pokročilých asistenčních systémech a v páteřních sítích [9].

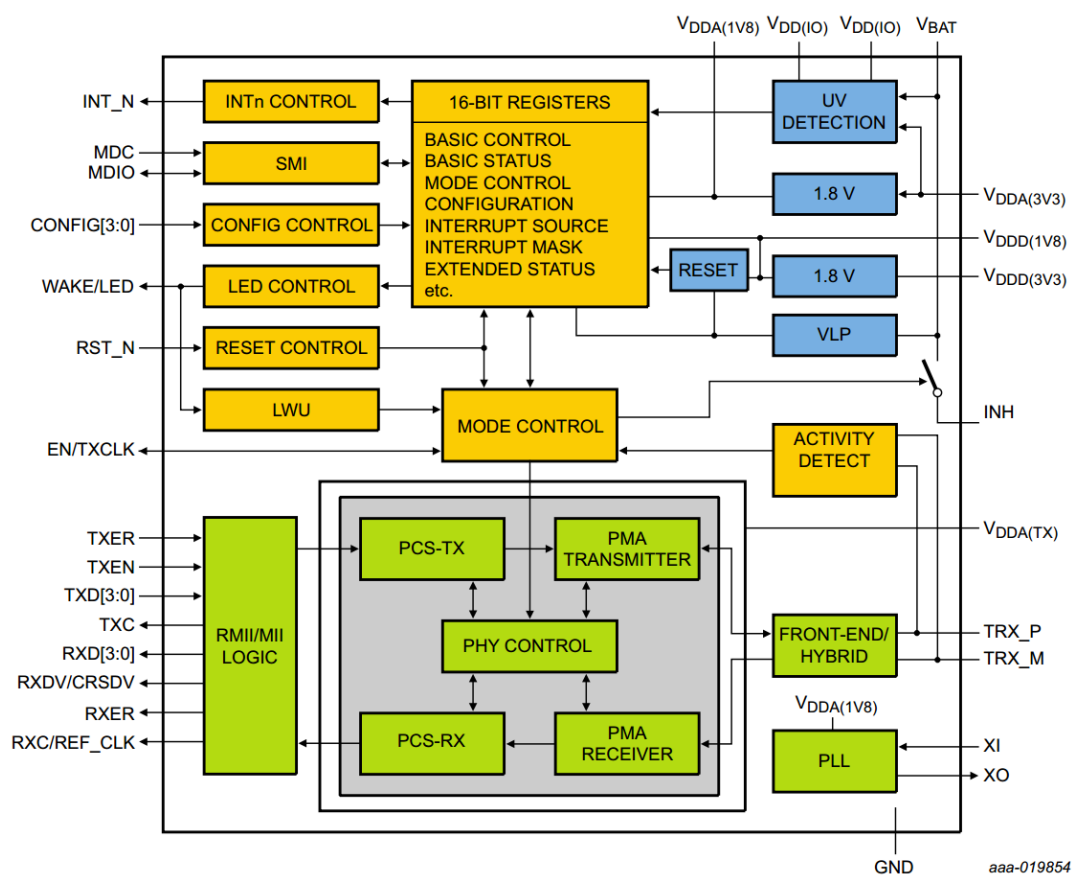
Dle pramenu [9] tato periférie disponuje následujícími vlastnostmi pro použití v oblasti automobilového průmyslu:

- optimalizovaný vysílač pro kapacitní vazbu UTP kabelu,
- rozšířenou integrovanou PAM-3 modulací pro nízkou EMC emisivitu sběrnice,
- adaptivním ekvalizérem přijímače optimalizovaný pro délku kabelu až 15 metrů,
- sníženou spotřebu energie konfigurovatelnou amplitudou pulsu vysílače v závislosti na délce kabelu,
- vyhrazeným pinem pro povolení, resp. zakázaní periférie pro snížení spotřeby,
- režimem se sníženou spotřebou (*Sleep mode*) s podporou lokálního probuzení,
- robustní podporou vzdáleného probuzení po sběrnících,
- optimalizovaným budičem rozhraní MII z hlediska EMC kompatibility,
- detekcí zkratů a rozpojení UTP kabelu,
- piny MDI rozhraní splňují ESD ochranu do $\pm 6\text{kV}$ HBM (*Human Body Model*),
- piny MDI rozhraní jsou odolné proti transienčním jevům v automobilu a
- rozmezím pracovních teplot od $-40\text{ }^\circ\text{C}$ do $+125\text{ }^\circ\text{C}$.

Dále disponuje těmito vlastnostmi: [9]

- standardní rozhraní MII/RMII pro připojení periférie k mikroprocesoru,
- napájecí napětí o úrovni 3,3 V s integrovaným LDO stabilizátorem pro interní napájecí napětí 1,8 V,
- vnitřní zakončovací rezistory pro přizpůsobení UTP kabelu,
- vnitřní, externí a dálková podpora pro diagnostiku,
- odolnost sběrnicových pinů proti zkratu na potenciál baterie či země a
- výstup pro LED diodu umožňující vizuální diagnostiku stavu spojení UTP kabelu.

Na obrázku *Obr. 2.1* je zobrazeno blokové schéma periférie. Struktura je složena ze tří oblastí. První oblast (v obrázku zeleně) tvoří funkční bloky podvrstev PCS a PMA, realizující vysílání a příjem zpráv dle standardu 100BASE-T1. Do této oblasti spadají funkční bloky MII rozhraní odpovídající specifikaci IEEE802.3 (viz pramen [2]). Druhá oblast (v obrázku oranžově) je tvořena aditivními bloky charakterizující vlastnosti periférie, například řadiče přerušení, probuzení, resetu periférie, LED výstupu a detekce komunikace na sběrnici. Do třetí oblasti (v obrázku modrá) patří funkční bloky napájení, kam spadá regulátor napětí 1,8 V, obvody pro detekci napájecího napětí a blok VLP (*Very Low Power*), který zprostředkovává napájení při režimu se sníženou spotřebou (*Sleep mode*) [9].



Obr. 2.1: Blokové schéma periférie TJA1100 (převzato z [9])

Blok PLL slouží k odvození pracovního kmitočtu periférie z připojeného externího oscilátoru. Jako zdroj referenčního kmitočtu je použit oscilátor s kmitočtem 25 MHz v případě použití všech signálů MII. V případě připojení periférie pomocí rozhraní RMII³ je kmitočet 50 MHz odvozen blokem PLL z externího oscilátoru 25 MHz, nebo lze připojit externí zdroj kmitočtu 50 MHz na pin REF_CLK jak periférie, tak mikroprocesoru. V tomto případě bude vstup XI připojen na potenciál země a XO se nechá otevřený [9].

2.1 Operační režimy periférie

Periférie TJA1100 disponuje sedmi operačními režimy, jejichž stručnému popisu bude věnována následující podkapitola.[9]

2.1.1 Power-off mode

Periférie TJA1100 je v tomto módu tak dlouho, dokud je napětí na pinu V_{BAT} menší než prahové napětí, dle [9] je tato hodnota napětí 2,8 V. V tomto stavu jsou analogové bloky nedostupné a digitální bloky v pasivním stavu.

2.1.2 Pohotovostní režim (Standby mode)

Při zapnutí napájení, kdy napětí na pinu V_{BAT} překoná hranici 3,1 V, přechází periférie do stavu standby za současného připojení pinu INH na V_{BAT} . Tento signál je použit pro povolení napájecího napětí mikroprocesoru a zároveň také periférie (viz Obr. 2.3). Po přivedení napětí 3,3 V je aktivován interní regulátor napětí 1,8 V a periférie je nakonfigurována v závislosti na hardwarovém nastavení (viz odstavec 2.3.2). V tomto módu je k dispozici pouze rozhraní SMI, ale je třeba dodržet potřebný čas po zapnutí napájení, který výrobce uvádí 2 ms [9]. Zařízení v tomto módu má neaktivní funkce vysílání i příjmu. Jiná situace nastává s rozhraním MII, kde výstupy RXD, RXER a RXDV jsou nastaveny na nízkou úroveň. Ostatní piny MII rozhraní jsou nastaveny jako vstupy s interními 100 k Ω pull-down rezistory [9]. Tyto piny slouží pro hardwarovou konfiguraci zařízení (viz odstavec 2.3.2).

³ RMII (*Reduced MII*) využívá oproti MII rozhraní jen dva signály jak TXD, tak RXD, což vede na úsporu použitých pinů mikroprocesoru. Z důvodů poloviční šířky datových toků musí být, pro zachování datové propustnosti rozhraní MII, dvojnásobný taktovací kmitočet. Používá se externí zdroj kmitočtu 50 MHz.

2.1.3 Normální režim (Normal mode)

V tomto módu je zařízení schopno navázat komunikaci přes Ethernet. Do normálního operačního módu může být přepnuto automaticky (autonomní činnost), nebo pomocí příkazu SMI (řízená činnost), a to v závislosti na stavu příslušného bitu v konfiguračním registru, který je nastaven právě hardwarovou konfigurací [9]. Je-li zařízení nakonfigurováno pro autonomní činnost, periférie do normálního módu přejde automaticky a ihned po zapnutí napájení je zřízeno Ethernetové spojení [9]. Je-li zařízení nakonfigurováno pro řízenou činnost, po přechodu do normálního módu je spuštěn interní oscilátor a jsou povoleny funkce přijímače a vysílače. Zřízení spojení je spuštěno nastavením příslušného bitu řídicího registru SMI příkazem. Založení spojení je následně indikováno ve stavovém registru komunikace [9].

2.1.4 Neaktivní režim (Disable mode)

V tomto režimu je periférie zcela vypnuta uzemněním pinu EN. Periférie je kompletně vypnutá a udržují se pouze konfigurační registry. Tento mód je opuštěn po přivedení vysoké úrovně na pin EN [9].

2.1.5 Režim spánku (Sleep mode)

Tento režim umožňuje odpojení mikroprocesoru od napájení a převedení periférie do režimu s nízkou spotřebou. V tomto režimu nejsou k dispozici vysílací a přijímací funkce, piny MII rozhraní jsou uvedeny do stavu vysoké impedance a zároveň je deaktivováno rozhraní SMI [9]. V tomto režimu se udržuje nastavení konfiguračních registrů.

Periférie TJA1100 zůstává napájena napětím baterie, což umožňuje napájení obvodů pro detekci činnosti na lince (blok *Activity Detect* v *Obr. 2.1*). Jakmile jsou zjištěny platné impulzy, pomocí pinu INH je mikroprocesor probuzen a po ustálení napájecího napětí je periférie převedena do normálního režimu pomocí příkazu SMI [9]. Periférie může přejít do režimu se sníženou spotřebou z pohotovostního režimu přímo, nebo z normálního režimu přes režim požadavku na spánek.

2.1.6 Režim požadavku na spánek (Sleep request mode)

Jedná se o přechodný režim mezi normálním režimem a režimem spánku. Jakmile do něj periférie přejde, spustí se časovač požadavku na přechod do režimu spánku počítající čas,

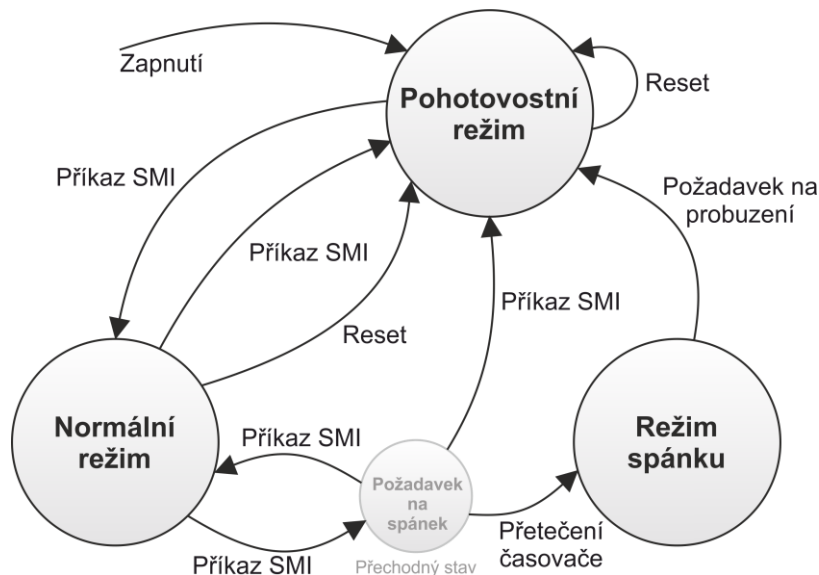
který periférie stráví v tomto přechodovém režimu. Jakmile časovač vyprší (doba závisí na konfiguračním registru), periférie přejde do režimu spánku. V tomto režimu nemůže periférie přijímat Ethernetové rámce, ale jakmile je detekována aktivita buď na MDI, nebo MII, přejde periférie zpět do normálního režimu [9].

2.1.7 Režim resetu (Reset mode)

Do tohoto režimu může periférie přejít z jakéhokoli stavu, kromě režimu power-off, a to přivedením nízké úrovně na pin RST_N po dobu alespoň 20 μ s, za předpokladu správné úrovně na pinu $V_{DD(I/O)}$. Periférie přejde do pohotovostního režimu, pokud na pin RST_N bude přivedena vysoká úroveň, nebo bude-li detekována nízká úroveň napájecího napětí $V_{DD(I/O)}$. [9]

2.2 Softwarová obsluha

Z výše popsaných pracovních režimů jsou tři režimy hlavní, a to pohotovostní režim, normální režim a režim spánku. Mezi těmito režimy lze jednotlivě přecházet pomocí SMI příkazů dle stavového diagramu zobrazeného na obrázku Obr. 2.2. Tato část bude věnována stručnému popisu softwarové obsluhy periférie při zapnutí zařízení.



Obr. 2.2: Stavový diagram přechodů mezi jednotlivými režimy [10]

2.2.1 Obsluha v pohotovostním režimu

Po zapnutí napájení se periférie dostane do pohotovostního režimu, ve kterém musí proběhnout spouštěcí sekvence ze strany mikroprocesoru. Nejprve je ale nutné nakonfigurovat piny samotného mikroprocesoru, které jsou nezbytné pro komunikaci s periférií, tedy pinů

SMI a MII rozhraní. Některé signály MII rozhraní jsou používány pro hardwarovou konfiguraci (viz odstavec 2.3.2) a musí být zajištěno, aby nedošlo ke změně logické úrovně při fázi inicializace periférie vlivem konfigurování pinů mikroprocesoru. Toho lze docílit například přidržet potenciálu země na pinu RST_N, dokud nebudou uvedeny příslušné piny do stavu vysoké impedance. [10]

V dalším kroku je potřeba inicializovat proměnné, do kterých budou ukládána data z periférie TJA1100. Tento krok je zcela nezávislý na hardwaru periférie. Následuje případná identifikace zařízení, kdy je z identifikačních registrů periférie, pomocí SMI příkazů, možno vyčíst ID, typ a revizní číslo periférie. [10]

Nyní je třeba provést kontrolu správné inicializace hardwaru periférie. V tomto kroku je přečten ISR (*Interrupt Status Register*) jehož hodnota musí být uložena do proměnné, poněvadž se čtením registrů vynuluje. Dále se vyhodnocuje bit PHY_INIT_FAIL, který musí být roven 0, když inicializace proběhla v pořádku. Jakmile je roven 1, provede se reset periférie tak, že se nastaví bit RESET v BCR (*Basic Control Register*) do log. 1. Tato sekvence se provádí, dokud není PHY_INIT_FAIL roven 0. Pokud se tak nestane po několika cyklech, je detekována hardwarová chyba. [10]

Nebyla-li detekována hardwarová chyba a v ISR bude informace o přerušení z důvodů zapnutí (bit PWON), provede se inicializace periférie pomocí SMI příkazů. V této sekci se nastavují následující registry: [10]

- rozšířený řídicí registr (*ECR – Extended Control Register*), kde je potřeba povolit zápis do konfiguračních registrů,
- konfigurační registry (*C1R, C2R – Configuration 1, 2 Register*), které slouží pro konfiguraci periférie TJA1100 a
- registr přerušení (*IER – Interrupt Enable Register*), ve kterém lze povolit, resp. zakázat přerušení. Je ale doporučeno povolit všechna přerušení, a to z důvodu rychlého obdržení informace například při detekci problému při komunikaci.

V případě, že zařízení bylo probuzeno ze spánku, bit PWON bude roven 0 a provede se detekce zdroje požadavku na probuzení. Tato informace je k dispozici v hlavním stavovém registru (*General Status Register*) a na základě tohoto údaje se provede příslušná akce. [10]

V dalším kroku musí být obsloužena případná další přerušení, která nebyla obsloužena v předchozím kroku. Informace o čekajících přerušeních je, kvůli vynulování ISR čtením, uložena v příslušné proměnné. Mezi další možné zdroje přerušení, které zde mohou být obslouženy, patří například: [10]

- chyba kontroly SMI,
- podpětí na napájecích pinech periférie,
- podpětí na pinu napětí baterie a
- vysoká teplota.

Nyní pomocí zápisu příkazem SMI do registru ECR může periférie přejít do normálního režimu. Je doporučeno před tímto přechodem zakázat přístup do konfiguračních registrů, aby nemohlo dojít k přepisu konfigurace periférie. Do normálního režimu periférie může přejít, pokud není detekováno podpětí na napájecích pinech, není vysoká teplota čipu. [10]

2.2.2 Obsluha v normálním režimu

Nejdůležitější operací v tomto režimu je založení spojení, kontrola stavu periférie a obsluha přerušení. Po přechodu do normálního režimu následuje založení spojení. Pro založení spojení je nutno vyčkat 2 ms po přechodu do normálního režimu a poté pomocí SMI příkazu nastavit bit LINK_CONTROL v registru ECR do logické 1. Následně periférie spustí sekvenci vedoucí k založení spojení. Úspěšné založení spojení lze zjistit čtením příslušných bitů⁴ v registru CSR (*Communication Status Register*). Nedojde-li po době 100 ms k založení spojení, je detekována chyba spojení a je třeba spustit diagnostickou službu pro zjištění závady. [10]

Jakmile je založeno spojení, může být spuštěna komunikace. V tomto případě periférie umožňuje diagnostiku spojení, která je prováděna obslužným mikroprocesorem. Ten periodicky vyčítá registry CSR a BSR pomocí SMI příkazů a vyhodnocuje hodnoty na potřebných bitových pozicích⁵. [10]

⁴ Konkrétní výčet signalizačních bitů lze nalézt v pramenu [10] v odstavci 8.2.1 Link Startup, kde je mimo to také znázorněn přehledový vývojový diagram pro založení spojení.

⁵ Bitové pozice s názvem bitů jsou popsány v pramenu [10] v odstavci 8.2.2 Status polling a stejně tak je v tomto odstavci znázorněn vývojový diagram diagnostiky spojení.

Pro obsluhu přerušení má obvod TJA1100 vyhrazený výstup INT_N, na kterém je v případě požadavku na přerušení přidržena nízká úroveň a mikroprocesor je tak informován o čekajícím požadavku. Dále je potřeba pomocí SMI příkazu vyčíst registr ISR, který obsahuje informaci o nastalých přerušeních⁶. Je potřeba poznamenat, že bity v registru ISR se nastavují nezávisle na tom, zdali-je dané přerušení povoleno v registru IER, ale na pin INT_N je přivedena 0 pouze, je-li přerušení povoleno. [10]

Z tohoto stavu je možné přejít do režimu spánku (viz. *Obr. 2.1*) SMI příkazem k zápisu do registru ECR. Podmínkou pro přechod do režimu spánku je, že obě zařízení musí ukončit spojení. Poté zařízení přejde do režimu spánku přes přechodný stav a vypršení časovače. Při přechodu do pohotovostního stavu je potřeba pouze zápis do registru ECR. [10]

2.2.3 Režimy se sníženou spotřebou

Výše je naznačeno, že periférie může přejít do dvou režimů se sníženou spotřebou, a to režim spánku a režim zastavení (*Stop mode*), který je spojen s pohotovostním režimem. Tento režim je spojen se zastavením mikroprocesoru, kdy se může snížit pracovní kmitočet mikroprocesoru, nebo úplně vypnout. Před přechodem do tohoto stavu je potřeba nakonfigurovat registr IER tak, aby v případě, že nastane přerušení, mohla být funkce zařízení obnovena. Přejde-li požadavek na probuzení, periférie o jejím vzniku informuje mikroprocesor pomocí pinu INT_N a tím spustí příslušnou obslužnou rutinu, kde se musí vyhodnotit, zdali-je potřeba založit spojení či nikoli. [10]

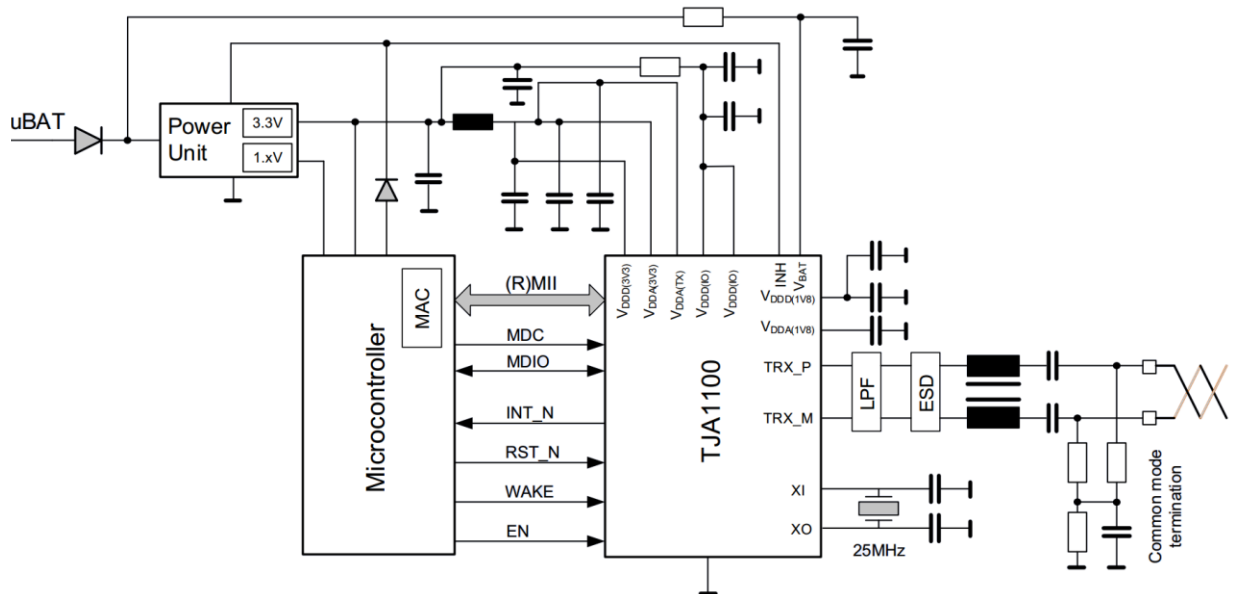
2.3 Hardwarový návrh

V této části bude představeno schéma zapojení periférie doporučené výrobcem. Dalším hardwarovým návrhem se bude zabývat třetí kapitola této práce, kde bude podrobně rozpracována funkce jednotlivých částí.

2.3.1 Schéma zapojení periférie TJA1100

V dokumentu aplikačních poznámek k této periférii (viz [10]) je zobrazeno přehledové schéma doporučeného zapojení periférie a pasivních součástek. Toto schéma zapojení je zobrazeno na obrázku *Obr. 2.3*.

⁶ V pramenu [10] v odstavci 8.2.3 Interrupt handling je znázorněn vývojový diagram, ve kterém je zobrazen příklad obslužné rutiny přerušení od požadavku na pinu INT_N.



Obr. 2.3: Schéma zapojení obvodu TJA1100 doporučené výrobcem (převzato z [10])

Jak již bylo zmíněno v první kapitole, v oblasti automobilového průmyslu jsou kladeny velké nároky na požadavky elektromagnetické kompatibility. Z přehledového schématu zapojení je zřejmé, že čip TJA1100 má být opatřen celou řadou LC filtrů i samotných filtračních a blokových kondenzátorů. I sběrnice rozhraní MDI je opatřena filtračními a ohrannými prvky. Na vlastnosti EMC má vliv i samotný návrh DPS, kde jsou kladeny specifické požadavky jak na design MDI, tak na MII sběrnici.

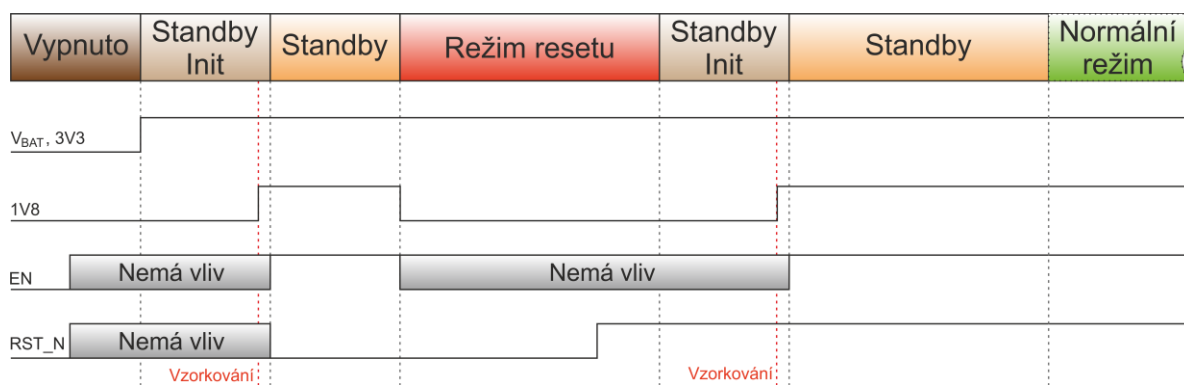
2.3.2 Hardwarová konfigurace periférie TJA1100

V kapitolách výše již byla několikrát zmíněna možnost jednoduché hardwarové konfigurace při zapnutí zařízení. Tato konfigurace se provádí pomocí rezistorů, které příslušný pin periférie připojí ke kladnému napětí (logická 1), nebo k potenciálu země (logická 0). Hodnota rezistorů by měla být dostatečně velká, aby neovlivňovala MII komunikaci a zároveň taková, aby na něm nevznikal příliš velký úbytek napětí, a ten nevnášel chybnou logickou úroveň. Dle pramenu [10] je doporučená hodnota v rozmezí 5 k Ω až 20 k Ω . V tabulce je zobrazen seznam signálů s číslem pinu a význam hardwarové konfigurace. [10]

Tab. 2.1: Hardwarová konfigurace periférie TJA1100

Číslo pinu	Název pinu	Úroveň	Význam
23	RXD1 (AD1)		Konfigurace adresy periférie v případě připojení více periférií k jednomu mikroprocesoru (max. 4)
24	RXD0 (AD0)		
22	RXD2	0	Periférie nakonfigurována jako Slave
		1	Periférie nakonfigurována jako Master
21	RXD3	0	Řízená činnost periférie
		1	Autonomní činnost periférie
17	RXER	MII1 MII0	
	(MII1)	0 0	Využito rozhraní MII
		0 1	Využito rozhraní RMII s připojeným 50 MHz oscilátorem
18	RXDV	1 0	Využito rozhraní RMII s externím 25 MHz oscilátorem
	(MII0)	1 1	Využito reverzního MII ⁷ rozhraní

V kapitole 2.2.1 je zmíněno nastavení výstupních pinů mikroprocesoru při inicializaci periférie. Je možné hardwarovou konfiguraci obejít tím, že na příslušné piny bude aplikací přivedena logická úroveň odpovídající potřebné konfiguraci. Toho lze docílit například udržováním periférie při zapnutí v režimu resetu. Jakmile je mikroprocesor inicializován, pomocí softwaru jsou piny nastaveny do potřebných logických úrovní pin RST_N uveden do logické 1 [10]. Na obrázku *Obr. 2.4* je zobrazen příklad vzorkování konfiguračních pinů.



Obr. 2.4: Příklad vzorkování konfiguračních pinů po zapnutí napájení [10]

⁷ Reverzní rozhraní MII se používá například v síti s různými standardy, například jako redukce. Taková redukce obsahuje pouze čipy periférií dvou různých standardů. Ty jsou spolu spojeny přímo přes MII rozhraní a není tedy potřeba obslužného mikroprocesoru.

3 Modul automobilového Ethernetu

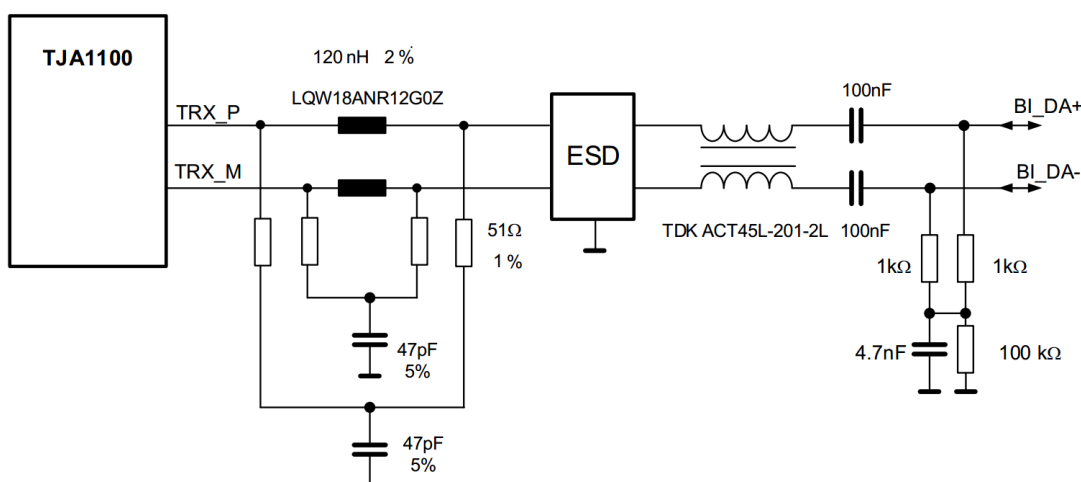
V této kapitole bude věnována pozornost navrhovanému modulu. V první části kapitoly jsou zmíněny zásady návrhu plošného spoje, které je nutné brát v úvahu při tvorbě schématu a samotného plošného spoje. Tyto požadavky se budou týkat zejména elektromagnetické kompatibility modulu, resp. jednotlivých jeho částí. Druhá část kapitoly bude věnována funkčním požadavkům na implementaci modulu do projektu USG2.

3.1 Zásady návrhu modulu s periférií TJA1100

Na obrázku *Obr. 2.3* v kapitole 2.3.1 je znázorněno doporučené schéma zapojení, jímž se bude řídit návrh modulu. Navržené zařízení by mělo splňovat požadavky na elektromagnetickou kompatibilitu, proto by se při návrhu mělo dbát na doporučení plynoucí z pramenu [10]. Jejich popisem se bude zabývat následující kapitola.

3.1.1 Rozhraní MDI

Na obrázku *Obr. 3.1* je znázorněno doporučené schéma zapojení pro rozhraní MDI. Toto rozhraní realizuje fyzické spojení periferie TJA1100 na konektor krouceného páru vodičů. Důležitým požadavkem na návrh motivu DPS je fakt, že toto rozhraní musí být symetrické a co nekratší, kvůli impedančnímu přizpůsobení sběrnice a časovým souběhům signálů na diferenčním vedení, rovněž tak kvůli požadavkům na EMC.



Obr. 3.1: Doporučené schéma zapojení ochran rozhraní MDI [10]

MDI rozhraní se skládá z následujících částí:

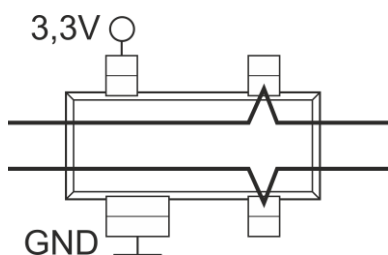
- filtr typu dolní propust,
- diody poskytující ESD ochranu,
- kapacitní vazba a
- prvky pro potlačení nesymetrického rušení.

Filtr typu dolní propust

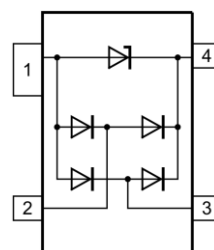
Přesto, že obvod TJA1100 má vnitřní obvody na tvarování výstupního signálu, je doporučeno použít externí filtr typu dolní propust. Tento filtr odstraňuje z přenášeného signálu nežádoucí vysokofrekvenční složky signálu, které by mohly na cestách desky plošného spoje vyzařovat vysokofrekvenční rušení. Kvůli tomuto rušení by mohlo zařízení neblaze ovlivňovat jiná zařízení ve svém okolí. Rušení je tedy z hlediska EMI nežádoucí. Hodnoty součástek jsou velmi striktní a to právě kvůli dokonalé symetrii vedení, proto musí být použity součástky s co nejmenší tolerancí (viz obrázek Obr. 3.1).

ESD ochrana

Ochrana proti elektrostatickým výbojům by měla být realizována speciálním diodovým obvodem pro ochranu vysokorychlostních datových sběrnic. Příkladem uváděným výrobcem je obvod PESD2ETH-AX [10]. Její vnitřní zapojení je zobrazeno na obrázku *Obr. 3.2*. Součástka obsahuje dvě rail-to-rail diody s velmi nízkou parazitní kapacitou a jednu Zenerovu diodu pro ochranu sběrnice před ESD v případě nepřítomnosti napájecího napětí součástky. Ze zapojení součástky plyne, že v případě elektrostatického pulsu o kladné polaritě je tento puls odveden do větve napájecího napětí systému. V případě pulsu záporného je tento puls odveden do větve zemního spojení. V tabulce *Tab. 3.1* jsou uvedeny nejdůležitější parametry součástky udávané výrobcem [11].



Obr. 3.2: a) Zapojení ESD ochranné diody



b) Vnitřní zapojení ESD ochranné diody [11]

Tab. 3.1: Parametry součástky PESD2ETH-AX [11]

Teplota okolí T_{AMB}	-40 – +125 °C
ESD napětí V_{ESD}	±12 kV
Zenerova dioda	
Závěrné klidové napětí V_{RWM}	5,5 V
Průrazné napětí V_{BR}	6 – 9 V
Kapacita C_D	16 pF
Jednotlivé kanály	
Napětí v propustném směru V_F	0,7 V
Závěrný proud I_R	1 – 100 nA
Kapacita C_D	1,8 pF

Kapacitní vazba

Na obrázku *Obr. 3.1* je střídavá kapacitní vazba realizována 100 nF kondenzátory, jejímž úkolem je blokování přenosu stejnosměrného signálu po vedení. Spolu s impedancí vedení 50 Ω tvoří filtr typu horní propust. Tolerance kondenzátorů je v tomto případě mírnější než v případě již zmiňovaného filtru typu dolní propust, přesněji max. $\pm 10\%$.

Proudově kompenzovaná tlumivka

Na obrázku *Obr. 3.1* je proudově kompenzovaná tlumivka umístěna mezi ESD ochranou a kapacitní vazbou. V obvodu poskytuje ochranu proti nesymetrickému rušení, kterého se nejen v prostředí automobilu objevuje velké množství. Tyto dvě tlumivky, o stejné hodnotě, jsou namotány na společném jádře. Tlumivky mají počátek vinutí na stejné straně jádra. V důsledku této orientace počátků tlumivek představuje, pro nesouhlasné proudy, velkou indukčnost, jelikož vzniklé magnetické toky mají stejnou orientaci a tedy se sčítají. Jedná se o diferenciální vedení, takže přenášené proudy jednotlivými vodiči vedení mají opačnou orientaci. Proudů procházející touto tlumivkou vytváří magnetické toky, které působí proti sobě. Jelikož mají stejnou velikost, odečítají se od sebe. Pro symetrické proudy tedy tato tlumivka nepředstavuje indukčnost. V doporučeném zapojení je použita tlumivka ACT45L-201-2P z produkce firmy TDK, jejíž parametry jsou uvedeny v tabulce.

Tab. 3.2: Parametry tlumivky ACT45L-201-2P [12]

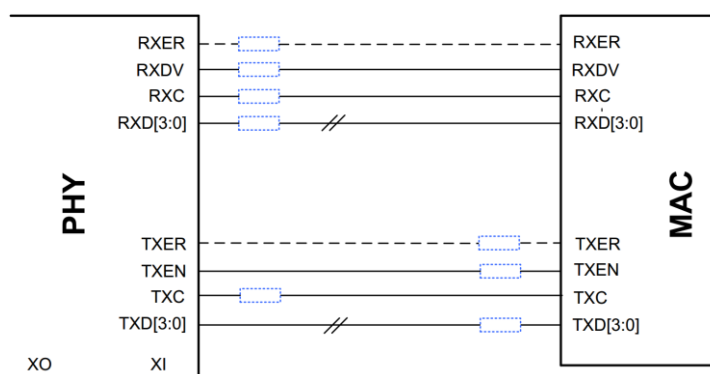
Indukčnost L	200 μ H
Stejnosemnná rezistence R_{SMAX}	4,5 Ω
Maximální stejnosměrný proud	100 mA
Impedance pro souhlasný signál při 100 MHz Z_C	6500 Ω
Impedance pro rozdílový signál při 100 MHz Z_D	150 Ω

Zakončení sběrnice

Pro snížení EMI je vhodné sběrnici zakončit zakončovacím obvodem, který je umístěn mezi střídavou kapacitní vazbou a konektorem (viz obrázek *Obr. 3.1*). Tento zakončovací obvod se skládá ze dvou rezistorů o hodnotě $1\text{ k}\Omega$, připojených na datové vodiče, a kondenzátoru a slouží k uzemnění rezistorů pro střídavé signály. Rezistor o hodnotě $100\text{ k}\Omega$ slouží pro definování hodnoty napětí na sběrnici v klidovém stavu a díky jeho velké hodnotě rezistence přes něj teče velmi malý proud a nijak neovlivňuje činnost sběrnice.

3.1.2 Rozhraní MII

Na obrázku *Obr. 3.3* je znázorněno doporučené zapojení rozhraní MII výrobcem [10]. Naznačené sériové rezistory v jednotlivých signálových vodičích mají význam zejména při dlouhých signálových cestách, kdy se mohou v důsledku EMI indukovat rušivé proudy a úloha těchto rezistorů spočívá v potlačení těchto indukovaných proudů, a také potlačit nežádoucí indukované napěťové špičky. Při jejich návrhu je nutné volit jejich hodnotu s ohledem na přenosovou rychlost, protože spolu s paralelní kapacitou vedení tvoří filtr typu dolní propust a omezují tak maximální přenosovou rychlost. Dále může nastat problém s úbytky napětí na těchto sériových rezistorech, které mohou ohrozit detekci v okolí rozhodovací úrovně. Doporučená hodnota rezistence sériových rezistorů je $20\ \Omega$. [11]

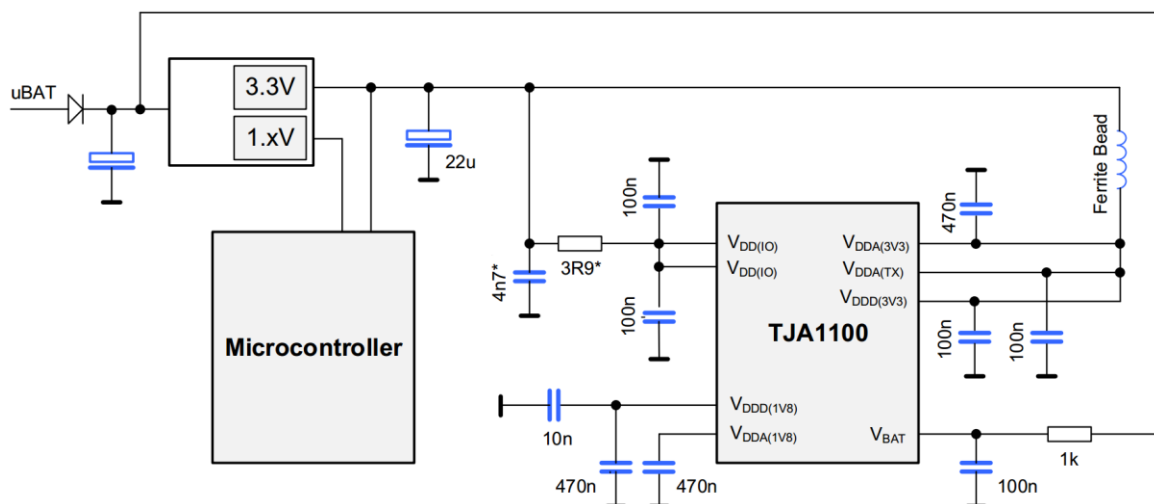


Obr. 3.3: Zapojení sběrnice MII (převzato z [10])

3.1.3 Napájecí napětí

Další nedílnou součástí periférie jsou, již zmiňované, blokovací kondenzátory. Jimi musí být opatřen každý přívod napájecího napětí k periférii (viz *Obr. 3.4*) a kondenzátor by měl být osazen co nejbližší příslušnému pinu. Ve většině případů by mělo být použito keramických

blokovacích kondenzátorů o kapacitě 100 nF. V případě pinů přímo souvisejících s napájením obvodu je potřeba použít blokovací kondenzátory s vyšší hodnotou kapacity. Tím se sníží vliv případného kolísání napájecího napětí. Dle pramenu [10] je vhodné použít kondenzátory o kapacitě 470 nF. V případě periférie TJA1100 se to týká následujících pinů: $V_{DDA(3V3)}$, $V_{DDA(1V8)}$ a pinu $V_{DDD(1V8)}$, který má být osazen ještě paralelně připojeným kondenzátorem o kapacitě 10 nF. Napájecí napětí může obsahovat složky vyšších harmonických, které se zde vyskytují vlivem spínacích dějů v řídicí jednotce. Z tohoto důvodu je vhodné co nejbližší přívodu napájecího napětí vložit LC filtr typu dolní propust, který sníží vliv vyšších harmonických složek v napájení periférie. Periférie TJA1100 pracuje se dvěma napájecími napětími o úrovni 3,3 V, proto je vhodné použít samostatné LC filtry pro každé napájecí napětí. V obrázku *Obr. 3.4* je sice znázorněn RC filtr, ale lze alternativně použít i feritovou perličku, jako v případě napětí V_{DDA} . Ze stejného důvodu je vhodné vložit do přívodu napětí palubní sítě automobilu (pin V_{BAT}) také RC filtr typu dolní propust.



Obr. 3.4: Schéma zapojení napájecích napětí (* alternativně lze nahradit feritovou perličkou) (převzato z [10])

3.1.4 Ostatní signály

Mimo výše popsané piny je také potřeba věnovat pozornost zbylým pinům periférie. V této části bude věnována pozornost osazení pasivních součástek na ostatní piny, jejichž nároky nejsou tak velké, jako například rozvodu napájecího napětí.

V případě rozhraní SMI může být signál MDC opatřen sériovým rezistorem o hodnotě kolem 50Ω . Signál MDIO by měl být opatřen pull-up rezistorem, například s odporem kolem $10 \text{ k}\Omega$ k napětí V_{DDIO} .

Dalšími piny, u kterých je vhodné doplnit je o pasivní prvky, jsou obslužné piny periférie, konkrétně INT_N, RST_N a EN. Pin INT_N je výstup periférie s otevřeným kolektorem, který umožňuje současné připojení více periférií k jednomu vstupu mikroprocesoru. Proto musí být opatřen externím pull-up rezistorem o hodnotě například $10 \text{ k}\Omega$. Pin RST_N je vybaven slabým vnitřním pull-up rezistorem. Pro zaručení správné úrovně na pinu v klidovém režimu je vhodné tento pin doplnit o externí pull-up rezistor o hodnotě například $10 \text{ k}\Omega$. Pin EN, obdobně jako RST_N, je vybaven slabým vnitřním pull-down rezistorem. Může tedy být také opatřen externím rezistorem o hodnotě $10 \text{ k}\Omega$.

V případě, že tyto piny nebude třeba řídit mikroprocesorem, je možné je trvale připojit na určitý potenciál. Piny EN a RST_N jsou v takovémto případě pevně připojeny na napájecí napětí V_{DDIO} . Pin INT_N je možné nechat bez dalších úprav nezapojený.

Dalším pinem patřícím do této skupiny je pin WAKE/LED. Jedná se o programovatelný pin, jenž může být využit jako vstup nebo jako výstup. Pin nakonfigurovaný jako vstup slouží pro vzdálené probuzení periférie mikroprocesorem, signál WAKE. Tento pin lze jednoduše připojit k výstupu mikroprocesoru. V případě použití více zdrojů lokálního přerušení je vhodné jej pojit přes elektronický spínač doplněný o vstupní diody tak, aby nedocházelo ke vzájemnému ovlivňování zdrojů. Výstupní konfigurace umožňuje připojení diagnostické LED diody. Událost, která vyvolá svit LED diody, je programovatelná zápisem do příslušného registru pomocí příkazu SMI. Lze nastavit následující události: stav spojení, obdržení rámce, přijetí chybného symbolu nebo detekce nosné na sběrnici. LED dioda je připojena k pinu přes sériový rezistor připojený k napájecímu napětí $3,3 \text{ V}$.

3.2 Funkční požadavky na navrhovaný modul

Primární funkcí navrhovaného modulu je samozřejmě poskytování Ethernetové komunikace po nestíněné kroucené dvojince dle standardu 100BASE-T1. Toto závisí na použití vhodné periférie, v tomto případě již popsané periférie TJA1100. Dalším požadavkem je integrita modulu s řídicí jednotkou USG2 a všemi jejími moduly. Jedná se zejména o řízení spotřeby řídicí jednotky, tedy aby navrhovaný modul byl schopen ovlivňovat napájení mikroprocesoru. To znamená, že modul musí být schopen dle potřeby řídit napájecí modul USG2. Například, jak je popsáno v kapitole 2.1.2, v režimu spánku umožnit odpojení napájení mikroprocesoru pomocí signálu INH.

Mělo by být umožněno současné osazení jednotky USG2 všemi komunikačními moduly bez vzájemného ovlivňování. Například současné použití modulů Automotive Ethernetu a CAN by mělo umožňovat nezávislou komunikaci. Jednotlivé moduly tedy musí mít vyhrazené signály, jak na komunikaci s mikroprocesorem, tak případnou vzájemnou komunikaci. Mimo to také musí nezávisle na sobě umožňovat řízení napájení modulu. Například, nebude-li probíhat komunikace po sběrnici Ethernet, z hlediska snížení spotřeby bude periférie převedena do režimu spánku. V režimu spánku je odpojen pin INH 2.1.2, a musí být zabezpečeno, že napájecí modul neodpojí napájení mikroprocesoru, bude-li aktivní komunikace na sběrnici CAN. Samozřejmě to platí i v opačném případě, kdy bude v provozu komunikace po Ethernetové sběrnici a neaktivní periférie sběrnice CAN.

Další požadavky jsou kladeny na sadu signálů vedoucích k mikroprocesoru, které jsou dány samotnou periférií. Řídicí jednotka USG2 disponuje variabilním propojením signálů z modulu mikroprocesoru na základní desku, které je omezeno pouze použitým redukčním modulem mezi mikroprocesorovým modulem a základní deskou. Samotná základní deska je připravena na implementaci Ethernetového modulu se zavedenými signály MII, SMI a dalšími doplňujícími signály. Tyto signály budou sloužit pro samostatnou obsluhu pinů RST_N, EN, WAKE a INT_N periférie TJA1100.

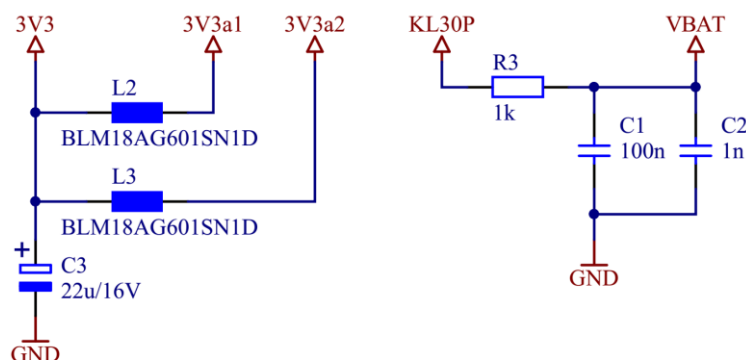
4 Návrh rozšiřujícího modulu

Návrh zapojení rozšiřujícího modulu vychází z předchozí kapitoly, ve které byly zmíněny požadavky na navrhované zařízení. Tato kapitola obsahuje prvky schématu a jejich jednotlivé funkce jsou zde podrobně popsány. Kompletní schéma zapojení je uvedeno v samostatné příloze (viz Příloha B – Schéma zapojení modulu automobilového Ethernetu). Závěrečná část kapitoly je věnována motivu desky plošného spoje navrženého modulu. Návrh byl realizován v návrhovém prostředí Altium Designer.

4.1 Schéma zapojení

4.1.1 Rozvod napájecího napětí

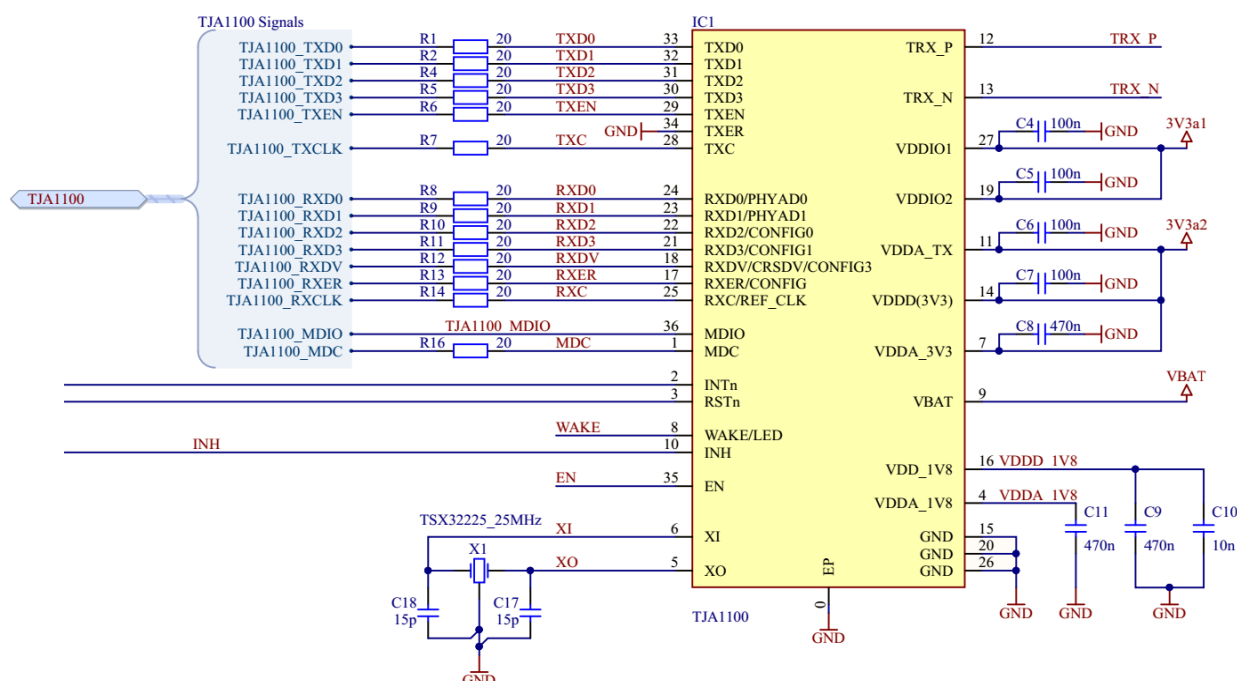
Navrhovanému modulu je poskytováno napájecí napětí 3V3, které je vyvedeno z modulu mikrokontroléru. Vzhledem ke vzdálenosti obou modulů se v napájecím vedení mohou indukovat vyšší harmonické složky rušivého napětí, které by mohly neblaze ovlivňovat funkčnost periférie. Je proto vhodné opatřit napájecí napětí na vstupu modulu o filtrační obvod. Vstupní napětí 3V3 je filtrováno elektrolytickým kondenzátorem o kapacitě 22 μF a rozděleno na dvě napájecí napětí 3V3a1 a 3V3a2 přes feritové perličky L2 a L3. Dalším napětím důležitým pro funkci modulu je palubní napětí automobilu KL30P. Toto napětí je poskytováno napájecím modulem řídicí jednotky a jeho přítomnost signalizuje otočení klíče zapalování do druhé polohy. Napětí je opatřeno RC filtrem, který je složen z rezistoru R3 o hodnotě 1 k Ω a dvou paralelních kondenzátorů C1 o kapacitě 100 nF a C2 o kapacitě 1 nF. Na pin obvodu TJA1100 je již přivedeno bez dalších úprav.



Obr. 4.1: Schéma zapojení rozvodu napájecího napětí

4.1.2 Periférie TJA1100

Centrálním prvkem schématu zapojení je obvod TJA1100 a celý návrh se odvíjí od doporučení, která jsou uvedena v kapitolách 2.3.1 a 3.1. Piny napájecího napětí periférie musí být opatřeny keramickými blokovacími kondenzátory, které je třeba umístit co nejbližší samotnému pinu, aby se proud mezi nimi a periférií uzavíral v co nejmenší smyčce. Napájecí napětí 3V3a1 je přivedeno přes blokovací kondenzátor C4 na pin VDDIO2 a přes kondenzátor C5 na pin VDDIO1. Napětí 3V3a2 je přivedeno přes kondenzátor C6 na pin VDDA_TX, přes kondenzátor C7 na pin VDDD(3V3) a přes kondenzátor C8 na pin VDDA_3V3. Vývody pro blokovací kondenzátory interního napěťového regulátoru 1V8 jsou také opatřeny příslušnými blokovacími kondenzátory dle pramenu [10], viz *Obr. 4.2*.



Obr. 4.2: Zapojení periférie TJA1100 a komunikační rozhraní MII

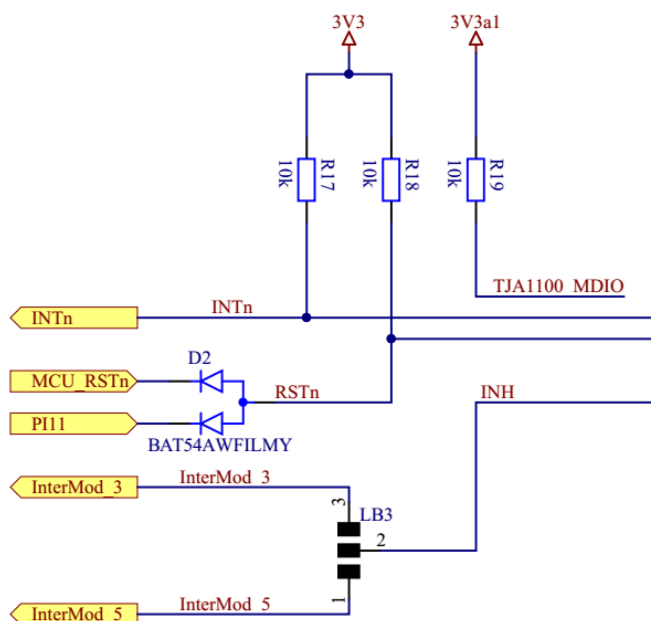
4.1.3 MII rozhraní

Rozhraní MII je využito v celém svém rozsahu, konkrétně jsou využity signály TXD[0:3], TXEN, TXC, RXD[0:3], RXDV, RXER a RXC. Vzhledem k plně duplexnímu režimu není třeba využívat signály COL a CRS, a tak příslušné piny mikrokontroléru lze využít pro obsluhu jiných pinů periférie. Do cesty každého signálu je vložen sériový rezistor o hodnotě 20 Ω . Nebudou-li kladeny nároky na EMC, je tento rezistor možno nahradit SMD propojkou. To může nastat kupříkladu v situaci, kdy bude modul sloužit pouze jako prostředek pro vývoj softwaru řídicí jednotky.

Jak již bylo řečeno, pro přenos dat mezi mikrokontrolérem a periférií je využito rozhraní MII, k jehož taktování je použit 25 MHz krystalový oscilátor, který je zapojen mezi piny XI a XO periférie (viz obrázek *Obr. 4.2*). Tento krystal je opatřen keramickým kondenzátorem 15 pF na každém pinu. Kapacita kondenzátoru byla zvolena dle výrobcem doporučeného zapojení [10].

4.1.4 Obslužné a řídicí piny periférie TJA1100

U rozhraní SMI je opatřen sériovým rezistorem 50 Ω hodinový signál MDC. Signál MDIO je opatřen pull-up rezistorem o hodnotě 10 k Ω . Tento rezistor je spojen s napájecím napětím 3V3a1. Pull-up rezistory jsou dále opatřeny i signály INTn, RSTn a EN. Signál INTn je přímo spojen s GPIO pinem PE12 mikrokontroléru, jež umožňuje generování externích přerušení. Signál RSTn je potřeba ovládat dvěma zdroji, a to globálním resetem řídicí jednotky a GPIO pinem mikrokontroléru, aby bylo možné provádět softwarový reset samotné periférie. Tento signál je opatřen dvěma diodami (viz *Obr. 4.3*), tím je umožněn globální reset a nezávislý reset GPIO pinem PI11.

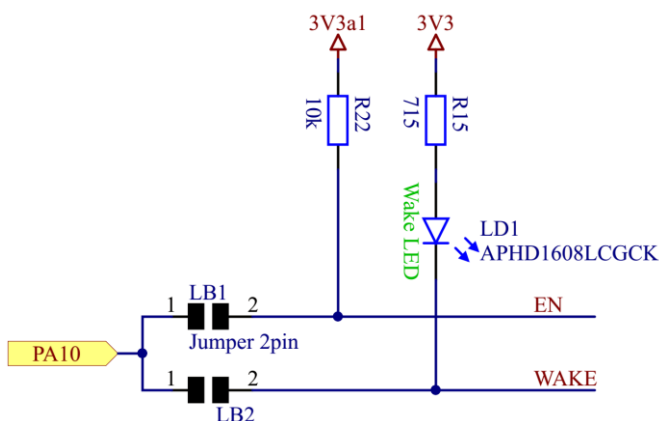


Obr. 4.3: Obslužné piny periférie TJA1100 a pull-up rezistory

Výše popsané signály obsadily téměř všechny vyvedené signály mikrokontroléru na konektor Ethernetového modulu a na obsluhu dvou pinů periférie zbyl pouze jeden dostupný signál, a to PA10. Tento signál jde variabilně spojit SMD propojkou buď s pinem EN, nebo WAKE (viz *Obr. 4.4*). Pin EN nemusí být spojen s mikroprocesorem, jelikož je opatřen

pull-up rezistorem, který zajišťuje potřebnou napěťovou úroveň pro povolení periférie. Ovládání tohoto pinu je potřeba, je-li například požadováno softwarového vypnutí periférie. Pin WAKE je konfigurovatelný buď jako výstup, nebo jako vstup. Proto, nebude-li třeba probouzet periférii z režimu se sníženou spotřebou mikroprocesorem, nemusí být zapojen.

Primárně je zamýšleno, že pin WAKE bude nakonfigurovaný jako výstup a bude zapojena propojka LB1. Na pin WAKE je připojena zelená LED dioda se sériovým rezistorem 715Ω napájená napětím 3V3. Události, které mohou být signalizovány její svitem, jsou uvedeny v posledním odstavci kapitoly 3.1.4.



Obr. 4.4: Variabilní zapojení pinů EN a WAKE

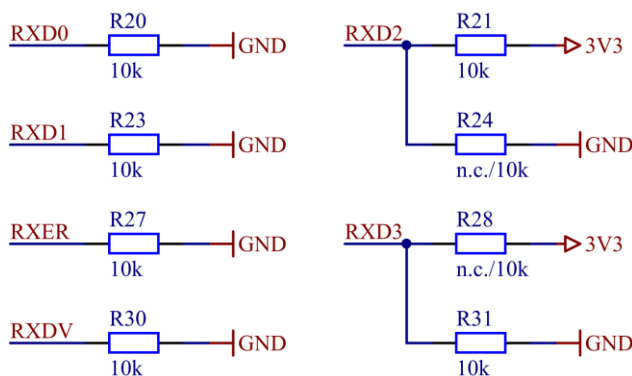
Pro řízení spotřeby řídicí jednotky je také důležitý pin INH, který je veden do napájecího modulu řídicí jednotky. Jeho funkce je popsána v kapitole 3.2. V prototypovém provedení je pro jeho rozvedení využito mezi-modulového signálu InterMod_5 (propojka LB3 v pozici 1-2 v obrázku *Obr. 4.3*), který je ovšem využívám i LIN modulem. Stávající verze napájecího modulu je navržena pro současné použití pouze dvou modulů LIN a CAN. Použití Ethernetového modulu znemožňuje současného použití LIN modulu, ale umožňuje použití CAN modulu. Vhodné ovšem je, aby řídicí jednotka mohla být osazena všemi komunikačními moduly. Pro budoucí úpravu napájecího modulu je možno signál INH spojit propojkou LB3 místo signálu InterMod_5 na InterMod_3, který v kompozici USG2 není doposud využíván.

4.1.5 Hardwarová konfigurace periférie

Další důležitou částí schématu jsou rezistory používané pro hardwarovou konfiguraci periférie (viz kapitola 2.3.2). Signály RXD0, RXD1, RXER a RXDV jsou připojeny přes pull-down rezistor na potenciál země. Zařízení je tedy v inicializační fázi nakonfigurováno následovně:

- RXER a RXDV: pro přenos dat je použito MII rozhraní,
- RXD0 a RXD1: nejnižší bity⁸ adresy periférie pro SMI rozhraní jsou PHY_ADR[1:0] = 00.

Konfigurační piny RXD2 a RXD3 je možno, ve fázi osazování, variabilně spojit buď s potenciálem země nebo s napětím 3V3. Připojením pinu RXD2 k napájecímu napětí 3V3 je periférie konfigurována jako master a spojením s potenciálem země jako slave. Spojí-li se pin RXD3 s potenciálem země, je periférie nakonfigurována pro operaci v řízeném režimu. Druhá možnost spočívá ve spojení pinu s napájecím napětím 3V3 a s touto konfigurací periférie pracuje v autonomním režimu (popsán v kapitole 2.1.3). Tímto je dosaženo celkem čtyř možných variant osazení modulu.



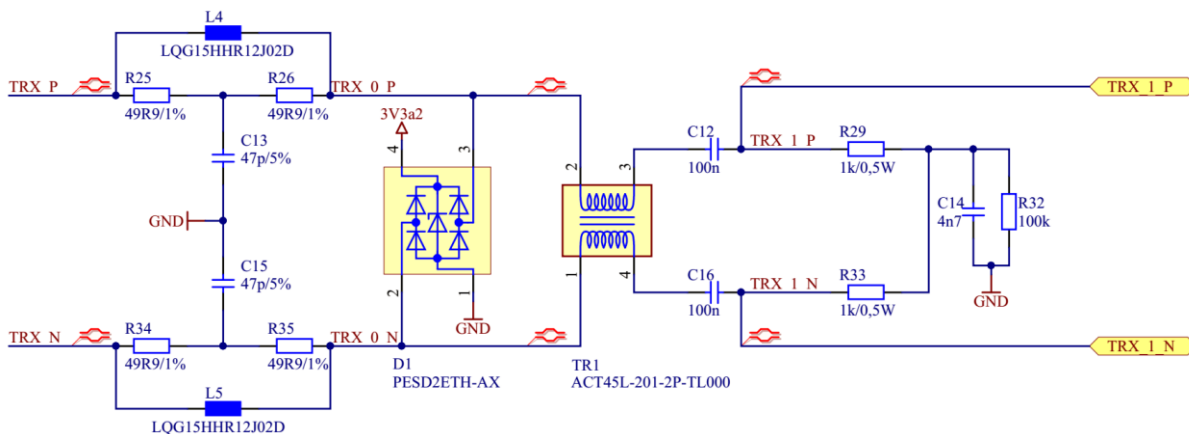
Obr. 4.5: Zapojení konfiguračních rezistorů

4.1.6 Rozhraní MDI

Návrh rozhraní MDI vychází z doporučeného zapojení a zásad udávaných výrobcem, jež jsou detailně popsány v kapitole 3.1.1, a jeho schéma zapojení je uvedeno na obrázku Obr. 4.6. Rozhraní je tvořeno jedním signálovým diferenčním párem TRX_P a TRX_N. Signály jsou pasivními prvky opatřeny symetricky, proto je věnována pozornost stručnému popisu pouze jednoho signálu. Následující odstavce popisuje složení rozhraní MDI ve směru od pinu periférie ke konektoru.

⁸ Adresa periférie pro SMI rozhraní je složena z pěti bitů, jehož 3 nejvyšší bity jsou pevně dané výrobcem, který je uvádí v katalogovém listu periférie[DS]. Horní část adresy je stanovena takto: PHY_ADR[4:2] = 001.

Těsně za pinem periférie je umístěn RLC filtr, který je tvořen rezistory $49,9 \Omega$ s tolerancí 1%, kondenzátorem 47 pF s tolerancí 5% a indukčností 120 nH . Za tímto filtrem je umístěna ESD ochrana sběrnice PESD2ETH-AX navržená pro periférii standardu 100BASE-T1. Dále následuje proudově kompenzovaná tlumivka ACTL45L-201-2P a kapacitní vazba tvořená kondenzátorem s kapacitou 100 nF . Za kapacitní vazbou je signál veden na čelní konektor univerzální řídicí jednotky USG2. S čelním konektorem řídicí jednotky je modul spojen pomocí signálů vedoucích z konektoru SV181AD. Za konektorem následuje zakončovací člen sběrnice tvořen rezistorem o hodnotě $1 \text{ k}\Omega$ maximální výkonovou ztrátou $0,5 \text{ W}$ a paralelním spojením kondenzátoru $C14$ s kapacitou $4,7 \text{ nF}$ a rezistoru $R32$ s odporem $100 \text{ k}\Omega$, které jsou připojeny k potenciálu země. Rozměr pouzder pasivních prvků byl zvolen 0402, a to z důvodu minimalizace rozměrů MDI rozhraní. Jediné rezistory $R29$ a $R33$ jsou v pouzdře 0805 a to kvůli možnosti vyšší výkonové ztráty $0,5 \text{ W}$.



Obr. 4.6: Zapojení rozhraní MDI

4.1.7 Konektory

Modul obsahuje přívodní konektor SV180AD, jímž jsou přivedeny signály Ethernetu od mikroprocesoru. Konektor SV181AD je použit pro přívod mezi-modulových signálů, komunikačních signálů z čelního konektoru a napájecího napětí palubní sítě. Těmito konektory je modul spojen se základní deskou řídicí jednotky. Vedle těchto konektorů je na základní desce umístěna dvojice konektorů pro modul specifických funkcí (piezoelektrický bzučák apod.). Z tohoto důvodu navržený modul obsahuje také dva páry transparentních konektorů SV170 – SV270 a SV171 – SV271, které umožňují současné použití tohoto modulu a modulu Automotive Ethernetu, který by jinak svými rozměry znemožnil jeho použití. Schéma zapojení s konektory je uvedeno v samostatné příloze (viz Příloha A – Schéma zapojení konektorů modulu automobilového Ethernetu)

4.2 Návrh desky plošného spoje

Následující část kapitoly je věnována nejdůležitějším aspektům návrhu motivu plošného spoje modulu Automotive Ethernetu. Modul by měl být svoji koncepcí shodný s ostatními moduly řídicí jednotky USG2, proto bude realizována s šesti vrstvami v následujícím pořadí:

1. Horní vrstva součástek (TopLayer),
2. Zemní plocha (MidLayer1),
3. Vnitřní signálová vrstva (MidLayer2),
4. Vnitřní signálová vrstva (MidLayer3),
5. Zemní plocha (MidLayer4) a
6. Spodní vrstva součástek (BotLayer).

Pro přehlednost jsou v této kapitole uvedeny pouze motivy první a šesté vrstvy. Všechny motivy jsou uvedeny v samostatných obrazových přílohách (viz Příloha C – Motivы plošného spoje modulu automobilového Ethernetu).

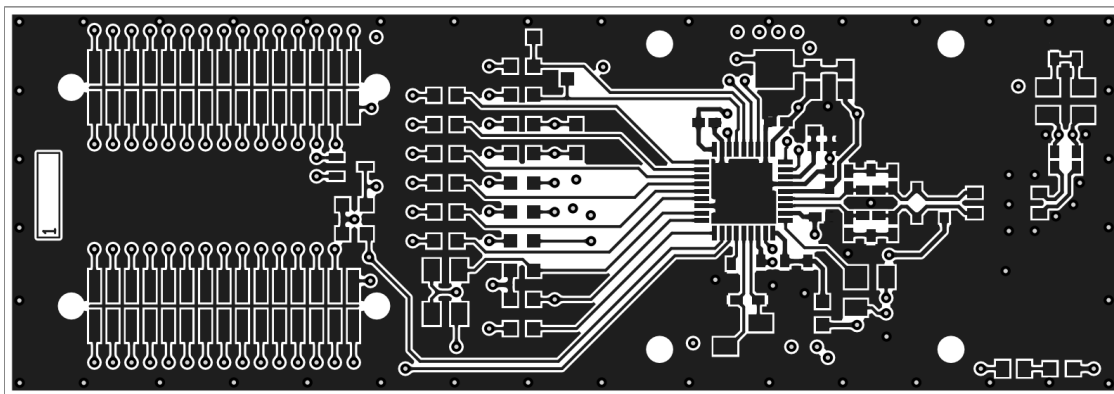
Volba umístění součástek podléhá poloze konektorů na základní desce řídicí jednotky. Maximální rozměry desky plošných spojů, vzhledem k poloze okolních modulů, jsou 76,75x26,75 mm. Konektory na spodní vrstvě součástek zabírají velkou část desky, proto téměř všechny součástky byly umístěny na horní vrstvu součástek.

V první řadě je potřeba se zaměřit na rozvod napájecího napětí 3V3a1 a 3V3a2. Vstupní LC filtr je umístěn v blízkosti přívodního konektoru vstupního napětí 3V3. Blokovací kondenzátory jednotlivých napájecích pinů, které následují za LC filtrem, jsou umístěny v těsné blízkosti příslušného napájecího pinu. Kondenzátory tohoto filtru jsou spojeny se zemní plochou tak, aby se proud kondenzátorem uzavíral co nejmenší smyčkou. U pájecí plošky zemní plochy kondenzátoru je proto umístěn pokovený otvor na zemní plochu. U několika kondenzátorů je umístěn pokovený otvor přímo do pájecí plošky, a to zejména v případech, kdy nebyla jiná možnost blízkého propojení pájecí plošky se zemí. Blokovací kondenzátory vnitřního stabilizátoru napětí 1,8V jsou taktéž umístěny co nejbližší příslušnému pinu, a je u nich vytvořen pokovený otvor pro minimalizaci proudové smyčky. RC filtr přívodního napětí palubní sítě KL30P je umístěn co nejbližší pinu čipu TJA1100.

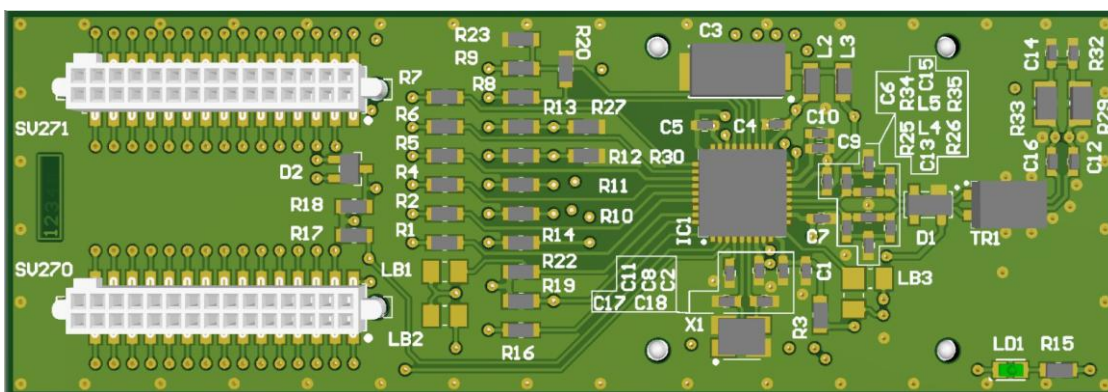
Další nároky jsou kladeny na diferenční pár rozhraní MDI. Dle požadavků (viz [10]) by mělo být vedeno symetricky a tak, aby obě cesty diferenčního páru měly pokud možno stejnou délku. Periférie TJA1100 je umístěna v optimální poloze vzhledem k malým rozměrům plošného spoje a konektorům umístěným na spodní vrstvě součástek, kterým musí být přizpůsobeny pokovené otvory při propojování. Vzhledem k rozměrům součástek rozhraní MDI a malé vzdálenosti čipu od okraje desky musel být tento diferenční pár za tlumivkou TR1 zahnut do pravého úhlu. Za kondenzátory C12 a C16 je pokovenými otvory veden na spodní součástkovou vrstvu ke konektoru. Celková délka signálu TRX_P je 29,3 mm a signálu TRX_N 26,8 mm. Rozdíl v délce signálových cest je tedy 2,5 mm. Tato vzdálenost je měřena pouze ke konektoru modulu Automotive Ethernetu, proto její hodnota má pouze orientační charakter. Od konektoru modulu jsou tyto signály vedeny přes celou délku základní desky USG2 na čelní konektor. V této koncepci nelze tedy zajistit úplnou symetrii vedení a stejnou délku obou cest, je ale stále potřeba tyto požadavky zvažovat. Ethernet bude provozován s přenosovou rychlostí 100 Mb/s a ze signálových vodičů by se snadno mohla stát anténa. Z tohoto důvodu jsou signálové cesty lemovány pokovenými otvory k zemní ploše, které by měly minimalizovat možnost vzniku antény.

Sériové rezistory MII rozhraní jsou umístěny ve dvou řadách na horní součástkové vrstvě. MII rozhraní je navrženo tak, aby signálové cesty měly přibližně stejnou délku. Toho ovšem v některých případech nelze dosáhnout, poněvadž rozložení signálů v konektoru je pevně dané konstrukcí základní desky USG2. U signálů RXC, RXDV a TXD3 vyšla celková délka signálové cesty kratší, než v případě ostatních signálů. Vzhledem k malým rozměrům plošného spoje nejsou rozdíly tak markantní a neměly by mít dopad na souběhy všech signálů sběrnice MII.

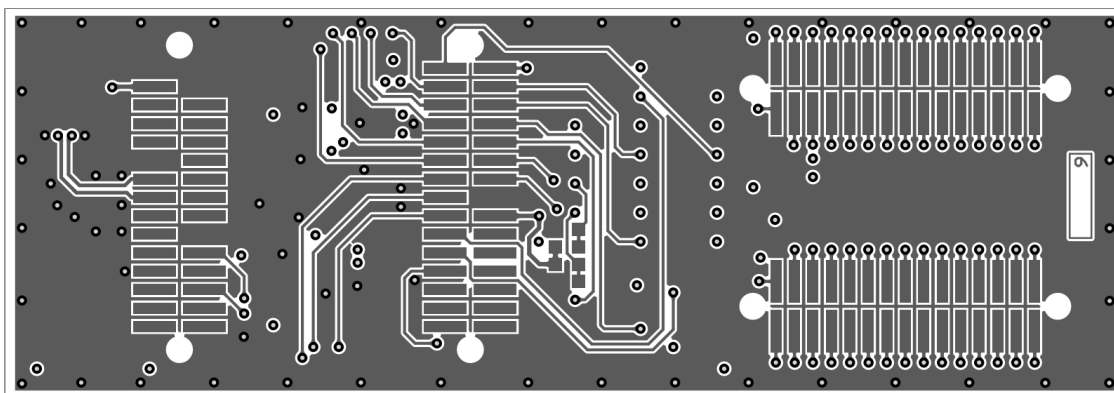
Zbylé součástky jsou na desku plošného spoje umístěny bez jakéhokoli nároku na délku spoje a na polohu součástky. Ve spodní vrstvě součástek jsou umístěny vyjma konektorů také rezistory pro variabilní hardwarovou konfiguraci periférie a to z důvodů minimalizace vzdálenosti od hlavní trasy signálové cesty, což minimalizuje vliv indukce rušivých proudů do signálové cesty. Celá deska plošného spoje je navíc po obvodu lemována pokovenými otvory, aby se zabránilo nechtěnému rušivému vyzařování z desky plošných spojů.



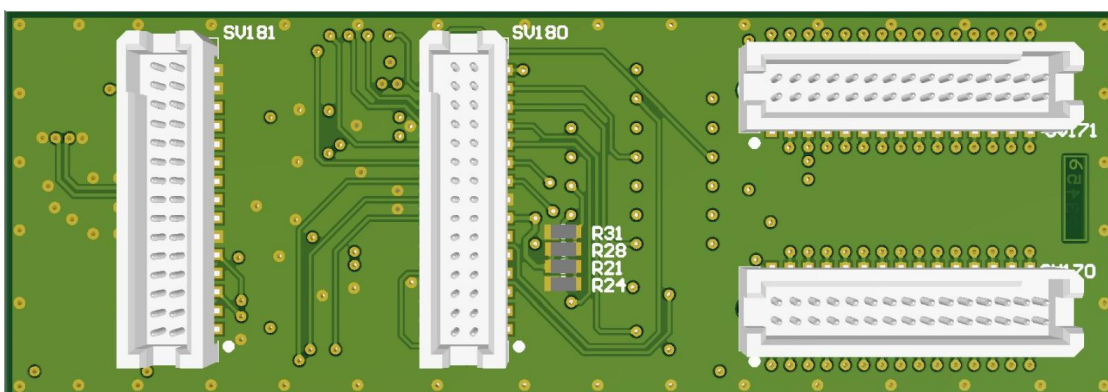
Obr. 4.7: Motiv plošného spoje horní vrstvy součástek



Obr. 4.8: 3D pohled na horní vrstvu součástek



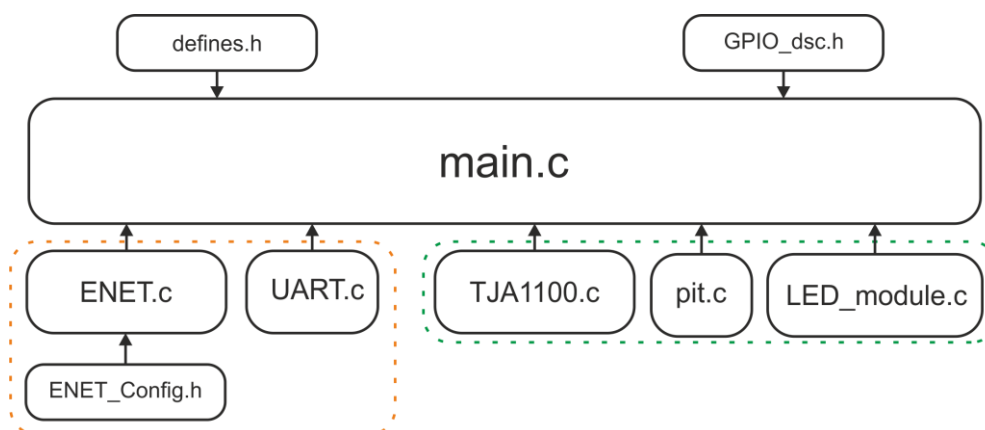
Obr. 4.9: Motiv plošného spoje spodní vrstvy součástek



Obr. 4.10: 3D pohled na spodní stranu součástek

5 Návrh softwaru pro Univerzální řídicí jednotku USG2

Univerzální řídicí jednotka USG2 je osazena modulem s mikrokontrolérem MPC5748G od společnosti NXP. Jedná se o 32 bitový mikrokontrolér z rodiny Power Architecture®, který disponuje celkem třemi jádry. Dvěma jádry s taktovacím kmitočtem 160 MHz a jedním jádrem s 80 MHz [13]. Softwarová architektura je rozdělena do modulů příslušejícím jednotlivým funkčním perifériím. Na obrázku *Obr. 5.1* je znázorněno zjednodušené blokové uspořádání jednotlivých modulů. Software je realizován ve dvou variantách, a to pro jednotku master a pro jednotku slave. Mezi variantami lze přepínat v souboru *defines.h*, kde je použitá varianta definována. Před samotným popisem softwarové architektury nejprve bude věnována pozornost navržené ukázkové aplikaci.



Obr. 5.1: Zjednodušené blokové schéma softwarových modulů

5.1 Ukázková aplikace Automotive Ethernetu

Jako demonstrační aplikace bylo navrženo jednoduchého řešení ve vzájemné komunikaci dvou řídicích jednotek USG2 po Ethernetu přes navržený modul. Jedna jednotka je nakonfigurována jako master a je spojena přes FTDI převodník s terminálem počítače. Druhá jednotka je nakonfigurována jako slave a je k ní připojen modul s šestnácti LED diodami. Po zapnutí napájení proběhne inicializace spojení, a je-li vše v pořádku, začne běžet hlavní programová smyčka. Případný problém s inicializací je zobrazen na terminálu a je zahájen restart periférie a obnovení spojení. V hlavní programové smyčce v případě jednotky slave běží cyklus, který dle algoritmu různě rozsvěcí jednotlivé LED diody. V případě jednotky master je obsluhováno komunikační rozhraní UART, po kterém chodí z terminálu řídicí zprávy. Tyto zprávy jsou rozděleny do celkem šesti typů. Dva typy zpráv jsou pro

diagnostické vyčítání registrů periférie TJA1100 a čtyři typy zpráv jsou pro ovládání LED diod. Tolerované zprávy jsou následující:

- **RMrr** – Jednotka master vyčte a zobrazí na terminálu obsah registru *rr* periférie TJA1100 (*rr* je v rozmezí 0 – 3 a 15 – 26),
- **RSrr** – Jednotka master odešle po Ethernetu UDP rámeček, slave po jeho obdržení vyčte obsah registru *rr*, odešle ho zpět jednotce master, a ta jej zobrazí na terminálu (hodnota *rr* je ve stejném rozmezí jako v prvním příkazu),
- **LAUT** – Na jednotce slave poběží automatická sekvence rozsvícení LED diod a v tomto režimu nemají příkazy na ovládání LED z terminálu žádný vliv,
- **LMAN** – Přepne ovládání LED diod na jednotce slave do manuálního režimu a LED budou moci být ovládány následujícími příkazy,
- **LLdd** – Jednotka master odešle UDP rámeček, ve kterém nese informaci o tom, která LED dioda má být na jednotce slave rozsvícena, což udává číslo *dd* (*dd* je v rozsahu 1 – 16),
- **LOdd** – Chování jednotek je totožné s předchozím příkazem, LED dioda s číslem *dd* bude ale zhasnuta.

Zprávy jakýchkoli jiných formátů jsou ignorovány, resp. se na terminálu zobrazí varovná zpráva. V automatickém i v manuálním režimu si mezi sebou jednotky neustále posílají UDP pakety. Při každé změně stavu jakékoli LED diody jednotka slave odešle UDP paket s informací o LED diodě a o tom, zdali ji rozsvítila, či zhasnula.

```

USG2 - Automotive Ethernet (demoApp)          Autor:T.Bauer          2018
Zadejte prikaz. V policku nize bude po zadani vseh ctyr znaku zobrazen zadany prikaz.
Podporovane formaty (podporuje r/R):
RMxx - Prectc obsah registru cislo xx jednotky Master
RSxx - Prectc obsah registru cislo xx jednotky Slave
LAUT - Jednotka Slave nastavi automaticky rezim LED diod
LMAN - Jednotka Slave nastavi manualni rezim LED diod (umozni zadavani prikazu nize)
LHxx - Jednotka Slave rozsviti LED diodu cislo xx
LLxx - Jednotka Slave zhasne LED diodu cislo xx

ZADANY PRIKAZ: r H 0 3

Okno pro zpravy:

Vypis bitoveho obsahu registru
bit: 15 14 13 12 11 10 9 8
     1 1 0 1 1 1 0 0
     7 6 5 4 3 2 1 0
     0 1 0 0 0 0 0 1

Stav LED diod (x=OFF, ■=ON) Rezim: MANUAL
LED: 1 2 3 4 5 6 7 8
     ■ ■ ■ ■ x ■ ■ ■
     9 10 11 12 13 14 15 16
     ■ x ■ ■ ■ ■ ■ ■

Stav Linky: OK      Kvalita spojeni: Trida 6 (velmi stabilni spojeni)
  
```

Obr. 5.2: Záznam obrazovky terminálu demonstrační aplikace

Je-li přerušena sběrnice Ethernetu, periférie TJA1100 vyhodnotí kvalitu spojení jako nedostačující, předá požadavek na obsluhu přerušení mikroprocesoru a ten spustí diagnostiku linky. Ta spočívá ve vyčtení registru LSR periférie, ve kterém jsou shromažďovány informace o stavu linky, například přerušená nebo zkratovaná sběrnice apod. [9] Následně se informace o zjištěném problému vypíše na terminálu.

Na obrázku *Obr. 5.2* je zobrazena obrazovka terminálu navržené aplikace. Po zadání příkazu do terminálu je tento příkaz vypsan do středu obrazovky. Ve znázorněném příkladu se vyčítal obsah registru 03 – druhý identifikační registr periférie (viz [9]) jednotky master. Vyčtená hodnota je roztríděna na jednotlivé bity, které jsou pak jednotlivě zobrazeny v tabulce v levém spodním rohu. V tabulce vedle tabulky vyčtené hodnoty registru jsou zobrazeny stavy jednotlivých LED diod na LED modulu jednotky slave. Červené X znamená, že příslušná LED dioda je zhasnuta. Zelený obdélník naopak značí svit LED diody. Po zadání příkazu k ovládání LED diod v manuálním režimu je pole příslušné LED diody aktualizováno dle hodnoty v odpovědi od jednotky slave. V automatickém režimu je taktéž toto pole aktualizováno při každé změně svitu LED jakékoli LED diody.

Ve spodní části terminálu jsou zobrazovány informace o stavu spojení. Je-li spojení vytvořeno, tj. zařízení je připojeno do Ethernetové sítě, v poli *Stav linky* se zeleně zobrazí OK. V poli *Kvalita spojení* se v tomto případě zobrazí kvalita spojení, která je vyhodnocována samotným Ethernetovým převodníkem. Nabývá celkem osmi stavů, které odpovídají údajům v katalogovém listu převodníku (viz str. 31 v pramenu [9]). Jakmile je zařízení odpojeno od sítě Ethernet, jsou výše zmíněná pole aktualizována. *Stav linky* se změní na červený nápis NOK a v poli *Kvalita spojení* je signalizováno žádné spojení.

Dále následuje stručný popis jednotlivých modulů doplněný o vývojové diagramy důležitých částí.

5.2 Modul TJA1100

Tento modul disponuje funkcemi potřebnými k obsluze periférie TJA1100. Je zde umístěna funkce na inicializaci GPIO pinů, které jsou k této periférii přivedeny. Konkrétně jde o následující signály: HW_reset (pin PI11), EN (pin PA10) a INTn (pin PE12). Signálem INTn je potřeba generovat přerušení pro rychlou obsluhu periférie v případě, že nastane požadavek na přerušení. Mikrokontrolér MPC5748G umožňuje zapnutí vstupního filtru, aby se zamezilo nechtěnému generování požadavků na přerušení a odfiltrování zákmitů při změně úrovně. Externí požadavky na přerušení jsou mapovány do čtyř vektorů přerušení, a každý vektor může obsloužit až osm zdrojů přerušení se stejnou prioritou. Přejde-li přerušení od zdroje, nastaví se příznak příslušející danému zdroji. Více zdrojů tedy generuje stejné přerušení, je tedy nutné v obslužné rutině přerušení zjistit zdroj přerušení dle příznaku, a dle toho vykonat příslušné operace. V tomto případě je nutné vyčíst obsah stavového registru přerušení (ISR) a postupně procházet jednotlivé bity. Jakmile je bit v logické 1, jedná se o příčinu vzniku požadavku na přerušení.

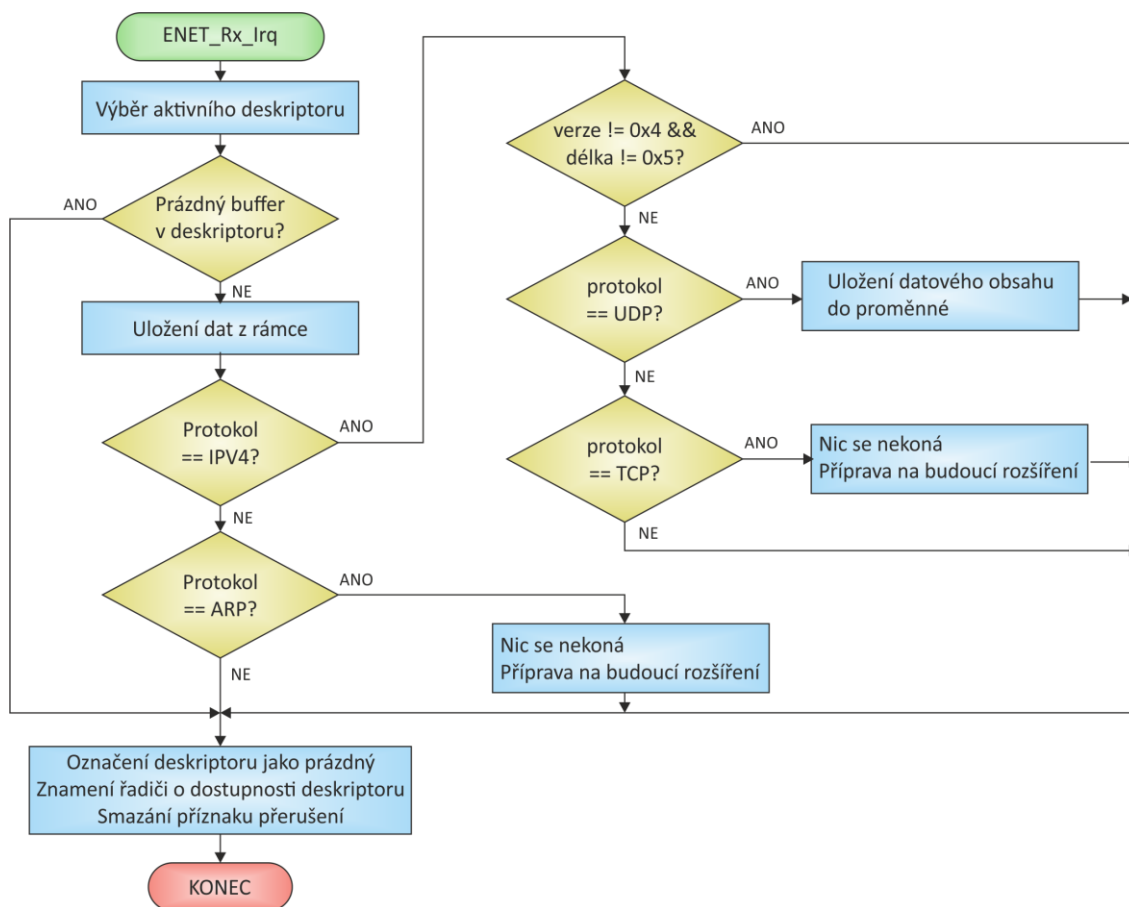
Kromě obsluhy přerušení modul umožňuje mikroprocesoru řídit periférii TJA1100 přes komunikační rozhraní SMI. Dále samozřejmě plní inicializační funkci po zapnutí napájení a jedná se vlastně o realizaci vývojových diagramů uvedených v pramenu [10]⁹. Postup při inicializaci je již uveden v kapitole 2.2, proto zde již nebude popisována. Dalším úkolem tohoto modulu je periodický sběr informací o stavu periférie a komunikační linky.

5.3 Modul Ethernetu

Ethernetový modul zajišťuje prvky potřebné pro konfiguraci Ethernetové komunikace. Je v něm definována struktura UDP datagramu a IP paketu. Dále je v něm definována MAC adresa a IP adresa zařízení, které jsou pro jednoduchost aplikace zvoleny konstantní, nicméně pro budoucí použití by bylo vhodné doplnit službu ARP a jejich dynamické doplňování. V inicializační části tohoto modulu jsou nastaveny piny GPIO pro MII rozhraní. Dále je nastaven DMA řadič pro Ethernet, který využívá dvou deskriptorů ve zřetěženém módu jak pro příjem, tak pro odesílání. Nezbytnou součástí deskriptorů jsou datové buffery, jejichž počet musí odpovídat počtu deskriptorů. Velikost jim byla nastavena na 1536 bitů s atributem zarovnání po 64 bytech. Na obrázku *Obr. 5.3* je uveden vývojový diagram pro příjem Ethernetového paketu. Příjem Ethernetového rámce je signalizován přerušením od

⁹ Konkrétně vývojové diagramy v kapitolách 8.2.1, 8.2.2 a 8.2.3.

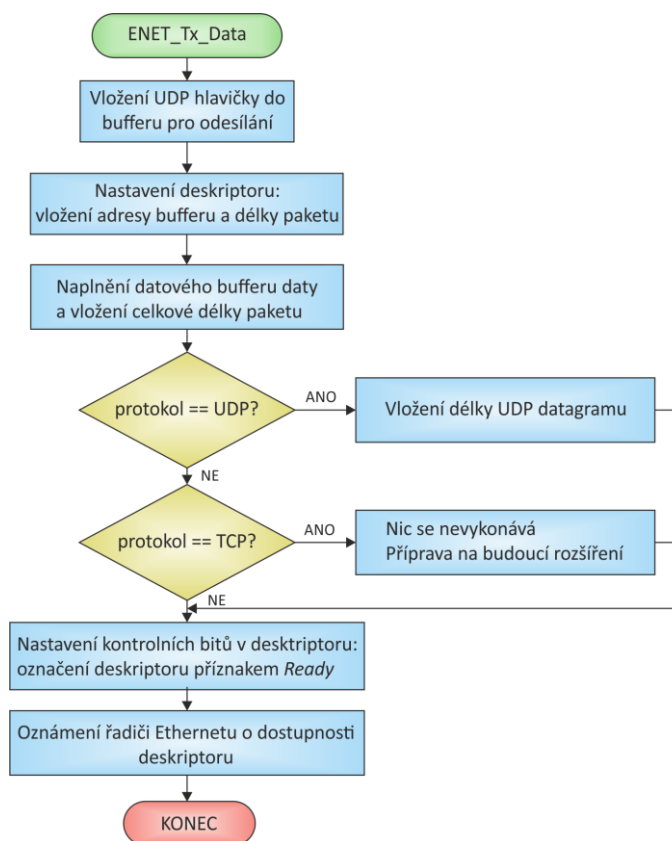
Ethernetového řadiče. Toto přerušení spustí funkce, které postupně rozbalují rámec až k surovým datům, která jsou následně uložena do proměnné.



Obr. 5.3: Vývojový diagram příjmu Ethernetového paketu

Jak již bylo zmíněno v úvodu kapitoly, pracuje se zde s pevně stanovenými adresami, proto obsluha ARP paketů je pouze připravena na budoucí rozšíření. Stejně tak je tomu v případě obsluhy protokolu TCP, který bude v budoucnu také doplněn. Na obrázku *Obr. 5.4* je zobrazen vývojový diagram odesílání Ethernetového paketu. Při odesílání se adaptivně dopočítává délka celého paketu dle délky odesílaných dat. Tato délka se pak dle zvoleného přenášeného protokolu vloží na příslušné místo v datovém bufferu. Ethernetový řadič použitého mikrokontroléru disponuje hardwarovým výpočtem kontrolního součtu paketu. Ten se počítá vždy před samotným odesláním paketu, ale pouze pokud je nastaven příslušný řídicí bit v deskriptoru¹⁰. Jinak přenos ukončí ihned za datovou částí a kontrolní součet nebude odeslán. Jakmile se nastaví příznak řadiči, že má k dispozici naplněný deskriptor, je zahájen přenos paketu po MII sběrnici k převodníku TJA1100.

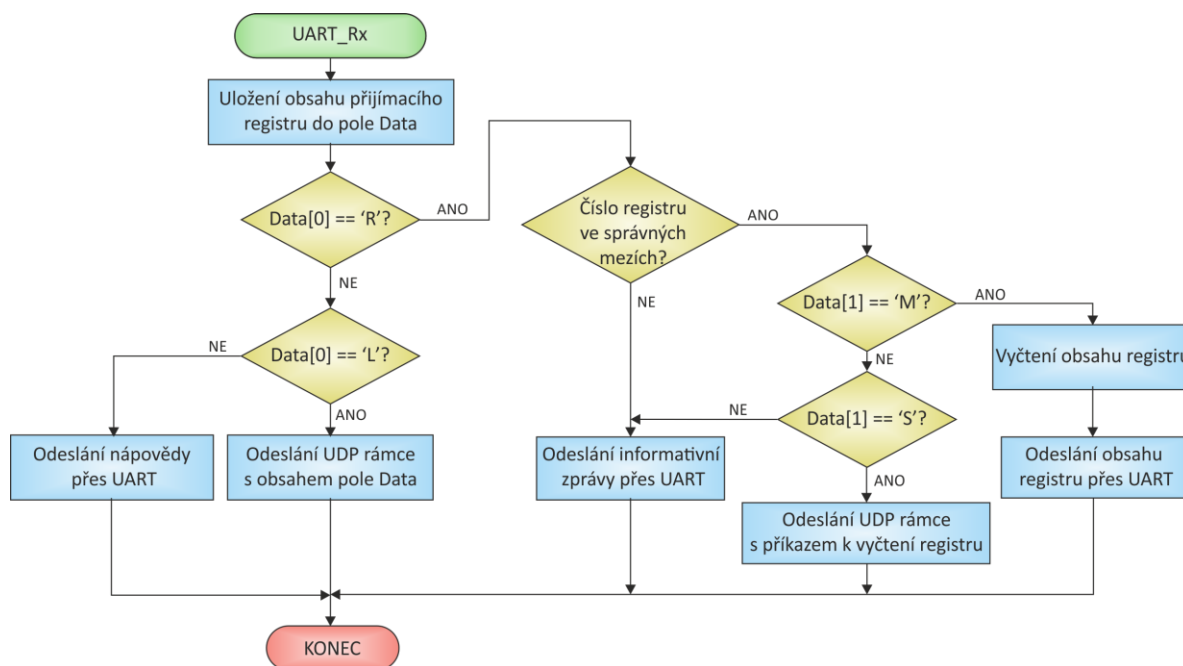
¹⁰ V pramenu [13] v kapitole 42.6.14.2 je tabulka popisující jednotlivé řídicí bity rozšířeného deskriptoru pro odesílání. Konkrétně je třeba nastavit 5. bit TC na pozici Offset + 0.



Obr. 5.4: Vývojový diagram odeslání Ethernetového paketu

5.4 Modul UART

Tento modul zajišťuje veškerou obsluhu jednotek z terminálu počítače. Jeho úkolem je dekodovat řídicí příkaz z terminálu a na jeho základě provést příslušné operace. V případě nerozpoznatelného příkazu zajišťuje, že vypíše na terminál zprávu s nápovědou pro zadávání příkazů. Na obrázku *Obr. 5.5* je znázorněn vývojový diagram příjmu zprávy z terminálu. Zpráva je přijímána jako celek, tedy dojde k obsluze UARTu až v době, kdy bude obdržen čtvrtý znak datové zprávy z terminálu. Na obrázku *Obr. 5.5* jsou zobrazeny pouze velká písmena, nicméně jednotka reaguje stejně i na malá písmena. V případě jednotky slave modul UART není zahrnut. Rozbalení řídicí zprávy přeposlané po Ethernetu od jednotky master je realizováno hlavní programové smyčce na základě stavu příznaku. Tento příznak se nastavuje po přijetí UDP rámce s obsahem řídicí zprávy na výčet registrů, či práci s LED modulem.



Obr. 5.5: Vývojový diagram příjmu zpráv rozhraní UART

5.5 Modul PIT

Tento modul obsahuje pouze konfiguraci čítačů (*Periodic Interrupt Timer*) použitých k časování aplikací. Celkem jsou zde inicializovány tři časovače. První časovač (PIT0) je inicializován na 100 ms a slouží jako diagnostický časovač při případném restartování spojení v případě, že nastane problém. Druhý časovač (PIT1) je inicializován na 100 μ s a je použit pro čekací funkci *delay100us(x)*, kde x udává čas, který je třeba čekat (ve 100 μ s). Třetí časovač (PIT2) je inicializován s periodou 500 ms. Je použit pro diagnostické účely sledování stavu spojení. Každých 500 ms je tedy spuštěna diagnostika stavu spojení, která spočívá ve vyčítání stavového registru komunikace (CSR) v modulu TJA1100.

5.6 Modul LED

Tento modul obsahuje pouze inicializaci GPIO pinů, ke kterým jsou připojeny LED diody na LED modulu jednotky. Jeho úkolem je pouze zapínání a vypínání LED diod a odeslání příslušného UDP rámce jednotce master s informací o činnosti, kterou právě vykonala. Tento modul není v konfiguraci master integrován.

Závěr

Předkládaná práce se zabývá návrhem rozšiřujícího modulu automobilového Ethernetu pro Univerzální řídicí jednotku USG2. Tento modul byl navržen tak, aby svou koncepcí zapadl do celého projektu společnosti MBtech Bohemia s.r.o.

První část se zabývá samotným automobilovým Ethernetem. Tato část má čtenáři představit problematiku implementace Ethernetu do automobilového průmyslu, normu IEEE 802.3bw, která upravuje fyzickou a spojovou vrstvu ISO/OSI modelu. Změny, které byly v těchto vrstvách provedeny, jsou zde čtenáři rámcově představeny. V závěru kapitoly jsou zmíněny možnosti časové synchronizace pro použití Ethernetu v časově kritických aplikacích. Jednou z možností je zasílání časových značek protokolem PTP a druhou možností je využití časově deterministického Ethernetu.

Ve druhé části je představena použitá periférie TJA1100. Úvod je věnován výtahu vlastností obvodu z katalogového listu a dále je zde zobrazena bloková struktura periférie s popisem jednotlivých bloků. Tento úvod má vyzdvihnout možnosti a ukázat čtenáři komplexnost daného obvodu. Následuje popis jednotlivých operačních režimů periférie. Tento jednoduchý popis byl zvolen pro základní pochopení funkčnosti periférie. Jakmile je čtenář seznámen s režimy, následuje popis softwarové obsluhy v jednotlivých režimech.

Po detailním seznámení se s periférií TJA1100 se práce zaměřuje na návrh samotného modulu automobilového Ethernetu. Nejprve jsou ještě doplněny požadavky na hardwarové zapojení periférie a jednotlivých sběrnicí a následně je pozornost přenesena k samotnému návrhu. Prostorová koncepce jednotky USG2 vedla k tomu, že navrhovaný modul disponuje rozměry 76,75x26,75 mm. Prostorově modul zabírá dva sloty pro dva možné moduly. Jeden Ethernetový a druhý slot pro modul specifických funkcí. Z tohoto hlediska byly na desce realizovány transparentní konektory tak, aby modul Ethernetu nebránil použití druhého modulu. Z hlediska ceny v případě masivnější výroby by ovšem bylo vhodné realizovat menší desku s větší hustotou osazení a malými rozměry součástek. Navrhovaný modul je pouze prototypový, proto v této práci není tento minimalistický návrh řešen. Navržený modul využívá pro komunikaci s mikrokontrolérem rozhraní MII a SMI. Jsou k němu připojeny GPIO piny pro obsluhu vstupů EN nebo WAKE, RSTn a INTn. Reset je tak možno provádět buď globálním resetem celé řídicí jednotky, nebo pomocí GPIO pinu, který provede reset

pouze periférie TJA1100. Výstupní pin INTn je připojen na GPIO, který umožňuje generaci externích přerušení. Tím je docíleno co nejrychlejší obsluhy periférie v případě, že nastane nějaký problém. Pro práci v režimu se sníženou spotřebou je pin INH spojen s napájecím modulem řídicí jednotky a umožňuje tak vypnout napájecí napětí mikrokontroléru v případě, že není potřeba aktivní jednotky. Jakmile dojde k detekci aktivity na sběrnici, napájecí modul opět obnoví napájení jednotky a zařízení opět pracuje v normálním režimu.

Byla realizována jednoduchá demonstrační aplikace, která spočívá ve spojení dvou řídicích jednotek USG2 přes automobilový Ethernet pomocí navržených modulů. Celá aplikace je řízena z terminálu počítače, ke kterému je připojena jednotka konfigurovaná jako master. K jednotce slave je připojen modul s LED diodami, které jsou pomocí řídicích příkazů z terminálu rozsvíceny. Jednotka slave neustále zasílá jednotce master UDP/IP datagramy, které obsahují informace o její činnosti. Tento ruční režim je možné přepnout na automatický opět řídicím příkazem z terminálu. Jednotka slave poté bude dle algoritmu rozsvěcet a zhasínat jednotlivé LED diody a odesílat odpovídající UDP datagramy. V první fázi návrhu aplikace byla zamýšlena implementace kromě UDP protokolu také TCP protokol. Pro danou aplikaci stačilo využívat nepotvrzovaného datového přenosu, proto byl TCP vynechán. Nicméně je zde prostor, a software je připraven na budoucí rozšíření o všechny protokoly včetně časové synchronizace. Ty by měly být implementovány v následující verzi Ethernetového softwaru, který bude buď doplněn, nebo nahrazen nějakým volně dostupným IP balíčkem, například balíčkem *lwIP-stack*.

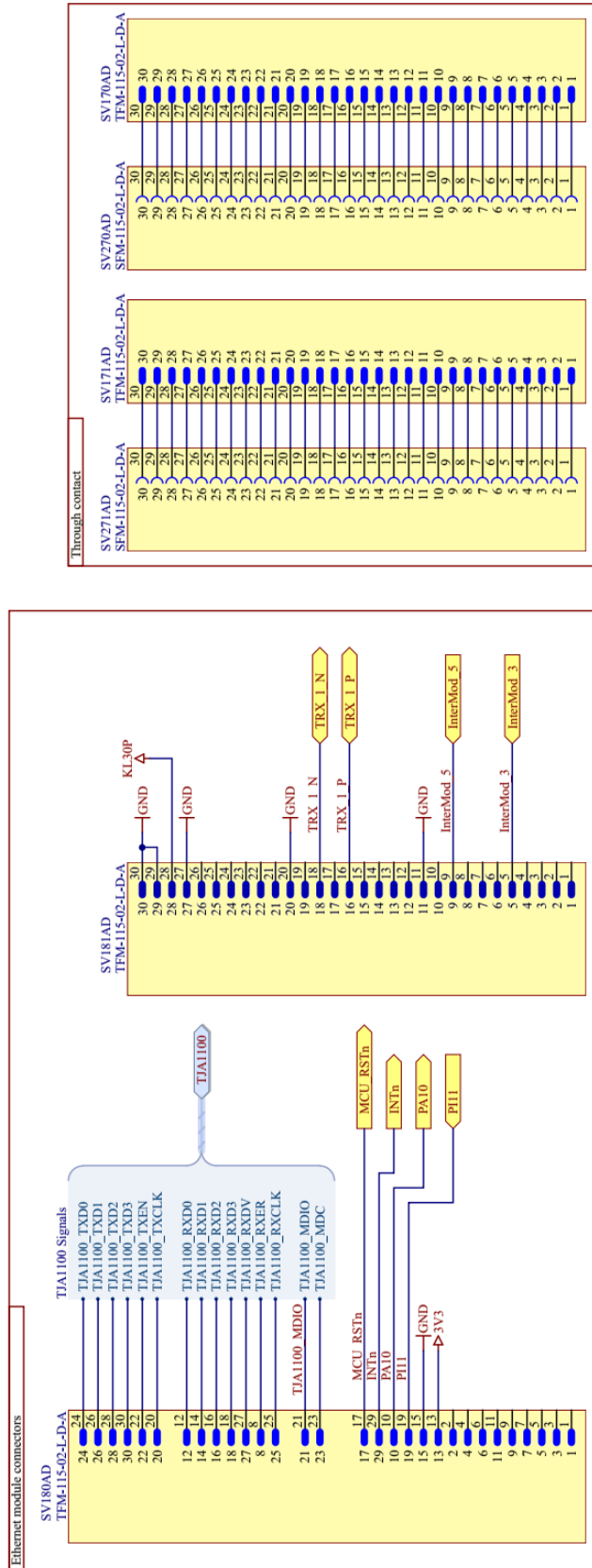
K této práci byla vytvořena dokumentace, která bude začleněna do interního projektu USG2 společnosti MBtech Bohemia s.r.o. Protože se jedná o interní dokumentaci, nebyla k této práci přiložena. Dokumentace hardwarové části návrhu modulu byla vygenerována návrhovým prostředím Altium Designer. Software ukázkové aplikace byl zdokumentován pomocí nástroje Doxygen. Na přiloženém disku CD je tato dokumentace k nahlédnutí ve formátu HTML. Taktéž jsou zde uvedena schémata zapojení použitých hardwarových variant.

Seznam literatury a informačních zdrojů

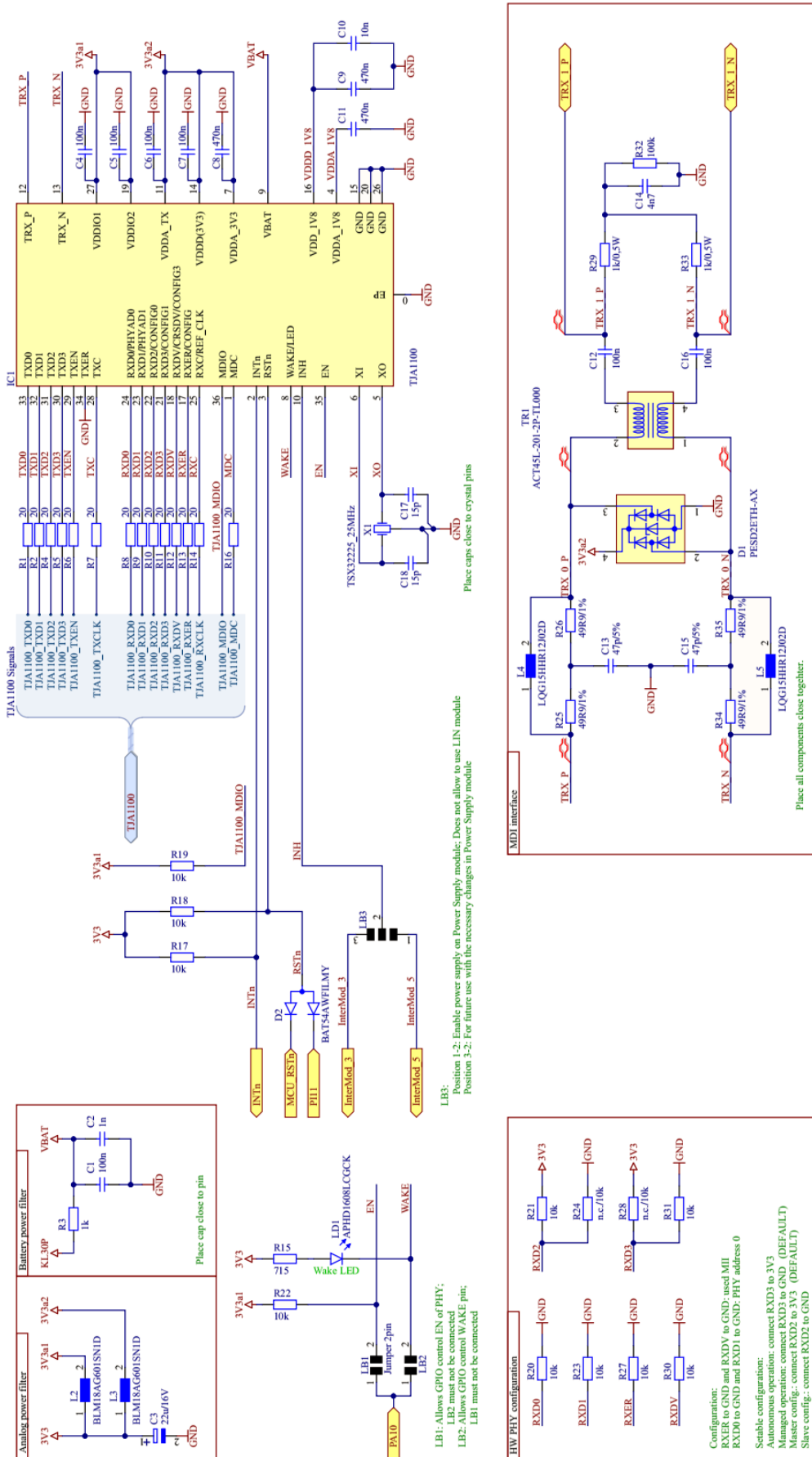
- [1] BOATRIGHT, Robert B., CORREA Colt, KOZIEROK Charles M., QUESNELLE Jeffrey. *Automotive Ethernet: The Definitive Guide*. USA: Intrepid Control Systems, 2014, 1127 s. ISBN 978-0-9905388-0-6.
- [2] IEEE Std 802.3-2015. *IEEE Standard for Ethernet* [online]. New York, 2015. [cit. 08. 02. 2018]. ISBN 978-1-5044-0078-7. Dostupné z: <https://standards.ieee.org/findstds/standard/802.3-2015.html>
- [3] IEEE Std 802.3bw-2015. *IEEE Standard for Ethernet - Amendment 1: Physical Layer Specifications and Management Parameters for 100 Mb/s Operation over a Single Balanced Twisted Pair Cable (100BASE-T1)* [online]. New York, 2015. [cit. 08. 02. 2018]. ISBN 978-1-5044-0138-8. Dostupné z: <https://standards.ieee.org/findstds/standard/802.3bw-2015.html>
- [4] Automotive Ethernet. *vector.com* [online]. 2016. [cit. 11. 02. 2018]. Dostupné z: https://elearning.vector.com/index.php?wbt_ls_kapitel_id=1588358&root=378422&seite=vl_automotive_ethernet_introduction_en
- [5] IEEE Std 1588-2008. *IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems* [online]. New York, 2008. [cit. 12. 02. 2018]. ISBN 978-0-7381-5400-8. Dostupné z: <https://standards.ieee.org/findstds/standard/1588-2008.html>
- [6] SAE Std AS6802. *Time-Triggered Ethernet* [online]. 2016. [cit. 13. 02. 2018]. Dostupné z: <https://www.sae.org/standards/content/as6802/>
- [7] SAE AS6802 Deterministic Ethernet Network Solution. *aviftech.com* [online]. 2011. [cit. 13. 02. 2018]. Dostupné z: http://www.aviftech.com/files/5013/9025/1041/AIT_-_AS6802_Deterministic_Ethernet_Network_Solution.pdf
- [8] Automotive Ethernet: An Overview. *ixiacom.com* [online]. 2014. [cit. 16. 02. 2018]. Dostupné z: https://support.ixiacom.com/sites/default/files/resources/whitepaper/ixia-automotive-ethernet-primer-whitepaper_1.pdf
- [9] TJA1100 100BASE-T1 PHY for Automotive Ethernet. *nxp.com* [online]. 2017 [cit. 26. 02. 2018]. Dostupné z: <https://www.nxp.com/docs/en/data-sheet/TJA1100.pdf>
- [10] AN12088 Application hints for TJA1100 Automotive Ethernet PHY. *nxp.com* [online]. 2017 [cit. 26. 02. 2018]. Dostupné z: <https://www.nxp.com/docs/en/application-note/AN12088.pdf>
- [11] PESD2ETH-AX Ultra low capacitance double rail-to-rail ESD protection diode. *nexperia.com* [online]. 2016 [cit. 07. 03. 2018]. Dostupné z: <https://assets.nexperia.com/documents/data-sheet/PESD2ETH-AX.pdf>
- [12] ACT45L Common Mode Filters for automobile signal line. *product.tdk.com* [online]. 2016 [cit. 07. 03. 2018]. Dostupné z: https://product.tdk.com/info/en/catalog/datasheets/cm_f_automotive_signal_act45l_en.pdf
- [13] MPC5748G Microcontroller Data Sheet. *nxp.com* [online]. 2017 [cit. 26. 04. 2018]. Dostupné z: <https://www.nxp.com/docs/en/data-sheet/MPC5748G.pdf>

Přílohy

Příloha A – Schéma zapojení konektorů modulu automobilového Ethernetu

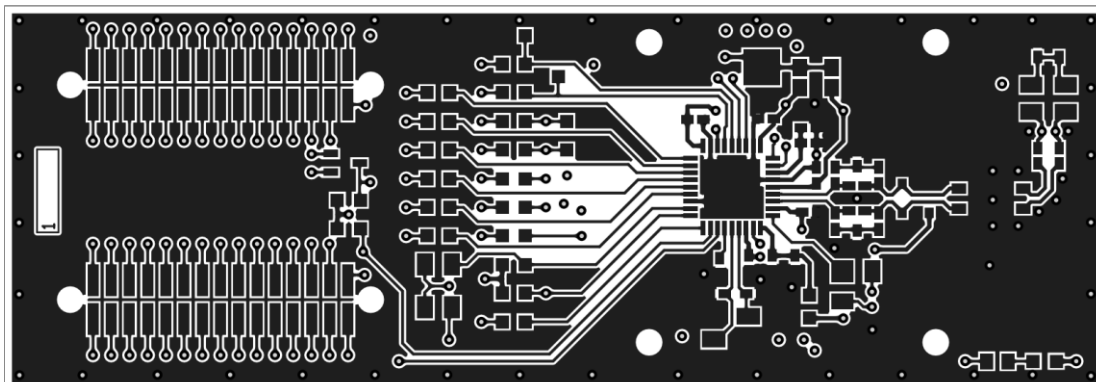


Příloha B – Schéma zapojení modulu automobilového Ethernetu

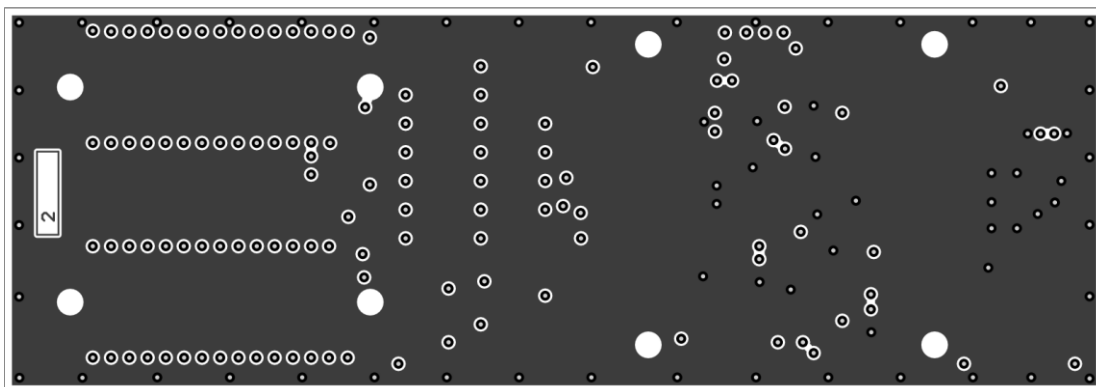


Příloha C – Motivy plošného spoje modulu automobilového Ethernetu

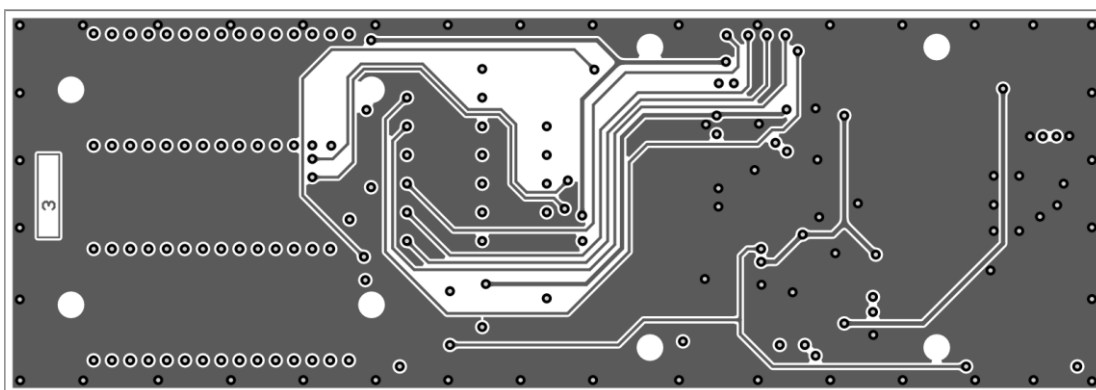
Příloha C1: Motiv horní vrstvy součástek (TopLayer)



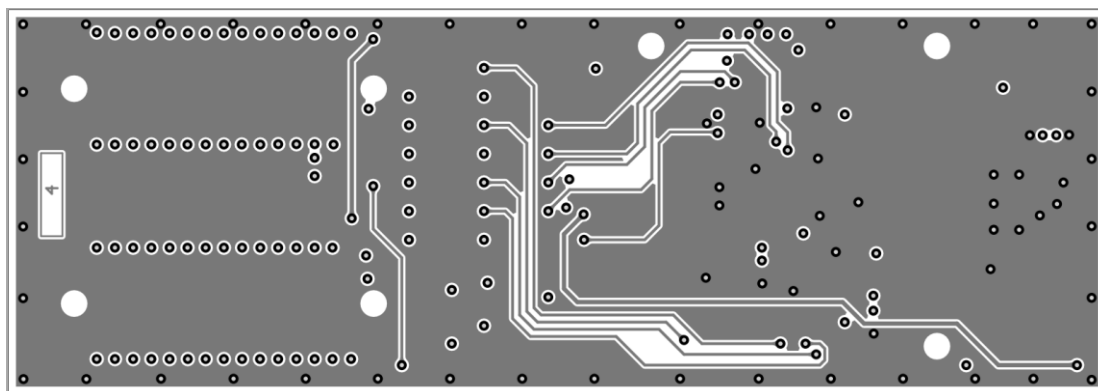
Příloha C2: Motiv zemní plochy na druhé vrstvě (MidLayer1)



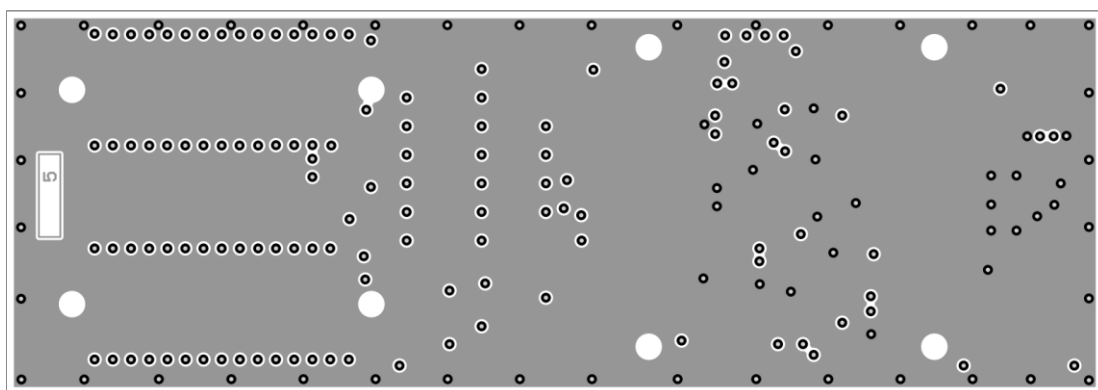
Příloha C3: Motiv signálové vrstvy na třetí vrstvě (MidLayer2)



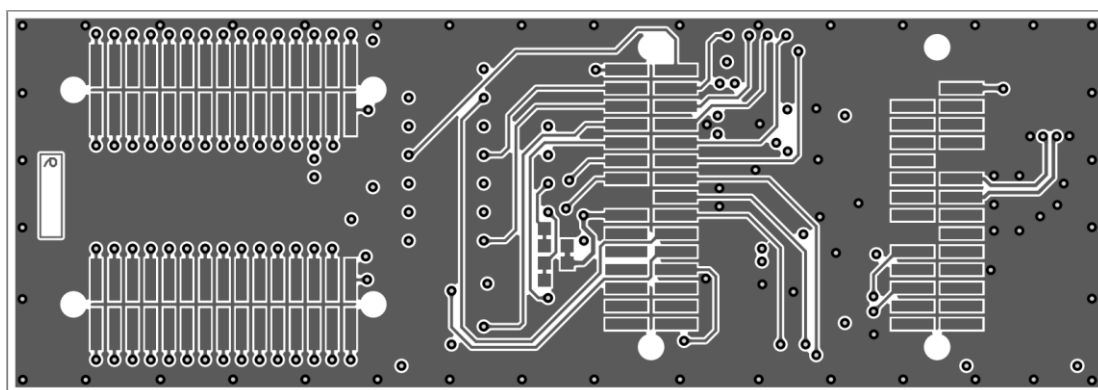
Příloha C4: Motiv signálové vrstvy na čtvrté vrstvě (MidLayer3)



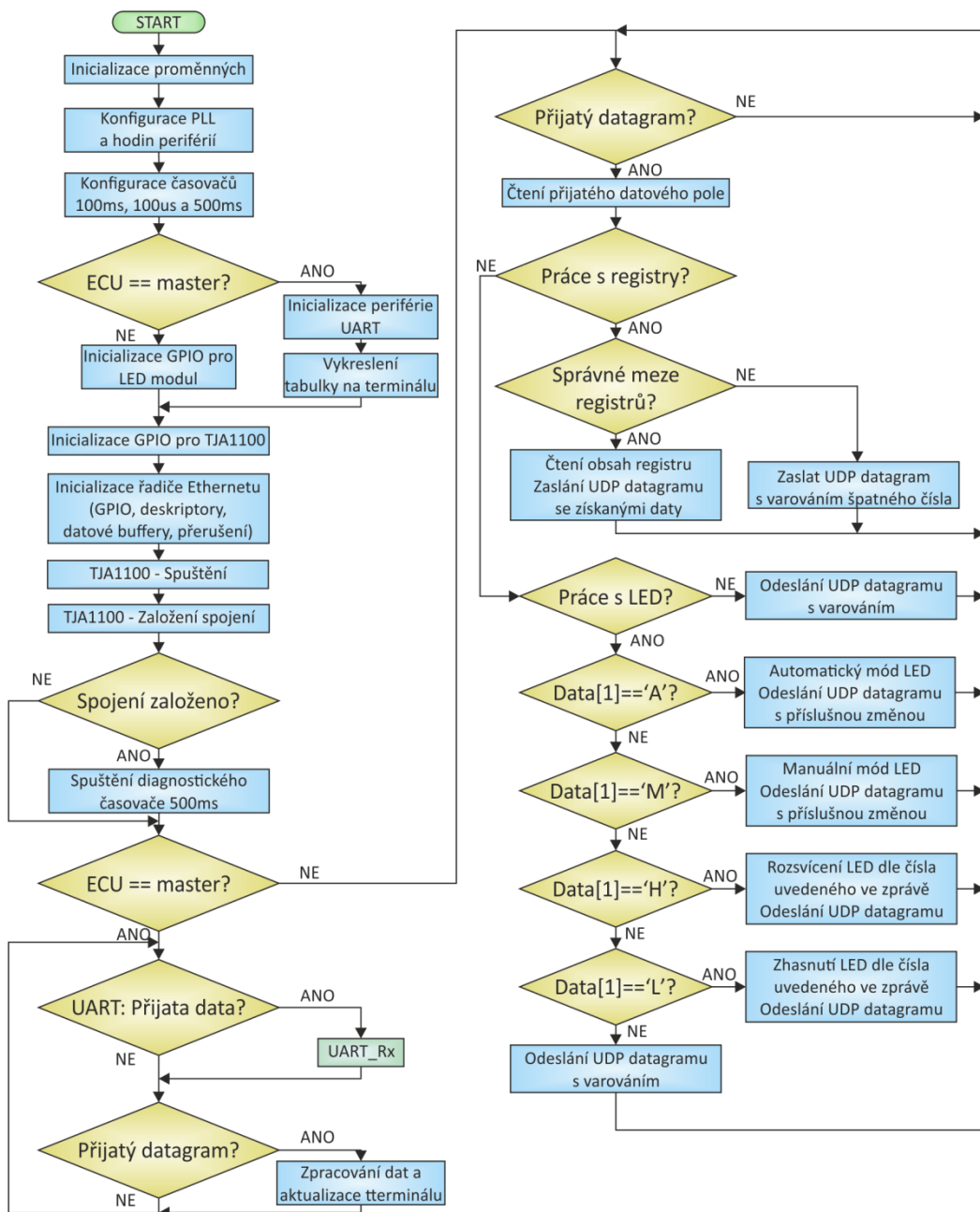
Příloha C5: Motiv zemní plochy na páté vrstvě (MidLayer4)



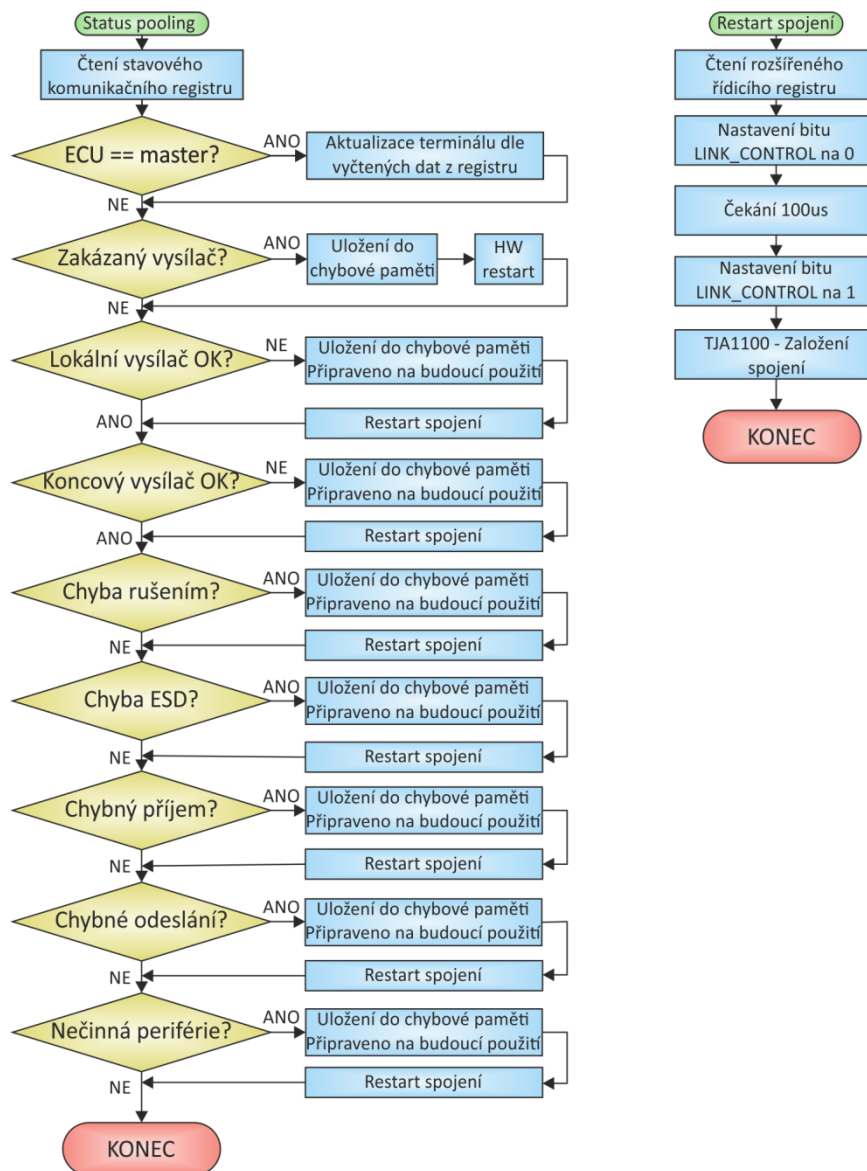
Příloha C6: Motiv spodní vrstvy součástek (BotLayer)



Příloha D – Vývojový diagram ukázkové aplikace

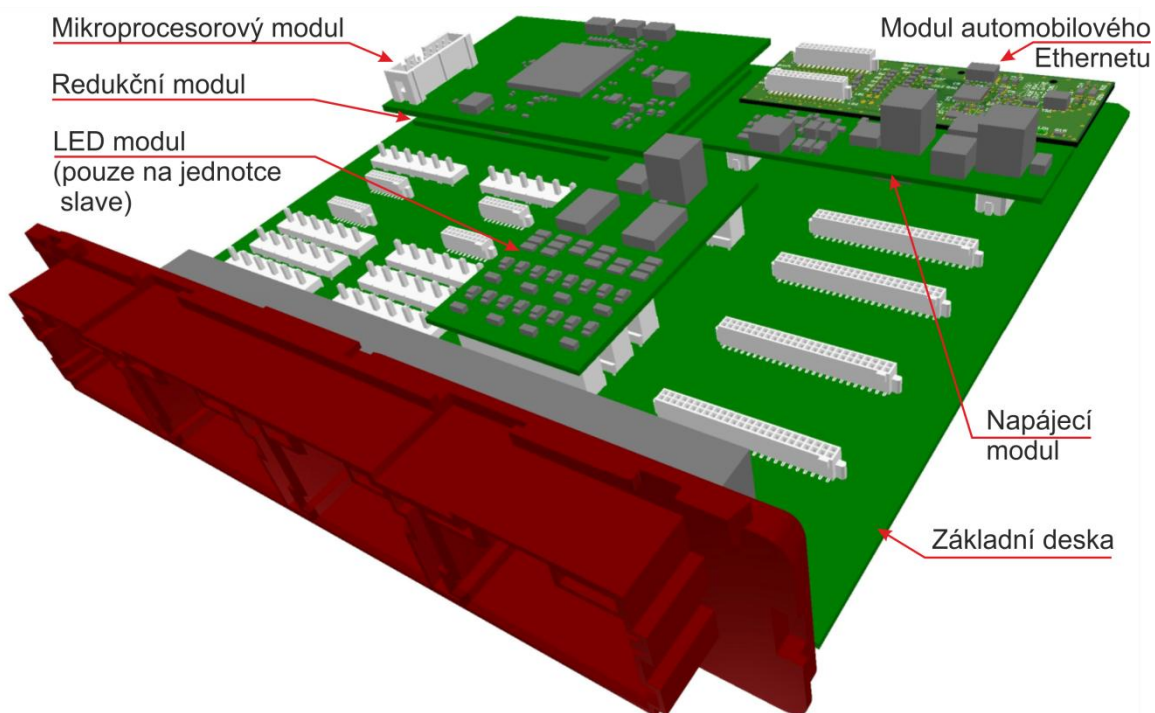


Příloha E – Vývojové diagramy vybraných podpůrných funkcí



Příloha F – Univerzální řídicí jednotka USG2 osazená navrženým modulem

Příloha F1: Sestava s popisem jednotlivých modulů



Příloha F2: Detailní pohled na navržený modul osazený na jednotce USG2

