

ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ
Katedra aplikované elektroniky a telekomunikací

BAKALÁŘSKÁ PRÁCE
Přizpůsobovací obvody pro analogové signály

Autor práce: Adam Uhlíř

2019

Vedoucí práce: Ing. Michal Kubík, Ph.D.

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2018/2019

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Adam UHLÍŘ**

Osobní číslo: **E16B0100P**

Studijní program: **B2612 Elektrotechnika a informatika**

Studijní obor: **Elektronika a telekomunikace**

Název tématu: **Přizpůsobovací obvody pro úpravu analogových signálů**

Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Ve spolupráci s konzultantem definujte technické požadavky na přizpůsobovací obvody pro vstupní i výstupní analogové signály.
2. Na základě požadavků navrhnete schéma zapojení a desku plošných spojů.
3. Realizujte funkční vzorek/vzorky.
4. Měřením na funkčních vzorcích ověřte splnění technických požadavků.



Rozsah grafických prací: podle doporučení vedoucího

Rozsah kvalifikační práce: 30 - 40 stran

Forma zpracování bakalářské práce: tištěná/elektronická

Seznam odborné literatury:

1. Sova, M.: Modul pro úpravu signálu při HiL testování [bakalářská práce]. Západočeská univerzita v Plzni; 2014.
2. SCC-68 User Guide [online]. National Instruments Corporation, 2006 [cit. 2018-04-23]. Dostupné z: <http://www.ni.com/pdf/manuals/374748b.pdf>
3. Pinker, J.; Koucký, V.: Analogové elektronické systémy. [skripta] 4. vyd. ed. Plzeň: Západočeská univerzita v Plzni; 2010.

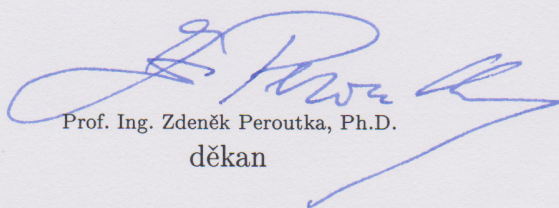
Vedoucí bakalářské práce:

Ing. Michal Kubík, Ph.D.

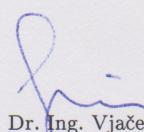
Katedra aplikované elektroniky a telekomunikací

Datum zadání bakalářské práce: **5. října 2018**

Termín odevzdání bakalářské práce: **13. června 2019**


Prof. Ing. Zdeněk Peroutka, Ph.D.
děkan




Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 5. října 2018

Abstrakt

Tato bakalářská práce se zabývá návrhem modulu analogových elektronických přizpůsobovacích obvodů pro měřicí karty od firmy National Instruments pro připojení k automobilovým elektronickým systémům. V úvodní části je seznámení se s jednotlivými částmi, parametry a využitím měřících karet. Následují požadavky na přizpůsobovací obvody pro analogové vstupy, výstupy a popis bloků navrhovaného modulu. Modul disponuje sběrnici I²C pro nastavení parametrů a vyčtení stavů. Dále v práci jsou pak jednotlivé funkční bloky podrobněji vysvětleny. Jejich propojení a použití vychází z jednotlivých požadavků. Výsledné schéma zapojení a návrh desky plošných spojů je součástí přílohy práce.

Klíčová slova

Přizpůsobení signálů; Analogové vstupy-výstupy; Automobilové signály; optické oddělení analogových signálů; Přepínání signálů; Sběrnice I²C; I²C expandér

Abstract

This bachelor thesis deals with the design of an electronics module for analogue signal conditioning circuits for National Instruments measurement cards. On introduction particular input/output types, parameters and use of measurement cards are presented. This is followed by the requirements definition for inputs and outputs and a block description of the signal conditioning module. The module is equipped with an I²C bus for setting the parameters and reading statuses. In next chapters particular blocks are explained in more detail. Blocks' interconnections and usage are based on requirements. The schematics diagram and printed circuit board drawings are included in the thesis as attachments.

Keywords

Signal Conditioning; Analogue inputs/outputs; Automotive Signals; Low-pass Filter; Analogue Optical Isolation; Analogue Signal Routing; I²C Bus; I²C Expander

Prohlášení

Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této bakalářské práce. Dále prohlašuji, že veškerý software, použitý při řešení této bakalářské práce, je legální.

V Plzni dne 13.6.2019

Jméno Příjmení

Poděkování

Rád bych poděkoval vedoucímu bakalářské práce Ing. Michalu Kubíkovi, Ph.D. za cenné rady a vedení práce. Také bych chtěl poděkovat společnosti MBtech Bohemia, s.r.o. za finanční příspěví na výrobu desky plošných spojů modulu pro úpravu signálu.

Obsah

1	Úvod	10
2	Měřicí karty firmy National Instruments	11
2.1	Hlavní komponenty zařízení DAQ	11
2.2	PXI	12
2.3	Měřicí karta PXI 6229	13
3	Požadavky na přizpůsobovací obvody	15
3.1	Analogový výstup	15
3.2	Analogový vstup	15
3.3	Blokové schéma celkového modulu	16
3.3.1	Napájení	17
3.3.2	Digitální část	17
4	Modul pro analogový vstup	20
4.1	Blokové schéma	20
4.2	Vstupní dělič	20
4.3	Diferenční zesilovač	22
4.4	Aktivní filtr	23
4.5	Optické oddělení	26
4.5.1	Galvanické oddělení	26
4.5.2	Optoelektronický vazební člen	27
5	Modul pro analogový výstup	30
5.1	Blokové schéma	30
5.2	Výkonový operační zesilovač OPA454	30
6	Závěr	33
7	Zdroje	34
8	Přílohy	36

Seznam symbolů a zkratek

DAQ	Data Acquisition	Sběr dat
ADC	Analog digital converter	Převodník analog-digitál
DAC	Digital analog converter	Digitálně analogový převodník
I/O	Input/Output	Vstup/výstup
SPDT	Single pole, double throw	jednopolový přepínací kontakt
DPS		Deska plošných spojů
DC	Direct current	Stejnoseměrný proud
RSE	Referenced Single Ended	Referencovaný k zemi
PC	Personal Computer	Osobní počítač
PCI	Peripheral Component Interconnect	Sběrnice pro připojení periférií
I ² C	Inter-Integrated Circuit	
I _f	Photodiode current	Proud fotodiodou
I _p	Forward current	Proud LED diodou
T _A	Temperature ambient	Teplota prostředí
T _j	Temperature junction	Teplota spoje
P _D	Power dissipation	Výkonová ztráta

1. Úvod

Práce se zabývá přizpůsobením analogových elektronických signálů vyskytujících se v automobilech k měřicím kartám. Měřicí karty firmy National Instruments mají různé vstupní a výstupní napěťové rozsahy. Signály mezi senzory nebo aktuátory a řídicí jednotkou mají různé napěťové úrovně, to by znamenalo mít pro každý typ signálů speciální měřicí kartu, což by nebylo příliš ekonomické řešení. Proto je úkolem vytvořit obvod, který bude modulárním řešením pro měření různých napěťových úrovní.

Měřicí karty se mimo jiné používají v technice nazývané testování ve smyčce. Testování ve smyčce (HiL – Hardware in the loop) je technika používající se pro simulaci elektromechanických systémů, které obsahují elektronickou řídicí jednotku. Skutečná řídicí jednotka se připojí k testovacímu systému, který simuluje reálné prostředí a uzavírá regulační a komunikační smyčky k řídicí jednotce. Testovací systém se skládá z výkonného počítače se softwarem, vytvářejícím vhodný model pro simulaci, DAQ (zařízení pro sběr dat) a přizpůsobovacích obvodů. Typickým představitelem tohoto způsobu testování jsou systémy v automobilu.

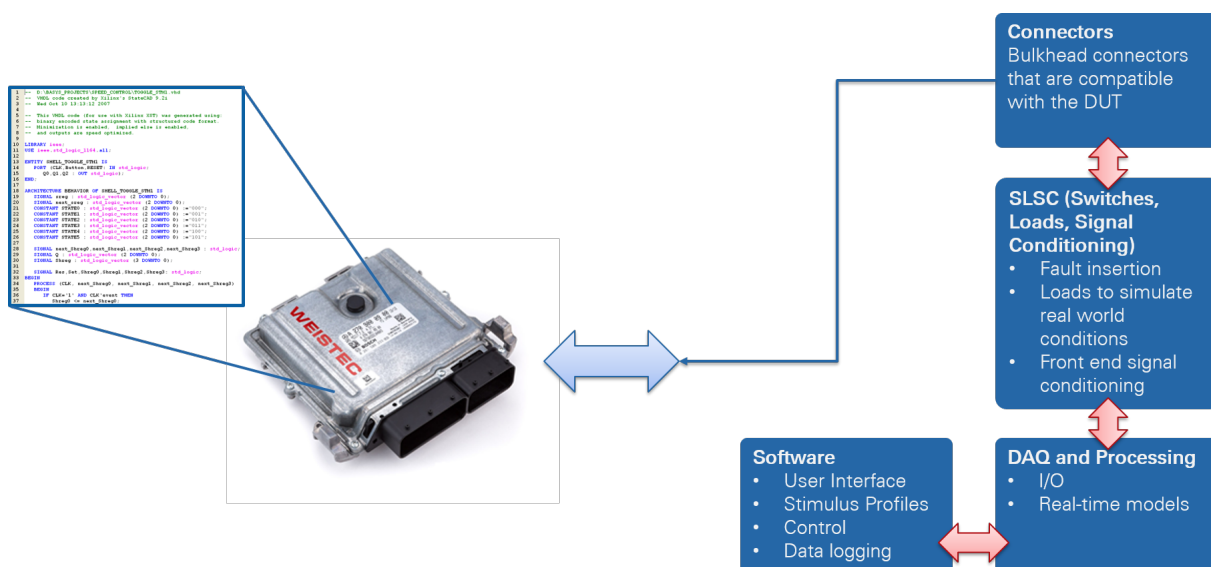
Výsledný modul má obsahovat přizpůsobovací obvod pro dva kanály analogového vstupu a výstupu. Jednotlivé kanály na desce plošných spojů mají být realizovány tak, aby je bylo možné rozšířit až na konečný počet potřebný k připojení k měřicí kartě. Postup řešení je plněn postupně podle požadavků zadaných firmou MBtech Bohemia s.r.o.

Přizpůsobovací obvody nabízí i firma National Instruments, ty je možné připojit před měřicí kartu. V minulých letech se zabývala bakalářská práce Martina Sovy podobným problémem. Ta nebyla zaměřena jen na analogovou část, ale obsahovala i úpravu digitálních signálů spolu s přehledem měřicích karet. Tato práce na ni navazuje a zohledňuje další evoluci přizpůsobovacích obvodů. [23]

2. Měřicí karty firmy National Instruments

Měřicí karty slouží pro sběr a odesílání dat z řídicích jednotek, senzorů atd. do připojeného média, nejčastěji počítače. DAQ je proces měření elektrických či fyzikálních veličin jako je napětí, proud, teplota, tlak, nebo zvuk a jejich následném propojení s počítačem. Systém sběru dat je tvořen senzory, měřícím hardwarem (obvykle měřicí karta pro DAQ) a počítačem s programovatelným softwarem.

Měřicí karty fungují jako rozhraní mezi počítačem a signály z vnějšího světa. Pracují jako zařízení, které digitalizuje přichodící analogové signály tak, aby je mohl počítač interpretovat. Měřicí kartu můžeme rozdělit na tři hlavní komponenty a to na obvody pro přizpůsobení signálu, ADC a počítačovou sběrnici. Karty nabízí další funkce pro automatizaci měřících systémů a procesů, například DAC generující analogové signály, digitální vstupy a výstupy, čítače a časovače počítající generující digitální impulsy. [4]



Obrázek 1: Požadavky na HIL testování, obrázek převzat z [15]

2.1 Hlavní komponenty zařízení DAQ

Přizpůsobovací obvody

Signály ze senzorů nebo z okolního světa mohou obsahovat šum nebo mohou být nekompatibilní pro přímé měření. Obvody pro přizpůsobení signálu zpracovávají signál do formy, která je vhodná pro vstup do ADC. Tyto obvody mohou zahrnovat zesílení, zeslabení, filtrování a izolaci. Některé měřicí karty DAQ obsahují vestavěnou úpravu signálu určenou pro specifické typy senzorů. [4]

Analogově-digitální převodník

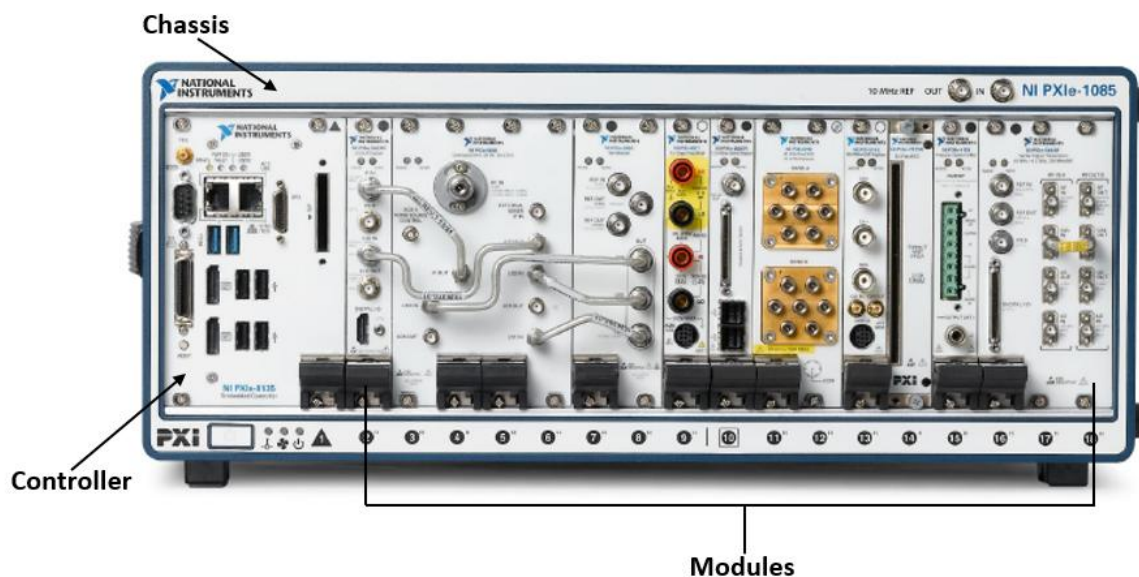
Analogové signály ze senzorů musí být převedeny na digitální signály dříve, než budou zpracovávány jiným digitálním zařízením, jako je počítač. ADC je čip, který poskytuje digitální reprezentaci analogového signálu v okamžitém čase. Analogové signály se průběžně mění v čase, ADC bere periodické „vzorky“ signálu s předem definovanou rychlostí. Tyto vzorky jsou přes počítačovou sběrnici přeneseny do počítače, kde je původní signál rekonstruován ze vzorků v softwaru. [4]

Počítačová sběrnice

Zařízení DAQ se připojují k počítači přes různé sloty nebo porty. Počítačová sběrnice slouží jako komunikační rozhraní mezi zařízením DAQ a počítačem pro předávání instrukcí a naměřených dat. DAQ zařízení nabízí většinu běžných počítačových sběrnic včetně USB, PCI, PCI Express a Ethernet. V poslední době se pro DAQ rozmáhá i bezdrátová komunikace 802.11 Wi-Fi. Existuje mnoho typů sběrnic, z nichž každá nabízí různé výhody pro odlišné aplikace. [4]

2.2 PXI

Průmyslový standard PXI se od roku 1998, kdy byl uveden na trh, rychle rozšířil hlavně v automatizovaných testovacích systémech. PXI se používá jako platforma pro výběr z tisíce aplikací z různých odvětví: letecký průmysl, spotřební elektronika, komunikace, řízení procesů a průmyslové automatizace. PXI také přidává mechanické, elektrické a softwarové funkce, které definují kompletní systémy pro testování a měření, sběr dat a výrobní aplikace.



Obrázek 2: Systém PXI, obrázek převzat z [17]

PXI kombinuje elektrickou sběrnici Peripheral Component Interconnect (PCI) s modulárním mechanickým systémem CompactPCI, což dává systémům PXI širokou nabídku dalších připojitelných zařízení.

Podobně jako komerční PC průmysl zlepšil dostupnou šířku pásma sběrnice tím, že vyvinul sběrnici PCI na PCI Express ke konci roku 2005. PXI také zavedl vyšší

možnosti sběrnice se zavedením PXI Express. PXI vyhovuje více potřebám aplikací integrací PCI Express do standardu PXI. Technologii PCI Express lze integrovat do základní desky a zároveň zachovat zpětnou kompatibilitu s velkou instalační základnou stávajících systémů. [20]

2.3 Měřicí karta PXI 6229



Obrázek 3: Měřicí karta PXI 6229, obrázek převzat z [5]

Analogový vstup

Počet vstupních kanálů	16 diferenčních nebo 32 referencovaných k zemi
Rozlišení ADC	16 bitů
Stejnoseměrný vstupní napěťový rozsah	± 0.2 V, ± 1 V, ± 5 V, ± 10 V
Vzorkovací frekvence	Jeden kanál maximum 250 kS/s Více kanálů maximum (celkem) 250 kS/s
Šířka kmitočtového pásma (-3 dB)	700 kHz
Vstupní impedance	
Zařízení zapnuto	> 10 G Ω paralelně s 100 pF
Zařízení vypnuto	> 820 Ω
Přenos dat	
PCI/PXI	DMA, přerušování, programovatelný I/O

USB	USB, programovatelný I/O
Vstupní FIFO paměť	4,095 vzorků
CMRR (DC do 60 Hz)	92 dB

Analogový výstup

Počet výstupních kanálů	4
Rozlišení DAC	16 bitů
Maximální rychlost aktualizace	
1 kanál	833 kS/s
2 kanály	740 kS/s na kanál
3 kanály	666 kS/s na kanál
4 kanály	625 kS/s na kanál
Výstupní proud	± 5 mA
Šířka kmitočtového pásma (-3 dB)	700 kHz
Výstupní impedance	0.2 Ω
Zařízení zapnuto	>10 G Ω paralelně s 100 pF
Zařízení vypnuto	>820 Ω
Přenos dat	
PCI/PXI	DMA, přerušení, programovatelný I/O
USB	USB, programovatelný I/O
Výstupní FIFO paměť	8,191 vzorků sdílených mezi používanými kanály
CMRR (DC do 60 Hz)	92 dB

3. Požadavky na přizpůsobovací obvody

3.1 Analogový výstup

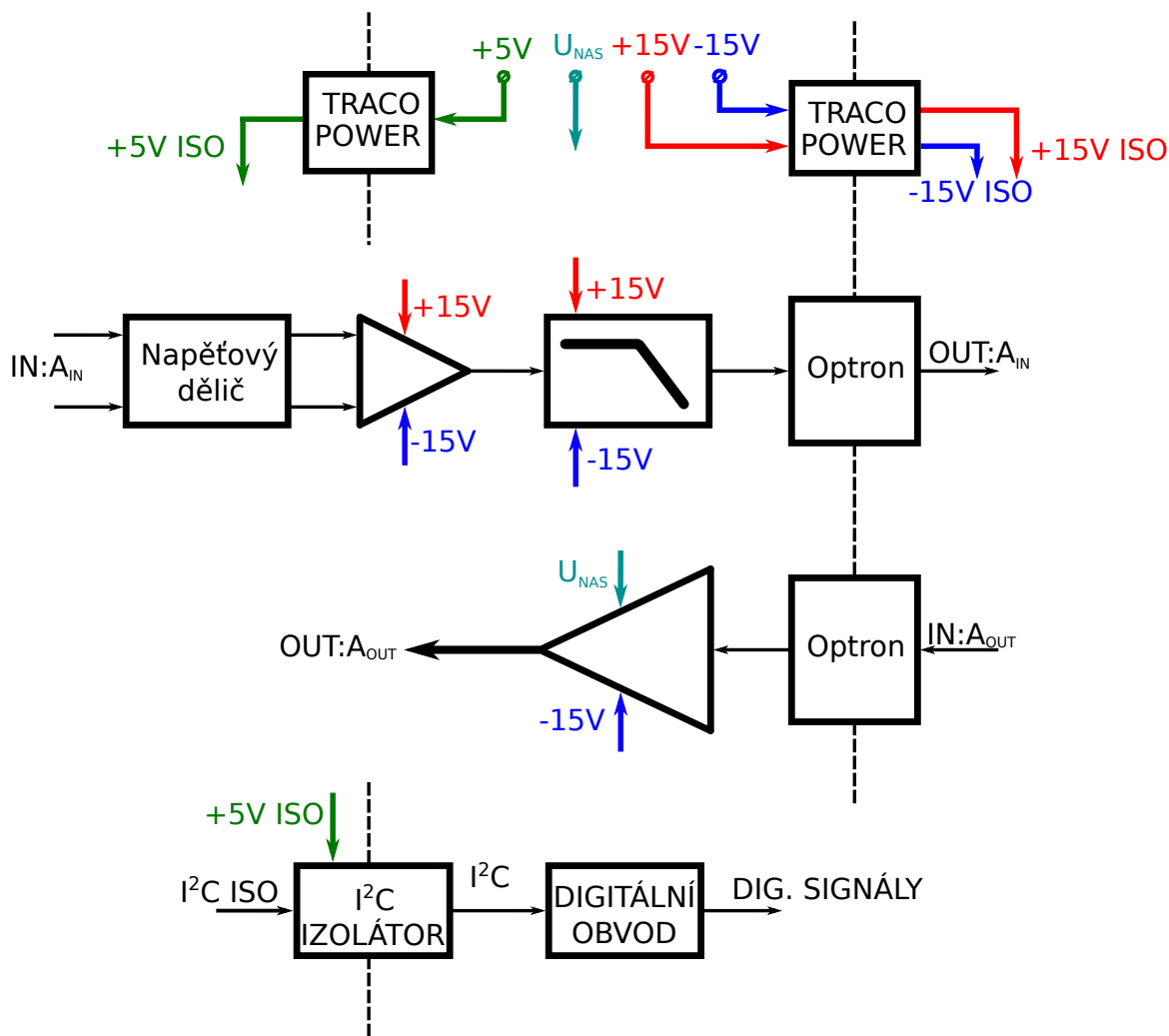
- Výstupní veličina je napětí.
- Výstup má pevný zisk, rozsah výstupního napětí je dán nastavením výstupním rozsahem DAQ karty.
- Maximální rozsah výstupního napětí je 0 až 60 VDC.
- Maximální výstupní proud je ± 100 mA nebo ± 50 mA, pokud předchozí nepůjde splnit.
- Výstup musí být deaktivovat (přepnout do stavu vysoké impedance) pomocí konfiguračního I²C nebo vstupem output enable.
- Volitelně lze do návrhu zahrnout optické oddělení obvodu.
- Stav přetížení výstupního zesilovače je možné vyčíst přes I²C/digitální IO.
- Zesilovač je napájen -15VDC a + nastavitelným napájením v rozsahu 5 až 60 VDC.
- Výstup musí být odolný vůči rozpojení, zkratu na společnou zem a zkratu na napájení V_{BAT} , které je menší nebo rovno nastavitelnému napájení v rozsahu 5 až 60 V.

3.2 Analogový vstup

- Vstupní veličina je napětí.
- Vstup má pevný útlum, rozsah vstupního napětí je dán nastavením vstupním rozsahem DAQ karty.
- Maximální rozsah vstupního napětí je 0 až 60 VDC.
- Dva vstupy jsou konfigurovatelné do následujících režimů (viz. specifikace NI DAQ karet):
 - Dva RSE (Referenced Single Ended) – dva samostatné vstupy referencované ke společné zemi.
 - Jeden diferenční vstup – výstupní napětí je úměrné rozdílu napětí dvou vstupů.

- Konfigurací po I²C je možné do signálové cesty zahrnout filtr typu - dolní propust.
- Volitelně lze do návrhu zahrnout optické oddělení obvodu.
- Vstup musí být odolný vůči rozpojení, zkratu na společnou zem a zkratu na napájení V_{BAT} , které je menší nebo rovno nastavitelnému napájení 5 – 60 V.

3.3 Blokové schéma celkového modulu



Obrázek 4: Blokové schéma přizpůsobovacího obvodu

Celkové schéma můžeme rozdělit na čtyři hlavní bloky: napájení, řídicí logiku a moduly pro analogové vstupy a výstupy. Napájení, řídicí logika bude popsána v následujících podkapitolách. Analogový vstup a výstup jsou obsaženy v samostatných kapitolách.

Deska obsahuje galvanické oddělení sběrnice I²C, analogových vstupů a výstupů, vstupy a výstupy jsou odděleny pomocí optronu, sběrnice I²C pomocí I²C izolátoru.

3.3.1 Napájení

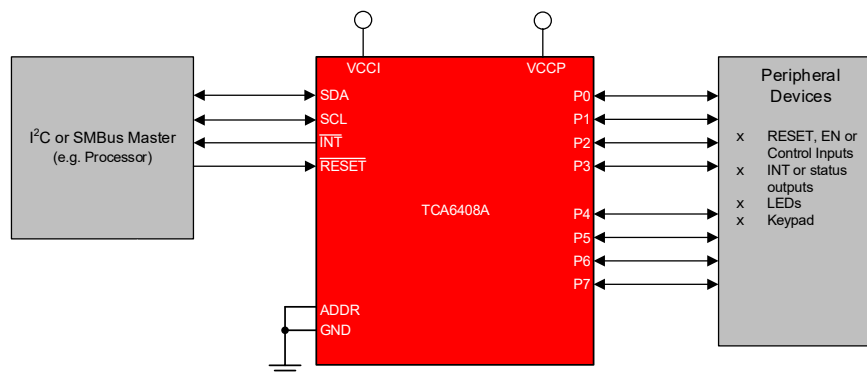
Na celé desce jsou rozvedeny čtyři úrovně napájení. Pro napájení operačních zesilovačů a analogových přepínačů je použito symetrické napájení ± 15 V, úroveň $+5$ V se využívá pro digitální integrované obvody. Napájení U_{NAS} napájí výkonnový zesilovač analogového výstupu.

Část desky vstupující a vystupující z měřicí karty je oddělena od zbytku desky optronem. Aby tyto části byly maximálně oddělené, je potřeba použít samostatné napájení. Tímto problémem se zabývá firma Traco-Power, která vyrábí DC/DC konvertory, které umějí konvertovat symetrické i nesymetrické napájení. Na desce jsou obsaženy dva, jeden z nich izoluje symetrické napájení ± 15 V, druhý napětí $+5$ V.

Součástí napájení jsou i filtrační a lokální blokovací kondenzátory. Lokální kondenzátory omezují impulzní proudy. Pro všechny integrované obvody je z jejich katalogových listů doporučena hodnota 100 nF. Celkovým výkyvům napájení brání filtrační kondenzátory, jejich hodnota byla stanovena na 200 μ F.

3.3.2 Digitální část

TCA6408



Obrázek 5: Zjednodušené zapojení TCA6408a, převzaté z [11]

Integrovaný obvod obsahuje 8 vstupně-výstupních pinů, které je možno nakonfigurovat jako vstupní při připojení pull-up rezistoru na napájecí napětí, jinak se pin chová jako výstupní. Dva vstupně-výstupní piny se využívají jako vstupní, pro každý výstupní kanál, pro čtení přetížení výkonového zesilovače OPA454. Zbytek těchto pinů se využívá ve výstupním režimu. Dva výstupní piny řídí digitálními signály analogový přepínač pro jeden kanál. Poslední dva výstupní piny umožňují odpojení koncového výkonového zesilovače OPA454.

Velikost pull-up rezistoru je odvozena od výpočtu z datasheetu TCA6408. [11]

$$R_{pmin} = \frac{U_{cc} - U_{OLMAX}}{I_{OL}} \quad (3.1)$$

U_{cc} je napájecí napětí, U_{OLMAX} je napětí při maximální napětí při nízké úrovni signálu, I_{OL} je proud při nízké úrovni napětí.

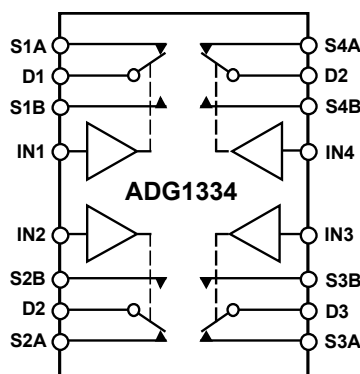
I_{OL} 3 mA
 U_{cc} 5 V
 U_{OLMAX} 0,4 V

$$R_{pmin} = \frac{5 - 0,4}{0,003} = 1533 \Omega \quad (3.2)$$

Nakonec výsledek zaokrouhlíme, $R_p=2 \text{ k}\Omega$.

Analogový přepínač ADG1334

ADG1334 je analogový přepínač pracující na technologii CMOS. Zařízení obsahuje čtyři nezávisle volitelné SPDT přepínače. Funkce přepínače je naznačena na obrázku 6: ze dvou vstupních signálů vybírá jeden a ten přivede na výstupní kontakt. Maximální rozsah vstupního signálu je v úrovních napájecího napětí.



Obrázek 6: Funkční diagram ADG1334, převzaté z [6]

Přepínače jsou využívány pro přepínání několika analogových kanálů. Dekodér vybírá vždy jen jeden vstupní kanál podle adresy, dané logickými signály. Výše pracovního napětí musí být kompatibilní s rozsahem měřících karet, které činí $\pm 10\text{V}$. Pracovní napětí se odvíjí od napájecího napětí, kvůli využití symetrického napětí $\pm 15\text{V}$ k napájení operačních zesilovačů se i toto napětí využívá pro analogový přepínač.

Celkem jsou v pouzdře použity čtyři přepínače. Dva přepínače určují, zda vstupní signály budou zpracovány diferenčně nebo RSE. Zbylé dva přepínače vybírají zlomovou frekvenci dolní propusti, buď 50 Hz nebo 100kHz.

I²C

I²C jedná se o interní datovou sběrnici sloužící pro komunikaci a přenosu dat mezi jednotlivými integrovanými obvody většinou v rámci jednoho zařízení.

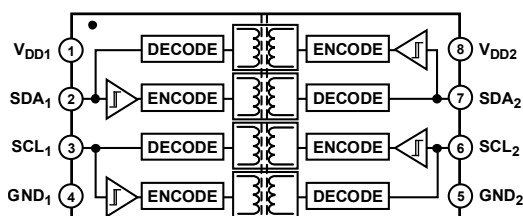
I²C používá pouze dva vodiče: SCL (sériové hodiny) a SDA (sériová data). Obě musí být připojeny pull-up odporem na +V_{dd}. K dispozici jsou také řadiče úrovně I²C, které lze použít pro připojení dvou sběrnic I²C s různým napětím.

Mezi nejvýznamnější funkce patří:

- Vyžadují se pouze dva sběrníkové vodiče.
- Žádné přísné požadavky na přenosovou rychlost, jako například u RS232, generuje master sběrníkové hodiny.
- Mezi všemi komponentami existují jednoduché vztahy master / slave.
- Každé zařízení připojené ke sběrnici je adresovatelné pomocí jedinečné adresy.
- I²C je skutečný multi-master bus poskytuje arbitráž a kolize detekce.

I²C izolátor

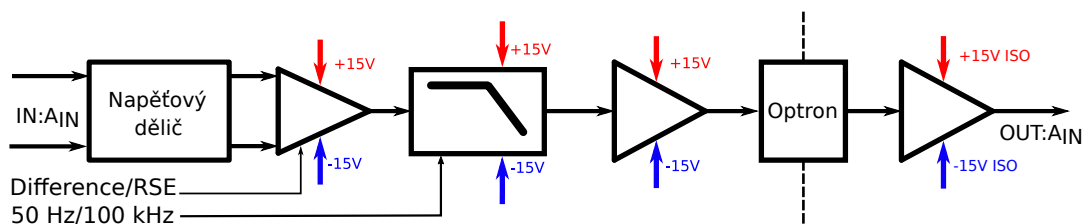
Rozhraní ADuM1250 má na každé straně a obousměrný signál I²C. Vnitřně je rozhraní I²C rozděleno do dvou jednosměrných kanálů komunikujících v opačných směrech přes izolační kanál iCoupler. Jedna strana izolátoru je připojena přímo k sběrnici I²C, druhá strana je připojena k I²C expandéru TCA6408. Tím se eliminuje rušení vytvářené deskou vůči sběrnici I²C.



Obrázek 7: Zjednodušené schéma ADuM1250, převzaté z [19]

4. Modul pro analogový vstup

4.1 Blokové schéma



Obrázek 8: Blokové schéma analogového vstupu

Napětí dvou vstupních signálů je nejprve sníženo pomocí napěťového děliče na úroveň $\pm 10V$. Poté se pomocí analogových přepínačů určuje, zda bude signál zpracováván jako diferenční s výstupním jedním signálem, nebo jako RSE s výstupními dvěma signály. Dále signál prochází přes dolní propust, kde se přes analogový přepínač určuje, zda bude mezní kmitočet 50 Hz nebo 100kHz. Nakonec je výstupní signál oddělen od měřicí karty přes optron.

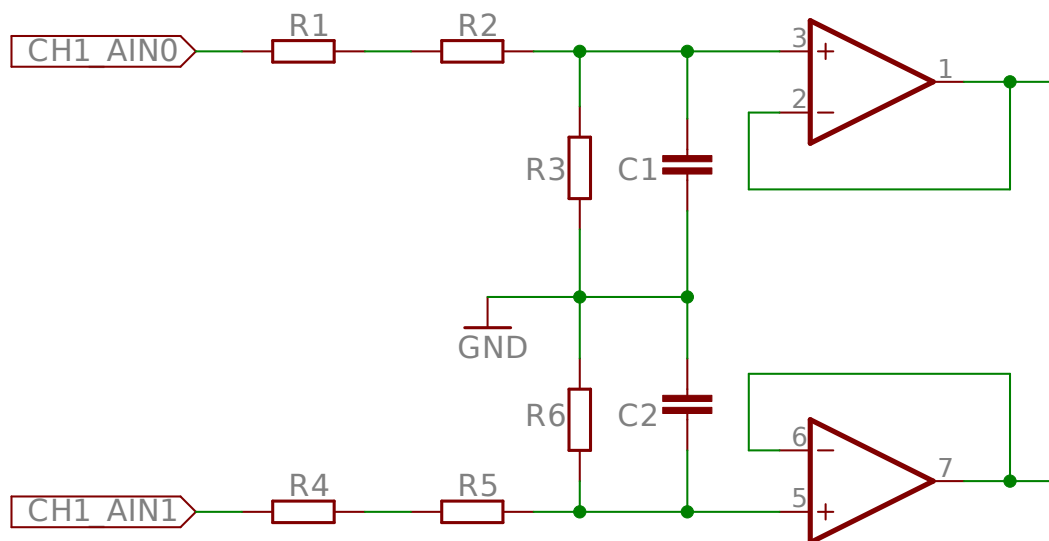
V následujících podkapitolách jsou chronologicky popsány jednotlivé bloky.

4.2 Vstupní dělič

Útlum

Pokud má signál větší maximální napěťovou úroveň než je napěťový rozsah, s kterým se v zařízení pracuje, je nutné toto napětí snížit na požadovanou úroveň. Nejjednodušší řešení pomocí napěťového děliče obsahuje dvě nevýhody. Například pokud vytvoříme napěťový dělič, kdy rezistory mají jmenovitý odpor v jednotkách $M\Omega$ a dělicí poměr 10:1, vstupní impedance děliče nezatěžuje zdroj napětí, ale výstupní impedance děliče je příliš vysoká. Pokud bychom snížili jmenovitý odpor rezistorů na jednotky $k\Omega$, výstupní impedance děliče by byla v pořádku, ale vstupní impedance by příliš zatěžovala zdroj.

Abychom tyto dva problémy vyřešili, za napěťový dělič umístíme operační zesilovač s jednotkovým zesílením. Toto zapojení se nazývá napěťový sledovač a má několik důležitých vlastností: neobrací fázi napětí, vysoká vstupní impedance nezatěžuje zdroj a velmi nízká výstupní impedance umožňuje bezproblémové připojení dalších obvodů.



Obrázek 9: Schéma zapojení napěťového děliče

Podle požadavků má vstupní signál stejnosměrný napěťový rozsah 0-60 V. Měřicí karty mají obvykle vstupní rozsah ± 10 V. Ke snížení napětí využijeme napěťový dělič v poměru 6:1. Zapojení na obrázku 9 zobrazuje dva vstupní signály, proto je celý dělič zduplikovaný stejným zapojením pro oba signály. Zapojení rozdělíme na část napěťového děliče a operačního zesilovače, zapojeného jako napěťový sledovač.

Napěťový dělič

Dělič se skládá ze dvou symetrických větví, odvození je identické, v následujících rovnicích je naznačen postup řešení pro signál CH_1_AIN0.

Dělič popíšeme podle II. Kirchoffova a Ohmova zákona, celkové přivedené napětí je rovno součtu úbytků napětí na rezistorech, vytvořených procházejícím proudem.

$$I = \frac{U_{in}}{R_1 + R_2 + R_3} \quad (4.1)$$

$$U_{in} = U_{R1} + U_{R2} + U_{R3} \quad (4.2)$$

Výstupní napětí je rovno úbytku napětí na rezistoru R_3 a zároveň je šestkrát menší než napětí vstupní.

$$U_{out} = U_{R3} = I \cdot R_3 \quad (4.3)$$

$$U_{out} = U_{in} \cdot \frac{1}{6}$$

Pokud spojíme rovnice 4.1, 4.2 a 4.3 do jediné rovnice, získáme vztah 4.4. Konečná podoba je ukázána ve vztahu 4.5, která vyjadřuje poměr velikosti rezistorů.

$$U_{in} \cdot \frac{1}{6} = \frac{U_{in}}{R_1 + R_2 + R_3} \cdot R_3 \quad (4.4)$$

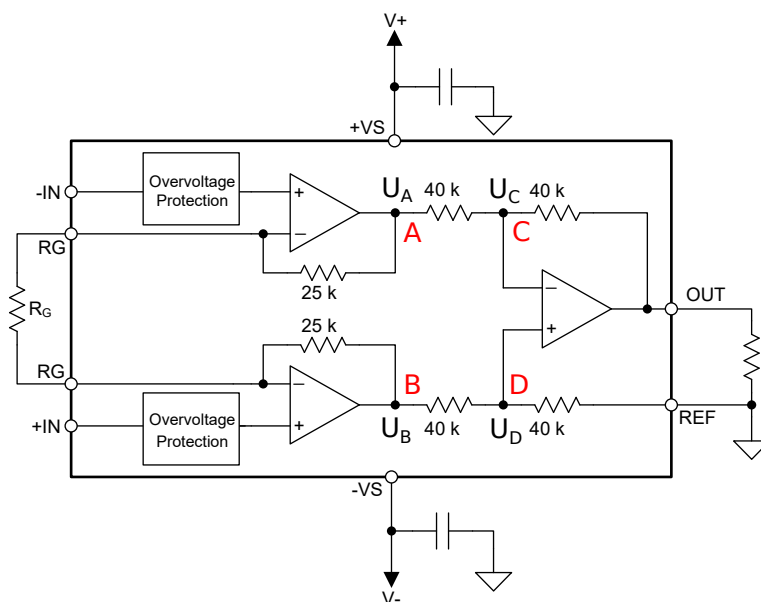
$$R_1 + R_2 = 5 \cdot R_3 \quad (4.5)$$

Z rovnice 4.5 určíme velikosti odporů:

R_1	80 k Ω
R_2	20 k Ω
R_3	20 k Ω
R_4	80 k Ω
R_5	20 k Ω
R_6	20 k Ω

4.3 Diferenční zesilovač

Místo operačního zesilovače použitého v diferenčním zapojení, je lepším řešením použít toto zapojení v integrovaném obvodě. Výhody tohoto řešení jsou: úspora místa na DPS a přesnější hodnoty rezistorů, u kterých je jejich odpor vytvořen vyfrézováním drážky laserem do odporového materiálu.



Obrázek 10: Vnitřní zapojení diferenčního zesilovače INA819 [10]

Pokud uzemníme referenční pin, můžeme popsat vnitřní zapojení diferenčního zesilovače čtyřmi rovnicemi podle obrázku 10.

$$\text{Pro uzel A: } \frac{U_{OUT1} - U_D}{40k} + \frac{U_{OUT} - U_D}{40k} = 0$$

$$\text{Pro uzel B: } \frac{U_{OUT1} - U_{-IN}}{25k} = \frac{U_{-IN} - U_{+IN}}{R_G}$$

$$\text{Pro uzel C: } \frac{U_{OUT2} - U_D}{40k} = \frac{U_D}{40k}$$

$$\text{Pro uzel D: } \frac{U_{OUT2} - U_{+IN}}{25k} + \frac{U_{-IN} - U_{+-IN} - U_D}{R_G} = 0$$

Po úpravě předchozí soustavy rovnic získáme výsledný vztah pro výstupní napětí.

$$U_{OUT} = \left(1 + \frac{50k}{R_G}\right) \cdot (U_{+IN} - U_{-IN}) \quad (4.6)$$

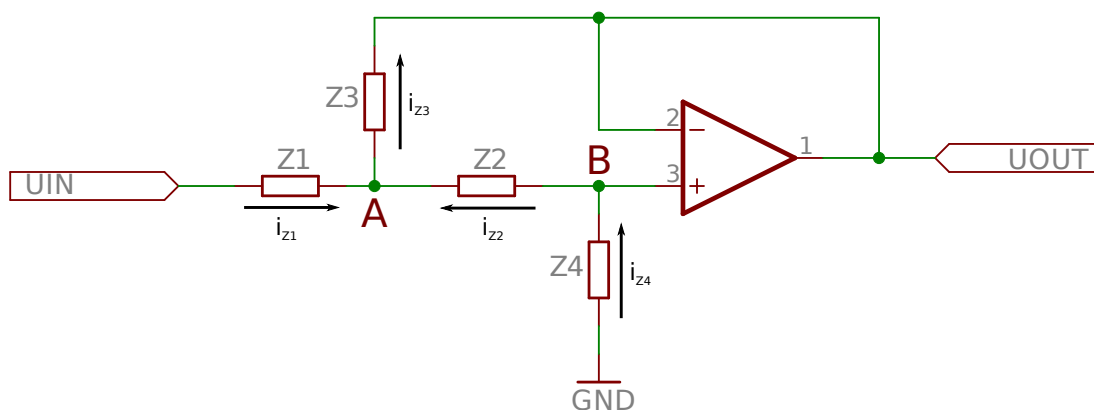
Z rovnice 4.6. lze vyjádřit zisk jako $1 + \frac{50k}{R_G}$. Pokud mezi piny R_G nezapojíme odpor, získáme jednotkové zesílení. Analogový přepínač přepíná dva způsoby zapojení diferenčního zesilovače, buď spíná na invertující vstup signál CH_1AIN_1, tím pracuje v diferenčním zapojení, nebo ho zkratuje na zem, a tím pracuje v neinvertujícím zapojení.

4.4 Aktivní filtr

Filtrování

Filtrování snižuje šumové chyby signálu. Pro snížení šumu se používají frekvenční filtry typu dolní propusti. Ty umožňují volné procházení nízkých kmitočtů, ale utlumují vyšší kmitočty. Mezní frekvence musí být kompatibilní s kmitočty přítomnými ve skutečném signálu (na rozdíl od možného znečištění hlukem) a vzorkovací frekvencí použitou pro převod analogově-digitálního převodníku.

Filtry lze rozdělit na aktivní a pasivní. Pasivní filtr je nejjednodušší typ frekvenčního filtru, který je realizován pomocí pasivních součástek: rezistoru, kondenzátoru a cívky. Tlumení signálů u pasivních filtrů je relativně malé a po připojení zátěže se mění jejich původní charakteristiky. Tyto dvě nevýhody odstraňují aktivní filtry, které jsou realizovány z operačního zesilovače, rezistorů a kondenzátorů.



Obrázek 11: Schéma zapojení obecného aktivního filtru

Výpočet hodnot součástek pro aktivní filtr: [21]

Ze zapojení operační sítě na obrázku 11 můžeme sestavit podle I. Kirchhoffova zákona soustavu rovnic.

$$\begin{aligned} \text{Pro uzel A: } i_{Z1} + i_{Z2} &= i_{Z3} \\ \text{Pro uzel B: } i_{Z2} &= i_{Z4} \end{aligned} \quad (4.7)$$

Rovnici 4.7 pomocí Ohmova zákona upravíme na tvar:

$$\begin{aligned} \frac{U_{in} - U_1}{Z_1} + \frac{U_{out} - U_1}{Z_3} &= \frac{U_1 - U_{out}}{Z_2} \\ \frac{U_1 - U_{out}}{Z_2} &= \frac{U_{out}}{Z_4} \end{aligned} \quad (4.8)$$

Po sloučení těchto rovnic a následném upravení získáváme rovnici:

$$U_{in} = U_{out} \cdot \left(\frac{Z_1 \cdot Z_2 + Z_1 \cdot Z_3 + Z_2 \cdot Z_3 + Z_3 \cdot Z_4}{Z_3 \cdot Z_4} \right) \quad (4.9)$$

Rovnici 4.9 dosadíme do obecné rovnice pro přenos dvojbranu 4.10 a získáme odvození zapojení operační sítě:

$$H = \frac{U_{out}}{U_{in}} \quad (4.10)$$

$$H = \frac{Z_3 \cdot Z_4}{Z_1 \cdot Z_2 + Z_1 \cdot Z_3 + Z_2 \cdot Z_3 + Z_3 \cdot Z_4} \quad (4.11)$$

Pokud místo obecných impedancí použijeme reálné pasivní prvky a to odpor a kondenzátor, můžeme vytvořit jakýkoliv frekvenční filtr. Pro naše účely využijeme dolní propust.

Obecné impedance Z_1 , Z_2 vyjádříme pomocí odporů a Z_3 , Z_4 vyjádříme pomocí kondenzátorů:

$$\begin{aligned} Z_1 &= Z_2 = mR \\ Z_3 &= Z_4 = \frac{1}{j \cdot \omega \cdot C} \end{aligned}$$

Dosazením do předchozích vyjádření obecných impedancí do vztahu 4.11 získáme vztah:

$$H = \frac{1}{(1 + j \cdot \omega \cdot R \cdot C)^2} \quad (4.12)$$

K vyjádření prvků R a C použijeme další předpoklady, přenos vyjádříme v decibellové úrovni a zlomovou frekvenci určíme při $a = -6 \text{ dB}$:

$$a = 20 \cdot \log(H) \quad (4.13)$$

Z toho vyplývá:

$$H = \frac{1}{2}$$

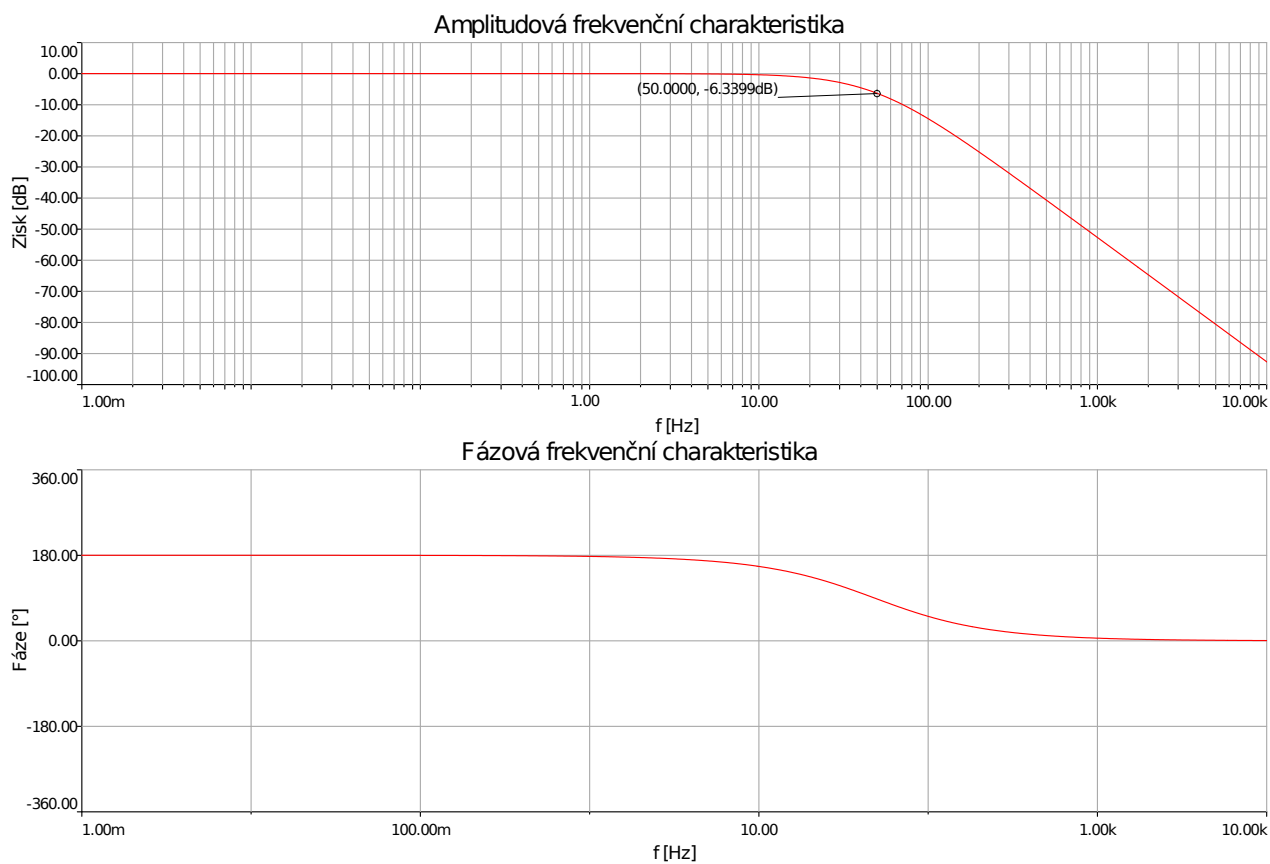
Z konečného vztahu 4.14 určíme prvky R a C .

$$1 = \omega \cdot R \cdot C \quad (4.14)$$

První zlomová frekvence byla stanovena na 50 Hz. Při této frekvenci vycházejí prvky:

	R[kΩ]	C[nF]
Vypočtená hodnota	33	96,5
Hodnota z řady E12	33	100

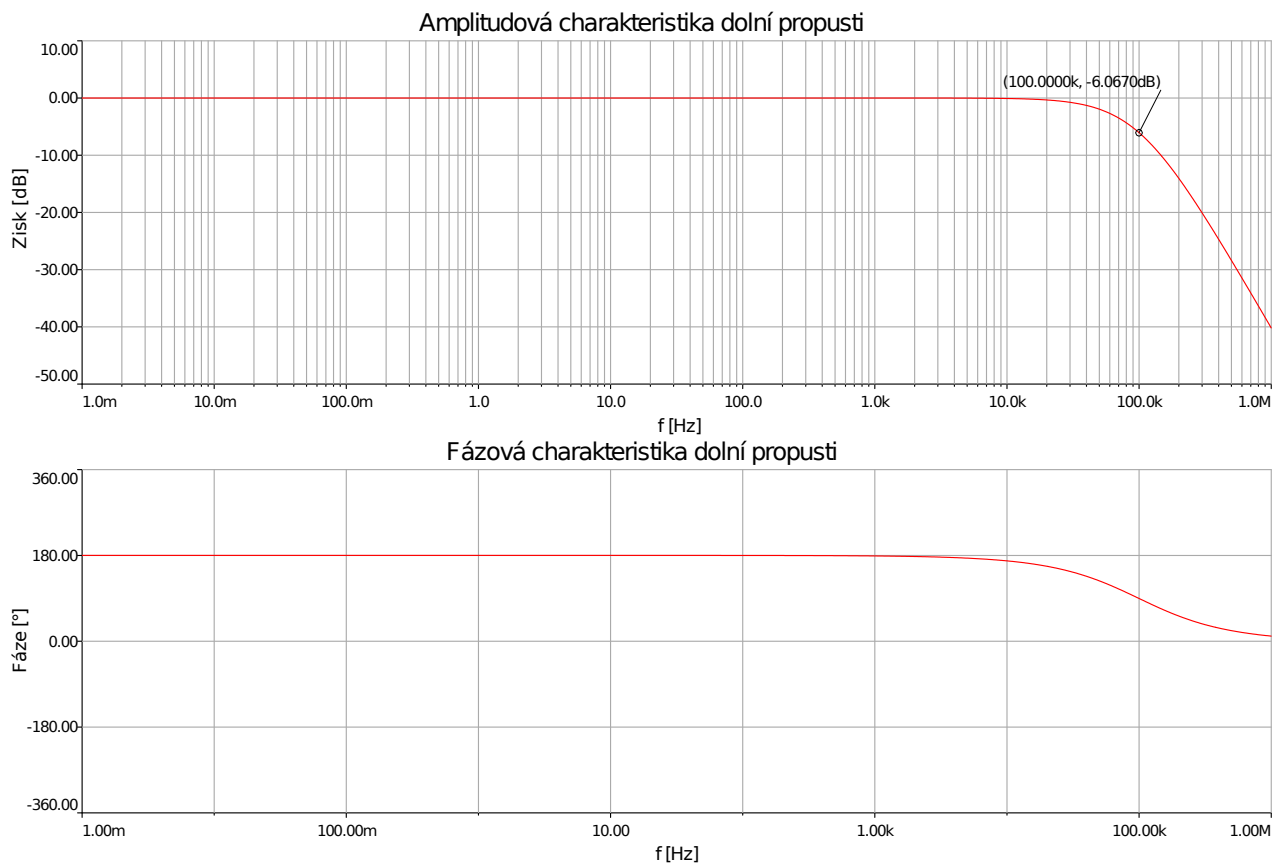
V programu Multisim byly nasimulované následující charakteristiky pro zlomové frekvence 50 Hz a 100 kHz na obrázcích 12 a 13. Nasimulované průběhy potvrzují vypočítané hodnoty.



Obrázek 12: Amplitudová a fázová frekvenční charakteristika pro zlomový kmitočet 50 Hz

Druhá zlomová frekvence byla stanovena na 100 kHz. Při této frekvenci vycházejí prvky:

	R[kΩ]	C[pF]
Vypočtená hodnota	16	99,5
Hodnota z řady E12	16	100



Obrázek 13: Amplitudová a fázová frekvenční charakteristika pro zlomový kmitočet 100 kHz

4.5 Optické oddělení

4.5.1 Galvanické oddělení

Dva elektrické obvody jsou galvanicky oddělené právě tehdy, pokud nejsou vzájemně propojené ani v jednom bodě. Použití galvanického oddělení:

- Vysoké přechodové napětí na jednom vstupu může poškodit nejen vstupní obvod, ale také se šířit do jiného zařízení připojenému k tomuto vstupu. Izolací mezi vstupy můžeme zabránit tomuto poškození.
- Poskytuje také bezpečné rozhraní mezi lidmi a elektronickými přístroji.

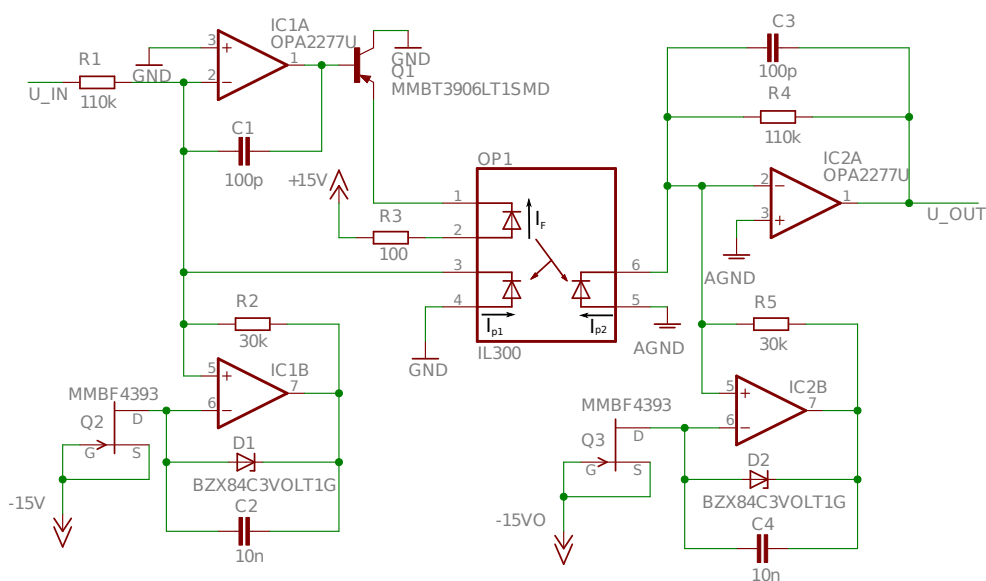
4.5.2 Optoelektronický vazební člen

Pro galvanické oddělení analogových signálů lze použít fotodiodové optoelektronické vazební členy (optrony), které se vyrábí ve dvou variantách: v nelineární s jednou fotodiodou, nebo jako lineární se dvěma fotodiodami. Nelineární optrony jak už jejich jméno naznačuje, mají velmi nelineární převodní charakteristiku, proto jsou nepoužitelné při požadavku lineárního přenosu. Lineární přenos je zajištěn přidáním druhé fotodiody, která kompenzuje nelinearitu diod. Jedna ze dvou identických diod je zapojena do zpětnovazební smyčky zesilovače, a tím udržuje celkový poměr přenosu proudu na konstantní úrovni bez ohledu na nelinearitu ve druhé (výstupní) diodě.

Fotodiody mohou pracovat ve dvou režimech, buď ve fotoodporovém nebo ve fotovoltaickém režimu. Ve fotovoltaickém režimu jsou fotodiody polarizovány v propustném směru. Tento režim disponuje vysokou stabilitou. Oproti tomu ve fotoodporovém režimu jsou diody polarizovány v závěrném směru, ochuzená vrstva je širší a kapacita PN přechodu menší. Tento režim se používá pro aplikace s vyššími frekvencemi, protože má širší frekvenční pásmo.

Pro splnění požadavků bylo nutné sestavit lineární optron, který dokáže pracovat s kladným i záporným napětím. K tomuto účelu byl použit lineární optron od firmy Vishay typ IL300. Níže jsou uvedeny některé parametry a použité zapojení převzaté z aplikační poznámky. [9]

Nelinearita	0.01%
Šířka pásma	>200 kHz
Izolační pevnost	4420 V
Maximální proud LED diodou	60 mA
Maximální výkonová ztráta	160 mW



Obrázek 14: Doporučené schéma optronu

Po prostudování aplikační poznámky optronu IL300, bylo nalezeno vhodné schéma pro daný problém, dvoupolární přednastavený fotovoltaický izolační zesilovač.

Na schématu na obrázku 14. přichází vstupní signál přes rezistor R1 na invertující vstup operačního zesilovače IC1A a z výstupu IC1A do báze PNP tranzistoru, který pracuje jako proudový zesilovač. Proud, který teče přes LED diodu I_F , vytváří tok fotonů, který dopadá na obě fotodiody a vytváří proudy I_{P1} a I_{P2} . Poměr mezi proudem přes LED diodu a fotodiody lze vyjádřit:

$$I_F = \frac{I_{P1}}{K_1} \tag{4.15}$$

$$I_{P2} = I_F \cdot K_2 \tag{4.16}$$

Pomocí předpokladů určíme proud I_{P1} , do vstupu operačního zesilovače neteče žádný proud, to samé platí i pro kondenzátor C_1 .

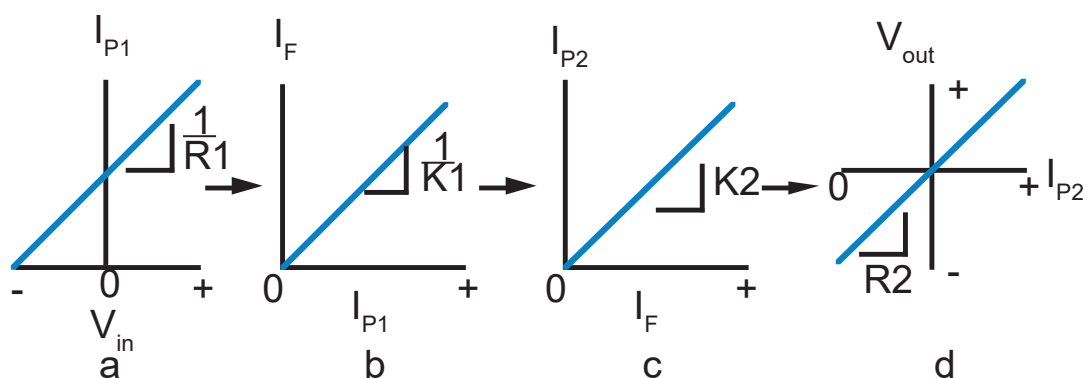
$$I_{P1} = \frac{V_{in}}{R_1} \tag{4.17}$$

K výstupní fotodiodě je připojen operační zesilovač IC2A jako převodník proudu na napětí. Výstupní napětí je dáno úbytkem napětí na odporu R2, který vytváří Výstupní proud z fotodiody I_{P2} .

$$U_{out} = I_{P2} \cdot R_2 \tag{4.18}$$

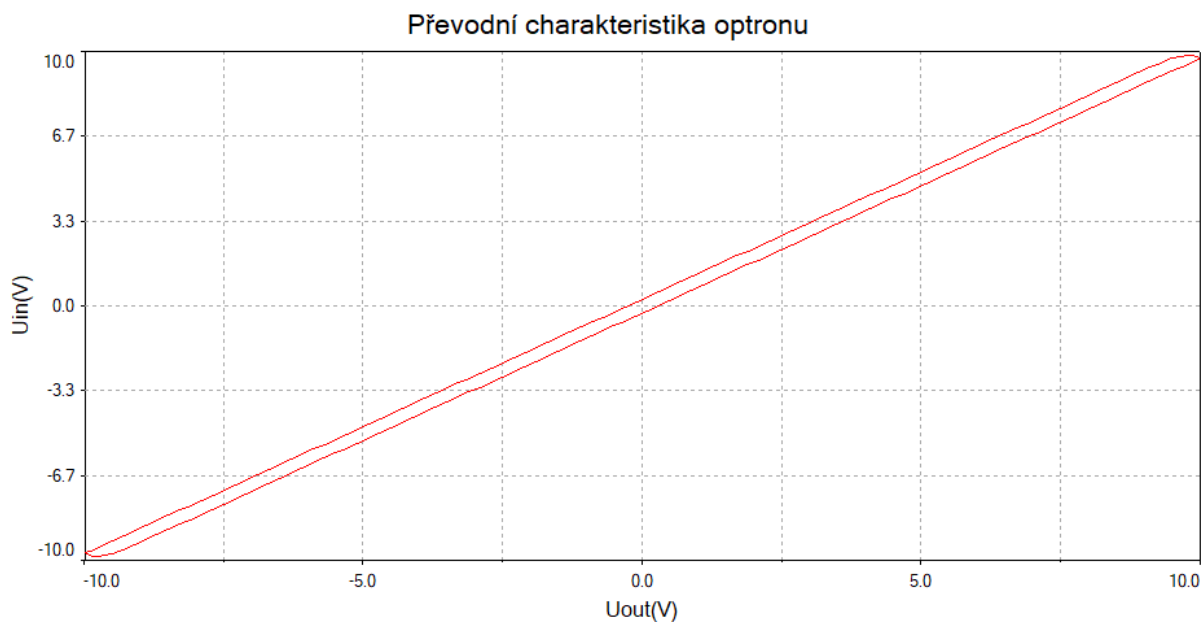
Aby optočlen mohl přenášet celkový rozsah $\pm 10V$, je potřeba přednastavit proud I_{P1} a posunout ho o určitou úroveň. Spodní operační zesilovače IC1B a IC2B fungují jako stejnosměrné zdroje proudu o velikosti $100 \mu A$.

Na obrázku 15 jsou všechny charakteristiky popisující funkci zapojení optronu.



Obrázek 15: Charakteristiky fotovoltaického izolačního zesilovače[9]

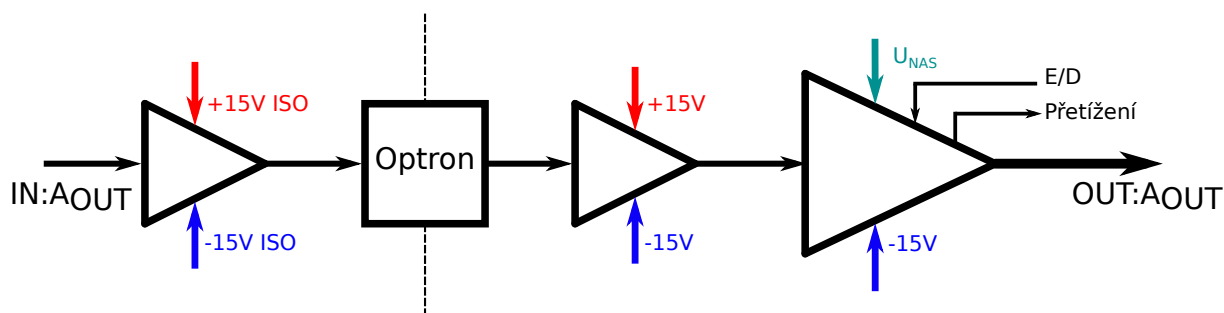
V programu Multisim byla nasimulovana prevodni charakteristika optronu, z které je patrne temer linearni prevod.



Obrázek 16: Prevodni charakteristika optronu

5. Modul pro analogový výstup

5.1 Blokové schéma



Obrázek 17: Blokové schéma výstupu přizpůsobovacího obvodu

Signál vystupuje z měřicí karty a je optronem oddělen od desky. Poté je signál zesílen pomocí výkonového operačního zesilovače.

Zesílení

Zesílení zvyšuje úroveň napěťového signálu na úroveň vhodnou pro DAQ zařízení. Většina DAQ zařízení má vstupní napěťový rozsah ± 10 V. Nízké napětí, jako je signál vystupující z termočlánku, musí být zesílen až 1000 krát, aby výsledné napětí bylo v požadovaném intervalu.

K zesílení signálu se obvykle používá operační zesilovač a jeho následného uplatnění ve běžných zapojení. Další možností je využití výkonového tranzistoru.

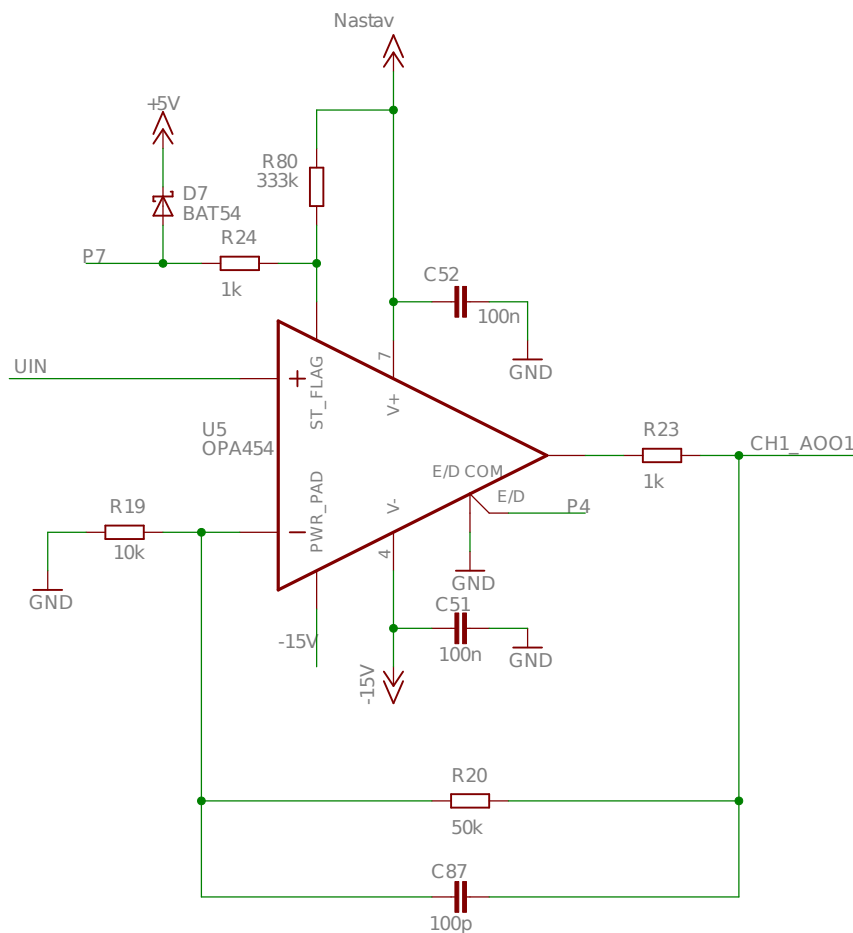
5.2 Výkonový operační zesilovač OPA454

Podle zadaných požadavků byl vybrán výkonový operační zesilovač OPA454, který splňuje požadavky na napěťový rozsah a maximální výstupní proud. Důležitou jeho vlastností je možnost výstup zesilovače vypnout přivedením odpovídajícího napětí na pin E/D. Pokud pouzdro přesáhne povolenou teplotu, operační zesilovač vypne výstup. Vypnutí lze vyčíst na pinu "status flag".

Operační zesilovač se používá v neinvertujícím zapojení. Z napěťového rozsahu výstupu měřicí karty ± 10 V musíme signál zesílit na až na rozsah 0-60 V.

$$U_{OUT} = U_{IN} \cdot \left(1 + \frac{R_{20}}{R_{19}}\right) \quad (5.1)$$

Abychom dosáhli šestinásobného zesílení, R_{20} musí být pětikrát větší než R_{19} . Hodnoty R_{20} a R_{19} je vhodné volit od $10\text{k}\Omega$ do $100\text{k}\Omega$. Proto byly konečné velikosti odporů zvoleny jako $R_{20}=50\text{k}\Omega$ a $R_{19}=10\text{k}\Omega$.



Obrázek 18: Zapojení výkonového operačního zesilovače

Piny E/D a E/D COM

Možnost vypnutí výstupu lze pomocí pinu č.8 E/D, který je vztažen k pinu č. 1 E/D COM. Napěťové úrovně pro povolení/vypnutí výstupu jsou určeny v tabulce 1. Řízení napěťové úrovně je určováno z I²C expanderu z pinu P4.

Tabulka 1: Napěťové úrovně pinu E/D

	Min. hodnota [V]	Max. hodnota [V]
Výstup povolen	E/D COM + 2,5V	E/D COM + 5V
Výstup zakázán	E/D COM	E/D COM + 0,65V
E/D COM	(V-)	(V+) - 5V

Pin Status flag

OPA454 je schopný odpojit výstup, aby nedošlo k trvalému zničení operačního zesilovače při přehřátí zesilovače. K odpojení dochází, pokud teplota přesáhne 150 °C, po ochlazení pouzdra na 130 °C je výstup opět aktivní.

Funkci odpojení signalizuje pin č. 5 "status flag". V tabulce 2 jsou naznačeny teplotní rozmezí a výstupní úrovně při aktivním a deaktivním výstupu.

Tabulka 2: Status flag

		Min. hodnota	Max. hodnota	
T_J	Status flag "high"		150	°C
	Status flag "low"		130	°C
výstupní napětí	klasický režim		E/D COM +2	V
	režim přetížení	$(V+) - 2.5$		V

Odvození výkonového zatížení zesilovače:

$$P_d = I_L \cdot (U_s - U_o) \tag{5.2}$$

Kde I_L je výstupní proud, U_s je rozdíl napájecích napětí a U_o je výstupní napětí.

- I_L 50 mA
- U_s 60 V
- $U_o \approx 0$ V

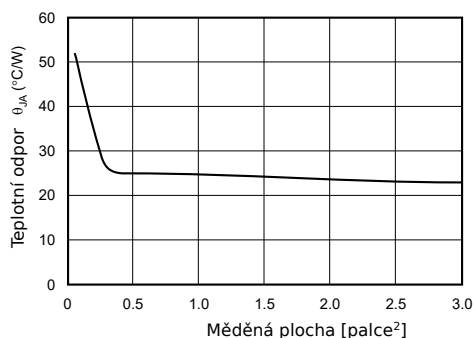
Při dosazení hodnot, které jsou naznačeny výše, vychází ztrátový výkon 3 W.

Zahřívání

Ke správné funkci výkonového zesilovače je nutný výpočet jeho oteplení.

$$T_j = T_A + P_D \cdot \theta_{JA} \tag{5.3}$$

Z rovnice 5.3 vyplývá, že celková teplota spoje T_j je vyjádřena jako součet teploty okolí T_A a součinu tepelného odporu okolního prostředí θ_{JA} a ztrátového výkonu pouzdra P_D . T_j může být maximálně 125 °C. Při tomto předpokladu a ztrátovém výkonu 3 W je nutné mít alespoň měděnou plochu 0,5 palce², kterému odpovídá teplotní odpor přibližně 25. Součin $\theta_{JA} \cdot P_D = 75$ °C, v tomto případě připadá na přibližně T_A 50 °C.



Obrázek 19: Charakteristika závislosti měděné plochy a teplotního odporu [7]

6. Závěr

Návrh splňuje všechny požadavky od zadavatele. Deska plošných spojů je navržena jako dvouvrstvá. Na horní straně je rozvedena signálová cesta a napájení v horizontálním směru, spodní strana obsahuje digitální signály a napájení ve vertikálním směru. Deska je navržena tak, aby ji bylo možno jednoduše rozšířit na požadovaný počet vstupních a výstupních kanálů.

Kvůli časovému zpoždění výroby desky nebylo možné výrobek prakticky realizovat a provést měření na reálné desce do odevzdání vytištěné verze. Měření bylo provedeno simulací v programu Multisim. Simulace jsou obsaženy u návrhu optronu a filtru typu dolní propusti.

Jako výstupní prvek analogového výstupu byl zvolen operační zesilovač firmy Texas Instruments OPA454, který splňuje proudové a napěťové požadavky. Navíc umožňuje deaktivaci výstupu a detekci teplotního přetížení.

Analogový vstup obsahuje napěťový dělič. Konfigurací analogového přepínače můžeme nastavit zpracování vstupních signálů. Dolní propust je realizována topologií Sallen-Key. Byly definovány dva mezní kmitočty, které se vybírají analogovým přepínačem.

Komunikace mezi modulem a PC probíhá po sběrnici I²C. I²C expandér TCA6408a se používá pro převod datových signálů z I²C na jednotlivé logické signály. Tyto signály řídí analogové přepínače a deaktivaci výstupu výstupního operačního zesilovače. Detekce teplotního přetížení výstupního zesilovače je vyčtena přes vstupně/výstupní pin.

Vstup i výstup obsahuje opto-elektronický vazební člen od firmy Vishay IL300, který pracuje v bipolárním zapojení. Sběrnice je izolována I²C izolátorem od firmy Analog Devices.

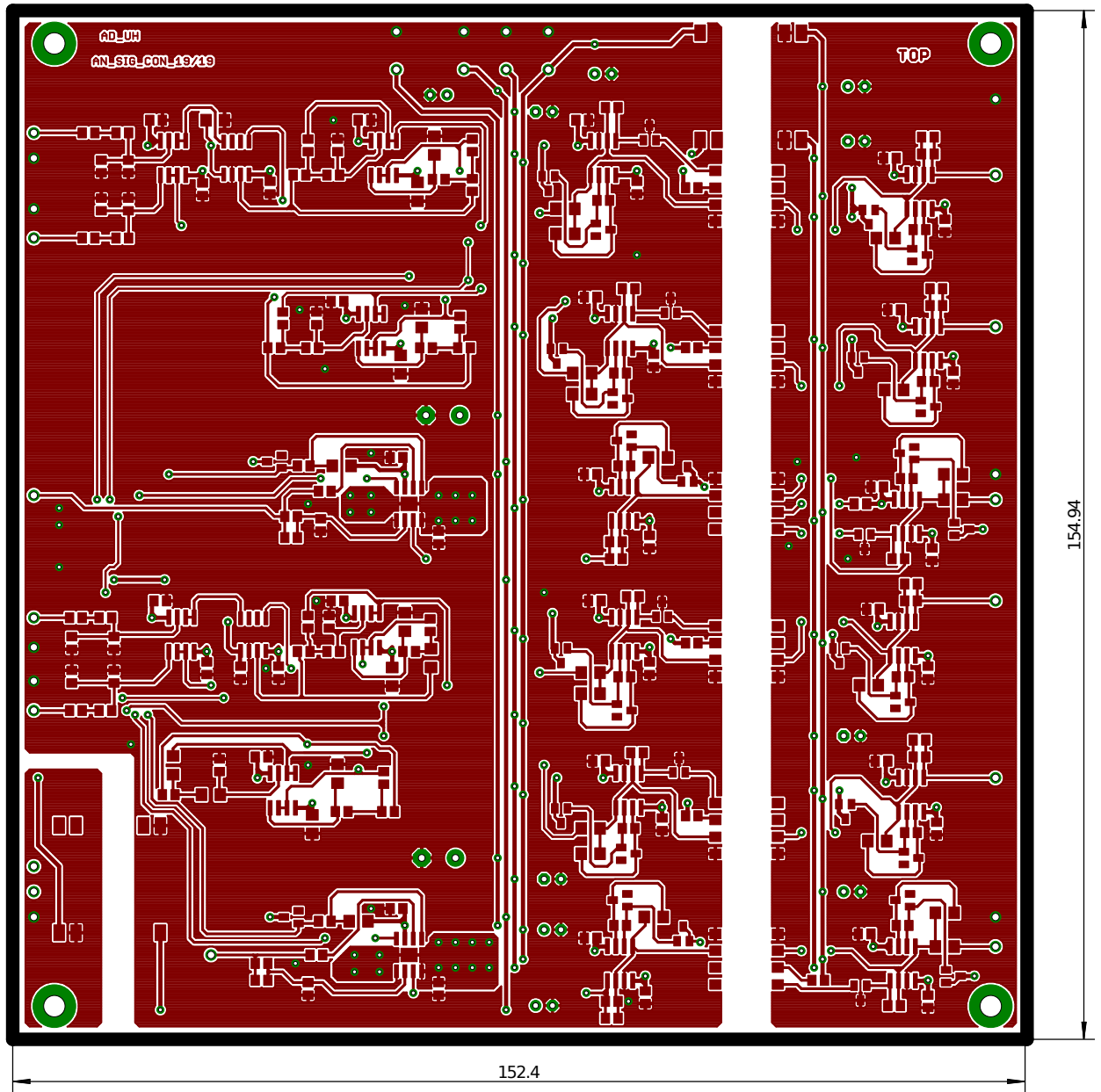
7. Zdroje

1. Punčochář, Josef. *Operační zesilovače v elektronice*. 5. vydání, 2001. ISBN 80-7300-058-X
2. Pinker, Jiří; Koucký, Václav. *Analogové elektronické systémy*. 4. vydání, 2010. ISBN 978-80-7043-917-3
3. *Signal Conditioning* [online] [cit. 2019-04-25]. Dostupné z: <https://www.windmill.co.uk/signal-conditioning.html>.
4. *What Is Data Acquisition?* [online] [cit. 2019-02-20]. Dostupné z: <http://www.ni.com/data-acquisition/what-is/>.
5. *DEVICE SPECIFICATIONS NI 6229* [online] [cit. 2019-02-20]. Dostupné z: <http://www.ni.com/pdf/manuals/375204c.pdf>.
6. *PXI Express FAQ* [online] [cit. 2019-02-28]. Dostupné z: <http://www.ni.com/en-gb/innovations/white-papers/06/pxi-express-faq.html>.
7. *OPA454* [online] [cit. 2019-02-10]. Dostupné z: <http://www.ti.com/lit/ds/symlink/opa454.pdf>.
8. *OPA2209* [online] [cit. 2019-02-15]. Dostupné z: <http://www.ti.com/lit/ds/symlink/opa2209.pdf>.
9. *Designing Linear Amplifiers Using the IL300 Optocoupler* [online] [cit. 2019-02-10]. Dostupné z: <https://www.vishay.com/docs/83708/appnote50.pdf>.
10. *INA819* [online] [cit. 2019-02-10]. Dostupné z: <http://www.ti.com/lit/ds/symlink/ina819.pdf>.
11. *TCA6408A* [online] [cit. 2019-03-28]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tca6408a.pdf>.
12. *ADG1334* [online] [cit. 2019-03-28]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ADG1334.pdf>.
13. *OPA2277* [online] [cit. 2019-02-10]. Dostupné z: <http://www.ti.com/lit/ds/symlink/opa2277-ep.pdf>.
14. *Linear Optocoupler, High Gain Stability, Wide Bandwidth* [online] [cit. 2019-02-10]. Dostupné z: <https://www.vishay.com/docs/83622/il300.pdf>.
15. *What Is Hardware-in-the-Loop?* [online] [cit. 2019-01-16]. Dostupné z: www.ni.com/en-gb/innovations/white-papers/17/what-is-hardware-in-the-loop-.html.

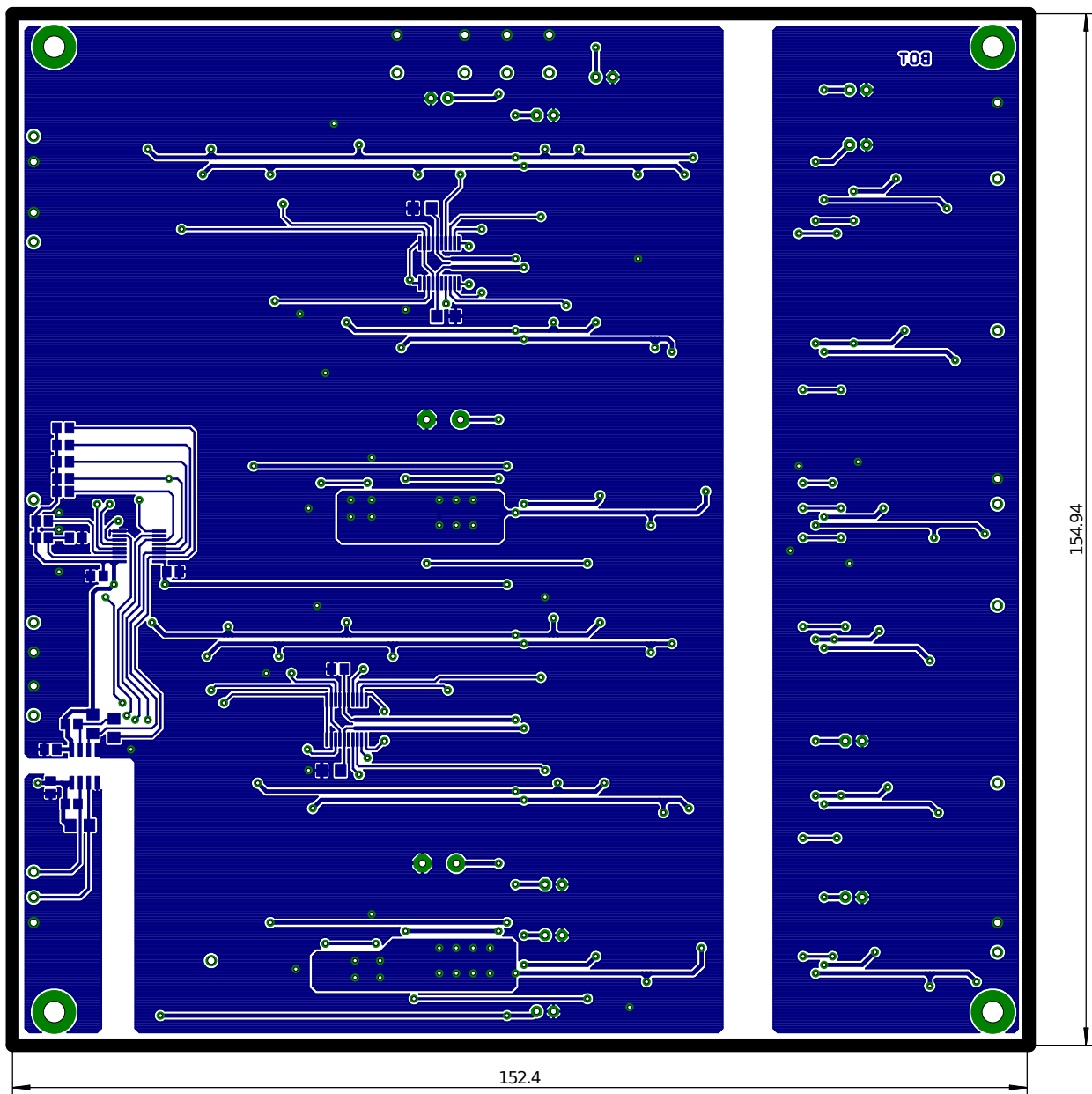
16. *PXI-6229* [online] [cit. 2019-04-13]. Dostupné z: <http://www.ni.com/en-gb/support/model.pxi-6229.html>.
17. *Configuring PXI Systems Using MXI-Express* [online] [cit. 2019-03-13]. Dostupné z: <http://www.ni.com/tutorial/4811/en/>.
18. *Signal Conditioning and PC-Based Data Acquisition Handbook* [online] [cit. 2019-04-13]. Dostupné z: <http://idm-instrumentos.es/idm/wp-content/uploads/2011/01/Signal-Conditioning-Handbook.pdf>.
19. *ADuM1250* [online] [cit. 2019-04-29]. Dostupné z: https://www.analog.com/media/en/technical-documentation/data-sheets/ADUM1250_1251.pdf.
20. *Introduction to the PXI Architecture* [online] [cit. 2019-03-13]. Dostupné z: <https://www.ni.com/en-gb/innovations/white-papers/14/introduction-to-the-pxi-architecture.html>.
21. *Analysis of the Sallen-Key architecture* [online] [cit. 2019-03-5]. Dostupné z: <http://www.ti.com/lit/an/sloa024b/sloa024b.pdf>.
22. *USER GUIDE SCC-68* [online] [cit. 2018-12-27]. Dostupné z: <http://www.ni.com/pdf/manuals/374748b.pdf>.
23. *Modul pro úpravu signálu při Hil testování* [online] [cit. 2018-12-27]. Dostupné z: <https://otik.zcu.cz/bitstream/11025/13111/1/Bakalarska%20prace%20Martin%20Sova.pdf>.

8. Přílohy

Příloha A: Deska plošných spojů horní strana



Příloha B: Deska plošných spojů spodní strana

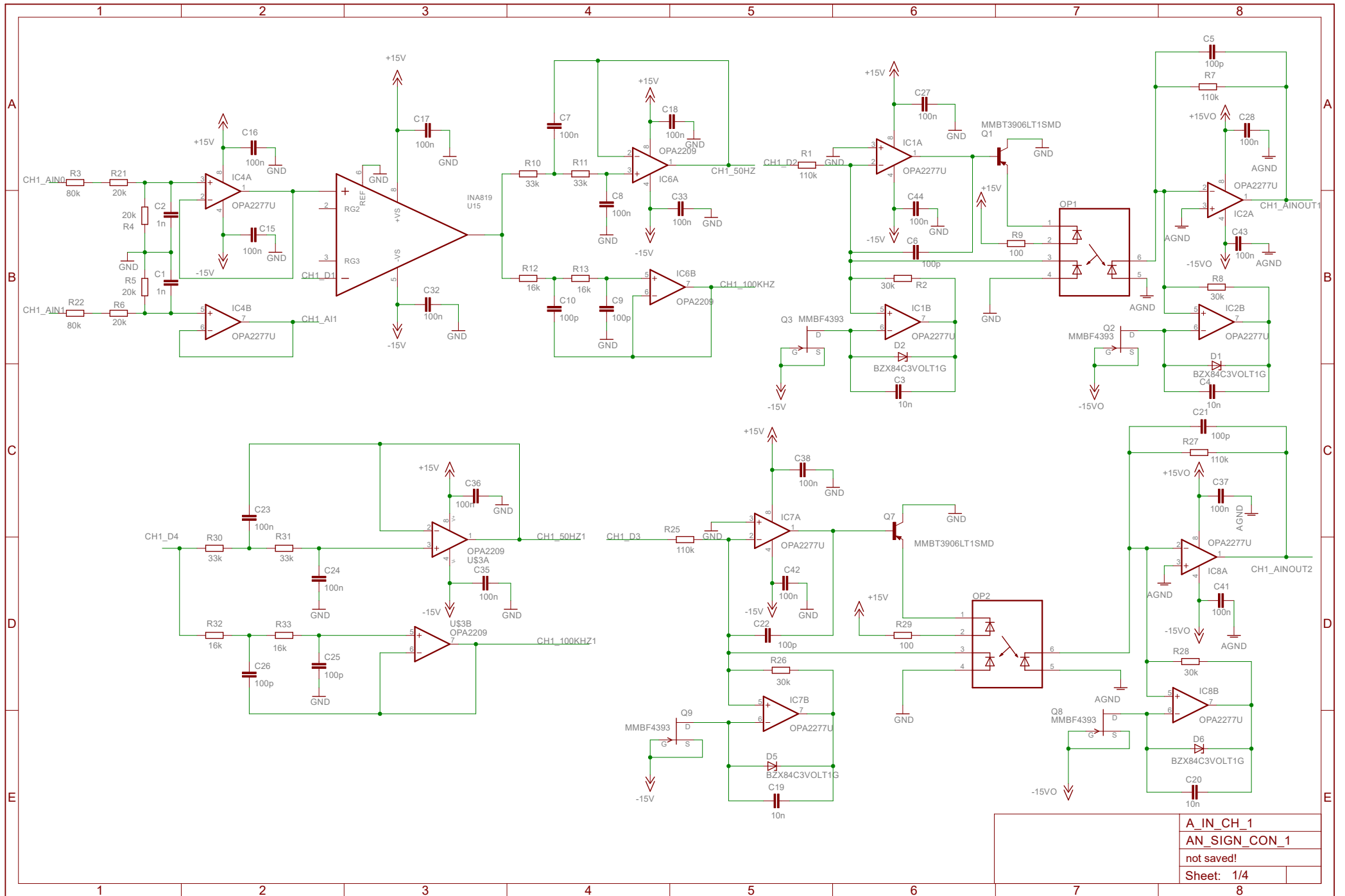


Příloha C: Schéma zapojení analogového vstupu kanálu 1: A_IN_CH_1

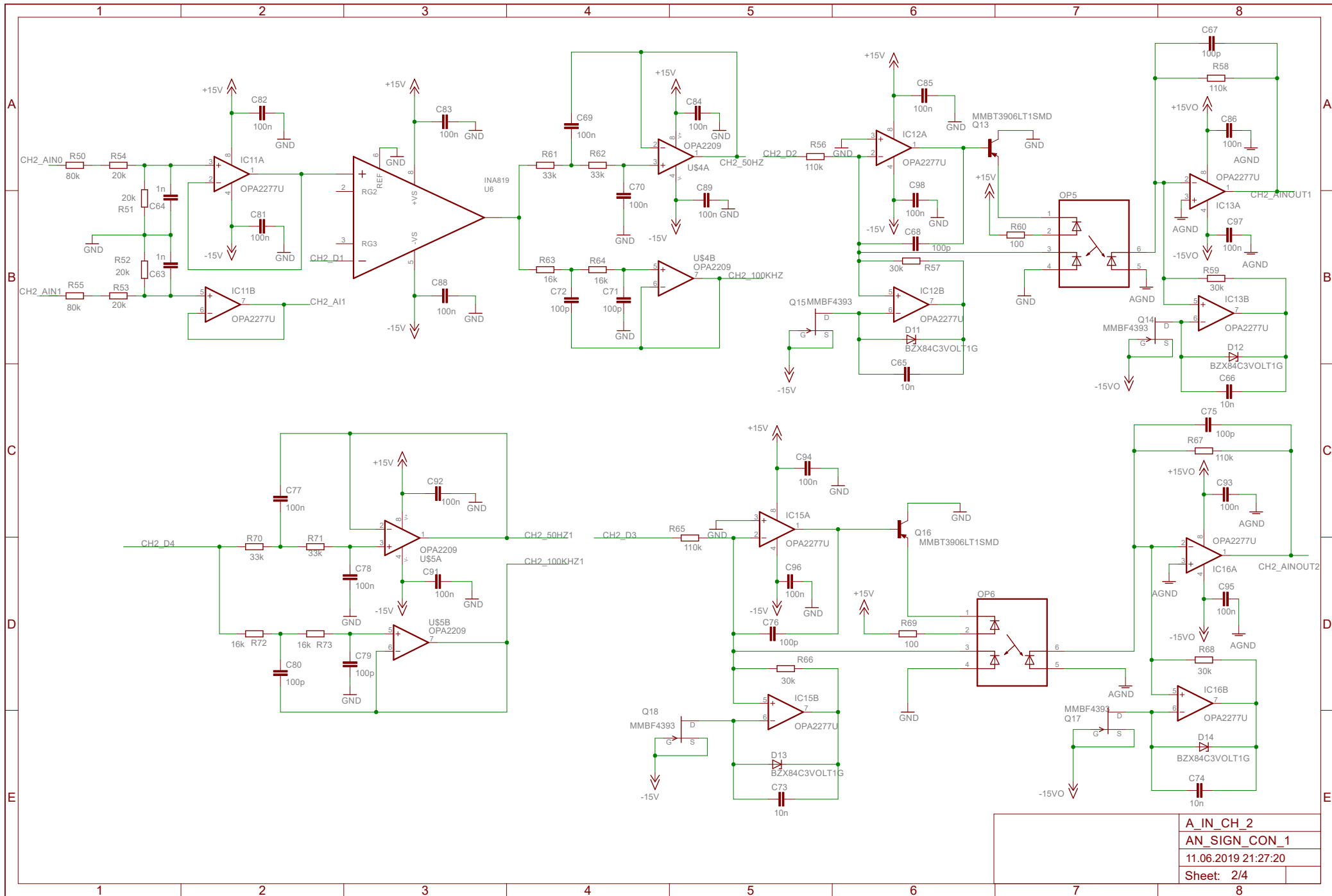
Příloha D: Schéma zapojení analogového vstupu kanálu 2: A_IN_CH_2

Příloha E: Schéma zapojení analogového výstupu kanálu 1 i 2: A_OUT

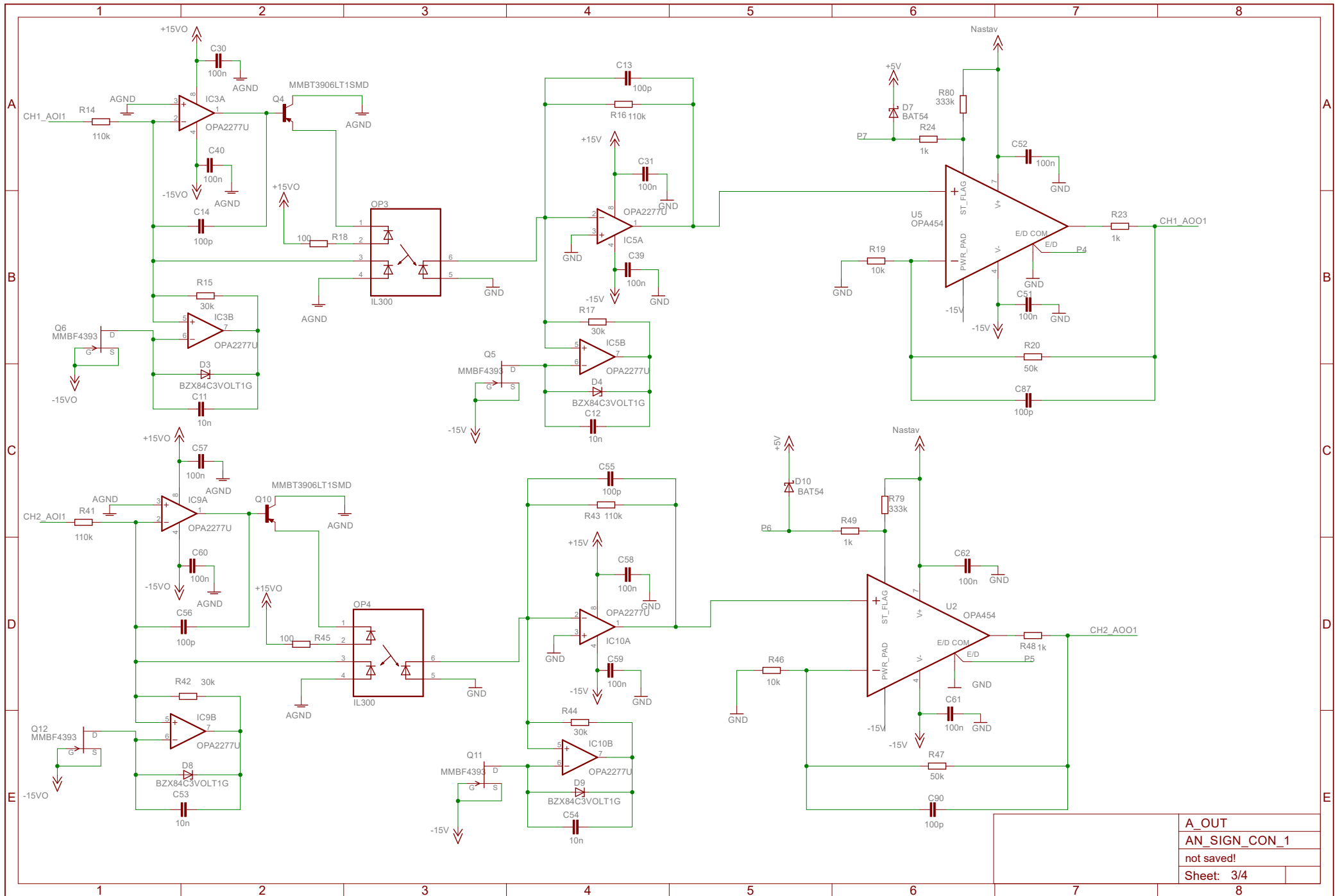
Příloha F: Schéma zapojení napájení a digitálních signálů: SUPPLY/DIGITAL

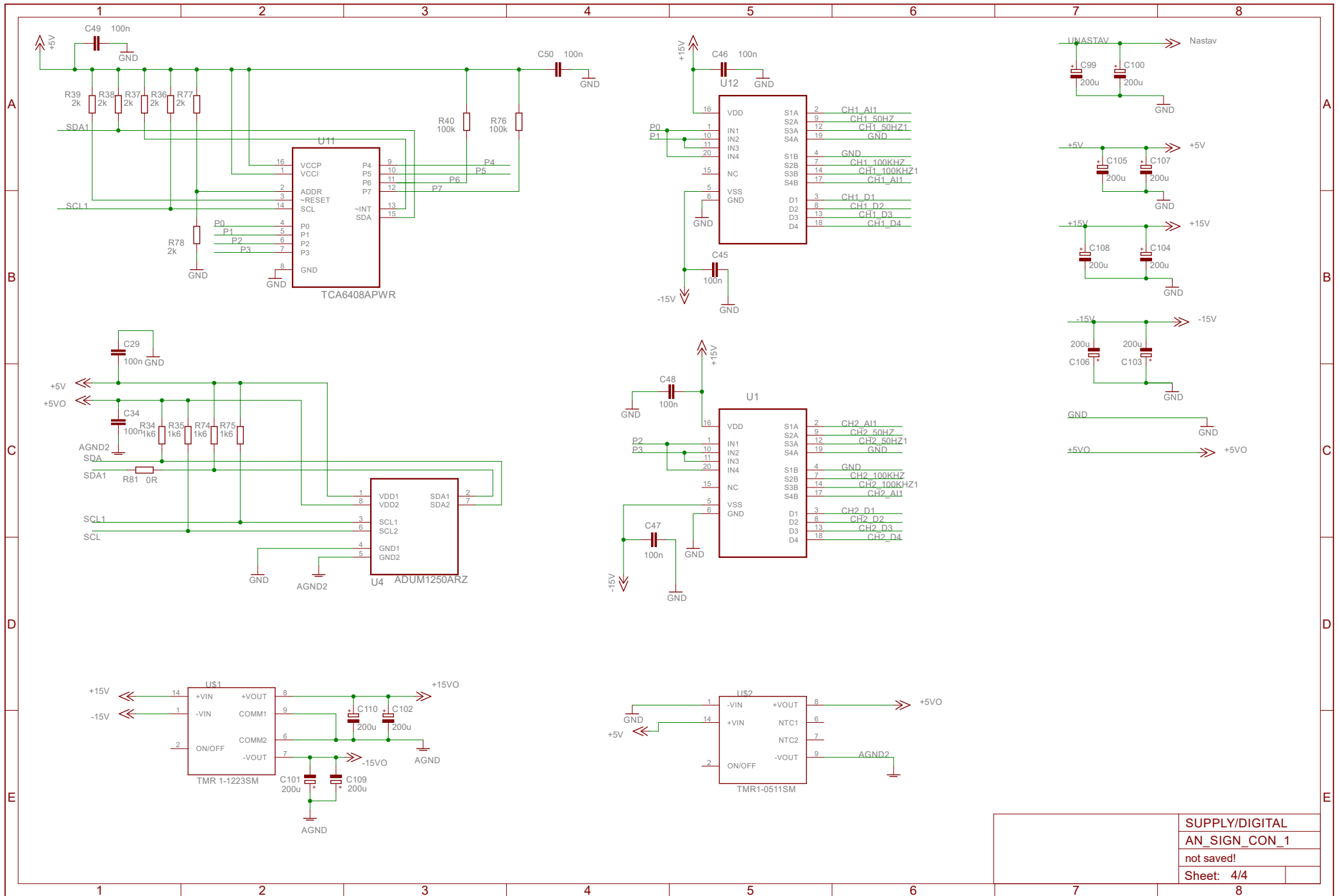


A_IN_CH_1	
AN_SIGN_CON_1	
not saved!	
Sheet: 1/4	



A_IN_CH_2	
AN_SIGN_CON_1	
11.06.2019 21:27:20	
Sheet:	2/4





SUPPLY/DIGITAL	
AN_SIGN_CON_1	
not saved!	
Sheet: 4/4	