

**ZÁPADOČESKÁ UNIVERZITA V PLZNI  
FAKULTA ELEKTROTECHNICKÁ**

**Katedra aplikované elektroniky a telekomunikací**

# **DIPLOMOVÁ PRÁCE**

**Předzpracování signálu z polovodičového detektoru  
radiace**

**ZÁPADOČESKÁ UNIVERZITA V PLZNI**  
**Fakulta elektrotechnická**  
Akademický rok: 2011/2012

**ZADÁNÍ DIPLOMOVÉ PRÁCE**  
(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Martin PODEŠVA**  
Osobní číslo: **E10N0210P**  
Studijní program: **N2612 Elektrotechnika a informatika**  
Studijní obor: **Dopravní elektroinženýrství a autoelektronika**  
Název tématu: **Předzpracování signálu z polovodičového detektoru radiace**  
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

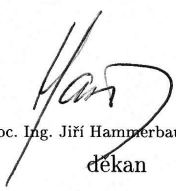
**Z á s a d y p r o v y p r a c o v á n í :**

1. Seznamte se s běžnými polovodičovými detektory radiace a charakterem výstupních signálů.
2. Navrhněte vhodné obvody pro zesílení a tvarování výstupního signálu z detektoru. V návrhu tvarovacích obvodů uvažujte jak analogové tak digitální zpracování signálů.
3. Proveďte analogové a číslicové simulace navržených obvodů.
4. Sestavte navržené obvody a ověřte jejich funkčnost.
5. Změřte charakteristiky navržených obvodů a porovnejte je s výsledky získanými pomocí simulací.


Rozsah grafických prací: **dle doporučení vedoucího**  
Rozsah pracovní zprávy: **dle doporučení vedoucího**  
Forma zpracování diplomové práce: **tištěná/elektronická**  
Seznam odborné literatury:

**Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.**

Vedoucí diplomové práce: **Ing. Michael Holík**  
Katedra aplikované elektroniky a telekomunikací  
Konzultant diplomové práce: **Ing. Michael Holík**  
Katedra aplikované elektroniky a telekomunikací  
Datum zadání diplomové práce: **17. října 2011**  
Termín odevzdání diplomové práce: **11. května 2012**

  
Doc. Ing. Jiří Hammerbauer, Ph.D.  
děkan



  
Doc. Dr. Ing. Vjačeslav Georgiev  
vedoucí katedry

V Plzni dne 17. října 2011

## **Anotace**

Předkládaná diplomová práce je zaměřena na řešení zpracování signálu z polovodičového detektoru radiace. Úvod práce je zaměřen na obecný popis polovodičových detektorů radiace, stručný popis principu a funkce polovodičových detektorů radiace a na detailní popis výstupního signálu z detektoru. Další část práce se zabývá simulací a návrhem obvodů pro analogové a digitální zpracování signálu z polovodičového detektoru radiace. Další část práce se týká realizace navržených obvodů, ověření jejich funkce a parametrů. V závěru práce je provedeno porovnání analogového a digitálního zpracování signálu z polovodičového detektoru radiace, dále je zde provedeno porovnání výsledků simulací s navrženými obvody.

## **Klíčová slova**

Polovodičový detektor radiace, nábojový zesilovač, tvarování signálu, zpracování signálu, signálová filtrace.

## **Abstract**

The master thesis is focused on the signal processing originating from the semiconductor radiation detector. Introduction is aimed on a general description of semiconductor radiation detectors, and a brief description of the principle and function of semiconductor radiation detectors and a detailed description of the output signal from the detector. Another section deals with design and computer simulation of analog and digital circuits for signal processing of a semiconductor radiation detector. Another part of the work concerns the implementation of the proposed circuit, verification of their functions and parameters. In conclusion of the master theses is compared analog and digital signal processing of semiconductor radiation detector according to the results of computer simulations and the results of practical measure of designed circuits.

## **Key words**

Semiconductor radiation detector, charge amplifier, the signal shaping, signal processing, signal filtering.

## **Prohlášení**

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 7.5.2012

Jméno příjmení

.....

## **Poděkování**

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Michaelu Holíkovi za cenné profesionální rady, připomínky a metodické vedení práce.

## Obsah

<b>OBSAH</b> .....	<b>8</b>
<b>ÚVOD</b> .....	<b>9</b>
<b>SEZNAM SYMBOLŮ</b> .....	<b>10</b>
<b>1 OBECNÝ POPIS POLOVODIČOVÝCH DETEKTORŮ RADIACE</b> .....	<b>11</b>
1.1 RADIOAKTIVITA, RENTGENOVÉ ZÁŘENÍ .....	11
1.2 PRINCIP FUNKCE POLOVODIČOVÉHO DETEKTORU RADIACE .....	11
1.3 POPIS SPEKTROSKOPICKÉ TRASY .....	12
1.4 ZPRACOVÁNÍ SIGNÁLU Z POLOVODIČOVÉHO DETEKTORU RADIACE OBECNĚ .....	13
<b>2 POČÍTAČOVÁ SIMULACE A NÁVRH OBVODŮ</b> .....	<b>16</b>
2.1 KONCEPT .....	16
2.2 SIMULACE .....	16
2.3 NÁVRH HARDWARU .....	20
2.4 NAVRŽENÉ ZAPOJENÍ ROZEBRANÉ PO JEDNOTLIVÝCH FUNKČNÍCH BLOCÍCH .....	22
2.5 DESKA PLOŠNÉHO SPOJE .....	41
2.6 SOFTWARE .....	43
<b>3 MĚŘENÍ A VYHODNOCENÍ NAMĚŘENÝCH VÝSLEDKŮ</b> .....	<b>45</b>
3.1 OŽIVENÍ ZAŘÍZENÍ .....	45
3.2 POŽADAVKY MĚŘENÍ .....	47
3.3 VLASTNÍ MĚŘENÍ .....	48
3.4 SCHÉMA MĚŘENÍ, POUŽITÉ PŘÍSTROJE .....	49
3.5 VYHODNOCENÍ VÝSLEDKŮ MĚŘENÍ .....	49
<b>ZÁVĚR</b> .....	<b>52</b>
<b>SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ</b> .....	<b>54</b>
<b>PŘÍLOHY</b> .....	<b>1</b>



## **Úvod**

Předkládaná práce je zaměřena na realizaci analogového a digitálního zpracování signálu z polovodičového detektoru radiace.

Text je rozdělen do tří částí, první se zabývá obecným popisem polovodičových detektorů radiace, druhá popisuje návrh a simulaci obvodů pro zpracování signálu z polovodičového detektoru radiace. Třetí část popisuje realizaci navržených obvodů, ověření jejich funkce a parametrů.

## Seznam symbolů

A/D převodník	Analogově digitální převodník, analogově digitální konvertor
...	A tak dále
LSB	Nejméně významný bit (Least significant bit)
MSB	Nejvýznamnější bit (Most Significant Bit)

# 1 Obecný popis polovodičových detektorů radiace

## 1.1 Radioaktivita, Rentgenové záření

[1] Radioaktivita neboli radioaktivní rozpad je samovolná přeměna jader nestabilních nuklidů na jiná jádra, při níž vzniká ionizující záření (radiace). Změní-li se počet protonů v jádře, dojde ke změně prvku. Radioaktivitu objevil v roce 1896 Henri Becquerel u solí uranu. K objasnění podstaty radioaktivity zásadním způsobem přispěli francouzští fyzikové Pierre Curie a Maria Curie-Skłodowska.

Radioaktivita se běžně rozděluje na radioaktivitu přirozenou a umělou.

Přirozená radioaktivita je důsledkem samovolného rozpadu atomového jádra. Přirozeně radioaktivních je mnoho látek v přírodě (takové látky se pak označují jako radioaktivní látky), včetně tkání živých organismů.

Umělou radioaktivitu získají prvky transmutací, vlivem řetězové reakce nebo působením urychlených částic.

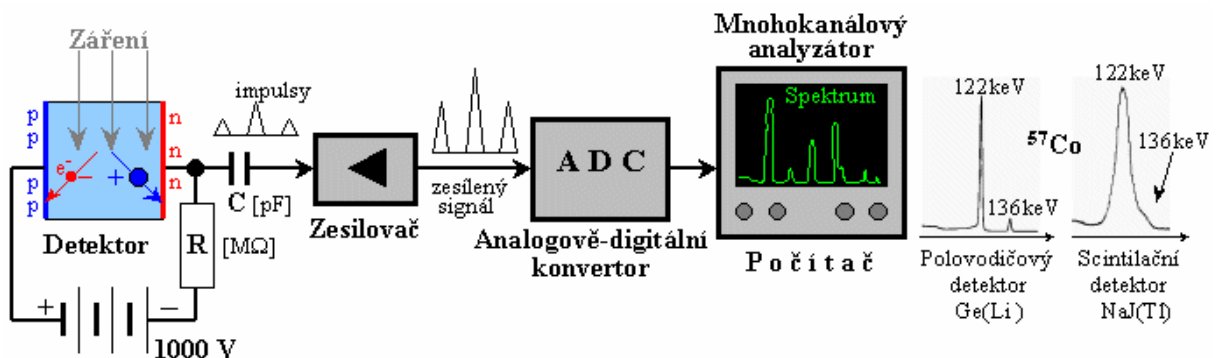
Rentgenové záření je forma elektromagnetického záření o vlnových délkách 10 nm až 100 pm. Jedná se o formu ionizujícího záření, které může být pro živé organismy nebezpečné. Tento text pochází ze zdroje [2].

## 1.2 Princip funkce polovodičového detektoru radiace

Z elektronického hlediska je polovodičový detektor v podstatě dioda zapojená v závěrném (nevodivém) směru přes velký ohmický odpor v elektrickém obvodu s velkým napětím (přibližně desítky až stovky voltů). Obvodem v klidovém stavu protéká pouze prosakující proud (řádově nA, pA). Tento text pochází ze zdroje [3].

Příklad spektroskopické trasy s polovodičovým detektorem je ukázán na obrázku

1.2.1 [3].



Obrázek 1.2.1 [3] Příklad spektroskopické trasy s polovodičovým detektorem radiace

### 1.3 Popis spektroskopické trasy

Vnikne-li do aktivní vrstvy detektoru – vyprázdňená oblast PN přechodu (je to "ochuzená" vrstva či objemová oblast bez volných nosičů náboje) kvantum ionizujícího záření, ionizační energie způsobí v polovodiči přeskok elektronů do vodivého pásma a vznik elektron-děrových párů. Počet vytvořených nábojových párů je úměrný energii interagujícího ionizujícího záření. Volný náboj se v elektrickém poli okamžitě začne pohybovat (elektrony ke kladné elektrodě a díry k záporné). Pro vnější elektrický obvod se tento děj projeví jako průchod krátkého proudového impulsu. Na odporu  $R$  zapojeném v sérii s detektorem vznikne napěťový úbytek. Přes kondenzátor  $C$  se provede navázání signálového pulsu do obvodu předzesilovače.

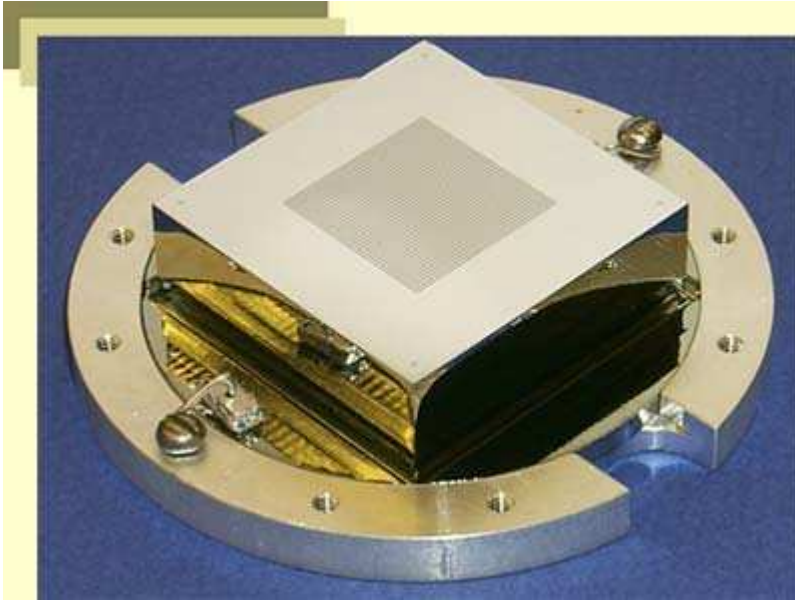
Amplituda (resp. časový integrál) impulsu na výstupu nábojového zesilovače je přímo úměrná celkovému sebranému náboji, a tedy energii detekovaného záření (přesněji řečeno náboji, který byl uvolněn v aktivní oblasti detektoru při interakci záření).

Zesílené a předzpracované impulsy se vedou na analogově-digitální konvertor a odtud do paměti mnoho-kanálového analyzátoru, realizovaného v počítači, v jehož paměti se střídá výsledné spektrum. Amplitudovou analýzou výstupních impulsů můžeme získat spektroskopickou informaci o energii detekovaného záření.

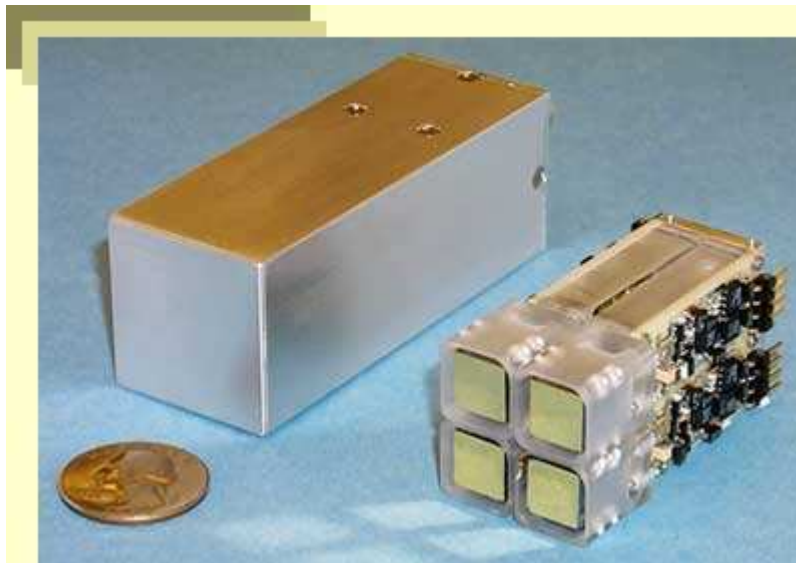
Na obrázku 1.2.2 [7] je příklad germaniového detektoru o rozměrech 40 x 40 pixelů. Jeden pixel má rozměr 0,3 mm x 0,3 mm. Pixely jsou umístěny 0,5 mm od sebe (vzdálenost od středu ke středu). Text vznikl překladem informací k obrázku ze zdroje [7].

Na obrázku 1.2.3 [7] je zobrazen příklad detektorového pole, sestaveného ze 4 modulů detektoru. Každý detektor obsahuje CdZnTe detektor a front-end electronics, což je elektronika pro předzpracování signálu z detektoru. Velká detektorová pole mohou být konstruována tímto způsobem pro dosažení vysoké účinnosti detekce, což je požadováno v některých aplikacích. Text vznikl překladem informací k obrázku ze zdroje [7].

Detektory na obrázcích 1.2.2[7] a 1.2.3[7] jsou vyráběny výrobcem The Ernest Orlando Lawrence Berkeley National Laboratory Semiconductor Detector Group (SDG).



Obrázek 1.2.2 [7] Germaniový pixelový detektor radiace



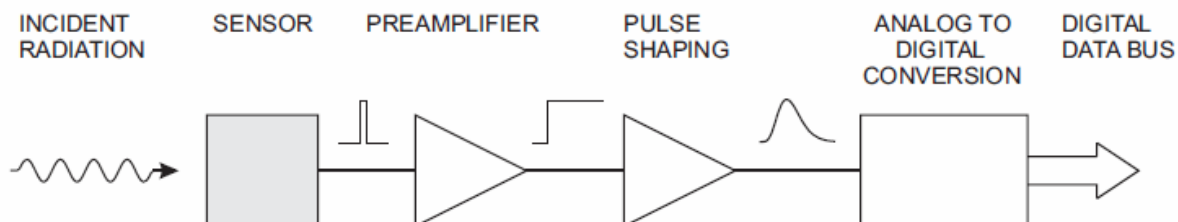
Obrázek 1.2.3[7] Detektorové pole

## 1.4 Zpracování signálu z polovodičového detektoru radiace obecně

Impulz, který je získán na výstupu detektoru nemá vhodné parametry pro přímé využití. Signál je proto potřeba vhodně upravit. Následující popis vznikl citací a přeložením literatury ze zdroje [5].

Základní znázornění řetězce pro zpracování signálu z polovodičového detektoru radiace je na obrázku 1.4.1 [5], detailnější znázornění je na obrázku 1.4.2 [5].

Radiace je absorbována senzorem a převedena na elektrický signál. Tento nízkoúrovňový signál je zesílen a integrován v předzesilovači. Následně je signál přiveden do tvarovače signálu (filtr). Na konci řetězce je analogový signál převeden do digitální podoby, umožňující uložení a provedení následné analýzy.



Obrázek 1.4.1 [5] Řetězec pro zpracování signálu z polovodičového detektoru radiace

### Popis jednotlivých bloků a jejich účel v řetězci:

- *Senzor*

Senzor převede energii částice nebo fotonu na elektrický signál. Energie dopadajícího ionizujícího záření je absorbována polovodičem, ve kterém vyprodukuje volné nosiče náboje (páry elektron-díra). Elektrické pole působící na senzor stáhne nosiče náboje k elektrodám. Počet párů elektron-díra je úměrný absorbované energii, takže integrováním proudu získáme náboj, který je úměrný absorbované energii. Energie ionizující částice, interagující v materiálu polovodiče je přímo úměrná posbíranému uvolněnému náboji. Proudové pulzy získané ze senzoru mohou být velice krátké (řádově jednotky ps).[5]

- *Předzesilovač*

Náboj senzoru (signál ze senzoru) může být velmi malý, v rozmezí  $5 \cdot 10^{-17} C$  až  $4 \cdot 10^{-15} C$ , například při interakci ionizující částice s energií 1keV se uvolní náboj přibližně  $5 \cdot 10^{-17} C$ . Signál proto musí být zesílen. Zesilovač musí být navržen tak, aby se minimalizoval šum. Kritický parametr je kapacita paralelně ke vstupu, kapacita senzoru, vstupní kapacita zesilovače. Poměr signál šum (odstup signál šum) se zvyšuje se snižující se kapacitou. Předzesilovač v podstatě převede nábojový impulz na napěťový. [5]

- *Tvarovací obvod*

Hlavní funkce tvarovacího obvodu je zlepšit odstup signál šum. Signál a šum jsou rozprostřeny v celém frekvenčním spektru. Spektrum signálu a šumu se liší, takže je možné

zlepšit odstup signál šum použitím filtru, který přizpůsobuje frekvenční rozsah ve prospěch signálu a zároveň potlačuje šum. Změna frekvenčního spektra pulzu způsobí i změnu tvaru pulzu, proto se téhle části říká tvarování. Zlepšení poměru signál šum sníží dobu trvání pulzu. To je třeba proto, aby dva po sobě jdoucí pulzy nesplynuly, protože by nastala chyba při měření amplitudy. [5]

Předzesilovač je konstruován jako integrátor, který převede úzký pulz z detektoru na delší. Horní propust CR slouží k protáhnutí pulzu – nastavení doby prodloužení. Dolní propust RC slouží k omezení šířky pásma a určuje dobu náběžné hrany. Při návrhu systému se hledá kompromis mezi minimálním šumem a maximální rychlostí. Dále musí být tvarovací obvod kompatibilní s A/D převodníkem, tedy vlastně tvarovací obvod optimalizuje signál pro A/D převodník. V některých případech se používají “charge sensing” A/D převodníky, pro zpracování signálu z photomultiplier tubes.

Všechny zesilovače mají omezené pásmo, takže každý zesilovač funguje i jako tvarovač.

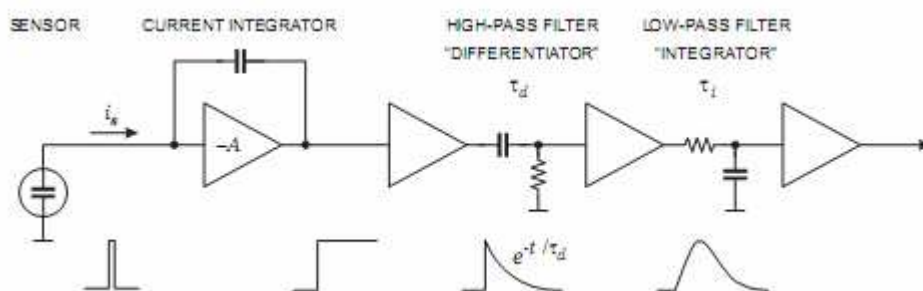
- **A/D převodník.**

Analogově digitální převodník převede neustále se měnící amplitudu na diskretní úrovně a každé úrovni odpovídá jeden výstupní kód. A/D převodník se vybírá podle kompromisu mezi rychlostí a rozlišením. Lze použít paralelní A/D převodník.

- **Elektromechanická konstrukce.**

Musí se zabezpečit odvod tepla, zamezit přeslechům.

Podrobnější schéma pro zpracování signálu z polovodičového detektoru radiace:



Obrázek 1.4.2 [5] Podrobnější schéma obvodu pro zpracování signálu z polovodičového detektoru radiace

## 2 Počítačová simulace a návrh obvodů

### 2.1 Koncept

Cílem práce je zkonstruovat obvody pro analogové a digitální zpracování signálu z polovodičového detektoru radiace a porovnat jejich parametry. Pro tento účel byl zvolen následující koncept. Vstupní signál je veden z polovodičového detektoru radiace, který může být pro účely měření nahrazen generátorem signálu. Vstupní signál je zesílen nábojovým zesilovačem a následně je tvarován (filtrován) buď analogově nebo digitálně. V případě analogového tvarování je signál z nábojového zesilovače digitalizován až po průchodu tvarovacími obvody. V případě digitálního tvarování signálu je provedena digitalizace hned za nábojovým zesilovačem a tvarovaný signál se získá na výstupu číslicového filtru. Tvarovaný signál je posléze přenesen do počítače. Zde se provádí následná analýza a vyhodnocení kvality jednotlivých způsobů (analogové/digitální) filtrace. Software pro vyhodnocování vlastností obvodů je součástí této práce. Blokové schéma konceptu je zobrazeno na obrázku 2.1.1 .



Obrázek 2.1.1 Blokové schéma konceptu obvodu

### 2.2 Simulace

Při návrhu konkrétních zapojení se vychází ze znalostí, nabytých studií literatury [4], [5].

Pro návrh analogových obvodů ( řetězec pro analogové zpracování signálu na obrázku 2.1.1 ) a ověření jejich funkce je použita počítačová simulace s využitím známého programu PSPICE, jenž dovoluje v krátkém čase vyzkoušet mnoho konfigurací navrhovaných obvodů a simulovat jejich parametry pomocí různých analýz ( ac, dc, transientní, ... ). Tím odpadá nutnost navrhované obvody testovat dopředu na univerzálních zkušebních deskách,

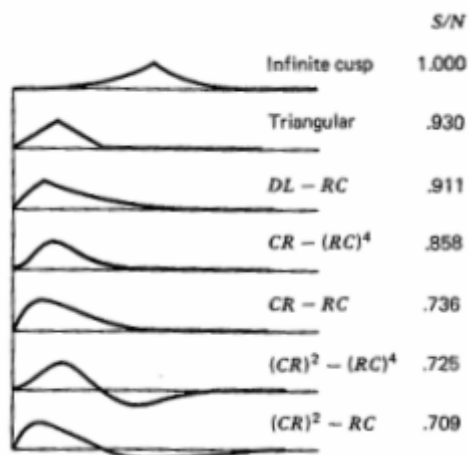


nepájivých polích, ... .

Prvním předmětem simulace je nábojový zesilovač. Nábojový zesilovač je prvním blokem celého řetězce a jeho funkce je zesílit vstupní signál s nízkou úrovní a přizpůsobit ho pro další zpracování. Požadavky na nábojový zesilovač jsou nízký šum, dostatečně velké zesílení, vysoká vstupní impedance, prodloužení periody signálu na dobu potřebnou k dalšímu zpracování ( dobu vhodnou pro převod na číslicový signál v případě digitálního tvarování nebo dobu vhodnou pro analogové tvarování signálu a následný převod na číslicový signál ). Nábojový zesilovač je testován pro nejhorší možnou situaci, to je nízká amplituda vstupního testovacího signálu s krátkou periodou, řádově jednotky ps, tedy velmi malý náboj na vstupu nábojového zesilovače. V simulaci bylo testováno několik operačních zesilovačů společně s různými variacemi hodnot připojených pasivních součástek. Simulace byly prováděny v režimu transientní analýzy. Výsledky získané simulací jednotlivých konfigurací obvodů jsou při simulaci graficky zobrazené pro umožnění přehledného porovnání a volby optimální konfigurace pasivních součástek a operačního zesilovače. Ze všech kombinací zkoušených součástek byla zvolena taková konfigurace, která splňuje výše uvedené požadavky na nábojový zesilovač a zároveň je realizovatelná. Realizovatelnost spočívá ve volbě dostupného operačního zesilovače – splňuje důležité parametry jako je nízký šum, velká šířka pásma, velká rychlost přeběhu, je cenově přijatelný a dostupný na trhu. V návrhu je uvažováno několik typů operačních zesilovačů umožňujících vzájemnou záměnu v obvodu (pinově kompatibilní součástky).

Druhým předmětem simulace je analogový filtr (tvarovací obvod). Tento blok signál vhodně tvaruje (filtruje) a případně zároveň i zesiluje. Požadavky kladené na filtr jsou vhodný tvar výstupního signálu, nízké zkreslení tvarovaného signálu vlivem šumu, výstupní rozkmit tvarovaného signálu musí odpovídat vstupnímu rozsahu A/D převodníku, prodloužení doby trvání pulsu musí být na dobu potřebnou k převedení signálu do číslicové podoby. Analogový filtr je při simulacích připojen na výstup nábojového zesilovače, testování tedy probíhá se stejným vstupním signálem jako v případě simulací samotného nábojového zesilovače. Simulace byly provedeny v režimu transientní analýzy. Stejně jako u nábojového zesilovače jsou výsledky jednotlivých simulací pro různé konfigurace filtrů graficky porovnané.

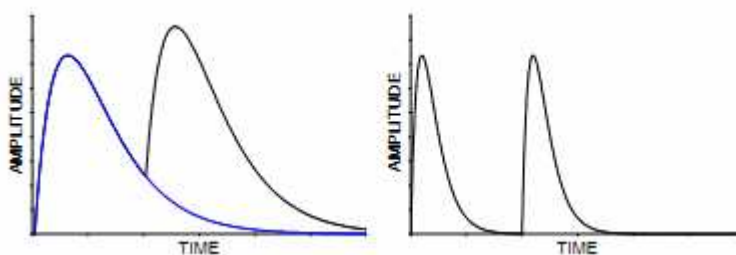
Tvar signálu souvisí s jeho frekvenčním spektrem, vlastnosti filtru tak lze určit dle tvaru výstupního signálu. Různý tvar výstupního signálu odpovídá různým poměrům signál/šum.



Obrázek 2.2.1 [4] Tvary signálů a jejich přibližný odstup signál/šum

Tvary signálů a jejich přibližný odstup signál/šum lze nalézt na obrázku 2.2.1 [4]. Pro analogový tvarovací obvod je použit tvar výstupního signálu jednoduchý pro realizaci, s dostatečně dobrým odstupem signál/šum. Zvolený tvar pulzu je na obrázku 2.2.1 [4] označen jako CR-RC (třetí zdola), teoretická přibližná hodnota odstupů signál/šum uvedená pro představu je 0,736. Při simulacích a jejich grafickém vyhodnocení je kladen důraz na eliminaci nežádoucích jevů, které mohou při zpracování (tvarování, filtraci) signálu nastat. Tyto jevy jsou především amplitude pile-up a baseline undershoot.

#### Amplitude pile-up



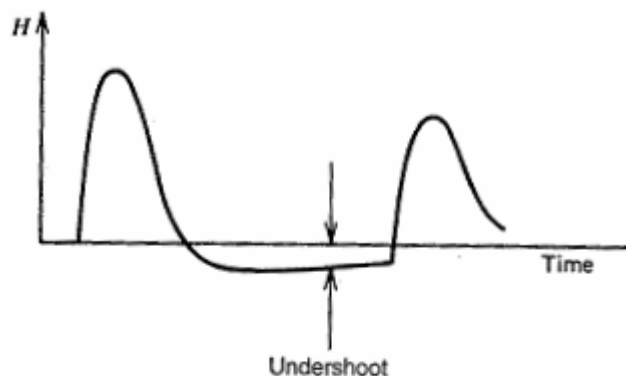
Obrázek 2.2.2 [5] Amplitude pile-up

Amplitude pile-up volně přeloženo znamená překrytí se dvou po sobě následujících pulzů, příklad je na obrázku 2.2.2 [5] vlevo. Problém je způsoben přílišnou dobou trvání pulzu, při měření amplitudy druhého pulzu získáme špatnou hodnotu. Problém se eliminuje zkrácením doby trvání pulzu (správnou volbou doby trvání pulzu). Na obrázku 2.2.2 [5] vpravo je příklad zkrácení doby trvání pulzu, amplitude pile-up v tomto případě nenastává.

#### Baseline undershoot

Baseline undershoot volně přeloženo znamená podtečení pulzu pod úroveň 0 V.

Při měření amplitudy druhého pulzu získáme špatnou hodnotu. Příklad je vidět na obrázku 2.2.3 [4]. Problém se rovněž eliminuje zkrácením doby trvání pulzu (správnou volbou doby trvání pulzu).



**Obrázek 2.2.3 [4] Baseline undershoot**

Při simulacích analogových filtrů je nutno dosáhnout takového výstupního signálu, který je kompatibilní s běžně na trhu dostupnými a pro aplikaci testování cenově přijatelnými A/D převodníky. Proto je třeba dosáhnout výstupního napětí v rozsahu vstupního napětí A/D převodníku a vhodné periody signálu, kterou umožní A/D převodník navzorkovat dostatečným počtem vzorků (pro hrubé rozlišení by měl být každý pulz navzorkován alespoň v deseti bodech, čím více vzorků na jeden pulz vyjde, tím přesnější bude měření amplitudy pulzu). Ke zjednodušení je možno využít stejný typ operačního zesilovače jako v nábojovém zesilovači, protože jeho parametry jsou lepší, než je třeba pro potřeby tvarování signálu. Při simulaci filtru byla uvažována možnost porovnání více typů analogových filtrů.

Jednou variantou je filtr složený z RC a CR článků. Každý článek je impedančně oddělen operačním zesilovačem. Tato úprava byla provedena kvůli tomu, aby filtr zesiloval signál a nedocházelo k zatížení předchozích bloků a poklesu amplitudy signálu, dále byl tento přístup zvolen z důvodu přizpůsobení výstupního signálu z filtru vstupnímu rozsahu A/D převodníku.

Další zkoušenou variantou byl aktivní filtr třetího řádu s mnohonásobnou zpětnou vazbou. Parametry filtru lze zvolit tak, že úroveň výstupního signálu bude odpovídat vstupnímu rozsahu navazujícího A/D převodníku. Jedná se o aktivní filtr, není potřeba žádná další úprava. Pro určení hodnot pasivních součástek při návrhu filtru s požadovanými přenosovými parametry byl využit návrhový software z internetových stránek [6]. Návrh byl posléze upraven a odladěn v simulaci v programu PSPICE .

Pro návrh číslicového systému (řetězec pro digitální zpracování signálu na obrázku 2.1.1) byl použit program ModelSim - Altera. Digitální filtr byl navržen ve vývojovém prostředí Quartus. Zde byl také vygenerován VHDL kód popisující navržený filtr. Pomocí stejného nástroje byly také zadány koeficienty navrhovaného filtru, určující jeho přenosové charakteristiky. Vygenerovaný kód byl posléze začleněn do navrhovaného číslicového systému. Následně byly provedeny simulace celého číslicového systému ověřující jeho funkčnost. Některé další prvky číslicového systému (například paměť typu FIFO) byly rovněž navrženy ve vývojovém prostředí Quartus a zde byl také vygenerován VHDL kód popisující jejich funkci.

### 2.3 Návrh hardwaru

Požadavky na zapojení jsou následující. Jedná se o univerzální zapojení, umožňující realizovat zpracování signálu analogově a nebo digitálně.

K digitálnímu zpracování signálu je využita již navržená deska poskytnutá konzultantem diplomové práce. Tato deska je osazena hradlovým polem ALTERA CycloneII (typ EP2C8T144C6). V tomto hradlovém poli je realizován číslicový filtr a ostatní funkční bloky. Deska komunikuje s počítačem prostřednictvím sériové sběrnice UART. Použitá deska je dále osazena dvěma rychlými analogově digitálními převodníky (typ LTC225X). Vstupy analogově digitálních převodníků jsou vyvedeny na pinovou lištu, prostřednictvím které je možno připojit analogový signál. Stejným konektorem (protikusem k tomuto konektoru) je osazena nově navrhovaná deska obsahující nábojový zesilovač, aby umožňovala snadné připojení k desce s hradlovým polem.

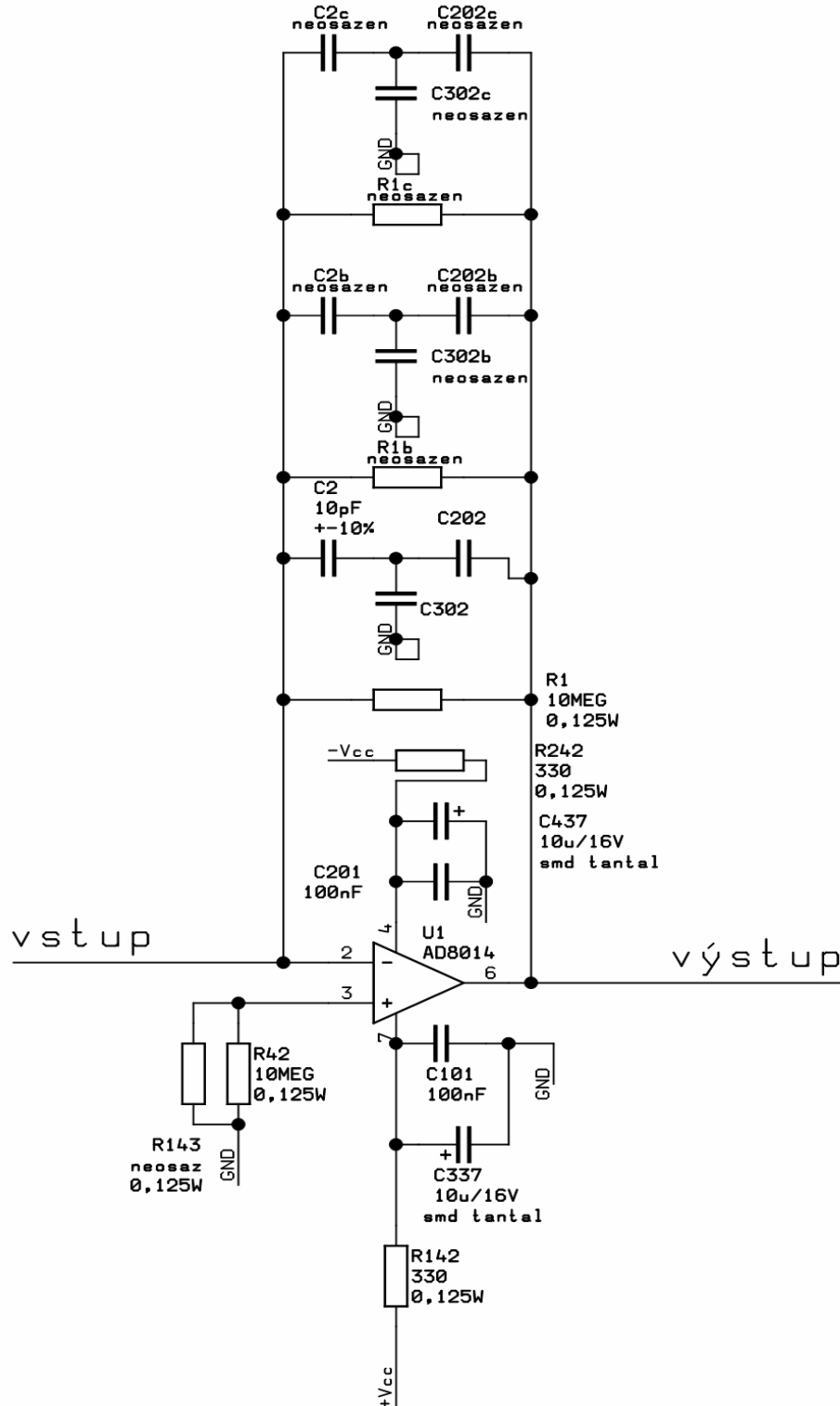
Dále zapojení umožňuje změnu napájecího napětí operačních zesilovačů a procesoru. Je umožněno měnit konfigurace nábojového zesilovače a analogových filtrů, měnit výstupní napětí jednotlivých filtrů. Je možnost přepnutí mezi digitálním a analogovým zpracováním signálu. Další možností je úplně oddělení napájení analogové a digitální části napájení – přímé napájení pomocí externích zdrojů. Dále zapojení umožňuje široký rozsah vstupního napájecího napětí. Deska umožňuje signalizaci pomocí led diod, ovládání pomocných funkcí pomocí tlačítek. Pro přivedení vstupního signálu z detektoru je použit SMB konektor, pro přivedení testovacího signálu z generátoru je použit BNC konektor. Je zde možnost vyvedení výstupního signálu obou filtrů přes BNC konektor a sledování výstupního signálu z analogových filtrů osciloskopem. Dále je možnost v různých bodech řetězce pro analogové

zpracování signálu převést signál do digitální podoby. Deska umožní spojení s počítačem přes komunikační rozhraní RS 232 – tímto způsobem jsou přeneseny vzorky analogového signálu k dalšímu zpracování.

Pro kreslení schématu a desky plošného spoje je využit návrhový software FORMICA.

## 2.4 Navržené zapojení rozebrané po jednotlivých funkčních blocích

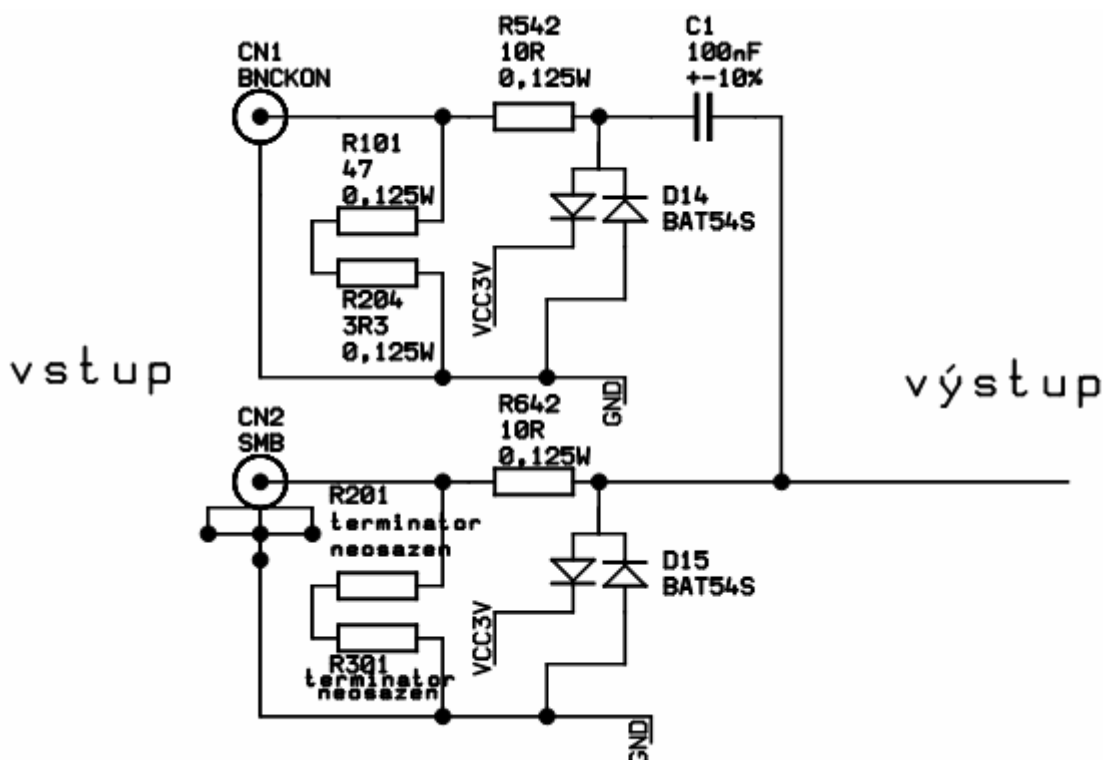
- *Nábojový zesilovač*



Obrázek 2.4. 1 Nábojový zesilovač

Schéma nábojového zesilovače je na obrázku 2.4.1. Základ tvoří operační zesilovač AD8014. Tento typ byl zvolen na základě simulací, pro svou finanční dostupnost a dostupnost na trhu, včetně možnosti poskytnutí vzorků od výrobce. Operační zesilovač je napájen symetrickým napětím  $\pm 5$  V. Napájení je přivedeno přes RC filtr a je blokováno blokovacími kondenzátory. Ve zpětné vazbě jsou volné pozice (neosazené součástky) pro případné zapojení dalších součástek. Tento přístup umožní otestovat a porovnat více konfigurací nábojového zesilovače. Zapojení součástek do T ve zpětné vazbě umožní realizovat více potřebných kapacit, případně hodnot rezistorů. Použitý operační zesilovač je vybrán v pouzdře SOP8. Volba tohoto pouzdra byla záměrná, protože výrobce nabízí několik různých typů zesilovačů ve stejném pouzdře a se stejnou funkcí vývodů součástky. Díky tomu je možné na jedné desce otestovat více různých operačních zesilovačů.

- *Vstupní obvody:*



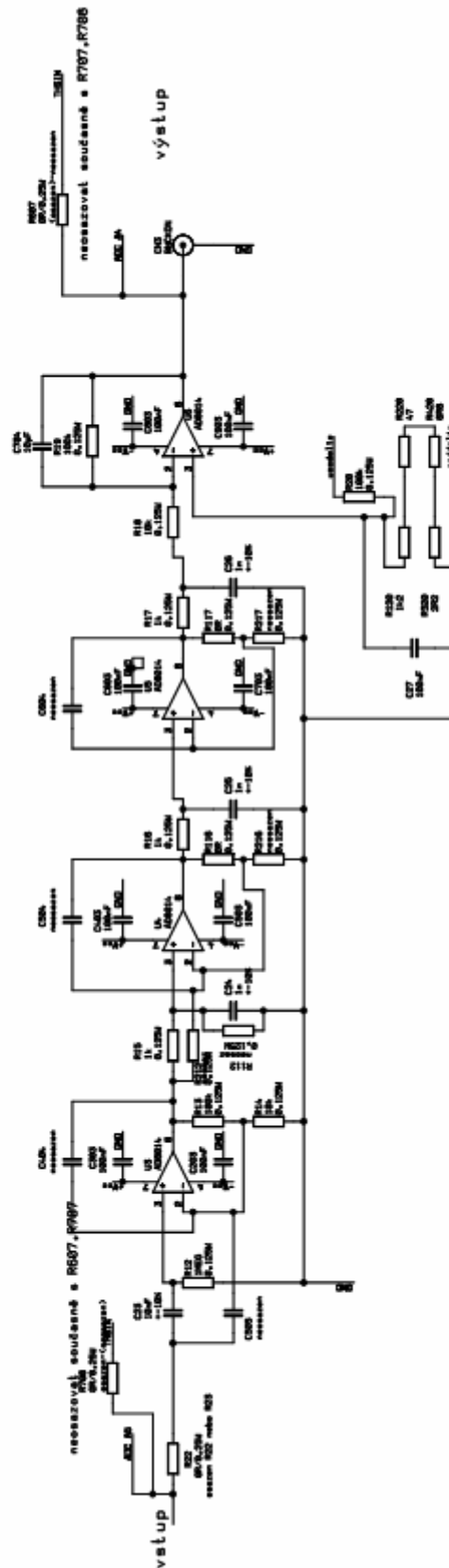
Obrázek 2.4.2 Vstupní obvody

Schéma vstupních obvodů je na obrázku 2.4.2. Vstup pro signál z polovodičového detektoru radiace je zajištěn prostřednictvím SMB konektoru. Vstup pro testovací signál z generátoru je zajištěn prostřednictvím BNC konektoru. V případě testovacího signálu je na desce osazen terminační rezistor (R101, R204) pro potlačení překmitů na nepřízpůsoběném

vedení (koaxiální kabel od generátoru signálu), ochranné diody a rezistor jsou zde proti přepětí na vstupu ( D14, R542 ).



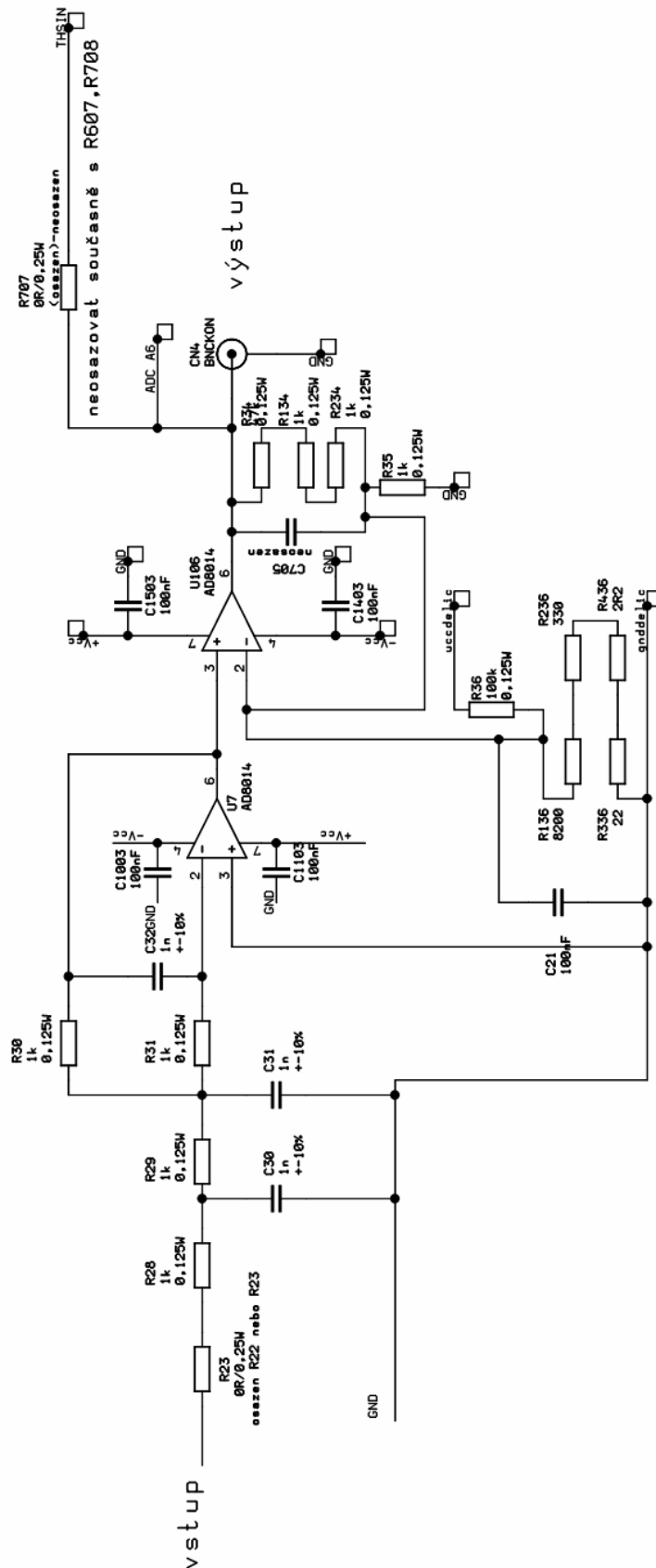
- *CR-RC filtr třetího řádu*



Obrázek 2.4.3 CR-RC filtr třetího řádu

Schéma CR-RC filtru třetího řádu je na obrázku 2.4.3. Filtr navazuje na nábojový zesilovač. Výstup filtračního bloku je navázán na vstup A/D převodníku. Výběr používaného filtru se provede osazením nebo neosazením rezistoru s hodnotou  $0 \Omega$ , který slouží jako propojka (osadí se R22 a zároveň se neosadí R23). Vždy se osadí pouze jeden rezistor z celé skupiny rezistorů určeného pro výběr. Filtr je osazen operačními zesilovači AD8014 v pouzdře SOP8. Použité operační zesilovače rovněž umožňují záměnu za jiný typ se stejným pouzdrem a stejnou funkcí vývodů, jako v případě nábojového zesilovače. Výstup filtru je vyveden na BNC konektor (umožňující připojení osciloskopu pro sledování výstupního průběhu). Dále je signál přiveden na vstup A/D převodníku. Signál je ještě přiveden na obvod propojení desky na desku s hradlovým polem (na obrázku 2.4.10), který vytváří diferenciální signál. Tato konverze je potřebná v případě, kdy bude připojena deska s hradlovým polem a rychlým převodníkem, který vyžaduje na vstupu diferenciální signál. Operační zesilovač, ze kterého je vyveden výstup ve svém zapojení umožňuje posun celého průběhu napětí, to je důležité pro přizpůsobení výstupního napětí analogově digitálnímu převodníku. Posuv hladiny výstupního napětí je možno nastavovat pomocí odporového děliče napájeného z kladné a záporné reference (odporový dělič R20 a R120, R220, R320, R420).

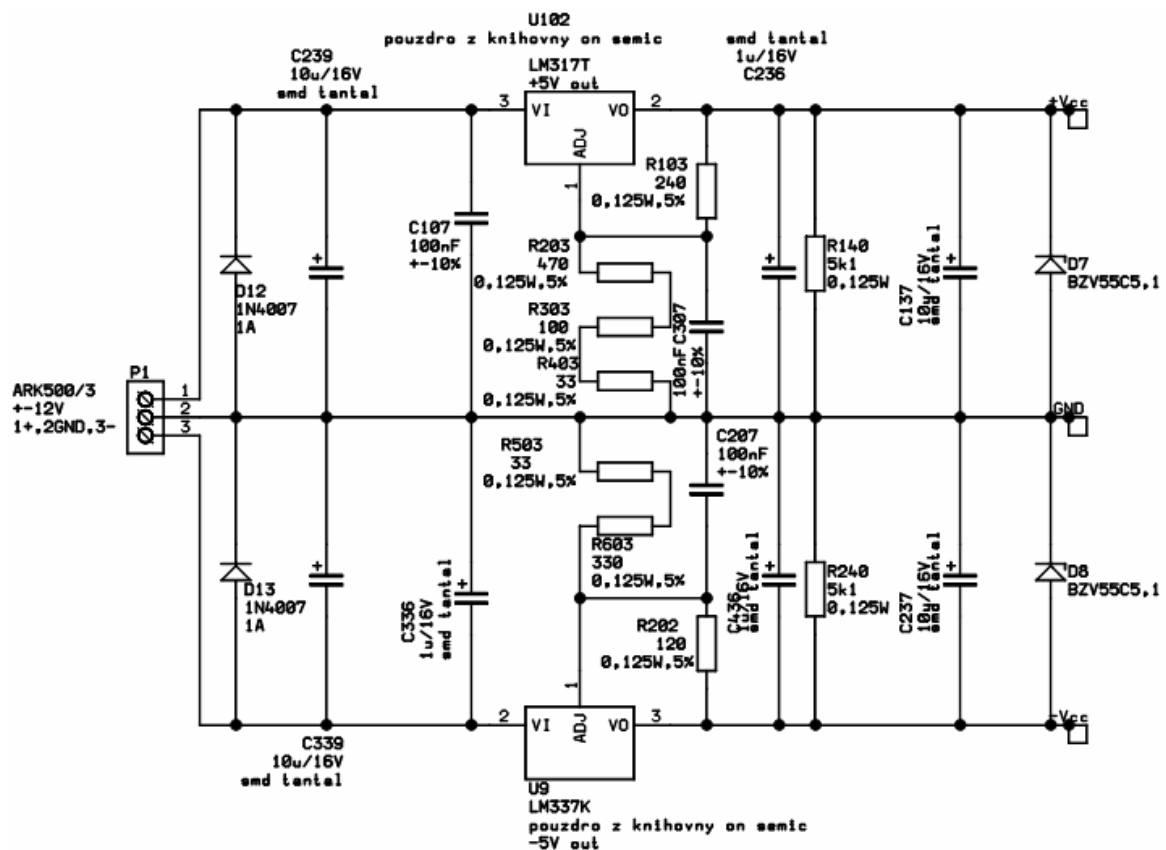
- *Aktivní filtr třetího řádu s mnohonásobnou zpětnou vazbou*



Obrázek 2.4.4 Aktivní filtr třetího řádu s mnohonásobnou zpětnou vazbou

Schéma aktivního filtru s mnohonásobnou zpětnou vazbou je na obrázku 2.4.4. Filtr se vybere pomocí příslušného rezistoru stejně jako filtr v předchozím případě (neosadí se R22 a zároveň se osadí R23). Je zde stejná možnost volby výstupu i posunu hladiny výstupního napětí. Tento filtr byl zvolen tak, aby bylo možno jeho parametry porovnat s prvním analogovým filtrem a digitálním filtrem.

- *Napájecí zdroj*

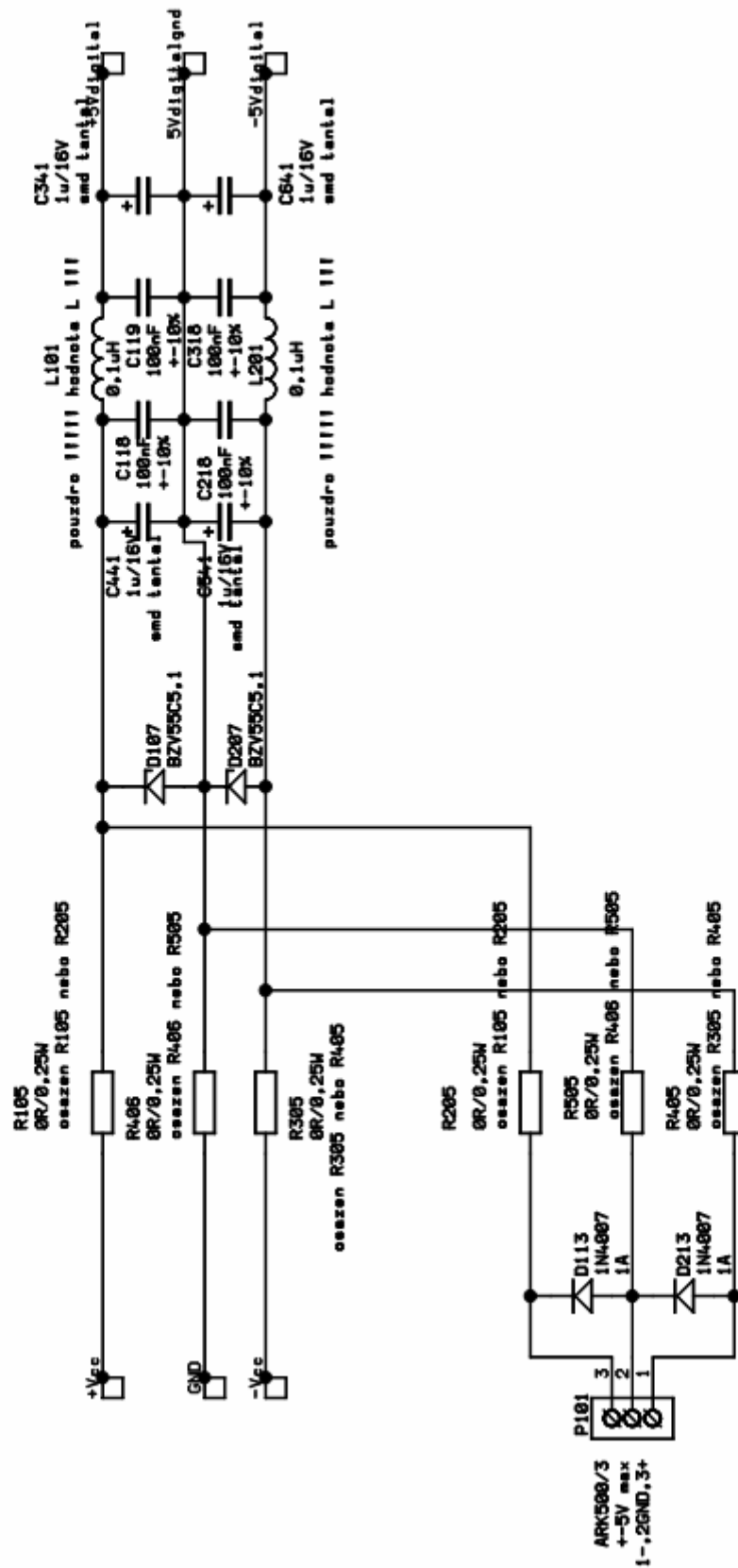


Obrázek 2.4.5 Napájecí zdroj

Schéma napájecího zdroje je na obrázku 2.4.5. Zdroj je realizován jako symetrický zdroj s širokým rozsahem vstupního napětí – absolutní maximální hodnota vstupního napětí je  $\pm 43$  V (hodnota kvůli výstupnímu napětí napájecího zdroje nižšího napětí na obrázku 2.4.7). Maximální prakticky použitelná hodnota vstupního napětí je  $\pm 30$  V (vzhledem k proudovému omezení obvodu LM317, LM337 při maximálním možném rozdílu vstupního a výstupního napětí obvodu). Výstupní napětí zdroje v zapojení na obrázku 2.4.5 je nastaveno na  $\pm 5$  V. Vhodnou volbou hodnot rezistorů ve zpětné vazbě integrovaných stabilizátorů může být nastaveno jiné výstupní napětí (R103 a R203, R303, R403 pro zdroj kladného napětí, R202 a R503, R603 pro zdroj záporného napětí). Pro regulaci napětí jsou použity integrované

stabilizátory v zapojení doporučeném výrobcem. Na výstupu stabilizátorů musí být připojena minimální zátěž v podobě R148 a R248 pro zajištění trvalého proudového zatížení, aby nemohlo výstupní napětí překročit požadovanou hodnotu v případě nízkého zatěžovacího proudu. Vstup pro napájecí napětí je vyveden na klasickou svorkovnici, předpokládá se využití v laboratoři tak, že se ke svorkovnici připojí stabilizovaný zdroj s nastavitelnou proudovou pojistkou. Správnou velikost výstupního napětí pojišťují Zenerovy diody (D7, D8). Proto, aby mohli správně omezit případné přepětí je třeba správně nastavit proudovou pojistku napájecího zdroje. Zdroj se využije pro napájení analogových obvodů – operačních zesilovačů, napěťové reference, ... .

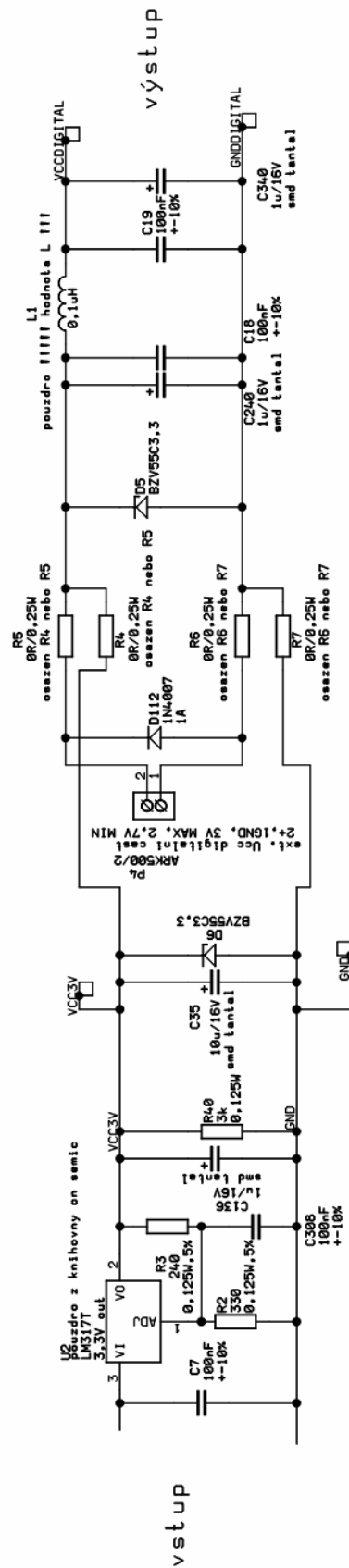
- *Filtr napájecího napětí*



Obrázek 2.4.6 Filtr napájecího napětí

Schéma filtru napájecího napětí je na obrázku 2.4.6. Neosazením obvodů napájecího zdroje (na obrázku 2.4.5) lze využít tento obvod pro přivedení externího napájecího napětí  $\pm 5V$  (současně s osazením rezistorů R105, R205, R305, R405, R406). Vstup externího napájecího napětí není stabilizován, proto je nutné přivést na svorkovnici velikost napětí nepřekračující doporučený rozsah udávaný výrobcem připojených součástek. K zamezení překročení napájecího napětí slouží Zenerovy diody (D113, D213), které ochrání obvod pouze do určité hodnoty proudu. V případě připojení na tvrdý napájecí zdroj bude tato ochrana neúčinná. Část filtru je v současné verzi zkonstruovaného zařízení nevyužita.

- *Napájecí zdroj nižšího napětí*



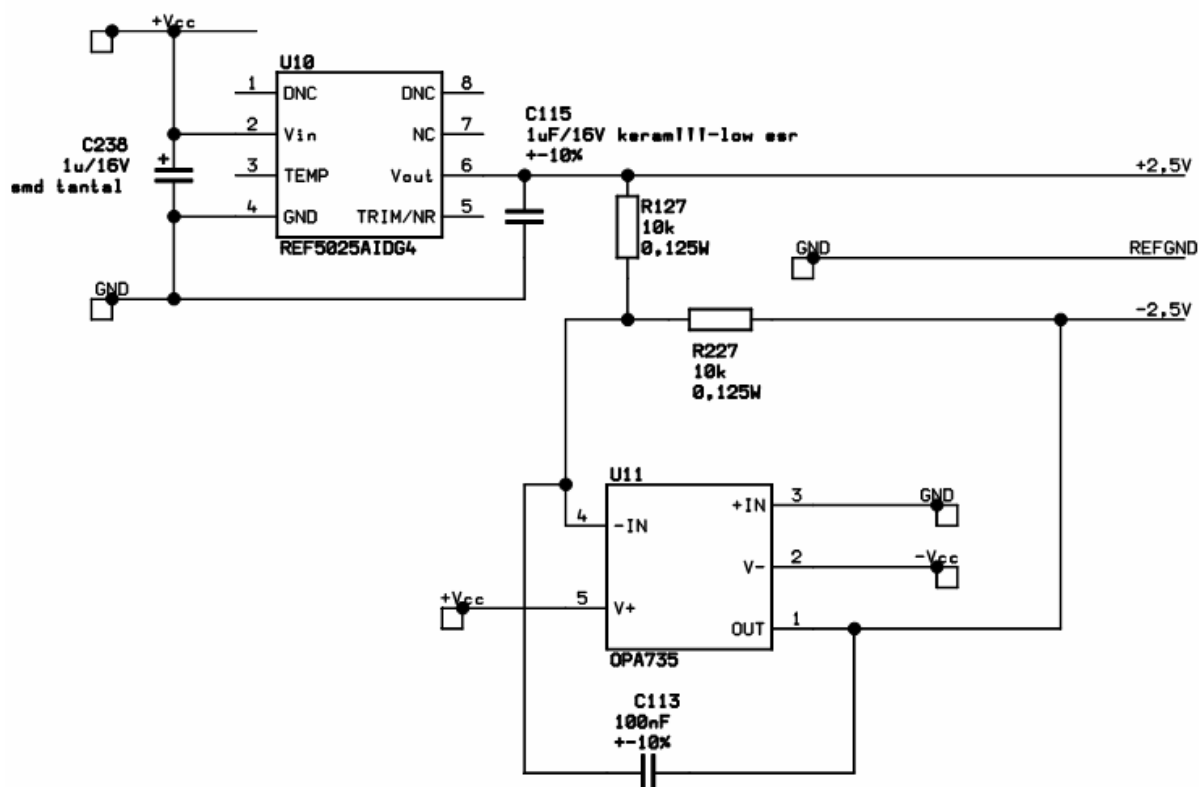
Obrázek 2.4.7 Napájecí zdroj nižšího napětí



Schéma napájecího zdroje nižšího napětí je na obrázku 2.4.7. Obvod je napájen ze stejného vstupu jako zdroj pro napájení analogové části (filtry, nábojový zesilovač, ...). Je využit stejný integrovaný stabilizátor LM317. Výstupní napětí stabilizátoru je nastaveno na hodnotu 3,3 V. Vhodnou volbou hodnot rezistorů ve zpětné vazbě integrovaného stabilizátoru může být nastaveno jiné výstupní napětí (rezistory R2 a R3). Tento zdroj je určen k napájení analogové (výstupy VCC3V a GND) i digitální (výstupy VCCDIGITAL A GNDDIGITAL ) části procesoru. Napájení pro digitální část procesoru je rovněž využito pro napájení obvodu komunikace přes rozhraní RS 232 – na obrázku 2.4.11). Navržené zapojení odděluje napájecí napětí pro analogovou a digitální část procesoru CLC filtrem, použití indukčností v provedení SMD v pouzdře 0805 umožňuje nahrazení indukčností rezistorem, je tedy možné testovat která varianta filtru (CRC nebo CLC) bude lépe potlačovat rušení z napájecích přívodů.

Navržené zapojení obvodu zdroje nižšího napětí umožňuje i úplně oddělené napájení analogové i digitální části procesoru prostřednictvím nasazení rezistorů pro výběr R4, R7 a osazením rezistorů R5, R6 a přivedením externího napájecího napětí. Toto externí napájecí napětí však nesmí přesáhnout maximální úroveň určenou připojenými součástkami. Externí vstup je chráněn Zenerovou diodou, stejně jako v případě napájecího zdroje na obrázku 2.4.5.

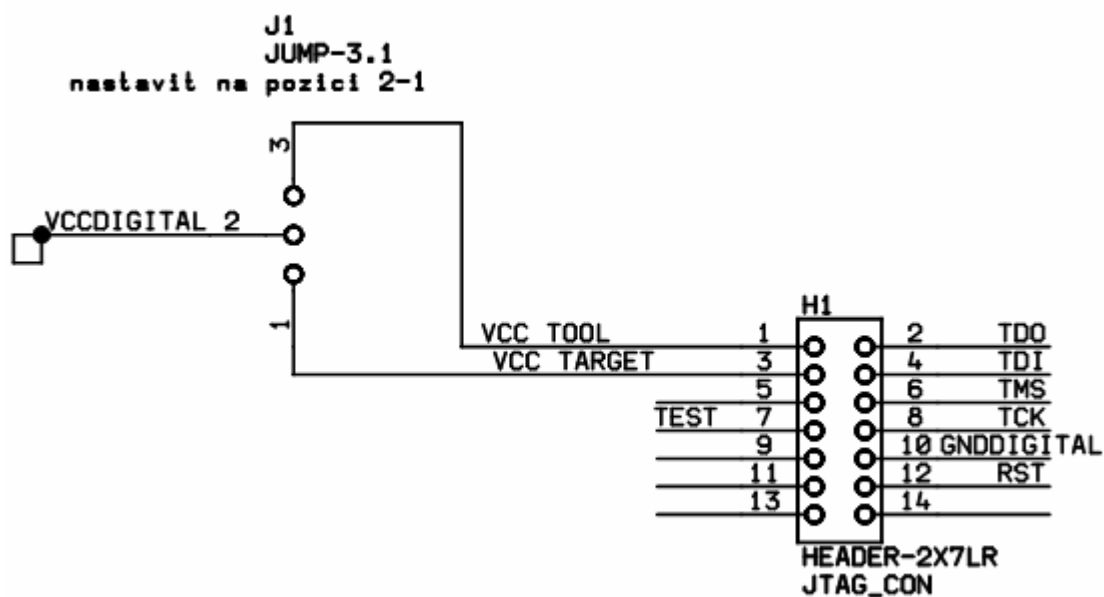
- *Napět'ová reference*



Obrázek 2.4.8 Napět'ová reference

Schéma obvodu napět'ové reference je na obrázku 2.4.8. Napět'ová reference je využita jednak jako přesný zdroj napětí pro analogově digitální převodníky (pro procesor) z důvodu přesnosti převodu. Dále je využita pro vytvoření posuvu klidové hladiny výstupního napětí analogových filtrů. Napět'ová reference je napájena z analogového napájecího napětí. Výstupní napětí obvodu napět'ové reference je  $\pm 2,5$  V. Je použito zapojení doporučené výrobcem, záporné výstupní napětí je vytvořeno z kladného výstupního napětí operačním zesilovačem U11 (typ OPA735) v invertujícím zapojení se zesílením -1.

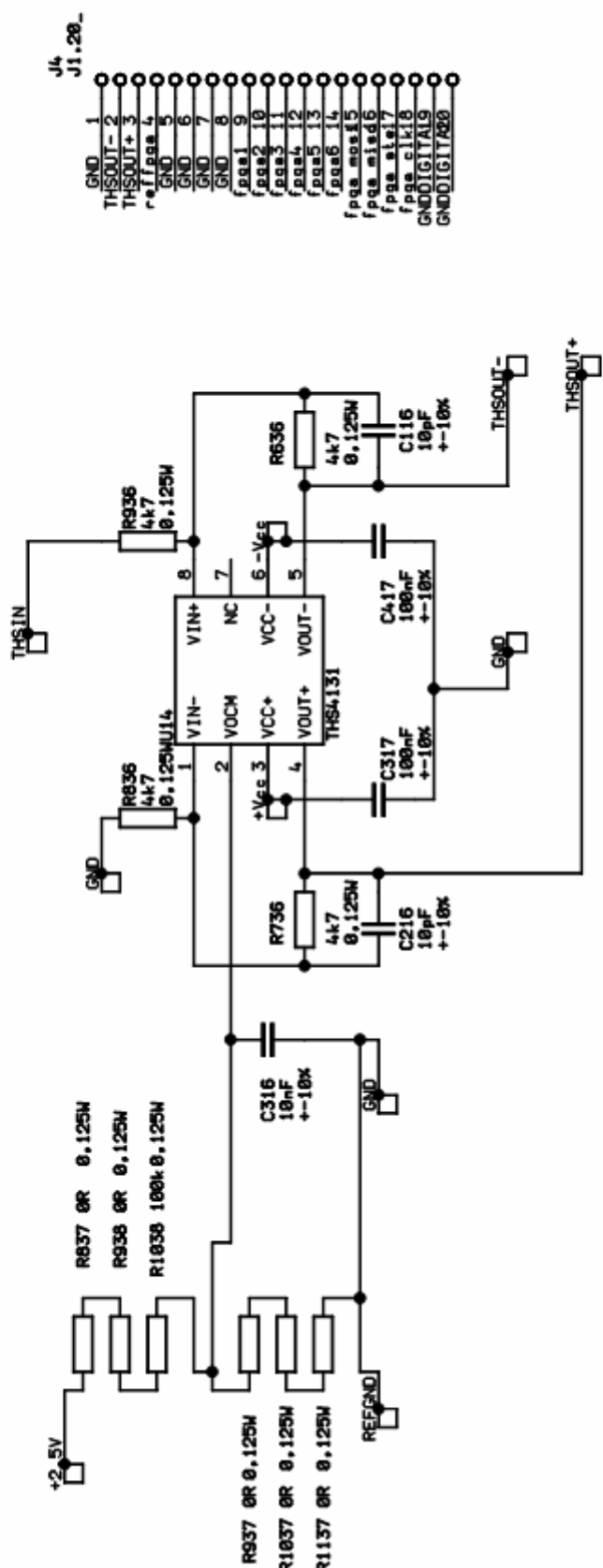
- **Programovací konektor JTAG**



Obrázek 2.4.9 Programovací konektor JTAG

Schéma zapojení programovacího konektoru JTAG je na obrázku 2.4.9. Pro programování procesoru je využito rozhraní JTAG v zapojení doporučeném výrobcem procesoru, využije se programátor přímo od výrobce procesoru – Texas Instruments. Programátor poskytne konzultant diplomové práce.

- *Propojení na desku s hradlovým polem*



Obrázek 2.4.10 Propojení na desku s hradlovým polem



linky přivedené na Rxd a Txd piny procesoru jsou ještě navíc paralelně vyvedeny na pinovou lištu, pro umožnění snadného sledování komunikace osciloskopem v případě potřeby.



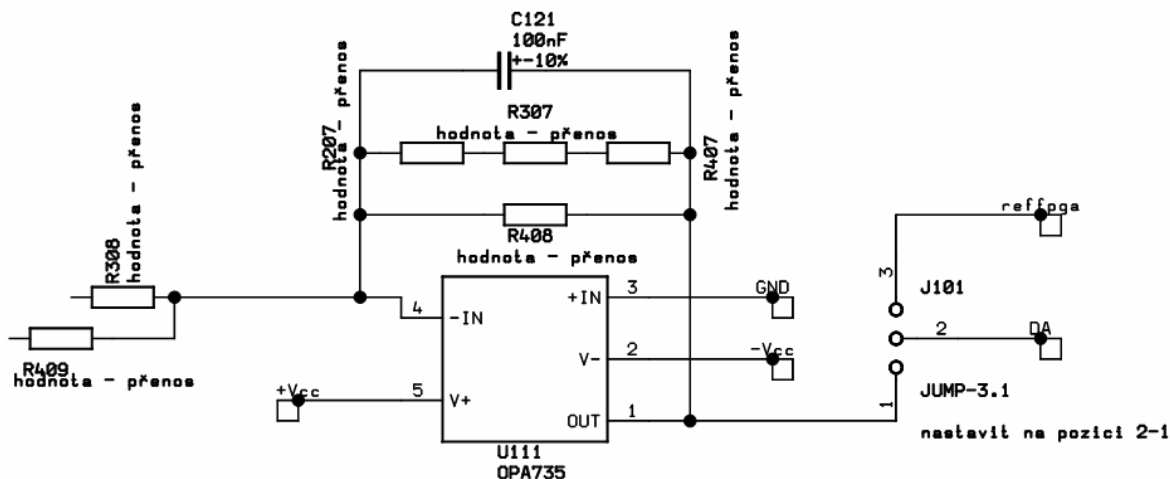
Schéma zapojení procesoru je na obrázku 2.4.12. Použitý procesor (typ MSP430F5438A) byl vybrán, protože splňoval všechny požadavky kladené touto aplikací. Tyto požadavky jsou. Musí obsahovat komunikační rozhraní UART (obsahuje 4x). Musí mít alespoň 12ti bitový vícekanálový A/D převodník, s dostatečně rychlým vzorkováním a s podporou externího referenčního napětí, z důvodu přesnosti měření signálu (obsahuje 14ti kanálový 12ti bitový A/D převodník, umožňuje externí napájecí napětí, vzorkovací frekvence je 1 MHz, to je dostatečné pro testování se signálem o frekvenci 1 kHz). Musí mít dostatečně velkou paměť pro navržený program (splňuje). Musí umožnit snadné programování pomocí rozhraní JTAG, musí umožnit snadné ladění programu ve vhodném softwaru pro programování (výrobce Texas Instruments poskytuje software Code Composer Studio, který je vhodný pro vývoj složitých aplikací, pro tuto aplikaci tedy plně postačí). Dále je vhodná dostupnost ukázkových zdrojových kódů v jazyku C (splňuje) a existující internetová fóra zabývající se problematikou tohoto typu procesoru (splňuje, je to vhodné zejména při řešení nejasností, neočekávaných problémů). Dalšími důvody pro výběru tohoto procesoru byly dobrá dostupnost na trhu, cenová přijatelnost dostatek vstupně výstupních portů, možnost poskytnutí vzorku od výrobce, předchozí zkušenosti konzultanta diplomové práce s tímto typem procesoru v podobné aplikaci.

Z důvodu přesnosti analogově digitálního převodu je připojena externí napěťová reference. Vstupy A/D převodníku jsou chráněny proti přepětí diodami (D11, D16, D17) v kombinaci s rezistory (R341, R441, R442). Pro zajištění přesného časování přenosu po sériovém kanálu byl pro taktování procesoru použit krystalový oscilátor 12 MHz.

Pro účely případného ladění bylo provedeno vyvedení signálů rozhraní SPI na pinovou lištu, také bylo vyvedeno několik vstupně výstupních pinů procesoru na test pointy plošného spoje (podle doporučení výrobcem, pro možnost ověření některých funkcí - například přepnutí na externí krystalový oscilátor). Vyvedené rozhraní SPI a SPI by Wire lze také využít jako vstupně výstupní piny pro možnost připojení dalších zařízení, komunikace, signalizace. K procesoru jsou připojeny led diody pro možnost signalizace a tlačítka pro možnost ovládání pomocných funkcí. Reset procesoru je vyveden na tlačítko pro usnadnění ladění programu v procesoru.



- **Obvod umožňující využití napěťové reference pro posuv hladiny výstupního napětí analogových filtrů**



Obrázek 2.4.13 Obvod pro posuv napěťové hladiny výstupního napětí analogových filtrů

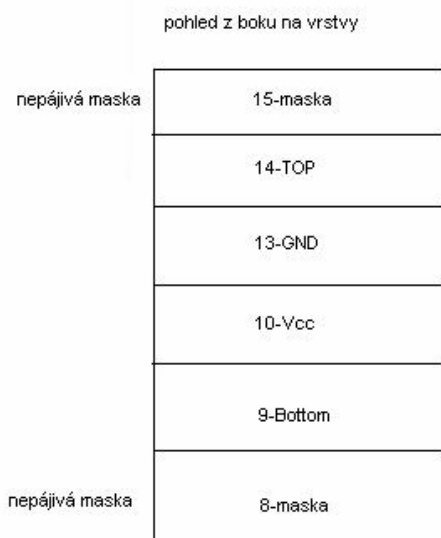
Použitou napěťovou referenci je možné zatížit pouze určitým proudem (dle katalogového listu dodaného výrobcem obvodu napěťové reference), proto je využito zapojení s operačním zesilovačem U111 (typ OPA 735) na obrázku 2.4.13 pro získání tvrdšího zdroje referenčního napětí.

## 2.5 Deska plošného spoje

Propojení součástek je realizováno na čtyřvrstevném plošném spoji. Vícevrstvé spoje dovolují lepší propojitelnost všech signálů v navrhovaném obvodu a hlavně lze lépe provést rozvod napájení a tím lze dosáhnout lepších parametrů (odolnost vůči vnitřnímu rušení) analogových obvodů. Nevýhoda je složitější návrh oproti jednovrstvým a dvouvrstevným deskám, není možnost další úpravy vyrobené desky (do desky díky vnitřním vrstvám není možno vrtat předem neplánované otvory), cena za výrobu takové desky je vyšší oproti jednovrstvým a dvouvrstevným deskám. Návrh proto musí být precizní, trvá delší dobu, pro tuto aplikaci je použití čtyřvrstvé desky vhodné. Rozměr navržené desky je 151 mm x 93 mm.

Deska rozměrově přesahuje desku s hradlovým polem, to pro účely měření v laboratoři nevádí. Minimální šířka spoje 0,2 mm byla zvolena pro spoje **vedené** od procesoru. Ostatní spoje byly kresleny šířkou čáry 0,3 mm a 0,5 mm. Minimální izolační vzdálenost spojů je 0,2 mm. Prokovené otvory na desce mají minimální průměr 0,7 mm. Tloušťka měděných vrstev je 17  $\mu\text{m}$ , povrch desky je opatřen nepájivou maskou zelené barvy a plošky pro součástky jsou galvanicky pokovené zlatem pro lepší pájitelnost a větší odolnost při opakovaném pájení při testování různých součástek. Jako konektor pro připojení k desce s hradlovým polem a rychlými převodníky je použita jednořadá dvacetipinová dutinková lišta s roztečí 2,54 mm umístěná ve spodní části desky. Desky je možné vzájemně mechanicky přichytit pomocí distančních sloupků. Rozložení součástek na desce je provedeno podle doporučených zapojení součástek udávaných v katalogových listech. Zde se jedná především o blokové kondenzátory. Krystal je umístěn v těsné blízkosti procesoru a co nejdále od analogových obvodů. Pod procesorem je rozlita digitální zem. Pod zbytkem obvodu je rozlita analogová zem. Spoje jsou kresleny pokud možno co nejkratší, tak aby tvořili krátké smyčky. Kde je to možné, je využito ohyb spoje o  $45^\circ$  stupňů místo  $90^\circ$ . Většina součástek je v provedení SMD, což dále zlepšuje elektromagnetickou kompatibilitu desky. Je využito rozlité zemních a napájecích ploch, co největší možná šířka vodičů. Tam kde je to možné, jsou zvoleny minimální možné proudy, to snižuje vyzařování daných spojů. Komunikace s počítačem probíhá pokud možno v době, kdy neprobíhá analogově digitální převod, tak aby nedocházelo ke zbytečnému rušení vyhodnocovaného signálu komunikací.

Na obrázku 2.4.14 jsou zobrazeny vrstvy navrženého plošného spoje a jejich význam, motivy plošného spoje jsou umístěny v příloze diplomové práce. Vrstva bottom je využita pro rozmístění součástek napájecích zdrojů, vrstva top je využita pro rozmístění analogových obvodů a procesoru (tedy kompletního řetězce pro analogové zpracování signálu). Vnitřní vrstvy jsou využity pro rozvod napájecího napětí.

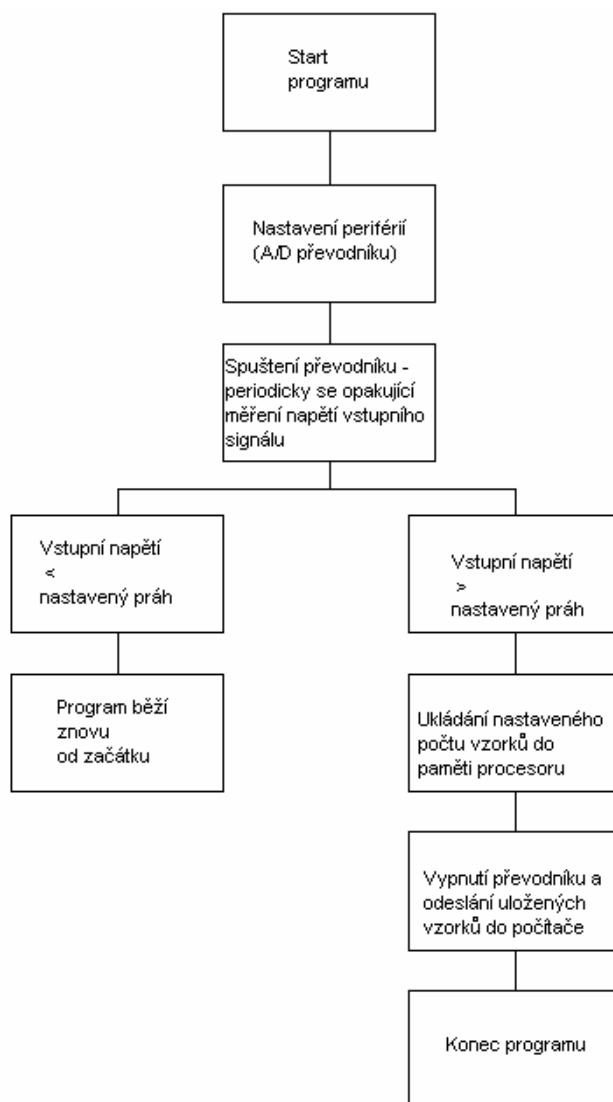


Obrázek 2.4.14 Význam jednotlivých vrstev plošného spoje

## 2.6 Software

- *Software v procesoru*

Software je napsán v programovacím jazyku C. K psaní kódu a ladění aplikace bylo použito vývojové prostředí Code Composer Studio, poskytované společností Texas Instruments - výrobcem mikroprocesoru. Vývojový diagram programu v procesoru je znázorněn na obrázku 2.4.15. Konec programu nastane po několikanásobném volitelně nastavitelném počtu opakování programu, pokud je to třeba k nasbírání dostatečného množství dat. Základní verze ale může proběhnout pouze jednou, tak jak je naznačeno na obrázku 2.4.15. Vzorkovací frekvence A/D převodníku je nastavena na 1 MHz. Rychlost komunikace přes RS 232 je nastavena na 115 200 Bd.



Obrázek 2.4.15 Vývojový diagram programu

- **Číslicový systém v hradlovém poli**

Realizovaný číslicový systém je popsán jazykem VHDL. Některé funkční bloky byly vygenerovány v prostředí Quartus, dodaným společností Altera. Vývojový diagram implementovaného algoritmu (hlavní funkce hradlového pole) je totožný s vývojovým diagramem programu pro mikroprocesor (na obrázku 2.4.15). Je použito hradlové pole ALTERA CycloneII (typ EP2C8T144C6). V hradlovém poli je realizován filtr typu FIR, který je vhodný pro filtraci signálu pro účely této práce. Bokové schéma základního vnitřního uspořádání hradlového pole je na obrázku 2.4.16. Na vstup je přiveden výstupní signál z rychlého A/D převodníku, následuje zpracování signálu, výstupem je sériová linka RS 232. Vstup pro signál z A/D převodníku je 12ti bitový. Rychlost komunikace přes RS 232 je nastavena na 115 200 Bd.



Obrázek 2.4.16 Vnitřní uspořádání hradlového pole

- *Software v počítači*

V počítači se vyhodnocují naměřená data. A/D převodník procesoru i na desce s hradlovým polem pracuje ve 12ti bitovém režimu (pro představu maximální možná hodnota v hexadecimálním formátu je 0 x 0FFF). U procesoru je každý vzorek odeslán ve dvou fázích, v první fázi se pošle nejvíce významný bajt (začíná MSB), v druhé části nejméně významný bajt (končí LSB). Pro zachytávání a prohlížení dat odeslaných z vyrobeného zařízení je využit program SAL32, který je volně dostupný. Data ukládá na pevný disk počítače ve formátu .RTF. Soubor se po uložení na pevný disk importuje do programu Matlab, kde se data upraví jednoduchým vytvořeným softwarem. Tento software spojí vždy dva příslušné přijaté bajty, takže je k dispozici kompletní původní informace o hodnotě napětí, které změřil převodník. Software dále data převede do matice o takových rozměrech, se kterými se bude dále snadněji pracovat (například takový rozměr, který umožní importování dat do tabulkového procesoru, kde je množství dat na jednom listu omezeno). Pro snadné zpracování software data exportuje z Matlabu do tabulkového procesoru Microsoft Excel. Zde se provede převod dat z hexadecimálního formátu na dekadický formát pomocí funkcí, které tabulkový procesor obsahuje. Dále se provede vyhodnocení výsledků měření (popsáno v kapitole 3.5). Další zpracování je možné kompletně provést i v programu Matlab, to je vhodné zejména při větším množství dat.

### 3 Měření a vyhodnocení naměřených výsledků

#### 3.1 Oživení zařízení

Zkonstruované zařízení se musí před vlastním měřením opatrně oživit tak, aby v případě chyby při ručním osazování součástek nebo nepřesnosti v návrhu zařízení nebyly poškozeny citlivé součástky na zařízení (na tohle je kladen zvláštní důraz, vzhledem k omezenému počtu vzorků součástek, který byl k dispozici). Oživení probíhá při současném měření parametrů jednotlivých funkčních bloků.

Postup oživení je následující. Nejprve se osadí napájecí část a ověří se parametry. Výstupní napětí všech zdrojů musí být přesné, bez výrazného zvlnění. Proběhlo několik změn pasivních součástek v napájecích obvodech, protože výstupní napětí nemělo správnou velikost. Dále se osadí mikroprocesor, ochranné Zenerovy diody, rezistory a diody, které tvoří ochrany proti přepětí.

Osazený procesor se vyzkouší naprogramovat některým ze základních funkčních programů, například blikáním led. Tímto krokem se ověří funkčnost programování přes rozhraní JTAG a správné osazení procesoru. Na desce navrženého zapojení došlo k chybnému zapojení konektoru pro JTAG programování, kvůli špatnému pochopení dokumentace výrobce. Problém byl vyřešen vyrobením jednoduché kabelové redukce.

V případě, že je programování procesoru funkční, je možno osadit obvody zajišťující komunikaci přes rozhraní RS 232. Otestuje se odeslání a záznam zkušebních dat v počítači. Zde došlo k několika úpravám softwaru procesoru, protože data byla chybně odesílána. Komunikace se nastaví na vhodnou rychlost, podporovanou softwarem v počítači, v tomto případě 115 200 Bd.

Poté se provede nastavení a ověření funkce A/D převodníku. Do procesoru se nahraje základní program umožňující analogově digitální převod z vybraných vstupů procesoru. Připojením zkušebních napětí 0 V, poté 2,5 V na vstup A/D převodníku (na příslušný vodič plošného spoje) a následným vyčtením obsahu příslušných registrů procesoru se zjistí, jestli hodnota uložená v registru odpovídá přivedenému napětí (po přepočtu hodnot dle vztahů uvedených v dokumentaci k procesoru).

Po otestování převodníků se osadí filtry a nábojový zesilovač. Na vstup zařízení se připojí generátor signálu (stejnoseměrný obdélníkový signál o frekvenci 1 kHz, s amplitudou 0,2 V, střídou 50 %). Osciloskopem se blok po bloku ověřuje, jestli daný blok (například nábojový zesilovač) funguje správně, tedy podle předpokladů ze simulací. Po prvním otestování museli být hodnoty některých součástek upraveny pro testování s tímto zadaným signálem generátoru. Pro to se znovu využila simulace. Byly změněny hodnoty následujících součástek:

Nábojový zesilovač:

- Obvod AD8014 nahrazen obvodem AD4817.

CR-RC filtr třetího řádu:

- C23 změněna hodnota na 1 000 nF.
- R12 změněna hodnota na 1 MΩ.

- R13 změněna hodnota na 1 k $\Omega$ .
- R15 změněna hodnota na 100  $\Omega$ .
- C24 změněna hodnota na 100 nF.
- R16 změněna hodnota na 100  $\Omega$ .
- C25 změněna hodnota na 100 nF.
- R20, R120, R220, R30, R420 neosazeny.
- C27 nahrazen rezistorem 0  $\Omega$ .

Filtr s mnohonásobnou zpětnou vazbou:

- R23 neosazen.
- R29 změněna hodnota na 0  $\Omega$ .
- R30 neosazen.
- C32 nahrazen rezistorem 1000  $\Omega$ .
- C21 neosazen.

Výstup vyveden z U7 z pinu 6 přímo na vstup A/D převodníku. Název filtr s mnohonásobnou zpětnou vazbou tak zůstává pouze formálně pro přehlednost této práce, protože konfigurace byla změněna, neboť se v původní konfiguraci filtr nepodařilo nastavit tak, aby výstupní průběh odpovídal požadavkům.

Po správném nastavení filtrů je možno osadit i zbývající součástky, dle požadované konfigurace zařízení. Do procesoru se poté nahraje potřebná verze programu, a může se přistoupit k měření, které je podrobně popsáno v následujících kapitolách.

### 3.2 Požadavky měření

Cílem měření je porovnat kvalitu a vhodnost použití jednotlivých filtrů (pro tvarování signálu) a způsobů zpracování signálu (analogově/digitálně). Porovnání kvality se provede pomocí objektivních parametrů – získaných z naměřených dat. Pokud je to možné je celé zařízení během měření uzavřeno v odstíněném prostoru pro omezení vstupu vnějšího rušení do zařízení. Je potřeba zachytit alespoň 10 000 pulzů výstupního signálu filtru, což je minimální vhodné množství pro statistické vyhodnocení výsledku. Přesnost měření se zvýší s větším počtem naměřených pulzů, pro první vyhodnocení, ale postačí tato hodnota.

Základní parametry, podle kterých se posuzuje kvalita použitého filtru jsou následující:

- rozptyl hodnot ze všech zachycených vzorků – čím větší rozptyl je, tím horší je

měřený filtr, tento paramet je možno použít pro srovnání více filtrů mezi sebou

- střední hodnota ze všech zachycených vzorků – určí nejpravděpodobnější hodnotu napětí měřeného průběhu
- histogram ze všech zachycených vzorků - čím rozprostřenější histogram je, tím horší je měřený filtr, toto grafické zobrazení je možno použít pro grafické porovnání více filtrů mezi sebou, dále histogram slouží ke získání energetického rozlišení celého řetězce
- pološířka u histogramu - číselně vyjádřená hodnota rozprostření histogramu, slouží pro porovnání více filtrů mezi sebou

### 3.3 Vlastní měření

Blokové schéma zapojení pro měření je na obrázku 3.3.1. Při měření se nejprve provede volba filtru osazením nebo neosazením příslušných rezistorů, možnosti jednotlivých konfigurací jsou popsány v kapitole 2.4. Jako zdroj signálu je použit generátor signálu. Na testovací vstup zkonstruovaného zařízení pro zpracování signálu je přiveden stejnosměrný obdélníkový signál o frekvenci 1 kHz s amplitudou 200 mV a střídou 50 %. Zařízení je napájeno z laboratorního regulovatelného zdroje stejnosměrného napětí  $\pm 10$  V. Toto napětí je dostatečné pro napájení obvodu. Zdroj je dále vybaven proudovou pojistkou, nastavenou na hodnotu přibližně 150 mA v obou větvích napájení.

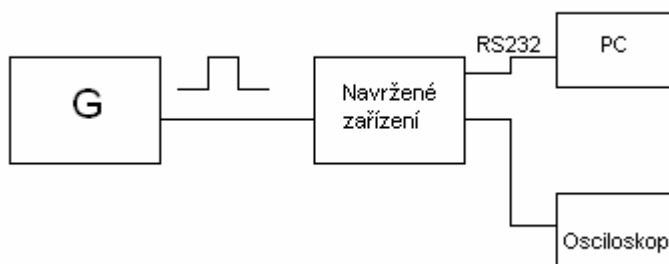
Nejprve proběhne kontrola průběhu výstupního napětí zvoleného filtru osciloskopem. Výstupní napětí filtru musí mít požadovaný tvar signálu dle simulace, dále napětí musí být v rozsahu analogově digitálního převodníku procesoru. V případě, že průběh výstupního napětí neodpovídá požadavkům, provede se doladění filtru změnou hodnot pasivních součástek v zapojeních jednotlivých operačních zesilovačů, případně záměna operačních zesilovačů či změna konfigurace filtrů. Změny zapojení oproti původní konfiguraci (popsané v kapitole 2.4) jsou uvedeny v kapitole 3.1. Pokud je vše v pořádku, spustí se program v procesoru – tedy vzorkování výstupního signálu filtru a přenos dat do počítače. Zařízení je připojeno k počítači nekříženým kabelem přes rozhraní RS 232, s počítačem komunikuje rychlostí 115 200 Bd. Při využití moderního počítače je třeba použít převodník RS 232/USB pro spojení zařízení s počítačem. Na počítači je spuštěn program zaznamenávající příchozí data přes virtuální COM port. Po nasbírání potřebného množství dat skončí program v procesoru, to je signalizováno led diodou. Případně je možno program ukončit ručně buď po uplynutí určené doby měření nebo po nasbírání určitého počtu dat (určí se dle aktuální



velikosti výstupního souboru programu pro zaznamenávání dat). Po nasbírání potřebného množství dat se vypne napájení zařízení, odpojí se osciloskop a generátor signálu, změní se konfigurace filtru a stejným způsobem se odměří další filtry.

Zachycená data se zpracují způsobem popsáním v kapitole 2.6.

### 3.4 Schéma měření, použité přístroje



Obrázek 3.3.1 Blokové schéma měření

Při měření byli použity následující přístroje :

- Osciloskop Hewlett Packard - 54645D
- Generátor-GW Instek function generator GFG-3015
- Napájecí zdroj Manson, DPD - 3030, napájecí napětí přípravku  $\pm 10$  V
- Počítač nebo notebook s příslušným softwarem popsáním v kapitole 2.6
- Převodník RS 232/USB – no name

### 3.5 Vyhodnocení výsledků měření

První změřený parametr je **odběr testovaného zařízení**. Při napájení  $\pm 10$ V je odběr ze záporné napájecí větve 0,084 A a odběr z kladné větve je 0,139 A. Hodnoty jsou změřené orientačním ampérmetrem na laboratorním zdroji, při současném zapojení obou analogových filtrů.

Další parametr je **popis průběhů výstupního napětí** obou filtrů.

CR-RC filtr třetího řádu : Pro vstupní testovací signál, který je definovaný v kapitole 3.3 došlo díky filtru k přibližně 1,5 násobnému protažení vstupního pulzu, pulz má přibližně požadovaný tvar dle popisu v kapitole 2.2, zesílení řetězce je přibližně 5 (uvedeno pro představu), změnou konfigurace lze změnit. Při zvýšení frekvence klesá zesílení řetězce.

Filtr třetího řádu s mnohonásobnou zpětnou vazbou: Pro vstupní testovací signál, který je

definovaný v kapitole 3.3 došlo díky filtru k dvojnásobnému protažení vstupního pulzu. Pulz má přibližně požadovaný tvar dle popisu v kapitole 2.2, zesílení řetězce je nízké, změnou konfigurace by šlo nastavit větší zesílení. Při změně frekvence vstupního signálu na 10 kHz se tvar výstupního pulzu změní na trojúhelníkový stejnosměrný průběh, zesílení klesne (zesílení řetězce je v tomto případě menší než 1). Při frekvenci 100 kHz řetězec již prakticky nezesiluje a výstupní signál není možné měřit.

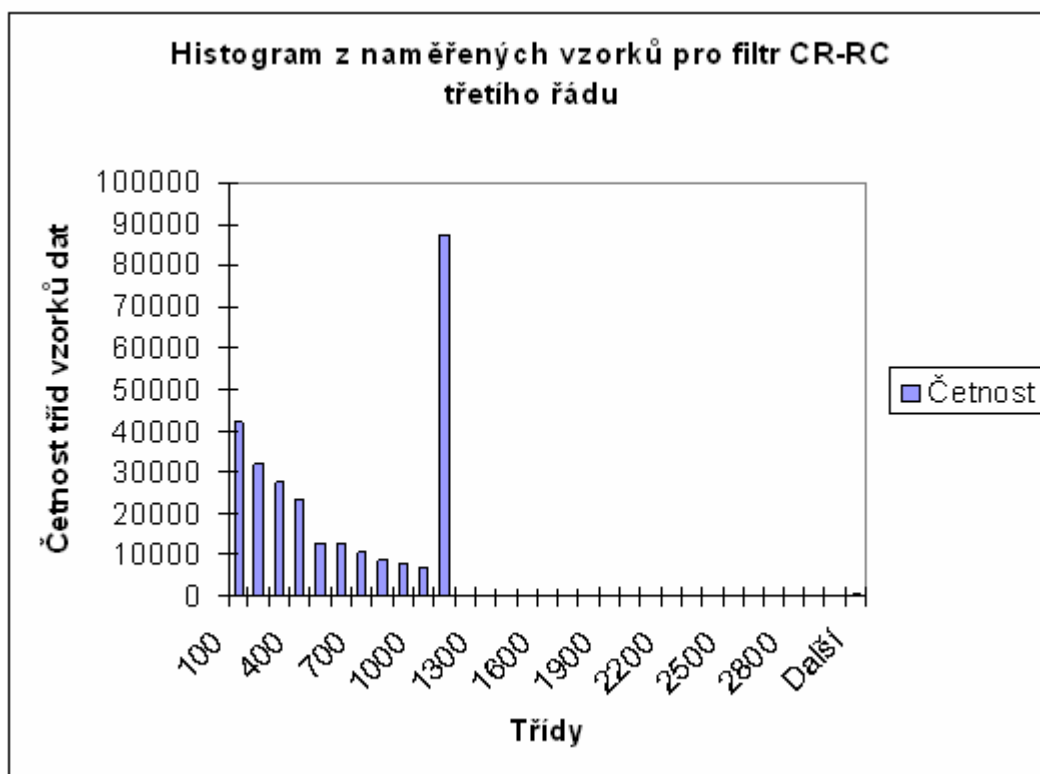
Dalším výsledkem měření jsou následující parametry **filtrů, získané statistickým vyhodnocením naměřených dat**. Data jsou vyhodnocována v podobě, kdy je naměřený vzorek převeden do desítkové soustavy, není dále převeden na napětí. Případné nulové hodnoty ( při vzorkování výstupního signálu filtru byli odstraněny)

- **CR-RC filtr třetího řádu**

Rozptyl hodnot z naměřených vzorků je 174284.

Střední hodnota je 492.

Histogram z naměřených vzorků je zobrazen na obrázku 3.5.1



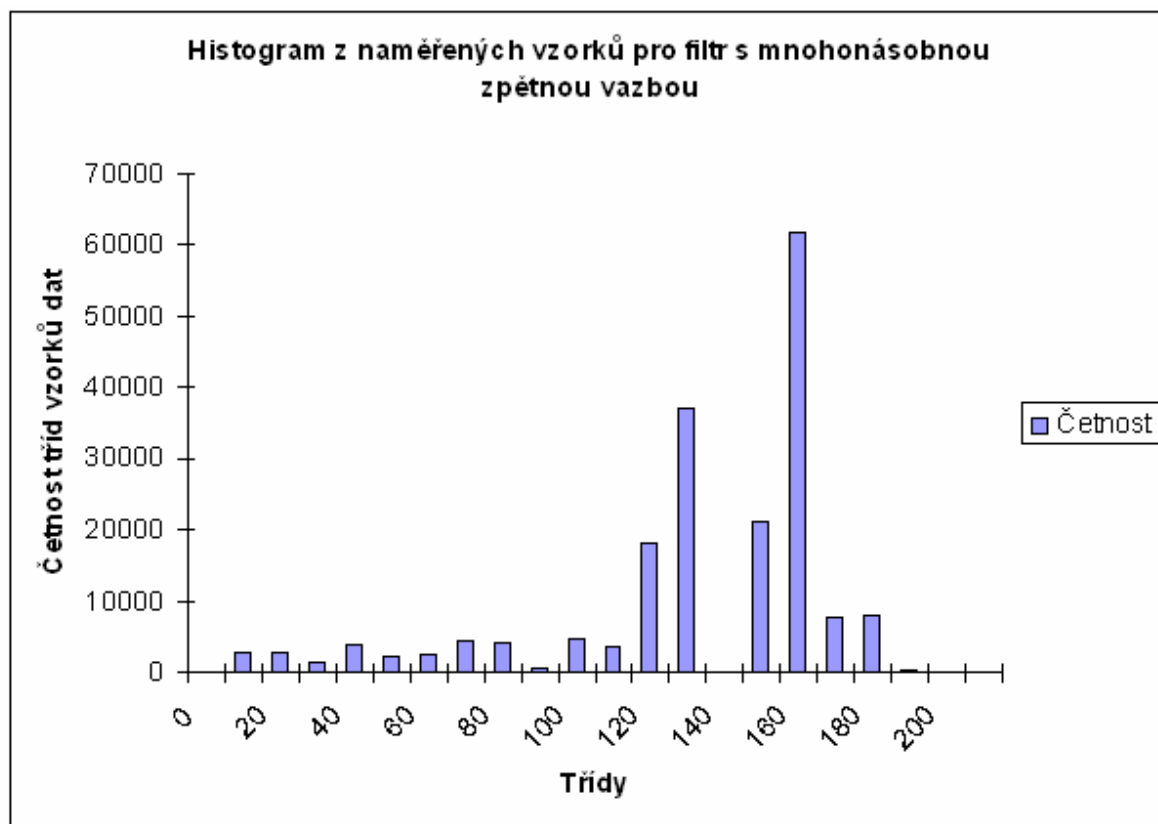
Obrázek 3.5.1 Histogram z naměřených vzorků pro CR-RC filtr třetího řádu

- **Filtr třetího řádu s mnohonásobnou zpětnou vazbou (v upravené konfiguraci popsané v kapitole 3.1)**

Rozptyl hodnot z naměřených vzorků je 1536,55 .

Střední hodnota z naměřených vzorků je 143 .

Histogram z naměřených vzorků je zobrazen na obrázku 3.5.2



Obrázek 3.5.2 Histogram z naměřených vzorků pro filtr s mnohonásobnou zpětnou vazbou

Z naměřených parametrů vyplývá, že podle srovnání hodnot rozptylu je filtr s mnohonásobnou zpětnou vazbou lepší než filtr CR-RC třetího řádu. Velký rozdíl je z velké části dán rozdílným zesílením obou filtrů.

Z histogramů na obrázcích 3.5.1 a 3.5.2 vyplývá, že filtr CR-RC třetího řádu dokáže lépe protáhnout pulz tak, že maximální hodnota pulzu je zachycena nejvícekrát ze všech vzorků. Další vyšší hodnoty nejsou výrazně zastoupeny, proto se tento filtr lépe hodí pro měření amplitudy. Histogram na obrázku 3.5.2 odpovídá očekávanému tvaru histogramu. Histogram na obrázku 3.5.1 má neočekávaný tvar oproti předpokladům. Další srovnání parametrů filtrů je proto problematické a není provedeno.

Stejným způsobem se provede vyhodnocení parametrů digitální části, kdy se zachycená data zpracují stejným způsobem a výsledky se porovnají s výsledky analogových filtrů.

## Závěr

V této diplomové práci byla nejprve nastudována literatura, zabývající se problematikou zpracování signálu z polovodičového detektoru radiace. Cílem studie této literatury bylo zjistit princip funkce polovodičového detektoru radiace, parametry výstupního signálu z detektoru radiace, zjistit proč a jakým způsobem je nutno signál zpracovávat. Některé části této literatury byli po překladu využity pro kompletaci kapitoly 1. Kapitola 1 je sepsána jednoduše a výstižně, proto může sloužit jako základ pro další podobně zaměřené práce.

Druhá kapitola se zabývá návrhem a simulací konkrétních obvodů. Tyto obvody byly zvoleny na základě diskuze s konzultantem práce. Simulace výrazně usnadnily návrh, přičemž jejich výsledky se plně využily pro konkrétní návrh zapojení. Po zkonstruování navrženého zařízení bylo odhaleno v návrhu několik pro funkci nevýrazných chyb. K odstranění těchto chyb by bylo třeba vytvořit další verzi návrhu a vyrobit novou desku plošných spojů.

Při tvorbě zdrojových kódů programu mikroprocesoru a popisu vnitřního uspořádání hradlového pole jazykem VHDL byly využity některé části kódu poskytnuté konzultantem práce, které poté byly upraveny dle potřeby. V maximální možné míře se využívaly vzorové kódy poskytované výrobcem procesoru nebo možnost generování částí VHDL kódu programem QUARTUS. Některé další informace byli v případě neočekávaného chování softwaru dohledány na příslušných internetových diskuzích.

Po odladění programu mikroprocesoru bylo otestováno měření a záznam prvních dat. Poté co byla tato data zpracována se ukázalo, že data byla chybná. Proto se tato data nevyužila a po přepracování programu procesoru se zaznamenala nová, již platná data.

Třetí kapitola popisuje měření parametrů řetězce pro zpracování signálu z polovodičového detektoru radiace. V této kapitole je provedeno i zpracování naměřených dat. Výsledkem jsou vypočtené střední hodnoty, rozptyl a vykreslené histogramy z naměřených dat. V kapitole 3.5 je popsáno vyhodnocení těchto výsledků. Vyhodnocení není dokončeno, protože jeden z histogramů tvarem neodpovídá teoretickým předpokladům. Proto se z důvodu možné chyby při vyhodnocení tohoto histogramu a následném porovnání s druhým histogramem neprovedlo porovnání a vyhodnocení, k tomu by byly potřeba hlubší znalosti statistického počtu.

Digitální zpracování signálu je ve stavu nedokončeném. Je navržen syntetizovatelný VHDL kód popisující vnitřní strukturu obvodu realizovaného v hradlovém poli. Obvod je

otestován pouze simulací v programu Modelsim – Altera. Číslicový filtr je pro otestování funkce řetězce použit pouze jako blok, jeho parametry pro účel zpracování signálu z detektoru radiace zatím nebyly navrženy. Další testování nebylo dokončeno. Měření a vyhodnocení dat by proběhlo stejným způsobem jako v případě analogových filtrů (při současném zvolení odpovídající konfigurace navrženého obvodu).

Nezmíněnou součástí práce je objednání součástek a zajištění výroby desky plošných spojů. Součástky byly pokud to bylo možné objednány jako vzorky zdarma poskytované výrobcí těchto součástek. Čtyřvrstvá deska plošných spojů je cenově nákladná na výrobu, a proto nebylo možné případné opakování výroby, návrh byl proto proveden precizně a trval delší dobu než byl předpoklad.

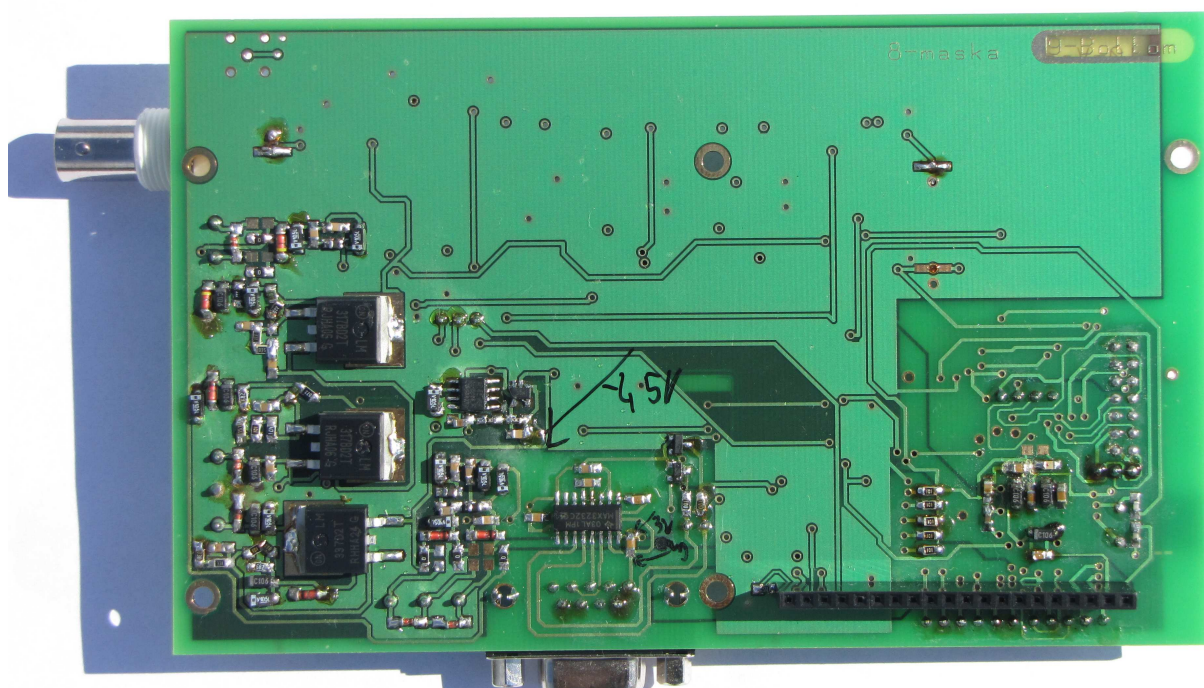
Rozsah práce převýšil mé možnosti. Časový harmonogram práce byl stanoven před zahájením práce odhadem. Bohužel odhad nevyšel a zadání tedy není zcela splněno. Důvodem proč odhadovaný časový harmonogram nevyšel byly komplikace při oživení hardwaru. Návrh VHDL kódů bylo nutno často konzultovat, proto se jejich vývoj značně zpomalil.

## Seznam literatury a informačních zdrojů

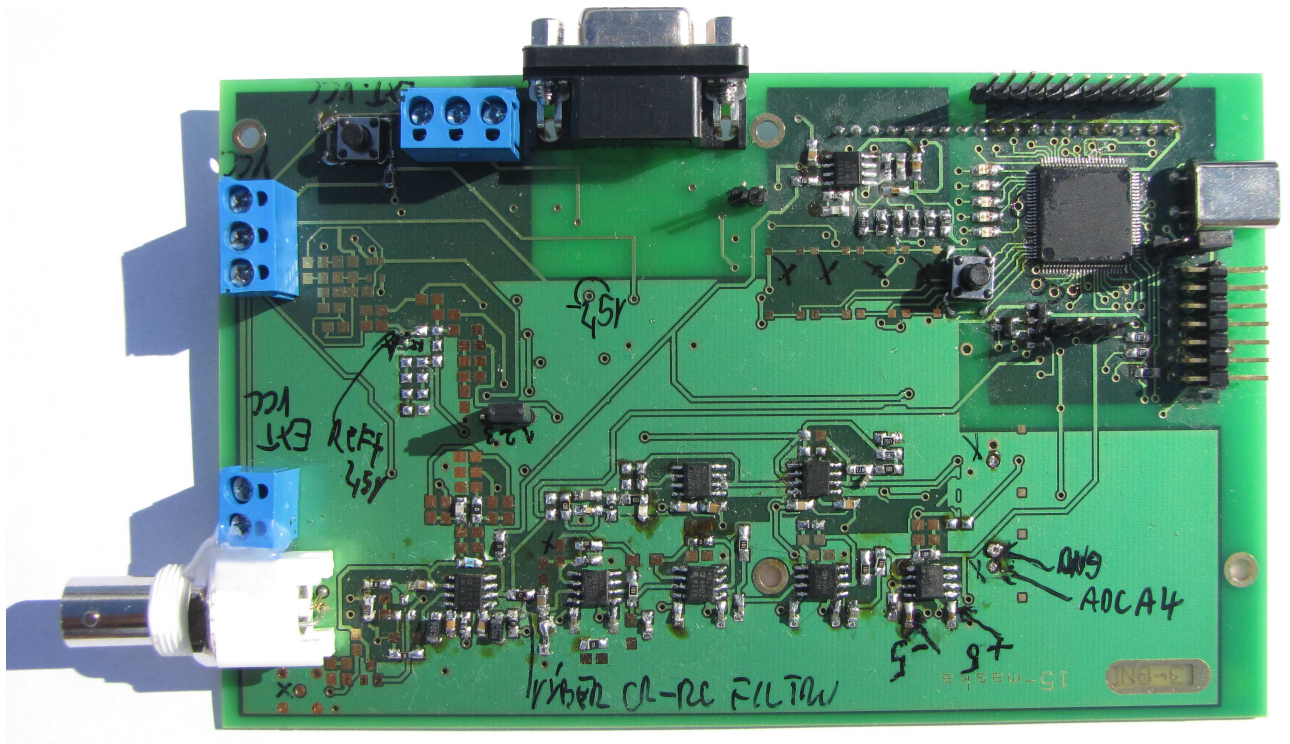
- [1] [http://cs.wikipedia.org/wiki/Radioaktivní\\_záření](http://cs.wikipedia.org/wiki/Radioaktivní_záření) [Cit. 10.1.2012]
- [2] [http://cs.wikipedia.org/wiki/Rentgenové\\_záření](http://cs.wikipedia.org/wiki/Rentgenové_záření) [Cit. 10.1.2012]
- [3] <http://astronuklfyzika.cz/DetekceSpektrometrie.htm#5>  
(Autor: RNDr. Vojtěch Ullmann) [Cit. 2.2.2012]
- [4] Knoll, G.: Radiation detection and measurement, 3. vyd., USA, 1999, ISBN-10: 0471073385
- [5] Spieler, H.: Semiconductor detector systems, 1.vyd., Oxford University Press, USA, 2005, 512 s., ISBN-10: 0198527845
- [6] <http://sim.okawa-denshi.jp/en/> [Cit. 10.1.2012]
- [7] [http://sensors.lbl.gov/sn\\_semi.html](http://sensors.lbl.gov/sn_semi.html) [Cit. 10.1.2012]

## Přílohy

### Příloha A – Fotografie vyrobeného zařízení ze strany Bottom

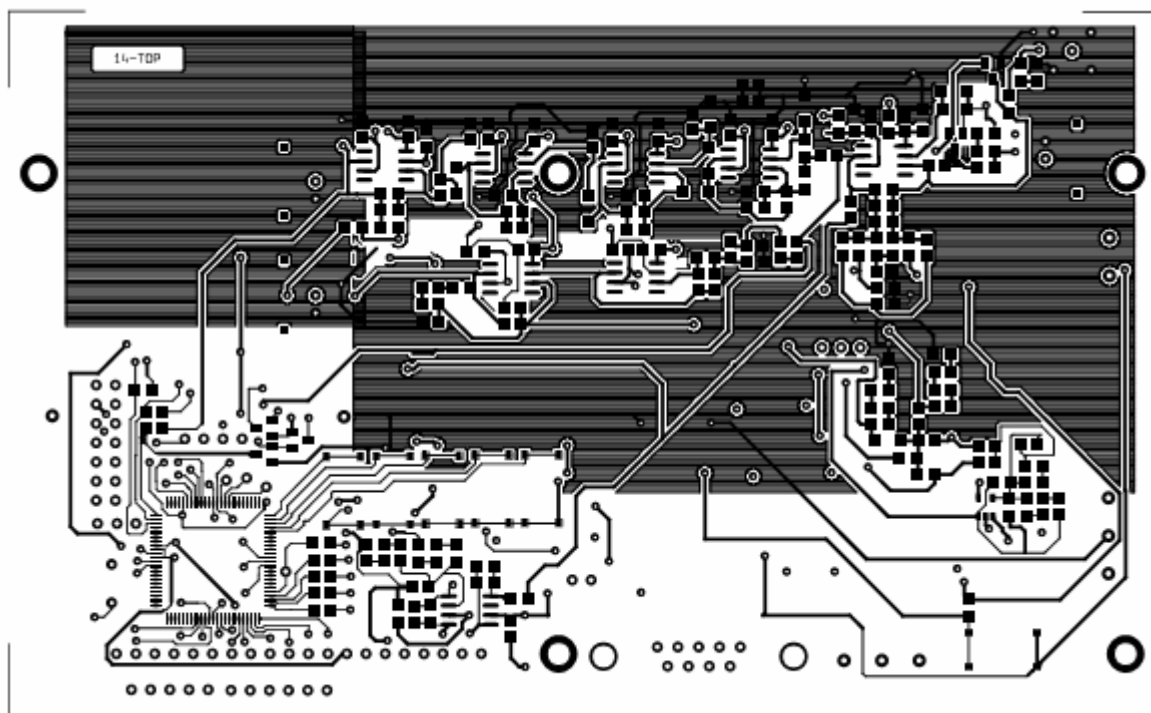


**Příloha B – Fotografie vyrobeného zařízení ze strany Top**



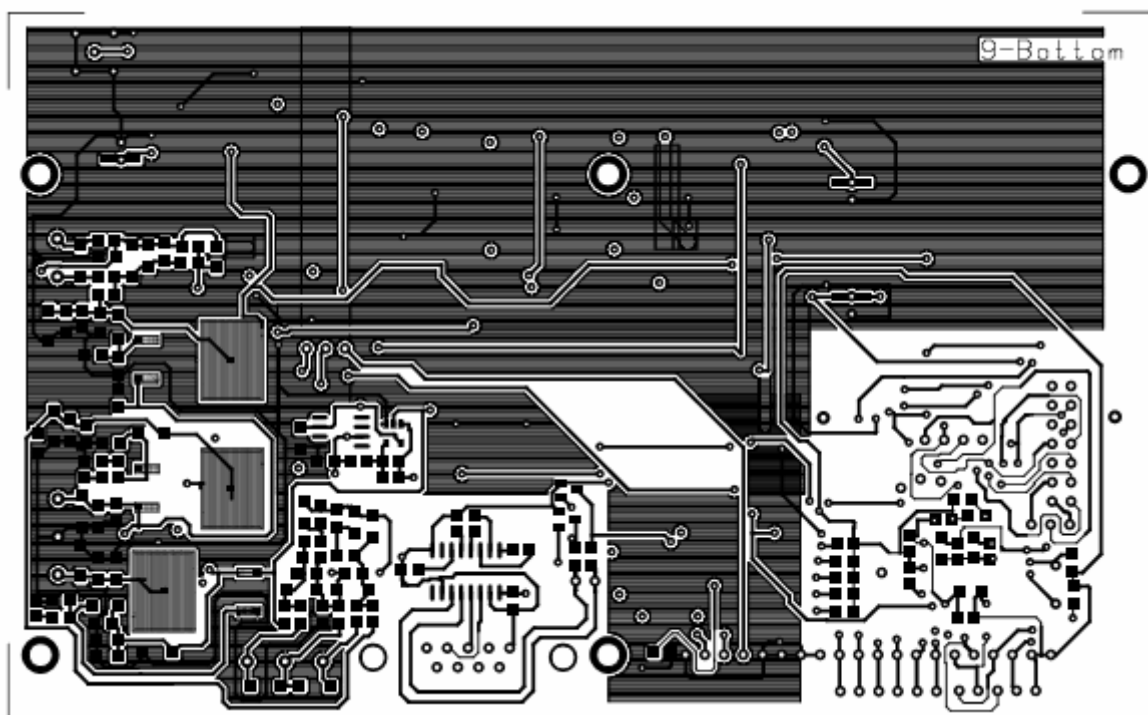


### Příloha C – Motiv plošného spoje ze strany Top



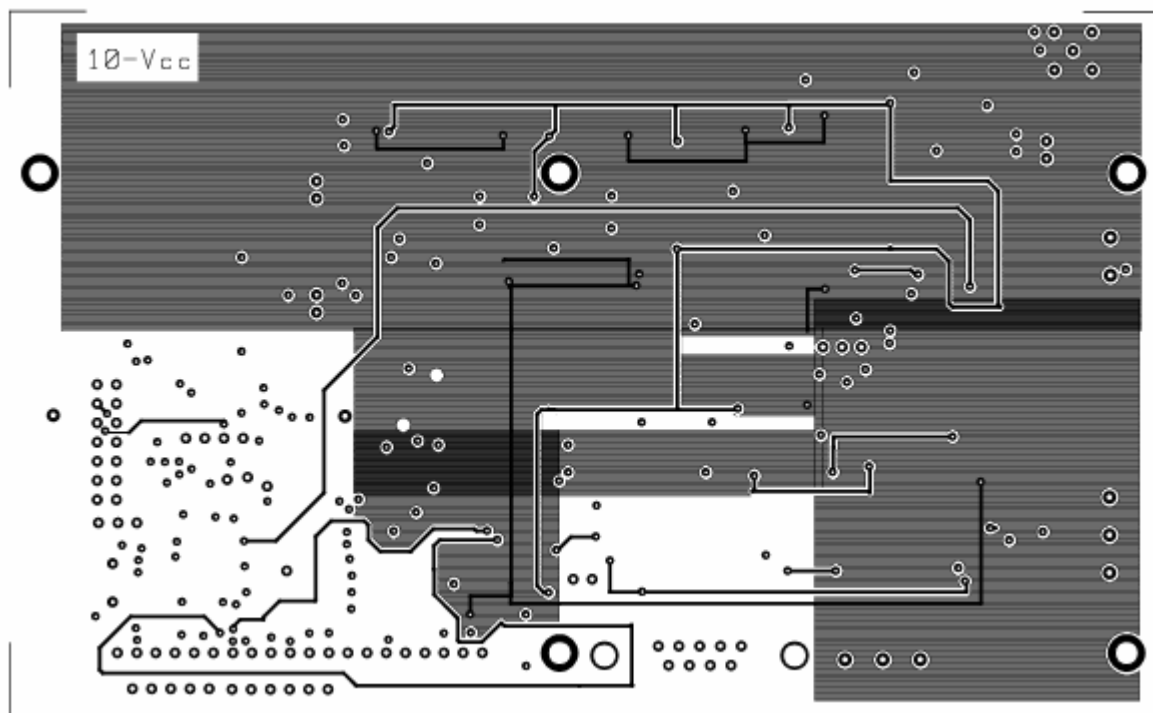
Pohled ve směru od vrstvy top k vrstvě bottom.

## Příloha D – Motiv plošného spoje ze strany Bottom



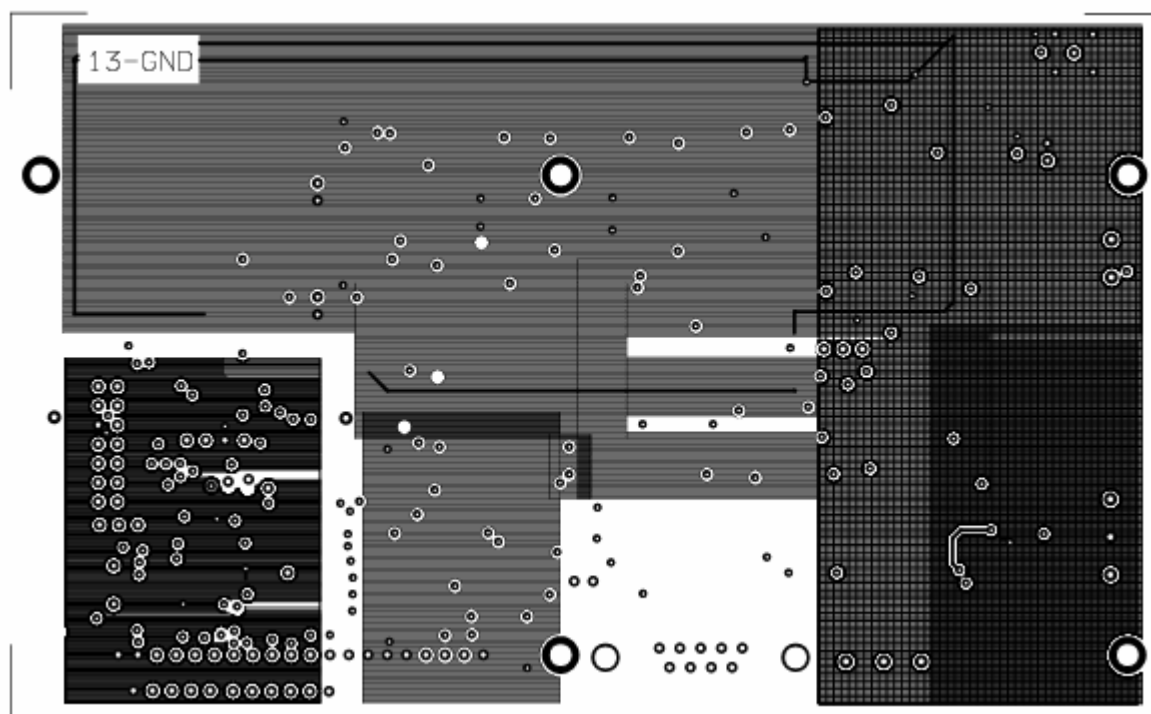
Pohled ve směru od vrstvy bottom k vrstvě top.

**Příloha E – Motiv plošného spoje vrstvy vnitřní vrstvy č.10**



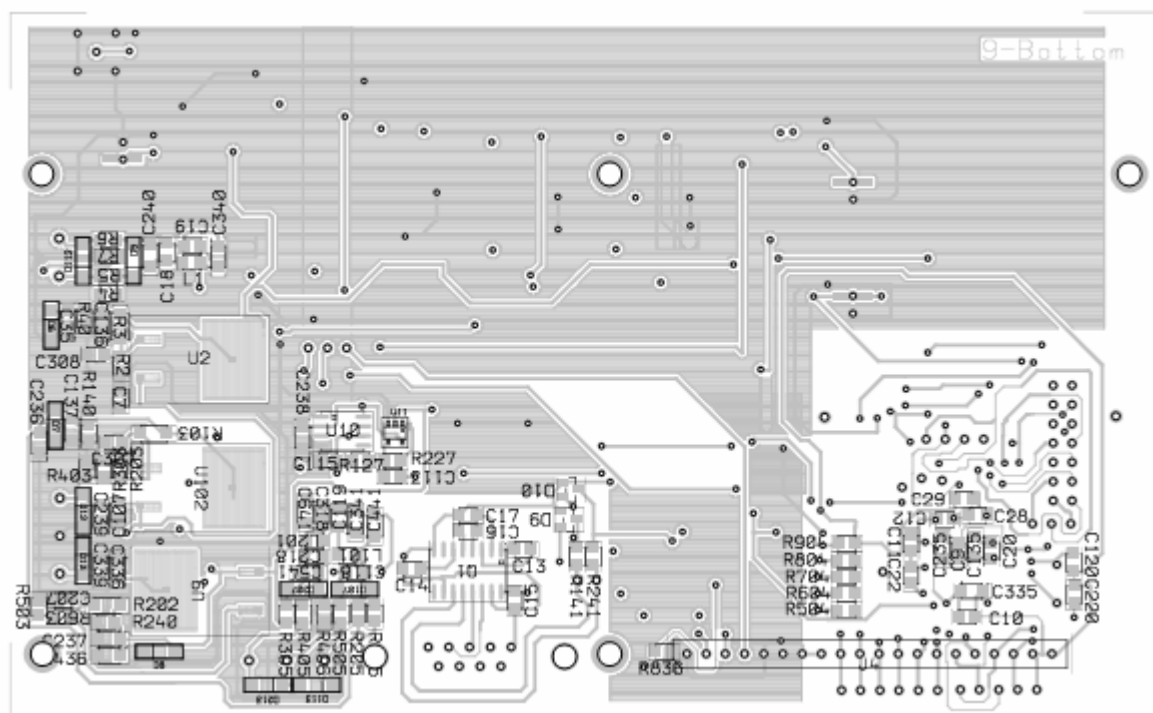
Pohled ve směru od vrstvy top k vrstvě bottom.

### Příloha F – Motiv plošného spoje vrstvy vnitřní vrstvy č. 13

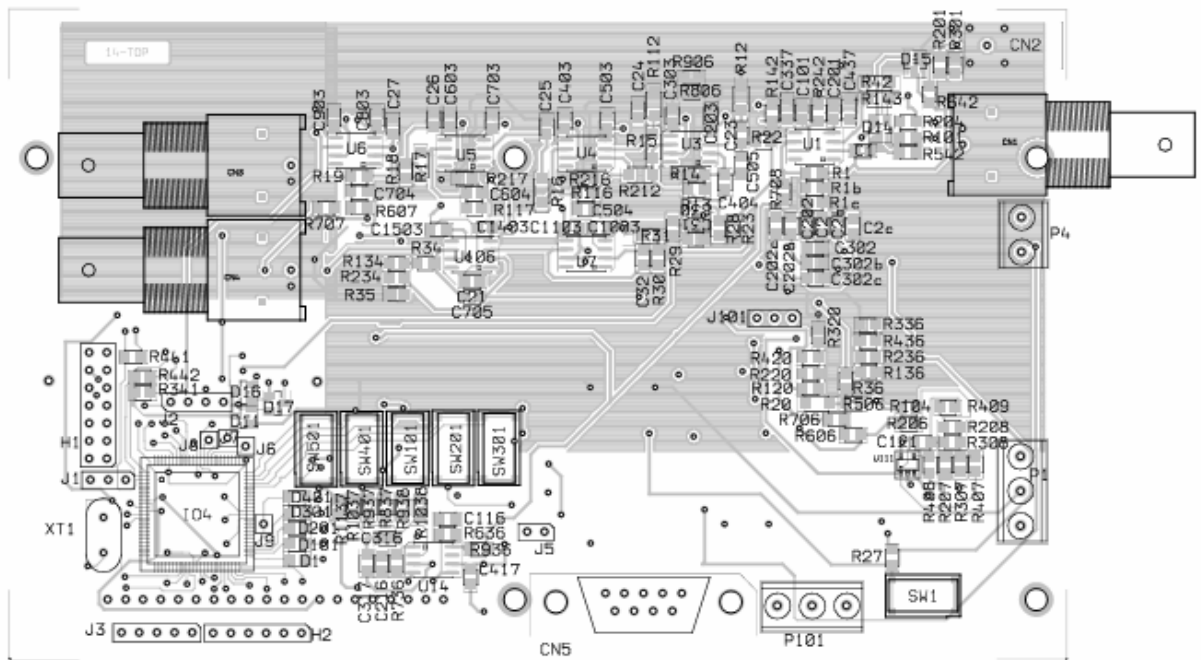


Pohled ve směru od vrstvy top k vrstvě bottom.

## Příloha G – Osazení součástek na vrstvě bottom



**Příloha H – Osazení součástek na vrstvě top**



## **Příloha I – Vložená příloha schéma zapojení**

**Příloha J – Seznam součástek 1/3**

Reference	Pcs	Part Name	Value	Note	Package	Comment
C1, C7, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19, C20, C21, C27, C101, C107, C113, C118, C119, C121, C201, C202, C203, C207, C218, C302, C303, C307, C308, C317, C318, C403, C417, C503, C603, C703, C803, C903, C1003, C1103, C1403, C1503	44	CC 0805	100nF	+/-10%	C0805	
C2, C116, C216, C704	4	CC 0805	10pF	+/-10%	C0805	
C2b, C2c, C202b, C202c, C302b, C302c	6	CC 0805	10pF	neosazen	C0805	
C22	1	CC 0805	470nF	+/-10%	C0805	
C23, C316	2	CC 0805	10nF	+/-10%	C0805	
C24, C25, C26, C30, C31, C32	6	CC 0805	1n	+/-10%	C0805	
C28	1	CC 0805	2,2nF	+/-10%	C0805	
C29	1	CC 0805	10nF	neosazen	C0805	
C35, C135, C137, C235, C237, C239, C335, C337, C339, C437	10	C POL	10u/16V	smd tantal	CTA	
C115	1	CC 0805	1uF/16V	keram!!!-low esr	+/-10% C0805	
C120, C220	2	CC 0805	27pF	+/-10%	C0805	
C136, C236, C238, C240, C336, C340, C341, C436, C441, C541, C641	11	C POL	1u/16V	smd tantal	CTA	
C404, C504, C505, C604, C705	5	CC 0805	neosazen	+/-10%	C0805	
CN1, CN3, CN4	3	BNCKON				
CN2	1	SMB				
CN5	1	CAN9VP			CAN9F	
D1, D101, D201, D301	4	L-51ED	signalizacni led on/off led	smd	3,3V R0805	
D5, D6	2	BZV55C3,3			SOD80	
D7, D8, D107, D207	4	BZV55C5,1			SOD80	
D9, D10, D11, D14, D15, D16, D17	7	BAT54S			SOT23	



**Příloha J – Seznam součástek 2/3**

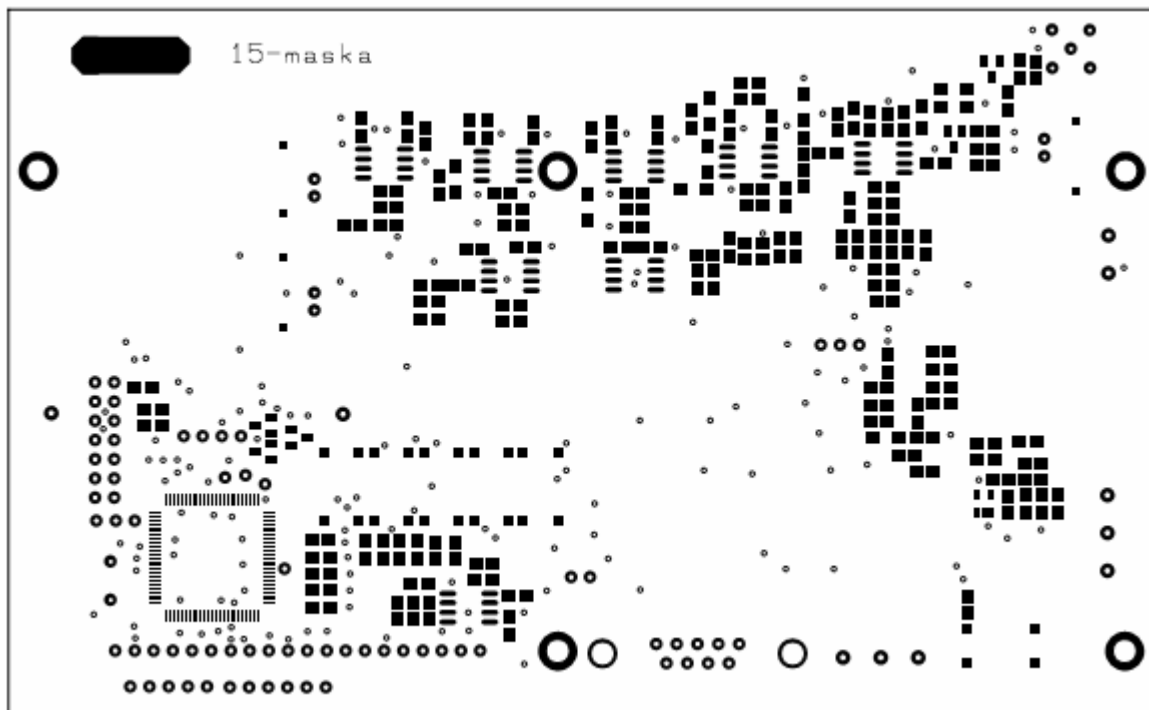
D12, D13, D112, D113, D213	5	1N4007	1A	SOD80	
D401	1	HCL-1703PG-4	signalizacni led	led smd 2,2V/20mA	R0805
H1	1	HEADER-2X7LR	JTAG_CON	S2G7	
H2	1	HEADER-1X6	S1G6		
IO4	1	MSP430F5438	QFP100		
J1, J101	2	JUMP-3.1	nastavit na pozici 2-1	S1G3	
J2	1	JUMP-1.16	SPI by wire 1rst,2test,3gnd,4vcc	S1G4	
J3	1	JUMP-1.16	SPI 1ste,2mosi,3miso,4clk,5gnd	S1G5	
J4	1	J1.20_	S1G20		
J5	1	J1.16	rx cmos	S1G2	
J6, J7, J8, J9	4	TEST POINT	S1G1		
L1, L101, L201	3	L	0,1uH	pouzdro !!!! hodnota L !!!	R0805
P1	1	ARK500/3	+12V	1+,2GND,3-	ARK500_3
P4	1	ARK500/2	ext. Ucc digitalni cast 2+,1GND, 3V MAX, 2,7V MIN		
ARK500_2					
P101	1	ARK500/3	+5V max	1-,2GND,3+	ARK500_3
Q1	1	MAX3232	SOP16		
R1	1	R-SMD 0805	10MEG	0,125W	R0805
R1b, R1c	2	R-SMD 0805	10MEG	neosazen	R0805
R2, R603	2	R-SMD 0805	330	0,125W,5%	R0805
R3, R103	2	R-SMD 1206	240	0,125W,5%	R1206
R4, R5	2	R-SMD 0805	0R/0,25W	osazen R4 nebo R5	R0805
R6, R7	2	R-SMD 0805	0R/0,25W	osazen R6 nebo R7	R0805
R12	1	R-SMD 0805	1MEG	0,125W	R1206
R13, R19, R36, R1038	4	R-SMD 0805	100k	0,125W	R0805
R14, R18, R127, R227	4	R-SMD 0805	10k	0,125W	R0805
R15, R16, R17	3	R-SMD 0805	1k	0,125W	R1206
R20	1	R-SMD 0805	100k	0,125W	R1206
R22, R23	2	R-SMD 0805	0R/0,25W	osazen R22 nebo R23	R0805
R27, R34	2	R-SMD 0805	47k	0,125W	R0805
R28, R29, R30, R31, R35, R134, R234	7	R-SMD 0805	1k	0,125W	R0805
R40	1	R-SMD 0805	3k	0,125W	R0805
R42	1	R-SMD 0805	10MEG	0,125W	R1206
R101, R220	2	R-SMD 0805	47	0,125W	R0805
R104, R206	2	R-SMD 0805	hodnota - přenos	osazen R104 nebo R206	R0805
R105, R205	2	R-SMD 0805	0R/0,25W	osazen R105 nebo R205	R0805
R112, R143, R212	3	R-SMD 0805	neosaz	0,125W	R1206
R116, R117, R837, R937, R938, R1037, R1137	7	R-SMD 0805	0R	0,125W	R0805
R120	1	R-SMD 0805	1k2	0,125W	R0805
R136	1	R-SMD 0805	8200	0,125W	R0805
R140, R240	2	R-SMD 0805	5k1	0,125W	R0805
R141, R241, R341, R441, R442, R542,					

**Příloha J – Seznam součástek 3/3**

R642	7	R-SMD 0805	10R	0,125W	R0805
R142, R236, R242	3	R-SMD 0805	330	0,125W	R0805
R201, R301	2	R-SMD 0805	terminator	neosazen	R0805
R202	1	R-SMD 1206	120	0,125W,5%	R1206
R203	1	R-SMD 0805	470	0,125W,5%	R0805
R204	1	R-SMD 0805	3R3	0,125W	R0805
R207, R208, R307, R308, R407, R408, R409	7	R-SMD 0805	hodnota - přenos		R0805
R216, R217	2	R-SMD 0805	neosazen	0,125W	R0805
R303, R504, R604, R704, R804, R904	6	R-SMD 0805	100	0,125W,5%	R0805
R305, R405	2	R-SMD 0805	0R/0,25W	osazen	R305 nebo R405 R0805
R320, R436	2	R-SMD 0805	2R2	0,125W	R0805
R336	1	R-SMD 0805	22	0,125W	R0805
R403, R503	2	R-SMD 0805	33	0,125W,5%	R0805
R406, R505	2	R-SMD 0805	0R/0,25W	osazen	R406 nebo R505 R0805
R420	1	R-SMD 0805	6R8	0,125W	R0805
R506	1	R-SMD 0805	0R/0,25W	osazen	R506-R606-R706 R0805
R606, R706	2	R-SMD 0805	0R/0,25W	osazen	R506-R606-R706 R0805
R607, R707	2	R-SMD 0805	0R/0,25W	(osazen)-neosazen	R0805
R636, R736, R836, R936	4	R-SMD 0805	4k7	0,125W	R0805
R708	1	R-SMD 0805	0R/0,25W	osazen-(neosazen)	R0805
R806, R906	2	R-SMD 0805	0R/0,25W	osazen	R806 nebo R906 R0805
SW1, SW101, SW201, SW301, SW401, SW501	6	P-1720			P-B1720/SMD
U1, U3, U4, U5, U6, U7, U106	7	AD8014			SOP8
U2	1	LM317T	pouzdro z knihovny	on semic 3,3V out	D2T
U9	1	LM337K	pouzdro z knihovny	on semic -5V out	D2T
U10	1	REF5025AIDG4			SOP8
U11, U111	2	OPA735			SOT-23-5_CT
U14	1	THS4131			SOP8
U102	1	LM317T	pouzdro z knihovny	on semic +5V out	D2T
XT1	1	XTAL	12MHz	crystal oscilator	XHC18V

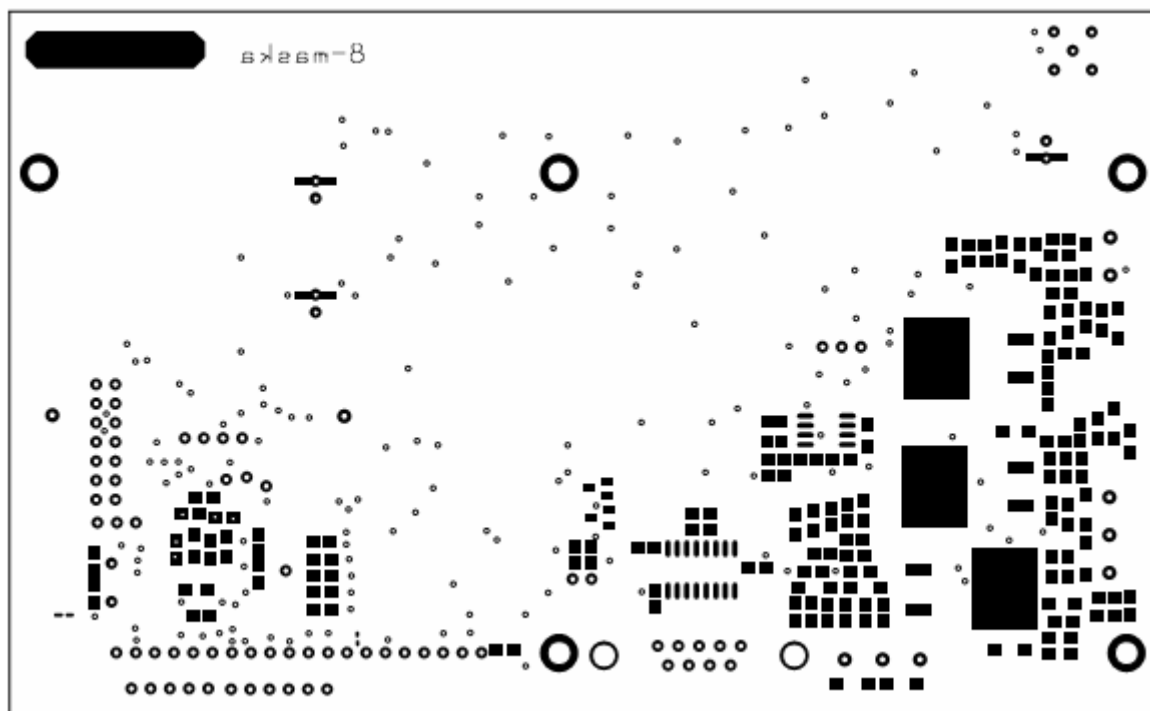
## Příloha K – Motivy vrstev nepájivé masky

### Motiv nepájivé masky pro vrstvu top



Pohled ve směru od vrstvy top k vrstvě bottom.

### Motiv nepájivé masky pro vrstvu bottom



Pohled ve směru od vrstvy top k vrstvě bottom.