

ZÁPADOČESKÁ UNIVERZITA V PLZNI

---

Fakulta elektrotechnická  
Katedra výkonové elektroniky a strojů

**DIPLOMOVÁ PRÁCE**  
Inteligentní nabíječka pro Formula Student

Autor práce: **Bc. Tomáš Mathauser**  
Vedoucí práce: **Ing. Tomáš Košan, Ph.D.**

---

2023

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická  
Akademický rok: 2022/2023

# ZADÁNÍ DIPLOMOVÉ PRÁCE

(projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Bc. Tomáš MATHAUSER**  
Osobní číslo: **E21N0064P**  
Studijní program: **N0714A060013 Elektronika a informační technologie**  
Specializace: **Výkonová elektronika**  
Téma práce: **Inteligentní nabíječka pro Formula Student**  
Zadávající katedra: **Katedra výkonové elektroniky a strojů**

## Zásady pro vypracování

1. Navrhněte algoritmus řízení oddělovacího rezonančního měniče.
2. Navrhněte algoritmus řízení nabíjení baterie pro studentskou formuli.
3. Navrhněte a implementujte komunikační protokol mezi nabíječkou a baterií.
4. Doplněte nabíječku o uživatelské rozhraní (displej, tlačítka atd.).
5. Otestujte navržené řízení.

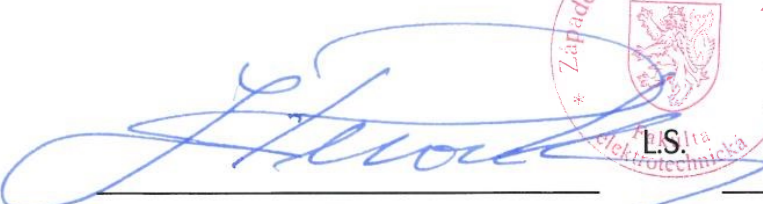

Rozsah diplomové práce: **40 – 60**  
Rozsah grafických prací: **dle doporučení vedoucího**  
Forma zpracování diplomové práce: **elektronická**


Seznam doporučené literatury:

1. Mann, B., C pro mikrokontroléry, BEN – technická literatura, 2003.
2. Texas instruments, TMS320F2837xS Microcontrollers – Technical reference manual, dostupné online <https://www.ti.com/lit/ug/spruhx5g/spruhx5g.pdf>.
3. Texas Instruments, Real-time Control Reference Guide, dostupné online <https://www.ti.com/lit/eb/slyy211/slyy211.pdf>.

Vedoucí diplomové práce: **Ing. Tomáš Košan, Ph.D.**  
Research and Innovation Centre for Electrical  
Engineering

Datum zadání diplomové práce: **7. října 2022**  
Termín odevzdání diplomové práce: **26. května 2023**

  
  
**Prof. Ing. Zdeněk Peroutka, Ph.D.**  
děkan

  
**Prof. Ing. Václav Kůs, CSc.**  
vedoucí katedry

V Plzni dne 7. října 2022

## **Abstrakt**

Diplomová práce se zabývá návrhem a implementací softwaru inteligentní nabíječky pro Formula Student. V první části je popsán hardware nabíječky zahrnující celkovou topologii, parametry a pravidla Formula Student související s nabíječkou. V další části jsou uvedeny požadavky na chování nabíječky, respektive požadavky na software zahrnující návrh a specifikaci běhu programu, návrh a popis regulační smyčky nabíjení, návrh komunikace s baterií a displayem a návrh stavového automatu nabíjení. Následuje část popisující realizaci softwaru, která ukazuje konfiguraci jednotlivých periférií mikrokontroléru a realizaci uživatelského interface. Poslední část popisuje experimenty, pomocí kterých byla ověřena správnost návrhu a implementace všech funkcí nabíječky.

## **Klíčová slova**

nabíječka, rezonanční měnič, snižující měnič, trakční baterie, interface, display, CAN, Formula Student, e-mobilita

## **Abstract**

The thesis deals with the design and implementation of the intelligent charger software for Formula Student. The first part describes the charger hardware including the overall topology, parameters and Formula Student rules related to the charger. The next section presents the behavioural requirements of the charger, or software requirements, including the design and specification of the program runtime, the design and description of the charging control loop, the design of the battery and display communication, and the design of the charging state machine. This is followed by a section describing the software implementation, showing the configuration of the various microcontroller peripherals and the implementation of the user interface. The last section describes the experiments used to verify the correctness of the design and implementation of all the charger functions.

## **Key Words**

charger, resonant converter, step down converter, traction battery, interface, display, CAN, Formula Student, e-mobility

## **Poděkování**

Tímto chci poděkovat vedoucímu práce Ing. Tomášovi Košanovi, Ph.D. za konstruktivní připomínky, cenné rady, trpělivost a věnovaný čas, jak při realizaci praktické části práce, tak při jejím psaní.

# Obsah

Úvod .....	- 1 -
1 Hardware a parametry .....	- 2 -
1.1 Pravidla Formula Student .....	- 2 -
1.2 Parametry a topologie .....	- 2 -
1.3 LLC měnič .....	- 4 -
1.4 Snižující pulsní měnič (step down).....	- 5 -
1.5 Display .....	- 6 -
2 Požadavky na software .....	- 7 -
2.1 Koncepce programu .....	- 7 -
2.2 Komunikace s BMS .....	- 8 -
2.3 Komunikace s displayem .....	- 8 -
2.4 Připojování baterie (stavový automat nabíjení) .....	- 10 -
2.5 Nabíjení Li-ion a Li-pol baterií.....	- 12 -
2.6 Regulační schéma snižujícího pulsního měniče .....	- 13 -
3 Realizace Softwaru .....	- 15 -
3.1 RUMM – úvod.....	- 15 -
3.2 GPIO .....	- 17 -
3.3 ADC .....	- 17 -
3.4 Konfigurace ePWM .....	- 19 -
3.4.1 Step down měnič .....	- 19 -
3.4.2 LLC.....	- 29 -
3.5 Konfigurace CMPSS (přepět'ová ochrana).....	- 30 -
3.6 Konfigurace ADC PPB (nadproudová ochrana).....	- 33 -
3.7 Implementace PI regulátorů a regulačních smyček .....	- 35 -
3.8 Display .....	- 36 -
4 Experimentální ověření funkce.....	- 37 -
4.1 Ověření konfigurace ePWM modulů .....	- 38 -
4.2 Ověření funkce základních prvků topologie .....	- 40 -
4.3 Ladění regulátorů .....	- 41 -
4.4 Testování na plném napětí .....	- 44 -

4.5	Testování startu spínání do protinapětí.....	- 49 -
4.6	Testování startovací sekvence.....	- 50 -
4.7	Zkouška skokového odpojení zátěže .....	- 52 -
4.8	Nabíjení baterie.....	- 52 -
4.9	Společná zkouška LLC a step down měniče .....	- 53 -
	Zhodnocení a závěr.....	- 55 -
	Literatura .....	- 57 -
	Přílohy .....	I



## Seznam zkratek

AC	Alternating Current
ADC	Analog Digital Converter
AHC	Active High Complementary
AQ	Action Qualifier
BMS	Battery Management System
CAN	Controller Area Network
CC	Constant Current
CC	Counter Compare
CLA	Control Law Accelerator
CLK	Clock
CMPSS	Comparator Sub System
CV	Combustion Vehicle/Constant Voltage
DB	Dead Band
DC	Direct Current
DV	Driverless Vehicle
EOC	End Of Conversion
ePWM	enhanced Pulse Width Modulator
EV	Electric Vehicle
FED	Falling Edge Delay
FW	Firmware
GPIO	General Purpose Input Output
HW	Hardware
IMD	Insulation Monitoring Device
LCD	Liquid Crystal Display
LED	Light Emitting Diode
LVC MOS	Low Voltage Complementary Metal Oxide Semiconductor
MCU	Micro Controller Unit
MIPS	Milion Instructions Per Second
MSPS	Mega Samples Per Second
PI	Proportional Integral
PPB	Post Processing Block
PRINCESS	Programmable RICE Energy Storage System

PWM	Pulse Width Modulation
RED	Rising Edge Delay
RUMM	Rice Univerzal Microcontroller Module
RX	Recieve
SAE	Society of Automotive Engineers
SCI	Serial Communications Interface
SOC	Start Of Conversion
SW	Software
TB	Time Base
TBCLK	Time Base Clock
TBPRD	Time Base Period
TX	Transmit
TZ	Trip Zone
UART	Universal Asynchronous Receiver Transmitter
USM	Usměřovač
UWB	University of West Bohemia
WYSIWYG	What You See Is What You Get
ZVS	Zero Volatage Switching

## Úvod

Formula Student (Formula SAE) je mezinárodní soutěž organizována SAE International. Jedná se o studentskou soutěž, ve které mají studenti za cíl navrhnout a postavit vůz formulového typu, se kterým následně jedou na závody, kde se soutěží v různých dynamických a statických disciplínách [1].

Mezi statické disciplíny patří prezentace business plánu, rozpočtu a hlavně prezentace technických řešení, která byla ve voze použita, před porotou tvořenou z odborníků. Mezi dynamické disciplíny patří např. sprint, jízda po okruhu, jízda na testování výdrže apod. [1] Soutěž se dělí do tří kategorií. První kategorií je CV (Combustion Vehicles), neboli formule poháněné spalovacím motorem, druhou kategorií jsou EV (Electric Vehicle), tedy formule poháněné elektrickým motorem a třetí kategorií jsou DV (Driverless Vehicle), což jsou autonomní vozidla, která soutěží bez řidiče. [1]

Na Západočeské univerzitě v Plzni působí od roku 2009 tým UWB Racing Pilsen, který se až do roku 2019 úspěšně věnoval stavbě CV formule. Z důvodu neplánované pauzy a pozastavení soutěže v roce 2020 kvůli pandemii covid-19 byla vynechána stavba nové CV formule a od roku 2020 přešel tým do kategorie vozů EV. Od té doby probíhá vývoj a stavba komponentů EV formule, mezi které patří právě i nabíječka baterií. [2]

Tato práce navazuje na diplomovou práci [3], která měla za cíl zvolit topologii, dimenzovat a vybrat komponenty a sestavit HW. Tato práce má za cíl z poskytnutého HW vytvořit celek, který bude uživatelsky přívětivě, bezpečně a spolehlivě fungovat nejen v týmu studentské formule UWB Racing Pilsen, ale bude možné ho použít i pro další projekty vznikající na Katedře výkonové elektroniky a strojů, jako je např. elektrická motokára a elektrická čtyřkolka.

Ke splnění tohoto hlavního cíle bylo zapotřebí v rámci práce splnit několik dílčích cílů. Nejprve bylo potřeba navrhnout a implementovat řízení nabíjení baterie pomocí step down měniče spolu s řízením oddělovacího LLC měniče. Dalším krokem byla implementace komunikačního protokolu mezi nabíječkou a BMS, aby bylo možné vyčítat informace o baterii, dále pak doplnění nabíječky o uživatelské rozhraní v podobě dotykového displeje pro snadnou obsluhu a interpretaci dat, a nakonec experimentální ověření návrhu a implementace jednotlivých částí.

# 1 Hardware a parametry

## 1.1 Pravidla Formula Student

Formula Student obsahuje soubor pravidel, která je nutné dodržovat a kontrolují se na technické přejímce před každým závodem. Hlavním cílem těchto pravidel je zajištění bezpečnosti, je tedy samozřejmostí, že část pravidel se věnuje i nabíječce baterií. Dále jsou uvedena pravidla, která se týkají především softwarové části návrhu nabíječky a jejich splnění je závislé na softwaru. Požadavky týkající se hardwarové části již byly popsány v práci, na kterou je navazováno.

Pravidla dle [4]:

- BMS (Battery Management System) musí být v průběhu nabíjení aktivní a musí být schopen vypnout nabíječku v případě detekování vady.
- Nabíječka musí mít stop tlačítko.
- IMD (Insulation Monitoring Device – hlídač izolačního stavu) musí být aktivní a musí být schopný vypnout nabíjení.
- Bezpečnostní obvod musí obsahovat alespoň stop tlačítko, IMD a BMS.
- Pokud dojde k vybavení bezpečnostního obvodu, musí zůstat nabíječka vypnutá, dokud není manuálně resetována.
- Na konektoru pro baterii se objeví napětí pouze pokud je dobře zapojen (interlock).
- Při nabíjení musí BMS a IMD kontrolovat akumulátor a vybavit bezpečnostní obvod, pokud je objevena chyba.
- Pokud dojde k rozpojení vybavení bezpečnostního obvodu, tak:
  - Okamžitě musí přestat téct proud do akumulátoru
  - Napětí v trakčním rozvodu musí být  $\leq 60$  VDC do 5 s

## 1.2 Parametry a topologie

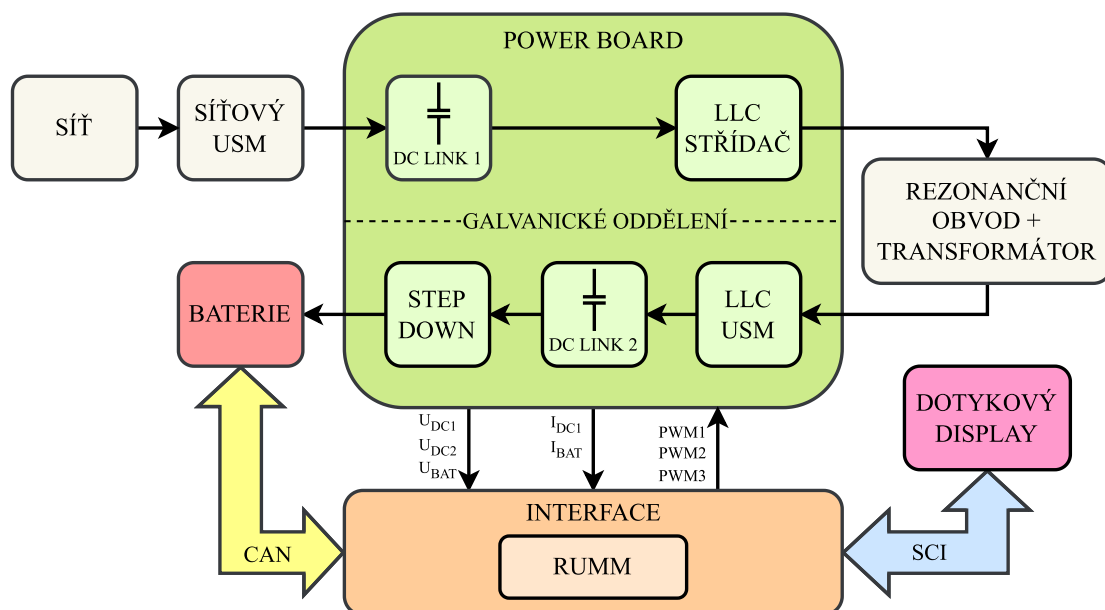
Topologie nabíječky vychází z požadavků na vstupní a výstupní veličiny. Jako vstup byla zvolena napájecí síť 3x400 V 50 Hz a na výstupu je potřeba stejnosměrné napětí pro nabíjení baterie. Základní topologie byla tedy stanovena jako měnič AC/DC s možností regulace na straně výstupu. [3]

Tab. 1: Základní parametry nabíječky.

<b>Vstupní napětí</b>	3x400 V, 50 Hz
<b>Výstupní napětí</b>	190 až 600 V DC
<b>Výkon</b>	10 kW

Dalším klíčovým požadavkem, který byl určující pro topologii nabíječky, je galvanické oddělení výstupního napětí pro baterii od napájecí sítě. Transformátor, který by zvládl přenést požadovaný výkon 10 kW na síťovém kmitočtu, by byl nejen rozměrný, ale jeho hmotnost by způsobovala problémy při převážení nabíječky na závody. Z tohoto důvodu byl pro splnění kritéria galvanického oddělení zakomponován do topologie nabíječky LLC měnič, ve kterém pracuje transformátor na kmitočtu 100 kHz, jehož rozměry a hmotnost jsou pro přenesení požadovaného výkonu výrazně menší. [3]

Regulační rozsah LLC měniče nicméně není dostatečný, aby jeho výstup sloužil přímo jako výstup nabíječky. Z tohoto důvodu byl zařazen snižovací pulsní měnič (step down), který zajišťuje dostatečný regulační rozsah na výstupu nabíječky. [3]



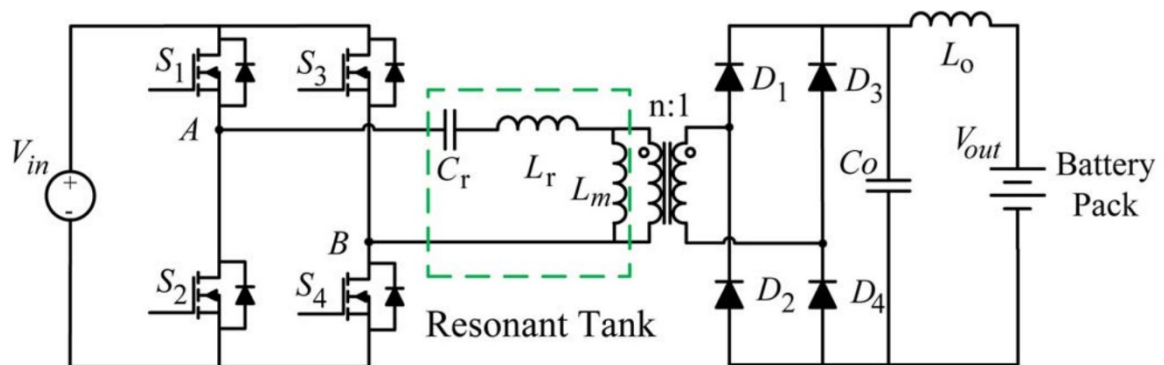
Obr 1: Topologie nabíječky

V práci [3] byly tedy vyrobeny tři plošné spoje, jejichž názvy jsou pro přehlednost zachovány i v této práci. Jedná se o síťový usměrňovač, POWER BOARD a INTERFACE. Tato práce doplňuje topologii o dotykový display, který slouží jako uživatelské rozhraní a komunikaci s baterií pomocí CAN protokolu. Vzájemné uspořádání lze vidět na Obr. 1.

### 1.3 LLC měnič

Vlastní kapitolou měničů, které využívají měkkou komutaci, je rezonanční měnič typu LLC. Z názvu lze odvodit, že rezonanční obvod (resonant tank) se skládá ze dvou indukčností a jedné kapacity. Pokud je měnič provozován na frekvencích, které jsou blízké rezonanční frekvenci rezonančního obvodu, dostává se měnič do oblasti měkké komutace [3]. Usměrněné napětí je rozstředáno pomocí H-můstku, který je složen z vypínatelných prvků S1 až S4 viz Obr. 2.

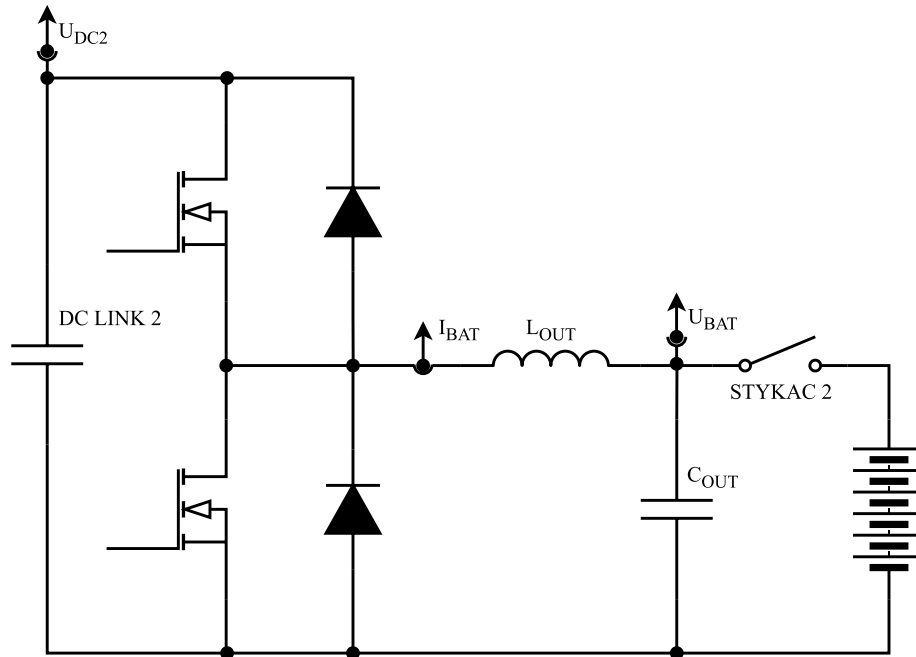
Výše uvedené složení rezonančního obvodu ze dvou indukčností a jedné kapacity odpovídá hlavně teoretické rovině. V reálném zapojení je obvod složen z vysokofrekvenčního transformátoru, respektive z jeho magnetizační indukčnosti  $L_m$ , rezonančního kondenzátoru ( $C_r$ ) a případně pomocné indukčnosti ( $L_r$ ). [3]



Obr. 2: Schéma zapojení LLC měniče, převzato z [5]

#### 1.4 Snižující pulsní měnič (step down)

Regulace výstupního napětí a proudu pouze pomocí LLC měniče by byla obtížně realizovatelná bez narušení funkce měkkého spínání a jelikož je regulace těchto veličin u nabíječky baterií klíčová, je v topologii nabíječky pro tuto funkci implementován snižující pulsní měnič ve formě půl můstku (Obr. 3). [3]



Obr. 3: Schéma zapojení snižovacího měniče

Výstup musí být samozřejmě opatřen indukčností, která zajišťuje samotnou funkci snižujícího pulsního měniče. Mimo regulaci výstupního napětí a proudu tento měnič kompenzuje i kolísání napětí sítě a kolísání napětí v meziobvodech vlivem změny zátěže. [3]

## 1.5 Display

Aby bylo možné nabíječku z pohledu uživatele pohodlně používat, je potřeba vytvořit uživatelské rozhraní. Jelikož baterie pro studentskou formuli bude obsahovat pouze indikační LED, je potřeba aby interface sloužil jak pro nastavení a obsluhu samotné nabíječky, tak i jako zařízení pro vyčítání údajů z BMS a rychlou diagnostiku stavu baterie. Mezi tyto údaje patří maximální a minimální napětí článků, teploty článků, stav nabití (SOC) a dále varovné a chybové hlášky BMS.



Obr. 4: Dotykový display NEXTION, převzato z [6]

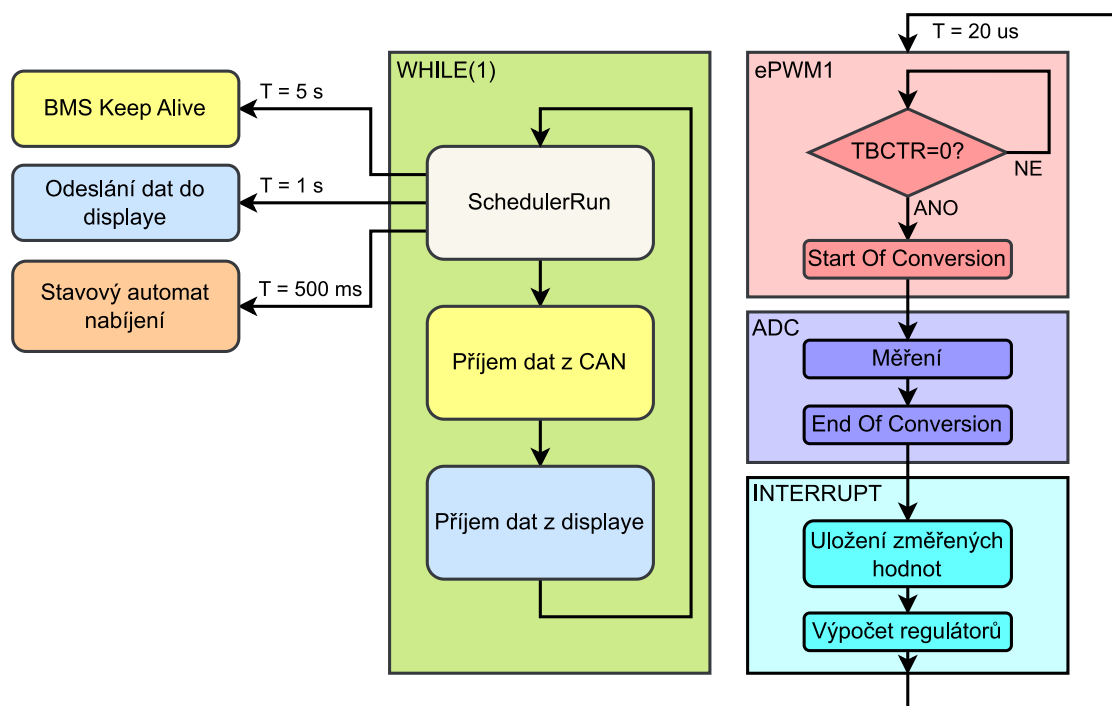
Aby toto množství informací mohlo být přehledně zobrazeno, byl jako interface zvolen grafický barevný LCD. Konkrétně se jedná o model NX8048T050 od výrobce NEXTION. Výhodou toto displaye je to, že obsahuje vlastní mikrokontrolér, který se stará o vykreslování grafiky, fonty, obrázky apod. Komunikace s hlavní řídicí jednotkou probíhá pomocí UART a display disponuje i dotykovou vrstvou, díky které jsou pokryty i vstupy od uživatele bez použití HW tlačítek. Úhlopříčka displaye činí 5", rozlišení je 800x480 bodů a dokáže zobrazit až 65 tis. barev [6].



## 2 Požadavky na software

### 2.1 Konceptce programu

Před samotným popisem konfigurace jednotlivých periférií je potřeba uvést celkovou koncepci programu, ze které konfigurace částečně vychází.



Obr. 5: Schéma běhu programu

Po inicializaci se program dostane do nekonečné smyčky WHILE(1). V této smyčce je spouštěna funkce SchedulerRun, pomocí které se obsluhují periodicky volané funkce, dále se přijímají nová data z CAN a z displaye, pokud jsou k dispozici.

Jako periodická funkce je každých 5 s volána funkce BMS Keep Alive, která je blíže popsána v následujícím textu, každou 1 s se odesílají data do displaye a každých 500 ms se volá stavový automat nabíjení. Všechny tyto úlohy běží na pozadí, tedy nevyužívají přerušení a tím je zajištěna maximální priorita vykonávání regulační smyčky měniče.

Zároveň běží ePWM1 modul, který v nule čítače (TBCTR = 0) generuje signál SOC (Start Of Conversion), který zahájí měření ADC. Po dokončení měření ADC generuje signál EOC (End Of Conversion), které vyvolá INTERRUPT (přerušení) uvnitř kterého dojde k uložení změřených hodnot a výpočtu regulátorů.

## 2.2 Komunikace s BMS

Některé důvody pro komunikaci s BMS byly již uvedeny v předchozím textu. Mezi další důvody patří detekce chybových a varovných hlášek, které přeruší nabíjení. Jako rozhraní pro komunikaci byl použit CAN, jelikož pomocí tohoto rozhraní bude baterie komunikovat s formulí.

V době vytváření této práce není baterie do formule dokončena, nicméně na katedře je dostupná baterie pro úložiště PRINCESS, neboli Programmable RICE Energy Storage System. Tato baterie používá BMS podobnou té, která bude použita v baterii formule. Komunikační zprávy implementované v nabíječce vycházejí ze zpráv použitých v SW baterie PRINCESS a tyto zprávy budou při dalším vývoji baterie pro formuli použity i tam.

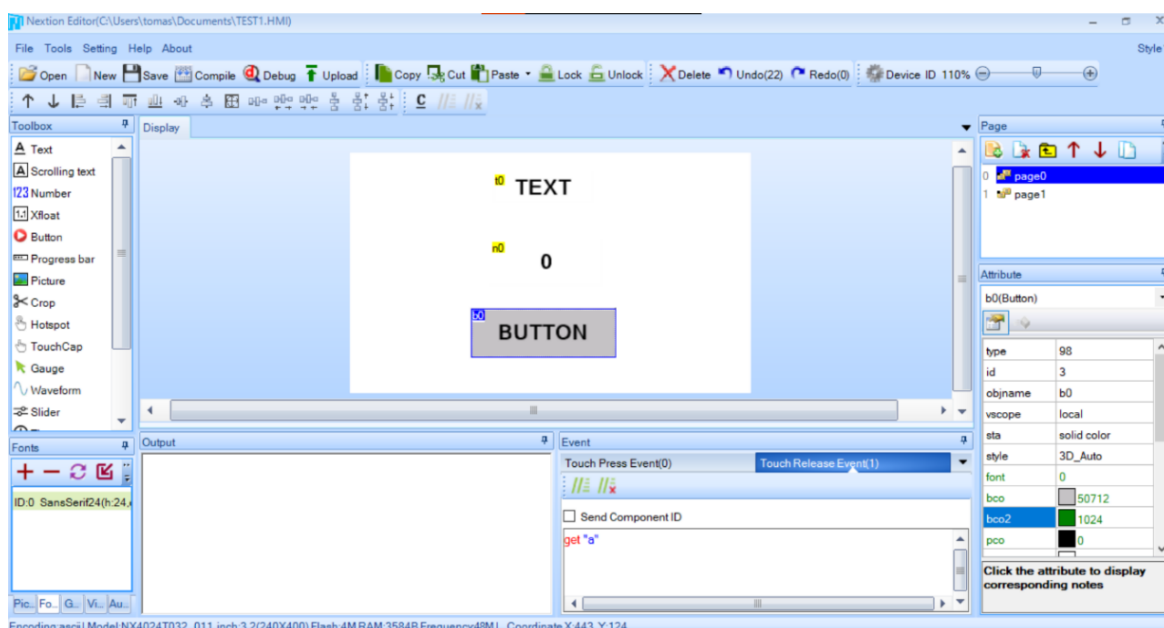
Tab. 2: Popis zpráv BMS

Název zprávy	Nabíječka	Popis
BMS_CTRL	TX	ovládání BMS
BMS_ST	RX	stav BMS, varování a chyby
BMS_BATT_INFO	RX	celkové napětí a proud, max a min napětí článků
BMS_TEMP_INFO	RX	max a min teploty článků a BMS
BMS_AUX_INFO	RX	stav nabití, verze FW
BMS_CELL_INFO	RX	napětí každého článku
BMS_KEEP_ALIVE	TX	prázdná zpráva, brání usnutí BMS, potřeba poslat alespoň každých 5 s

V Tab. 2 je uveden krátký popis zpráv probíhajících mezi nabíječkou a BMS. Sloupec Nabíječka označuje pozici nabíječky ve vztahu ke směru toku dat. Pokud je uvedeno TX, nabíječka je v pozici vysílače, pokud RX nabíječka je v pozici přijímače.

## 2.3 Komunikace s displayem

Komunikace mezi displayem a hlavní řídicí jednotkou nabíječky probíhá pomocí UART. Aby popisovaný formát zpráv dával smysl, je nejprve potřeba popsat postup konfigurace displaye samotného. Ke konfiguraci slouží vývojové prostředí Nextion editor dodávaný výrobcem displaye, Jedná se o editor typu WYSIWYG, vytváření jednotlivých prvků na displayi tedy probíhá graficky, přímým umístěním prvku do okna zobrazující náhled displaye, jejich chování a případná logika je pak nastavena textově pomocí příkazů.



Obr. 6: Vývojové prostředí Nextion editor

Na Obr. 6 lze na levé straně vidět okno Toolbox, které nabízí grafické prvky připravené k použití. Uprostřed je vidět náhled displaye se třemi umístěnými grafickými prvky. Shora se jedná o Text, Number a Button. Každý prvek má své atributy, které lze vidět v pravé spodní části Obr. 6 a události (Event), které lze vidět ve spodní části. V pravé horní části lze vidět okno s přehledem jednotlivých obrazovek (stránek).

Zvýrazněný prvek Button má nastavenou událost Touch Release Event, k obsluze tedy dochází při puštění stisknutého tlačítka. Příkaz `get "a"` pošle pomocí UART znak "a".

Zpráva odeslaná do hlavní řídicí jednotky má formát "pa0xFF 0xFF 0xFF", kde "p" je povinná část, "a" je znak dodaný příkazem "get" a 0xFF 0xFF 0xFF ukončuje zprávu.

Pro poslání dat z hlavní řídicí jednotky do displaye, například tedy pro zapsání čísla do prvku Number je nutné využít atributy objektu. V tomto případě název a atribut `val`, který udává hodnotu zapsanou v prvku Number. Pro zapsání čísla např. 13 je tedy potřeba odeslat zprávu ve tvaru `"n0.val=13"`.

## 2.4 Připojování baterie (stavový automat nabíjení)

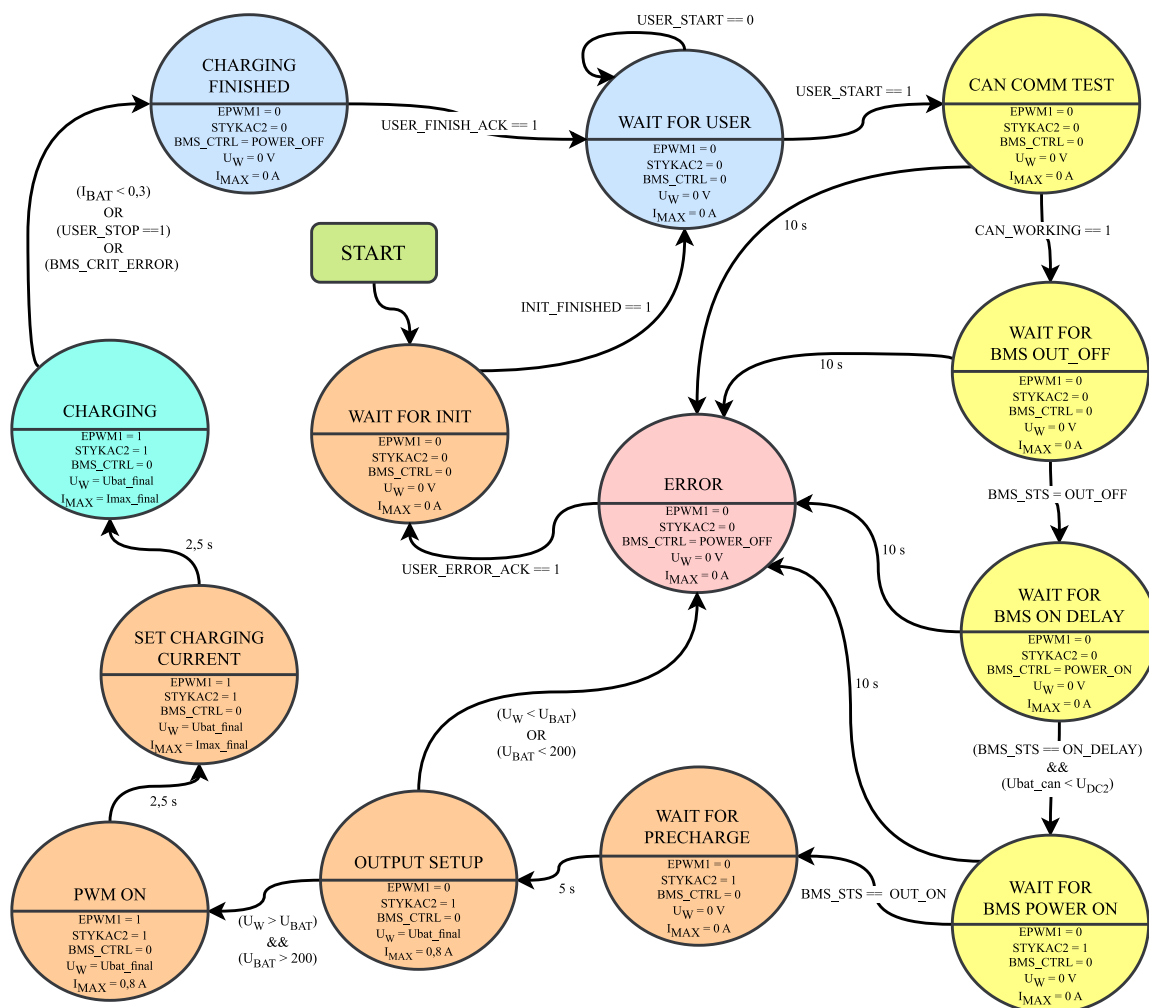
Důležitou částí používání nabíječky je připojení baterie, respektive start spínání měniče do připojené baterie. Nabíječka má na výstupu kondenzátor  $C_{OUT}$ , pro zjednodušení můžeme tedy uvažovat problematiku připojení dvou tvrdých zdrojů napětí. Pokud bychom uvažovali způsob připojování pomocí přednabití výstupního kondenzátoru měničem a následné spojení baterie a výstupního kondenzátoru pomocí stykače 2, tak by i malý rozdíl mezi napětím baterie a výstupního kondenzátoru znamenal neřízený vyrovnávací proud o vysoké hodnotě, jelikož v cestě jsou pouze vodiče, už žádná dodatečná indukčnost.

Z tohoto důvodu je zvolen způsob připojení takovým způsobem, že k přednabití výstupního kondenzátoru dojde ze strany baterie a měnič začne spínat do již nabitého kondenzátoru  $C_{OUT}$ .

Pro realizaci této relativně komplikované startovací sekvence byl zvolen přístup založený na použití stavového automatu. Díky tomu bude kromě realizace startovací sekvence možné i sledovat stav BMS a uživatelských vstupů při nabíjení a reagovat na tyto podněty přechodem např. do stavu přerušování nabíjení.

Regulátory se počítají i při vypnutém spínání PWM, díky tomu by se výstup regulátoru proudu dostal do kladné saturace a po zapnutí spínání by došlo k proudové špičce, která by trvala až do doby, než by regulátor stihl zareagovat a dostal se ze saturace. Aby k tomuto jevu nedocházelo, je potřeba vyhodnocovat stav spínání PWM. Pokud PWM nespínají, je místo standardního výpočtu sumy regulátoru počítána střída odpovídající aktuálnímu napětí na výstupním kondenzátoru  $C_{OUT}$ , která je zavedena do sumy regulátoru. K výpočtu slouží rovnice (2.1). Po startu spínání PWM se začne suma počítat standardním způsobem.

$$suma_{i_{PWM\_OFF}} = \frac{U_{BAT}}{U_{DC2}} \quad (2.1)$$



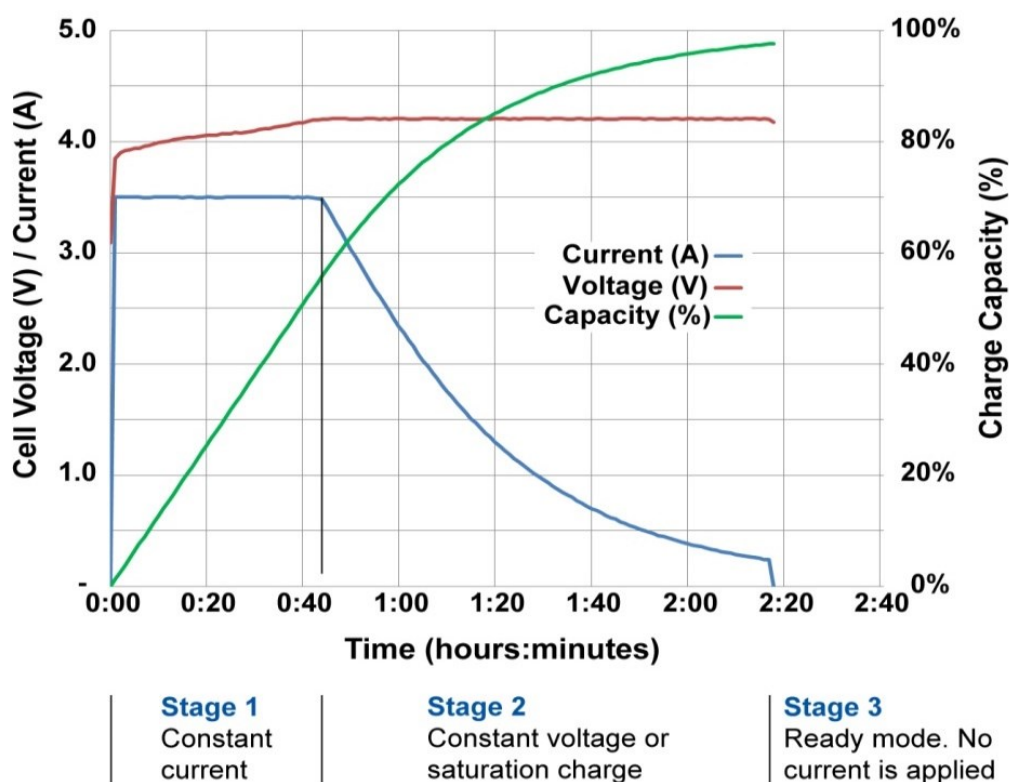
Obr. 7: Diagram stavového automatu nabíjení

Stavový automat po inicializaci systému začíná ve stavu WAIT FOR INIT, tento stav je zde připraven pro realizaci stavového automatu pro zapínací sekvenci nabíječky po připojení do sítě. Dokud tedy nepřijde potvrzení o dokončení zapínací sekvence, stavový automat nabíjení setrvává v tomto stavu.

Nebude zde popsán každý krok stavového automatu nabíjení, ale pouze základní popis nákresu pro pochopení funkce. Modře jsou označeny standartní stavy, kde se čeká na vstup od uživatele, žlutě jsou stavy, které očekávají zprávu od BMS, červeně je chybový stav a tyrkysově stav, který očekává vstup od uživatele, systému i BMS:

## 2.5 Nabíjení Li-ion a Li-pol baterií

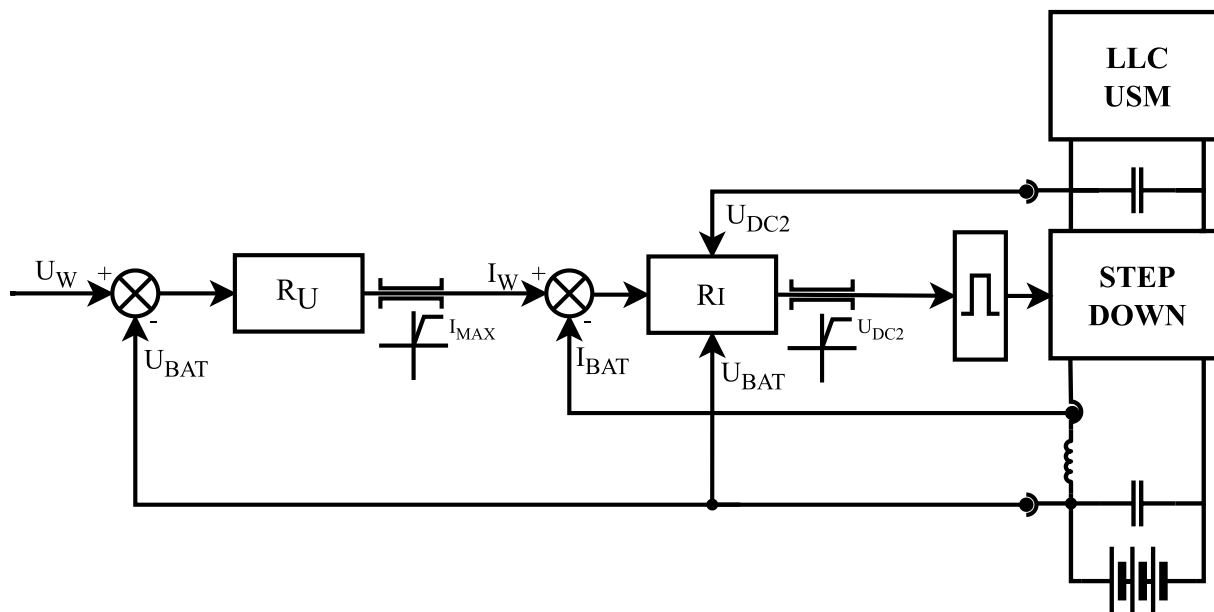
Nabíječky Li akumulátorů jsou převážně konstruovány jako zdroj proudu s omezením maximální hodnoty proudu a nastaveným maximálním napětím. Po přiblížení se k nastavenému max. napětí začne nabíjecí proud klesat k nule a akumulátor zůstává připojen na konečném nabíjecím napětí. Toto napětí nabývá dle technologie (chemismu) baterie např. rozsahu v  $4,20 \text{ V} \pm 0,05 \text{ V}$ . Tento postup nabíjení se označuje jako CC/CV (constant current/constant voltage).



Obr. 8: Nabíjecí charakteristika Li-ion článku, převzato z [7]

## 2.6 Regulační schéma snižujícího pulsního měniče

Aby snižující pulsní měnič fungoval jako nabíječka baterií, je zapotřebí ho patřičně řídit. Nabíjení baterie kombinuje režim konstantního proudu a konstantního napětí, je tedy potřeba obě tyto výstupní veličiny regulovat a pro realizaci zpětnovazební regulace i měřit. Měření proudu zajišťuje měřicí převodník proudu, který je osazen přímo na POWER BOARD a jeho výstup je zaveden do INTERFACE desky. Měření napětí zajišťují měřicí převodníky napětí osazené na INTERFACE desce.



Obr. 9: Regulační schéma step down měniče

Regulační schéma na Obr. 9 se skládá ze dvou kaskádně řazených PI regulátorů. Vnitřní smyčku tvoří regulátor proudu, vnější smyčku pak regulátor napětí. Do regulátoru napětí vstupuje rozdíl požadovaného napětí  $U_W$  a měřeného napětí na baterii  $U_{BAT}$ . Požadované napětí  $U_W$  představuje konečné napětí baterie (cca 4,2 V na článek a lze jej nastavit dle typu připojené baterie). Výstup regulátoru napětí je omezen od 0 do hodnoty  $I_{MAX}$ , což je hodnota, která stanovuje nabíjecí proud v režimu konstantního proudu. Spodní limit 0 A je zde z toho důvodu, aby byl výstupní proud vždy kladný a nedocházelo k toku energie z baterie do měniče, který by se v ten okamžik choval jako zvyšovací pulsní měnič a začalo by narůstat napětí v meziobvodu. Výstup regulátoru napětí tedy představuje požadovanou hodnotu proudu  $I_W$ .

Rozdíl této požadované hodnoty proudu  $I_W$  a měřené hodnoty proudu  $I_{BAT}$  je zaveden do proudového regulátoru. Výstup proudového regulátoru je omezen od 0 do hodnoty  $U_{DC2}$ , což je měřené napětí druhého meziobvodu (DC LINK 2). Dále je výstup regulátoru normován na hodnotu 0 až TBPRD, aby mohl být zaveden do ePWM modulu.

Na začátku nabíjení, tedy při režimu CC, je velký rozdíl požadovaného a měřeného napětí na baterii. Napěťový regulátor je tedy v saturaci a jeho výstup je omezen na hodnotu  $I_{MAX}$ . Regulace se tedy účastní pouze proudový regulátor, který má jako požadavek hodnotu  $I_{MAX}$ . Při nabíjení baterie se napětí na baterii  $U_{BAT}$  postupně přibližuje ke konečné hodnotě  $U_W$ . Jakmile se k této hodnotě přiblíží dostatečně, napěťový regulátor se dostane ze saturace a probíhá přechod z režimu CC do režimu CV, kdy regulaci přebírá vnější nadřazená smyčka s napěťovým regulátorem.

Na Obr. 9 si lze všimnout, že do regulátoru proudu je zavedeno i napětí baterie  $U_{BAT}$ . Je tomu tak z důvodu správného startu regulace, který je popsán v předchozím textu.

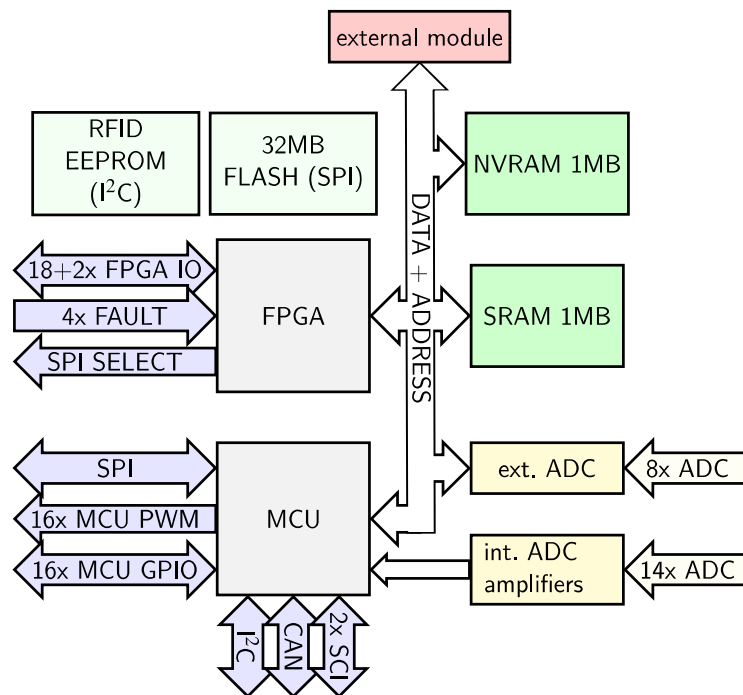


### 3 Realizace Softwaru

#### 3.1 RUMM – úvod

Jako hlavní řídicí jednotka celé nabíječky je použit RUMM, neboli Rice Universal Microcontroller Module. Jedná se univerzální mikrokontrolerový modul, který je osazen mikrokontrolérem TMS320F28377 od firmy Texas Instruments. Tento mikrokontrolér (MCU) dosahuje teoretického výkonu až 400 MIPS. [8]

Tento mikrokontrolér patří do rodiny C2000, což jsou 32-bitové mikrokontroléry optimalizované pro zpětnovazební regulaci v reálném čase. Uplatnění nachází při řízení např. průmyslových měničů pro motory, solárních měničů, elektromobilů a zpracování signálů. Mikrokontrolér je založen na floating-point procesoru C28x, který pracuje na frekvenci 200 MHz. Tomuto procesoru sekunduje CLA koprocesor určený pro paralelní zpracovávání dat. [9]



Obr. 10: Blokové schéma modulu RUMM, převzato z [8]

V Tab. 3 jsou popsány vstupy a výstupy RUMMu, které jsou relevantní pro tuto práci a byly využity.

Tab. 3: Vstupy a výstupy modulu RUMM, převzato z [8]

Vstup/výstup	Popis
14x analogový vstup	$\pm 5$ V, interní převodník, $T_{\text{SAMPLE}} = 285$ ns, čtyři nezávislé kanály
16x digitální I/O	přímé vývody z MCU, LVCMOS logika 3,3 V
16x PWM	posílené PWM výstupy, výstupní napětí v rozsahu 4,5 až 35 V, špičkově $\pm 5$ A, trvale $\pm 0,1$ A
CAN A	CAN sběrnice z MCU, LVCMOS, budič je implementován na INTERFACE desce
SCI D	sériová linka z MCU, LVCMOS logika

V následujících kapitolách jsou popsány jednotlivé periferie mikrokontroléru, které jsou v práci využity. Každá z kapitol obsahuje krátký obecný popis periferie, respektive popis částí periferie, které jsou v této práci použity, a její konfiguraci pro konkrétní využití v této práci. Ověření správnosti konfigurace, respektive správné funkce, je v kapitole Experimentální ověření funkce

Pro konfiguraci mikrokontroléru byla využita knihovna funkcí *RUMM\_hwlib*, která je součástí SW balíku k RUMM, dále pak knihovna *driverlib* přímo od výrobce mikrokontroléru.

### 3.2 GPIO

GPIO (General Purpose Input Output) neboli univerzální vstup/výstup. Tato periferie se stará o digitální vstupy a výstupy mikrokontroléru. Pomocí této periferie lze nastavit, zda má být pin vstupní nebo výstupní, open-drain nebo push-pull, zda má být připojen pull-up rezistor, anebo jestli má být signál invertován. Kromě toho se stará o multiplexování GPIO, tedy o to, zda má být daný pin použit jako GPIO nebo má být interně připojen k nějaké periférii (ADC, CAN, ePWM...).

```
GPIO_setPinConfig(GPIO_19_GPIO19);
GPIO_setPadConfig(19, GPIO_PIN_TYPE_STD);
GPIO_writePin(19, 0);
GPIO_setDirectionMode(19, GPIO_DIR_MODE_OUT);
```

Obr. 11: Příklad nastavení GPIO jako výstupu

Na Obr. 11 je uveden příklad nastavení GPIO19, který je použitý pro ovládání stykače 2 jako push-pull výstup. Funkce `GPIO_setPinConfig` nastavuje multiplexer tak, že GPIO19 není připojeno k žádné periférii, ale pouze na pin mikrokontroléru, dále pak funkce `GPIO_setPadConfig` nastavuje pin jako push-pull, funkce `GPIO_writePin` nastavuje daný pin do logické 0 a `GPIO_setDirectionMode` nastavuje pin jako výstup.

```
GPIO_setPinConfig(GPIO_24_GPIO24);
GPIO_setPadConfig(24, GPIO_PIN_TYPE_PULLUP);
GPIO_writePin(24, 0);
GPIO_setDirectionMode(24, GPIO_DIR_MODE_IN);
```

Obr. 12: Příklad nastavení GPIO jako vstupu

Na dalším příkladu na Obr. 12 je nastaveno GPIO24, které je použité jako signál READY od budiče výkonového tranzistoru jako vstup s připojeným pull-up rezistorem. Při porovnání parametrů jednotlivých funkcí s Obr. 11 je patrné, jakým způsobem je nastaven zbytek GPIO.

### 3.3 ADC

ADC (Analog Digital Converter) – převodník analogového signálu na digitální. V topologii nabíječky se měří celkem dvě hodnoty proudů a tři hodnoty napětí. Toto měření zabezpečují proudová a napěťová čidla, jejichž výstup je připojen k internímu AD převodníku mikrokontroléru.

Jedná se o 12-bitový AD převodník s diferenciálními vstupy a rozsahem  $\pm 5$  V s vysokou rychlostí vzorkování až 3,5 MSPS.

ADC byl nakonfigurován tak, jak je naznačeno na Obr. 5, tedy aby SOC (Start Of Conversion) byl generován od události ePWM1 modulu a dále bylo nakonfigurováno přerušování, které je odstartováno dokončením převodu ADC. K těmto nastavením byly využity funkce z knihovny *RUMM\_hwlib*.

Dále bylo potřeba měření napětí a proudů nakalibrovat. K tomuto účelu jsou v knihovně *RUMM\_hwlib* dvě struktury, ve kterých je zapsáno zesílení (GAIN) a stejnosměrný posun (OFFSET) pro každý kanál ADC.

Prvky struktury pro nastavení zesílení mají název *AINxy\_GAIN* a pro nastavení offsetu mají název *AINxy\_OFFSET*, kde x je označení skupiny A/B a y je číslo kanálu 0 až 6.

Příklad výpočtu výsledku pro měření napětí  $U_{BAT}$  zavedené do vstupu *AINA4*, respektive vstupu *ADCD2* interního ADC ukazuje vztah (3.1).

$$AINA4 = AINA4\_GAIN \cdot (ADCD\_RESULT2 - AINA4\_OFFSET) \quad (3.1)$$

Pro ověření funkce ADC a jeho kalibraci byla dočasně změněna konfigurace tak, aby byl start převodu zahájen pomocí SW. Dále byla pomocí Scheduleru nastavena periodicky volaná funkce, která každých 200 ms převod odstartovala. Pro změnu nastavení zesílení je potřeba zavolat funkci, která nastavená zesílení propíše do aktivní struktury, pro tuto funkci byla také nastavena periodicky volaná funkce s periodou 2 s.

Samotná kalibrace probíhala tak, že na napěťový vstup byl připojen laboratorní zdroj napětí, voltmetr a byl spuštěn program v mikrokontroléru. Pomocí debug perspektivy ve vývojovém prostředí bylo možné zobrazovat strukturu výsledků převodu a nastavovat jednotlivá zesílení a offsety.

Nejprve bylo nastaveno napětí na vstupu 0 V a offset byl doladěn tak, aby byl výsledek převodu co nejbližší nulové hodnotě. Následně byl nastaveno napětí na laboratorním zdroji a nastavena hodnota zesílení tak, aby hodnota změřená mikrokontrolérem odpovídala hodnotě na jeho vstupu.

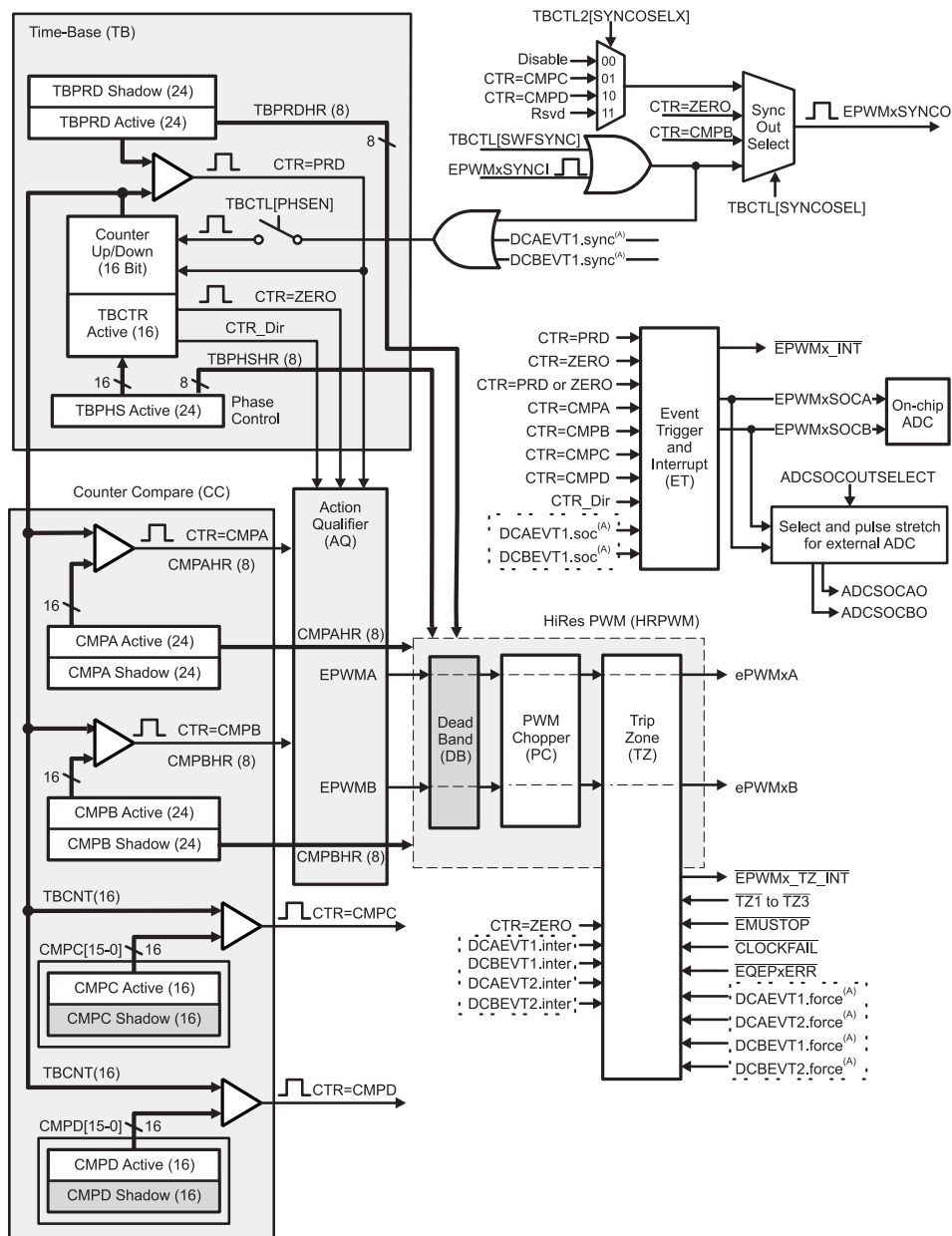
Hodnoty gain a offset byly poznamenány a následně přeneseny do funkce *ChargerADCInit*, kde jsou při inicializaci zapsány do příslušných struktur a ADC je tímto nakalibrován a připraven k použití.

### 3.4 Konfigurace ePWM

RUMM nabízí celkem 16 PWM výstupů, které jsou osazeny výkonovými budiči. Budiče jsou rozděleny do skupin po čtyřech (PWM1 + PWM2, PWM3 + PWM4, PWM5 + PWM6, PWM7 + PWM8). V rámci každé skupiny mají společný signál na povolení a FAULT vstup. [8]

#### 3.4.1 Step down měnič

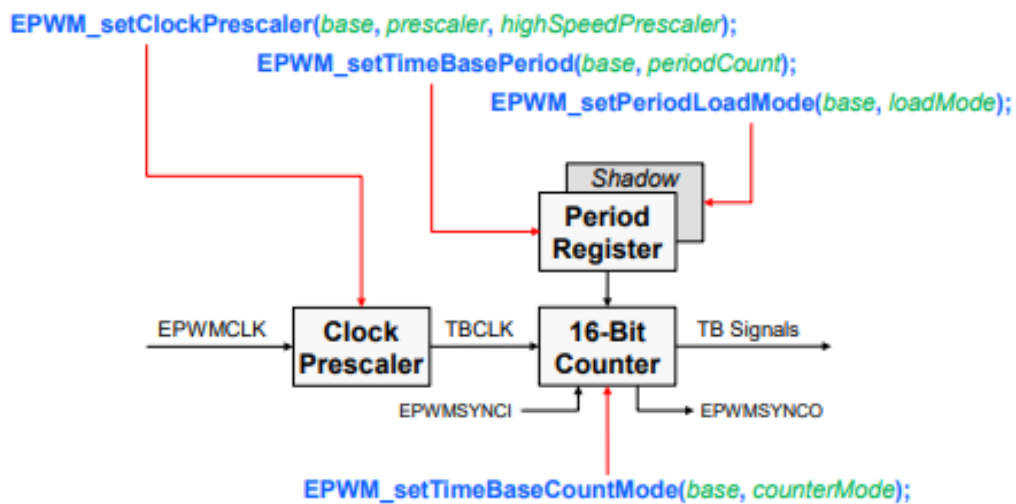
Každý ePWM modul obsahuje výstup A a B, přičemž interface deska přiřazuje modul ePWM1 step down měniči.



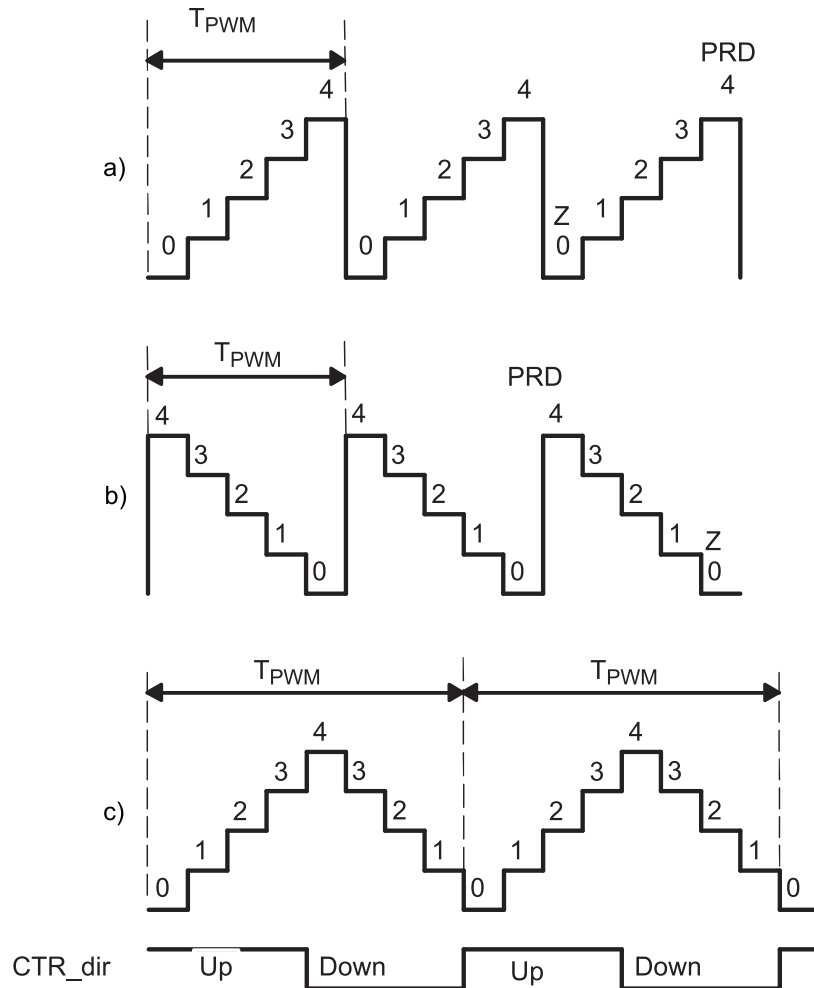
Copyright © 2017, Texas Instruments Incorporated

Obr. 13: Blokové schéma ePWM modulu, převzato z [10]

Jak již bylo zmíněno, step down měnič je tvořen jedním půl můstkem. Teoreticky by pro správnou činnost měniče stačilo spínat pouze horní prvek a spodní blokovat, přičemž by se proud procházející výstupní indukčností uzavíral pouze přes zpětnou diodu spodního prvku. Nicméně z důvodu snížení ztrát je spínán i spodní prvek, je tedy potřeba nakonfigurovat ePWM modul na komplementární spínání výstupu A a B. Frekvence PWM signálu je dle předchozího návrhu nabíječky zvolena na 50 kHz. Modul ePWM obsahuje několik submodulů, které rozdělují funkce do jednotlivých bloků, jako např. Time-Base (TB), Counter Compare (CC), Action Qualifier (AQ), Dead Band (DB) a Trip Zone (TZ). TB submodul se skládá z předděličky hodinového signálu, 16-bitového čítače, period registru a jeho shadow registru.



Obr. 14: Blokové schéma TB submodulu, převzato z [11].



Obr. 15: Režimy čítání TB submodulu: a) up-count, b) down-count, c) up-down-count, převzato z [10]

Čítač podporuje tři režimy čítání:

- up-count – čítač začíná na nule, inkrementuje do TBPRD a poté se resetuje do nuly
- down-count – čítač začíná na hodnotě TBPRD, dekrementuje do nuly a poté se resetuje do TBPRD
- up-down-count – čítač začíná na nule, inkrementuje do TBPRD, dekrementuje do nuly a začíná další cyklus

Předdělička dělí hodinový signál určený pro ePWM moduly EPWMCLK, tento signál má frekvenci 100 MHz. Pro zjištění, zda je potřeba EPWMCLK dělit, bylo potřeba vypočítat hodnotu TBPRD (Time Base Period), což je hodnota, do které čítá 16-bitový čítač, a ověřit, že tato hodnota nepřesahuje maximální hodnotu 16-bitového čísla.

Výpočet maximální hodnoty 16-bitového čísla pomocí vztahu (3.2).

$$n_{max16bit} = 2^{16} - 1 = 65535 \quad (3.2)$$

Perioda hodinového signálu TBCLK (bez použití předděličky) byla vypočítána dle vztahu (3.3).

$$T_{TBCLK} = \frac{1}{EPWMCLK} = \frac{1}{100 \cdot 10^6} = 10 \text{ ns} \quad (3.3)$$

Pro generování PWM byl zvolen režim čítání up-down-count, tedy generování symetrické PWM. Pro tento režim čítání a požadovanou frekvenci spínání  $f_{PWM} = 50 \text{ kHz}$  byla hodnota TBPRD vypočtena dle vztahu (3.4)

$$TBPRD = \frac{1}{2 \cdot T_{TBCLK} \cdot f_{PWM}} = \frac{1}{2 \cdot 10 \cdot 10^{-9} \cdot 50 \cdot 10^3} = 1000 \quad (3.4)$$

Důležitou vlastností vyplývající z hodnoty nastavené do registru TBPRD je rozlišení PWM, tedy hodnota nejmenší možné změny střidy generovaného PWM signálu. Při uvažování nominální hodnoty napětí v druhém meziobvodu  $U_{DC2} = 650 \text{ V}$  vypočteme rozlišení pomocí vztahu (3.5).

$$PWM1_{resolution} = \frac{U_{DC2}}{TBPRD} = \frac{650}{1000} = 0,65 \text{ V} \quad (3.5)$$

Z výsledku tedy vyplývá, že nejmenší možná změna napětí na výstupu step down měniče je 0,65 V (teoreticky se zanedbáním mrtvých časů), což je dostatečně malá hodnota pro provoz nabíječky při výstupním rozsahu napětí 200 až 600 V.

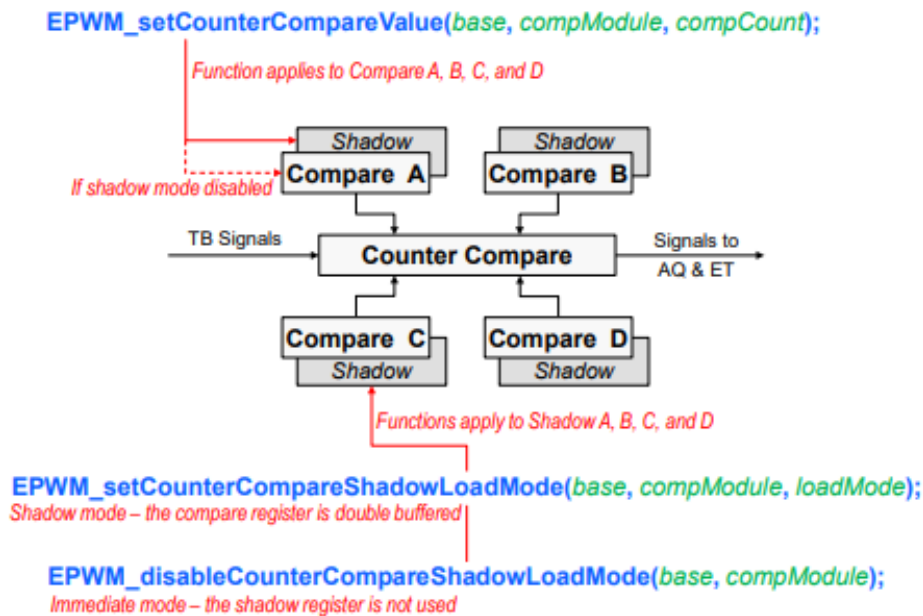
Ze spočítané hodnoty TBPRD je patrné, že nebylo potřeba používat předděličku a bylo tedy možné provést nastavení TB submodulu pomocí funkcí z knihovny *driverlib*, jak je uvedeno na Obr. 16.

```
EPWM_setClockPrescaler(EPWM1_BASE, EPWM_CLOCK_DIVIDER_1, EPWM_HSCLOCK_DIVIDER_1);
EPWM_setTimeBasePeriod(EPWM1_BASE, 1000);
EPWM_setTimeBaseCounterMode(EPWM1_BASE, EPWM_COUNTER_MODE_UP_DOWN);
```

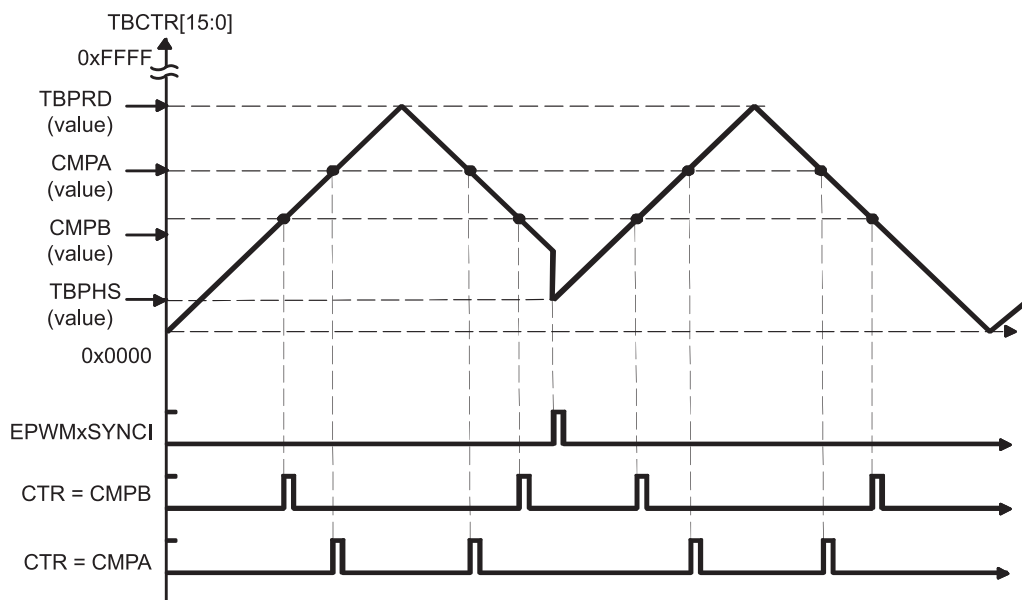
Obr. 16: Konfigurace TB submodulu modulu



Generování pilového signálu bylo tedy nastaveno a dále bylo potřeba generovat samotný PWM signál. Obecný princip generování PWM je postaven na porovnávání pilového signálu s konstantou, kdy při rovnosti hodnoty čítače a konstanty dochází k nastavení výstupu na logickou 1 nebo 0. Hodnota konstanty určuje střihu generovaného PWM signálu.



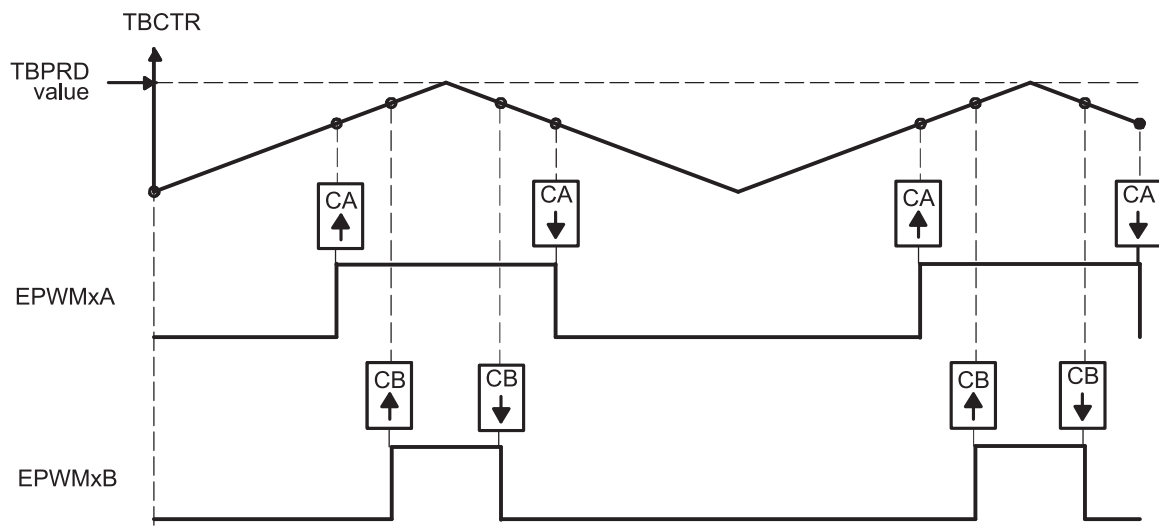
Obr. 17: Blokové schéma CC submodulu, převzato z [11]



Obr. 18: Vznik událostí při rovnosti compare hodnoty a aktuální hodnoty čítače, převzato z [10]

K porovnávání slouží Capture Compare submodul. Hodnotu čítače lze porovnávat se čtyřmi nezávislými hodnotami. Pro generování komplementárního signálu stačí využít jeden compare registr, a to CMPA.

TBCTR je aktuální hodnota čítače, při využití up-down-count módu vznikají během jednoho cyklu dvě události s CMPA, signály generované od těchto událostí postupují dále do Action Qualifier submodulu. Každý aktivní compare registr má ještě svůj shadow registr. Shadow registr slouží jako buffer, který zajišťuje to, že zápis do aktivních registrů probíhá synchronně za jednu periodu PWM signálu. Tímto se vyhneme případnému zdvojení výstupních PWM pulzů a tím i nechtěnému nárůstu spínací frekvence. Synchronní zapisování do aktivních registrů lze nastavit na různé události, v tomto případě byla zvolena událost  $TBCTR = 0$ .



Obr. 19: Generování PWM signálu pomocí AQ submodulu, převzato z [10]

AQ submodul na základě událostí vygenerovaných z CC submodulu dokáže nastavit signál EPWMA a EPWMB na logickou 0 nebo 1. Na Obr. 19 lze vidět příklad při použití dvou compare registrů CMPA a CMPB. V případě této práce byl využit pouze CMPA registr a byl tedy generován pouze signál EPWMA.

Logika nastavení logické 1 EPWMA při rovnosti TBCTR a CMPA při inkrementování a nastavení logické 0 při rovnosti TBCTR a CMPA při dekrementování čítače, která je vidět na Obr. 19, odpovídá generování signálu EPWM1A v této práci.

```

EPWM_setCounterCompareValue(EPWM1_BASE, EPWM_COUNTER_COMPARE_A, 500);
EPWM_setCounterCompareShadowLoadMode(EPWM1_BASE, EPWM_COUNTER_COMPARE_A,
                                       EPWM_COMP_LOAD_ON_CNTR_ZERO);

EPWM_setActionQualifierAction(EPWM1_BASE, EPWM_AQ_OUTPUT_A, EPWM_AQ_OUTPUT_HIGH,
                              EPWM_AQ_OUTPUT_ON_TIMEBASE_UP_CMPA);

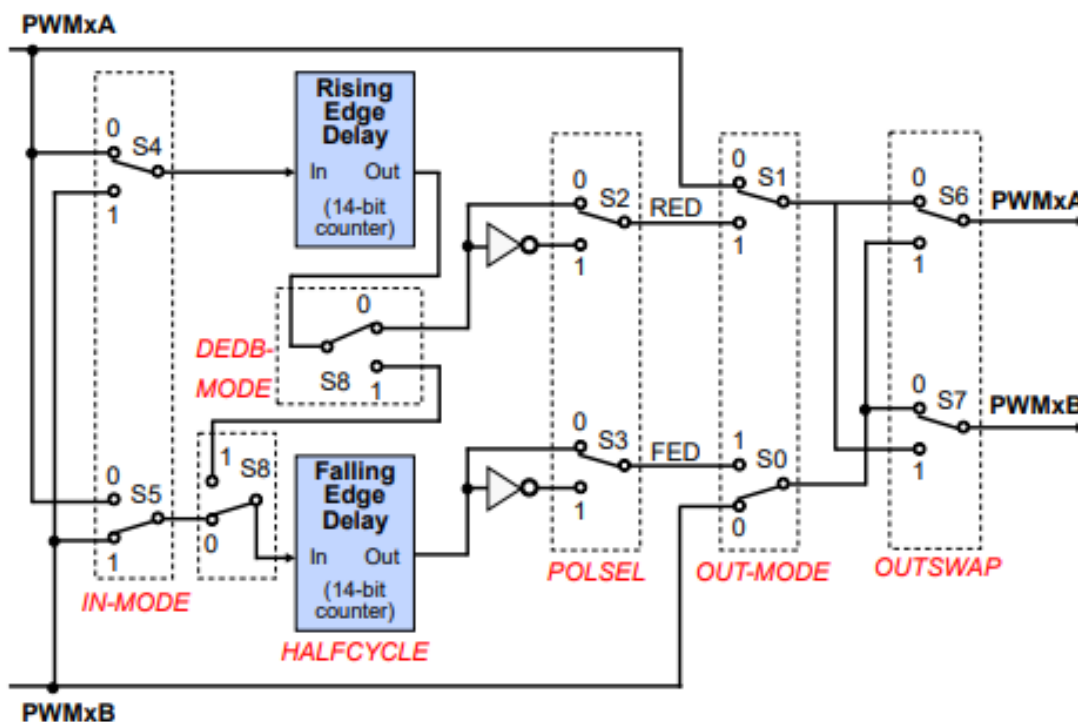
EPWM_setActionQualifierAction(EPWM1_BASE, EPWM_AQ_OUTPUT_A, EPWM_AQ_OUTPUT_LOW,
                              EPWM_AQ_OUTPUT_ON_TIMEBASE_DOWN_CMPA);

```

Obr. 20: Konfigurace CC a AQ submodulů

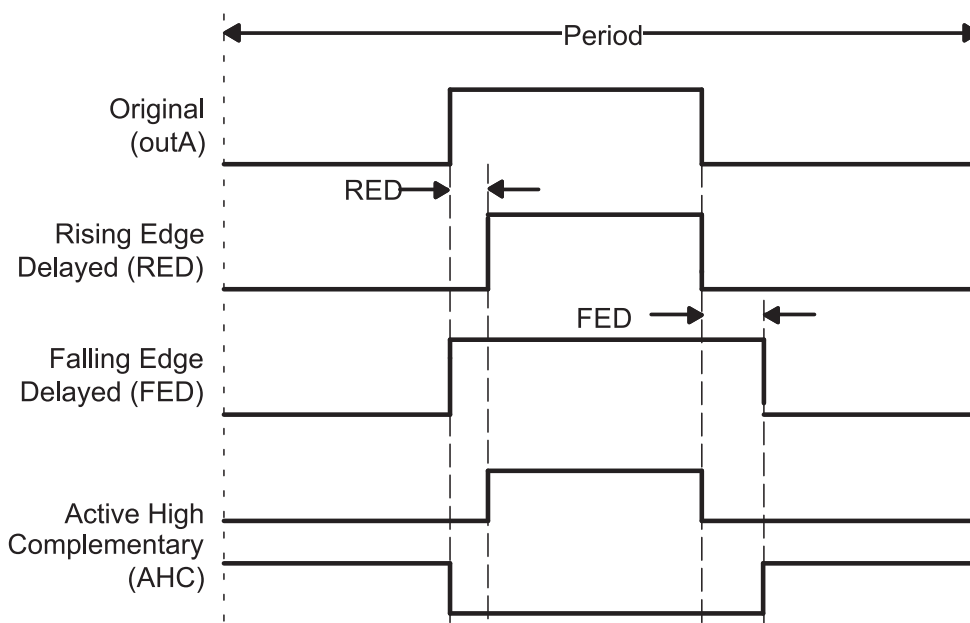
Funkce `EPWM_setCounterCompareValue` nastavila hodnotu do registru CMPA, v inicializaci na hodnotu 500, tedy na 50 % střídu, pomocí této funkce bude měněna střída signálu i v regulační smyčce. Dále byl, jak lze na Obr. 20 vidět, aktivován shadow registr CMPA s přepsáním do aktivního registru při `TBCTR = 0`, následně byl nastaven AQ submodul tak, aby při inkrementaci a rovnosti CMPA s `TBCTR` vygeneroval logickou 1 a při dekrementaci a rovnosti CMPA s `TBCTR` vygeneroval logickou 0.

Při spínání výkonových prvků dochází k tomu, že prvky se dokáží rychleji sepnout než rozepnout. Při komplementárním spínání půlmůstku by tedy docházelo k překryvu sepnutí prvků a zkratování meziobvodu.



Obr. 21: Blokové schéma DB submodulu, převzato z [11]

Aby k tomuto nedocházelo, vkládají se mezi zapínací signály mrtvé časy (DEAD TIME), během nich se sepnutý prvek dokáže bezpečně rozepnout předtím, než se sepne druhý prvek. K této funkci slouží Dead Band submodul (DB), který se skládá ze dvou čítačů, pomocí kterých jsou do signálu vkládány mrtvé časy. Další funkcí je invertování vybraného signálu, tento submodul tedy dokáže zajistit komplementární spínání prvků. Pro určení, jak vkládat mrtvé časy, je nutné určit aktivní úroveň signálu, tedy tu úroveň, při které je prvek sepnutý. V případě této práce je aktivní úroveň logická 1, bylo tedy potřeba nakonfigurovat režim Active High Complementary (AHC) viz Obr. 22.



Obr. 22: Průběhy při generování mrtvých časů pomocí DB submodulu, převzato z [10]

Mrtvý čas se nastavuje pomocí dvou dob. První je definována jako zpoždění od náběžné hrany původního signálu (RED – Rising Edge Delay) a druhá jako zpoždění od jeho sestupné hrany (FED – Falling Edge Delay). Doba těchto zpoždění se zadává do registrů DBFED a DBRED, přičemž hodnota v těchto registrech představuje počet tiků signálu TBCLK.

Pro otestování ePWM modulu byla zvolena doba mrtvého času  $T_{deadtime} = 1 \mu\text{s}$ , výpočet hodnot DBRED a DBFED byl proveden dle vztahu (3.6):

$$DBRED = DBFED = \frac{T_{deadtime}}{T_{TBCLK}} = \frac{1 \cdot 10^{-6}}{10 \cdot 10^{-9}} = 100 \quad (3.6)$$

```

EPWM_setDeadBandDelayPolarity(EPWM1_BASE, EPWM_DB_FED,
                               EPWM_DB_POLARITY_ACTIVE_LOW);

EPWM_setDeadBandDelayMode(EPWM1_BASE, EPWM_DB_RED, true);
EPWM_setRisingEdgeDelayCount(EPWM1_BASE, 100);
EPWM_setDeadBandDelayMode(EPWM1_BASE, EPWM_DB_FED, true);
EPWM_setFallingEdgeDelayCount(EPWM1_BASE, 100)

```

Obr. 23: Konfigurace DB submodulu

Ke konfiguraci DB submodulu byly opět použity funkce z knihovny *driverlib*. Jak lze vidět na Obr. 23, nejprve bylo pomocí funkce `EPWM_setDeadBandDelayPolarity` aktivováno invertování signálu za čítačem FED, čímž byla nastavena funkce generování AHC signálu, dalšími funkcemi byly oba čítače povoleny a byla jim nastavena hodnota  $DBFED = DBRED = 100$ .

Dalším krokem bylo nastavení generování signálu SOC A (Start Of Conversion A), který slouží k odstartování převodu ADC. Povolení generování bylo realizováno pomocí funkce `EPWM_enableADCTrigger` a dále byla pomocí funkce `EPWM_setADCTriggerSource` nastavena událost, při které se má SOC generovat, tedy ve chvíli, kdy platí  $TBCTR = 0$ . Pomocí poslední funkce byl nastaven počet událostí, které musí proběhnout, aby byl signál vygenerován. Hodnota je nastavena na 1, signál se tedy generuje pokaždé když  $TBCTR = 0$ .

```

EPWM_enableADCTrigger(EPWM1_BASE, EPWM_SOC_A);
EPWM_setADCTriggerSource(EPWM1_BASE, EPWM_SOC_A, EPWM_SOC_TBCTR_ZERO);
EPWM_setADCTriggerEventPrescale(EPWM1_BASE, EPWM_SOC_A, 1);

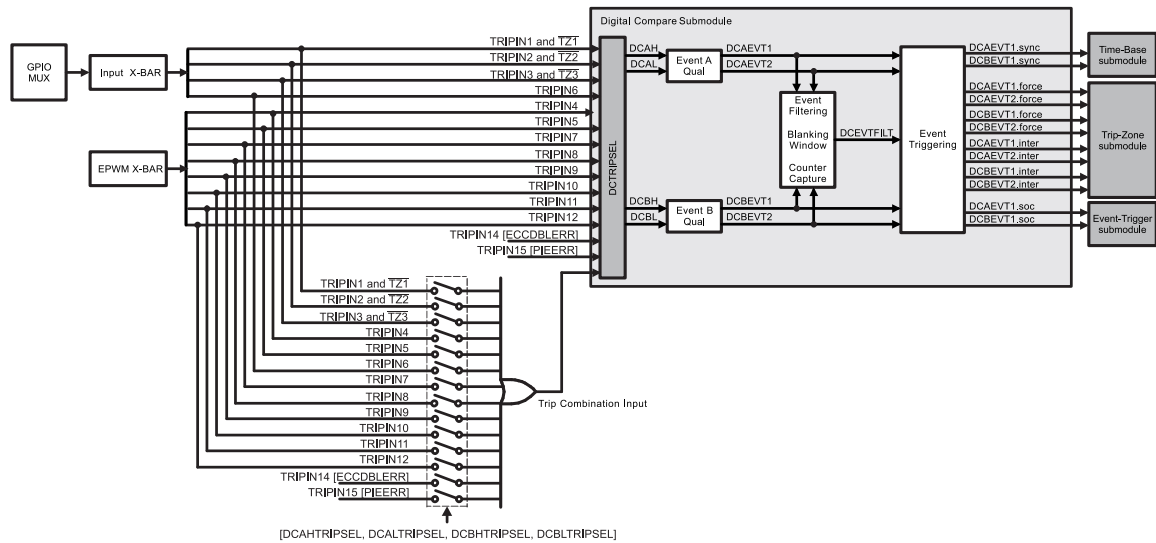
```

Obr. 24: Konfigurace generování SOC A signálu k odstartování ADC

Další částí ePWM periferie, kterou bylo potřeba nakonfigurovat, je Trip Zone (TZ). Tento submodul slouží k nastavení bezpečného stavu PWM v případě nějaké poruchy, případně slouží pro SW vypínání a zapínání PWM výstupu. Je možné vybrat, zda se mají výstupy PWM nastavit do stavu logická 1, logická 0 nebo vysoká impedance.

TZ dokáže reagovat na několik vstupních signálů. Signály TZ1 až TZ3 jsou zavedeny do GPIO multiplexeru, TZ4 je propojen s eQEP periferií, TZ5 reaguje na selhání systémových hodin a TZ6 reaguje na pozastavení běhu programu v debug perspektivě [10].

Další dva doplňkové signály vedou z Digital Compare submodulu. Právě tento submodul je použitý pro vyhodnocení výstupů z přepět'ové a nadproudové ochrany, respektive z CMPSS a PPB submodulů, které jsou popsány dále v textu.



Obr. 25: Blokové schéma DC submodulu, převzato z [10]

Výstupy z CMPSS (Comparator Subsystem) a PPB (Post Procesing Block) submodulů jsou zavedeny do EPWM X-BAR multiplexeru, ve kterém byly propojeny na signály TRIPIN4 a TRIPIN5. Tyto signály byly přes Trip Combination Input zavedeny do DC submodulu. V tomto submodulu čekají oba komparátory A i B na náběžnou hranu signálu, po které nastaví oba výstupy PWM na logickou 0. Komparátor A nastavuje výstup PWMA, komparátor B nastavuje výstup PWMB. Pro konfiguraci byly použity funkce z knihovny *driverlib*.

```
EPWM_enableDigitalCompareTripCombinationInput(EPWM1_BASE,
                                                EPWM_DC_COMBINATIONAL_TRIPIN5, EPWM_DC_TYPE_DCAH);
EPWM_setTripZoneDigitalCompareEventCondition(EPWM1_BASE, EPWM_TZ_DC_OUTPUT_A1,
                                              EPWM_TZ_EVENT_DCXH_HIGH);
EPWM_setTripZoneAction(EPWM1_BASE, EPWM_TZ_ACTION_EVENT_DCAEVT1,
                       EPWM_TZ_ACTION_LOW);
```

Obr. 26: Konfigurace DC a TZ submodulů

První funkce povoluje vstup signálu TRIPIN5 do komparátoru A DC submodulu. Druhá funkce nastavuje reakci na náběžnou hranu signálu tím, že nastaví výstup 1 komparátoru A. Třetí funkce nastavuje reakci TZ na signál DCAEVT1 tak, že dojde k nastavení PWMA do logické 0. Obdobně jsou funkce použity pro nastavení výstupu PWMB a znovu pro reakce na signál TRIPIN4, pouze jsou ve funkcích použity příslušné parametry.

### 3.4.2 LLC

Konfigurace ePWM modulů pro provoz LLC měniče je z velké části shodná s konfigurací ePWM modulu pro provoz step down měniče. Z tohoto důvodu jsou v této kapitole rozepsány pouze odlišnosti v konfiguraci pro LLC měnič od konfigurace pro step down měnič.

Základním rozdílem je potřeba spínání celého H-můstku, tedy dvou půlmůstků na rozdíl od jednoho půlmůstku použitého pro step down měnič. Z tohoto požadavku vyplývá nutnost použití dvou ePWM modulů, konkrétně ePWM2 a ePWM3. Z důvodu zamezení větvoým zkratům je nutné spínat prvky půlmůstku komplementárně a implementovat mrtvé časy, viz předchozí text. Dále je potřeba spolu ePWM moduly synchronizovat tak, aby docházelo ke spínání prvků „křížem“, tedy S1+S4 a S2+S3 viz Obr. 2.

Frekvence rezonance navrženého LLC měniče se pohybuje kolem 100 kHz, tato frekvence spínání je tedy zvolena jako základní. Pro výpočet TBPRD tedy opět platí vztah (3.7) známý z konfigurace ePWM1.

$$TBPRD = \frac{1}{2 \cdot f_{PWM}} = \frac{1}{2 \cdot 100 \cdot 10^3} = 500 \quad (3.7)$$

Pro doladění LLC měniče je potřeba měnit frekvenci spínání a délku mrtvých časů. Je tedy potřeba, aby se tyto parametry u obou ePWM modulů měnily stejně a synchronně.

Aby došlo ke změně frekvence spínání a zůstala stejná střída PWM, je zapotřebí změnit hodnotu TBPRD a zároveň nastavit CMPA hodnotu na polovinu TBPRD. Aby docházelo ke změně v obou ePWM modulech současně, byla nastavena synchronizace TBPRD a CMPA registrů tak, že ePWM3 přebírá hodnoty z ePWM2.

```
EPWM_setupEPWMLinks(EPWM3_BASE, EPWM_LINK_WITH_EPWM_2, EPWM_LINK_COMP_A);
EPWM_setupEPWMLinks(EPWM3_BASE, EPWM_LINK_WITH_EPWM_2, EPWM_LINK_TBPRD);
```

Obr. 27: Konfigurace propojení hodnot CMPA a TBPRD z ePWM2 do ePWM3

Aby docházelo ke změně synchronně, byly u obou těchto registrů využity shadow registry, stejně tak jako u DBRED a DBFED, v nichž jsou nastaveny délky mrtvých časů.

```

EPWM_setRisingEdgeDelayCountShadowLoadMode(EPWM3_BASE,
                                             EPWM_RED_LOAD_ON_CNTR_ZERO);
EPWM_setFallingEdgeDelayCountShadowLoadMode(EPWM3_BASE,
                                              EPWM_FED_LOAD_ON_CNTR_ZERO);

EPWM_setDeadBandOutputSwapMode(EPWM3_BASE, EPWM_DB_OUTPUT_A, true);
EPWM_setDeadBandOutputSwapMode(EPWM3_BASE, EPWM_DB_OUTPUT_B, true);

```

Obr 28: Konfigurace shadow registrů pro DBFED a DBRED a konfigurace prohození výstupů A a B ePWM3

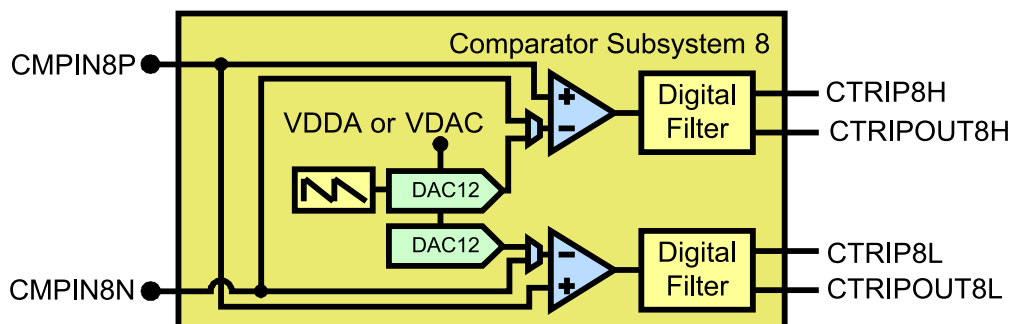
K tomu, aby docházelo ke spínání prvků křížem, je potřeba prohodit signál A a B u modulu ePWM3. Přesně pro tuto funkci je určena dvojice spínačů na výstupu DB submodulu s názvem OUTSWAP.

Synchronizace ePWM2 a ePWM3 byla zajištěna tak, že před konfigurací byl zakázán hodinový signál do ePWM periferie, následně byly ePWM2 a ePWM3 nakonfigurovány, přičemž byly vynulovány jejich čítače a následně byl hodinový signál opět povolen. Díky tomu čítače ePWM2 i ePWM3 začínají na stejné hodnotě a signály jsou synchronizovány.

### 3.5 Konfigurace CMPSS (přepět'ová ochrana)

Jedním z kritických parametrů, který je nutné při nabíjení baterie dodržet, je její napětí, které nesmí překročit maximální hodnotu povolenou výrobcem. Z tohoto důvodu vznikl požadavek na přepět'ovou ochranu výstupu nabíječky.

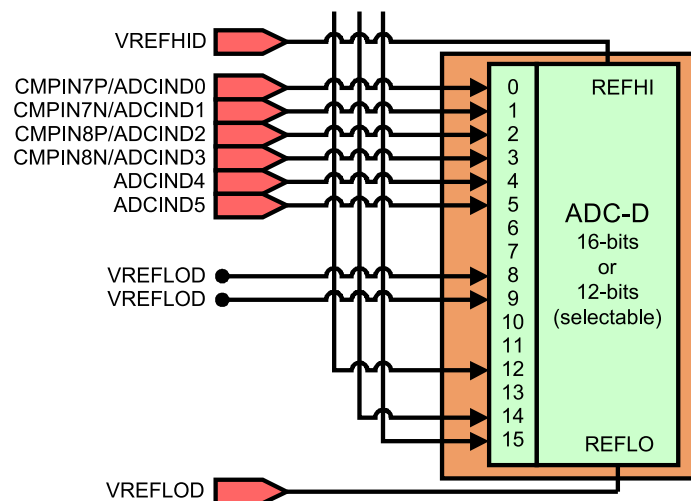
Comparator Subsystem (CMPSS) jsou moduly, které jsou navrženy právě na realizaci přepět'ových, nadproudových a podobných ochran. Výhodou těchto modulů je to, že jsou založené pouze na HW. Na dobu jejich reakce tedy nemá vliv ani SW, ani vzorkovací frekvence ADC. Mezi nevýhody ovšem patří to, že jejich vstupy jsou přímo propojeny na vstupy interního ADC bez multiplexu a možnost jejich použití je tedy závislá na tom, na jaké vstupy ADC je dané měření připojeno.



Obr. 29: Blokové schéma CMPSS modulu, převzato z [10]



Každý CMPSS modul obsahuje dva vstupy CMPINxP, který bude dále označován jako POSITIVE a CMPINxN, který bude označován jako NEGATIVE. Vstup POSITIVE je vždy řízen z externího pinu. Vstup NEGATIVE může být buď řízen z externího pinu, nebo připojen k internímu 12-bitovému DAC převodníku. Pomocí tohoto převodníku lze nastavit referenční hodnotu napětí na NEGATIVE vstupu. Dále modul obsahuje dva komparátory a digitální filtry, pomocí kterých lze potlačit falešné vybavování ochrany. Výstupem je signál, který je zaveden do ePWM X-BAR multiplexeru ze kterého jsou zavedeny do DC submodulu.



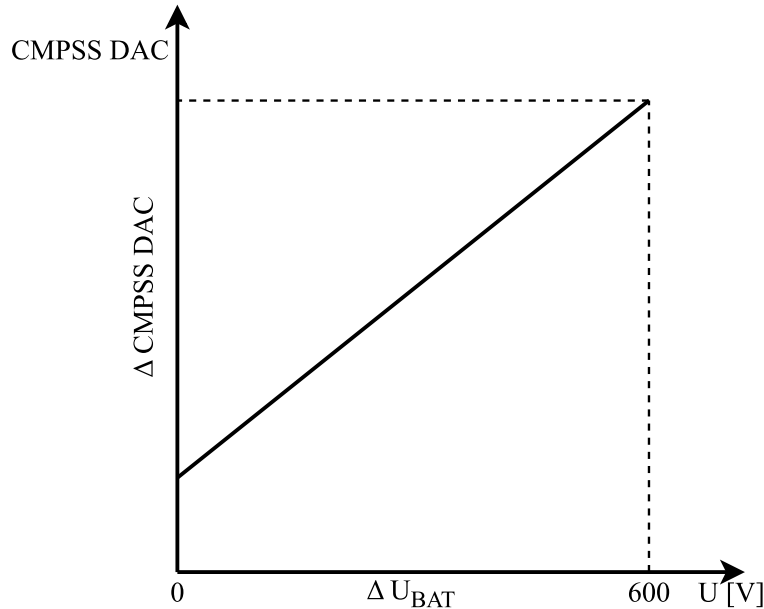
Obr. 30: Blokové schéma ADC zobrazující propojení vstupů ADC s CMPSS, převzato z [10]

Pro měření napětí na výstupu step down měniče, respektive tedy napětí baterie  $U_{BAT}$ , byl určen vstup, který je na RUMM označen ADINA4, který je zaveden do vstupu interního ADC s označením ADCIND2, který je zároveň připojen k POSITIVE vstupu modulu CMPSS8. Nastavením referenčního napětí na NEGATIVE vstupu pomocí DAC převodníku je určena hodnota napětí na vstupu ADCIND2, po jejímž překročení je generován signál na výstupu CMPSS8.

```
CMPSS_configHighComparator(CMPSS8_BASE, CMPSS_INSRC_DAC);
CMPSS_enableModule(CMPSS8_BASE);
CMPSS_configOutputsHigh(CMPSS8_BASE, CMPSS_TRIP_LATCH);
CMPSS_configDAC(CMPSS8_BASE,
                 CMPSS_DACVAL_SYSCLK | CMPSS_DACREF_VDDA | CMPSS_DACSRC_SHDW);
CMPSS_setHysteresis(CMPSS8_BASE, 0);
```

Obr. 31: Konfigurace CMPSS modulu

Nejprve byl pomocí funkce `CMPSS_configHighComparator` nakonfigurován horní (high) komparátor tak, aby měl na invertujícím vstupu připojen DAC. Dále byl modul povolen a výstup byl nastaven funkcí `CMPSS_configOutputsHigh` jako latch. Dále byly nastaveny hodiny, zdroj napájení DAC a přepisování hodnoty ze shadow registru, následovalo zakázání hystereze pomocí funkce `CMPSS_setHysteresis`.



Obr. 32: Předpokládaná závislost CMPSS DAC na  $U_{BAT}$

Napětí přivedené na vstup ADC samozřejmě není plné napětí baterie (až 600 V), ale hodnota, která je zpracována měřicím řetězcem, který se skládá z převodníku napětí a doprovodné elektroniky. Aby bylo možné komparační hodnotu nastavovat jako hodnotu napětí na výstupu, bylo potřeba vzít tento měřicí řetězec v potaz. Namísto výpočtu převodního poměru měřicího řetězce byla zvolena kalibrace CMPSS. Byla předpokládána lineární charakteristika, a proto stačilo najít na charakteristice dva body a určit rovnici přímky.

Tab. 4: Naměřené hodnoty pro kalibraci CMPSS DAC

$U_{BAT}$ [V]	CMPSS DAC
0	1568
600	2459

Na konektory pro měření napětí baterie byl připojen laboratorní zdroj s napětím nastaveným na 600 V. Výstupní napětí DAC bylo nastaveno na maximum zapsáním hodnoty 4095. Následně byla snižována hodnota zapsaná do DAC, dokud nebyl vygenerován signál na výstupu CMPSS. Tímto byla zjištěna hodnota v DAC, která odpovídá napětí 600 V. Stejným způsobem bylo postupováno při napětí 0 V.

$$CMPSS\ GAIN = \frac{\Delta CMPSS\ DAC}{\Delta U_{BAT}} = \frac{2459 - 1568}{600 - 0} = 1,485 \quad (3.8)$$

Z načtených hodnot byla vypočtena (3.8) směrnice přímky, která byla definována jako `CMPSS_GAIN` a offset definovaný jako `CMPSS_OFFSET`.

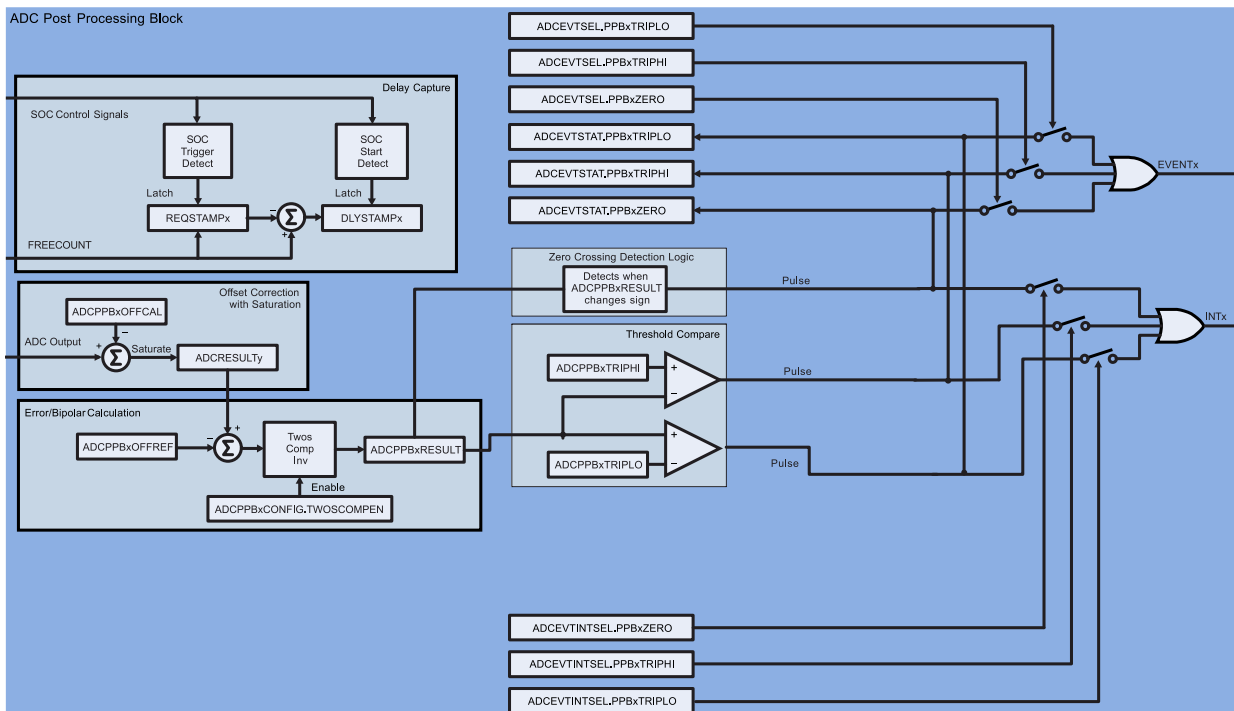
```
tripZoneTestU_bit = (CMPSS_GAIN*tripZoneTestU) + CMPSS_OFFSET;
CMPSS_setDACValueHigh(CMPSS8_BASE, tripZoneTestU_bit);
```

Obr. 33: Ukázka nastavení porovnávací hodnoty do CMPSS DAC

### 3.6 Konfigurace ADC PPB (nadproudová ochrana)

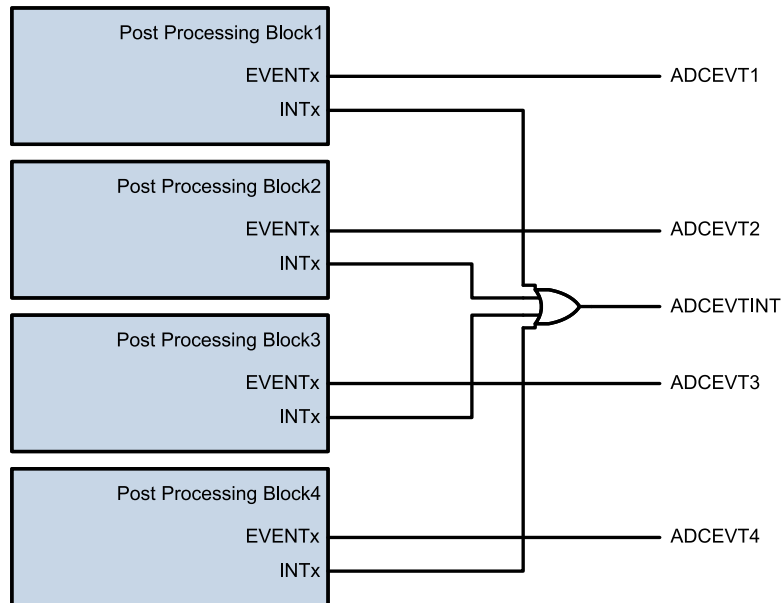
V kapitole 3.5 byla popsána napěťová ochrana realizována čistě pomocí HW, tedy nezávislá nejen na SW samotném, ale ani na vzorkovací frekvenci ADC. V této kapitole je popsán způsob implementace nadproudové ochrany výstupu step down měniče, který je na SW závislý pouze částečně, a to z pohledu vzorkovací frekvence ADC. K takovému způsobu ochrany je možné využít ADC Post-Processing Block (PPB).

Každý ADC modul obsahuje čtyři PPB. Každému PPB lze přiřadit libovolný z 16 výsledků ADC. PPB umožňuje korekci offsetu včetně saturační ochrany, výsledek je přičtení nebo odečtení hodnoty `OFFCAL` uložen do `ADCRESULT` registru.



Obr. 34: Blokové schéma PPB submodulu, převzato z [10]

Další možnou funkcí je automatický výpočet odchylky od referenční nebo požadované hodnoty. Referenční (požadovaná) hodnota je zapsána do registru ADCPPBxOFFREF a je automaticky odečtena od výsledku převodu v ADCRESULT registru. Tuto funkci lze také použít pro převedení unipolárního signálu na bipolární (např. obousměrné měření proudu). Jako další funkcionalitu nabízí PPB měření zpoždění od okamžiku vygenerování události SOC, tedy spuštění AD převodu, do skutečného změření hodnot.



Obr. 35: Blokové schéma PPB s výstupními signály, převzato z [10]

Poslední funkcí PPB, která je užitečná právě pro realizaci ochran, je detekce překročení limitů a průchodů nulovou hodnotou. PPB dokáže porovnat výsledek převodu s nastaveným horním (ADCPPBxTRIPHI) a spodním (ADCPPBxTRIPLO) limitem, případně změnu znaménka (polarity) výsledku. Na základě těchto porovnání dokáže vygenerovat TRIP signál pro ePWM moduly, případně vyvolat přerušování. Hodnota, která se porovnává s nastavenými limity, pochází z registru ADCPPBxRESULT. Zahrnuje tedy korekce aplikované z registrů OFFCAL a OFFREF. Porovnání s nastavenými limity TRIPHI a TRIPLO není znaménkové, pro použití detekce limitů je tedy doporučeno ponechat hodnotu OFFREF na hodnotě 0.

```
ADC_setupPPB(ADCD_BASE, ADC_PPB_NUMBER1, ADC_SOC_NUMBER3);
ADC_enablePPBEvent(ADCD_BASE, ADC_PPB_NUMBER1, ADC_EVT_TRIPHI);
tripZoneTestI_bit=(tripZoneTestI/(ADC_CONV_CONST*g_int_adc_gain.AINA3_GAIN)
                  +g_int_adc_offset.AINA3_OFFSET);
ADC_setPPBTripLimits(ADCD_BASE, ADC_PPB_NUMBER1, tripZoneTestI_bit, 0);
```

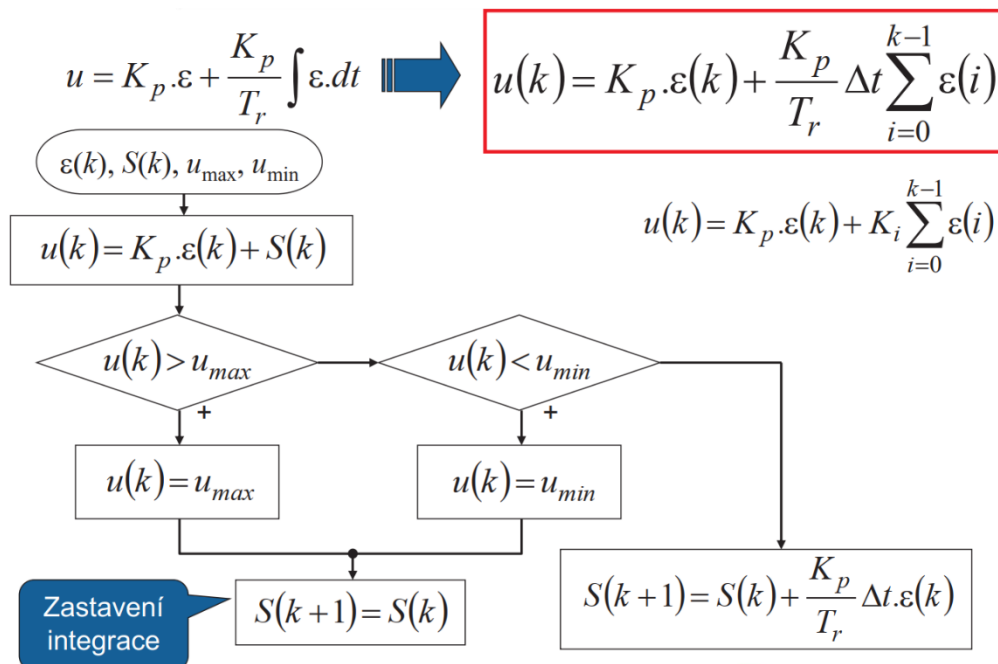
Obr. 36: Konfigurace PPB

Měření proudu na výstupu step down měniče  $I_{BAT}$  je zavedeno do ADC vstupu, který je na RUMM označen jako AINA3, který označuje vstup interního ADC s označením ADCIND3. Konfigurace PPB byla provedena s pomocí trojice funkcí z knihovny *driverlib*. První funkcí je `ADC_setupPPB` pomocí které byl vybrán modul ADCD, PPB1 a ADCIND3, kterému náleží SOC3. Funkce `ADC_enablePPBEvent` povoluje generování TRIP signálu při překročení TRIPHI. Tento signál je zaveden do ePWM X-BAR multiplexeru, odkud je zaveden do DC submodulu.

Dále je hodnota, při které má vybavit ochrana, přepočítána z fyzikální hodnoty na hodnotu, která je na výstupu ADC. V posledním řádku funkce `ADC_setPPBTripLimits` nastavuje hodnotu TRIPHI, se kterou je výsledek převodu porovnáván.

### 3.7 Implementace PI regulátorů a regulačních smyček

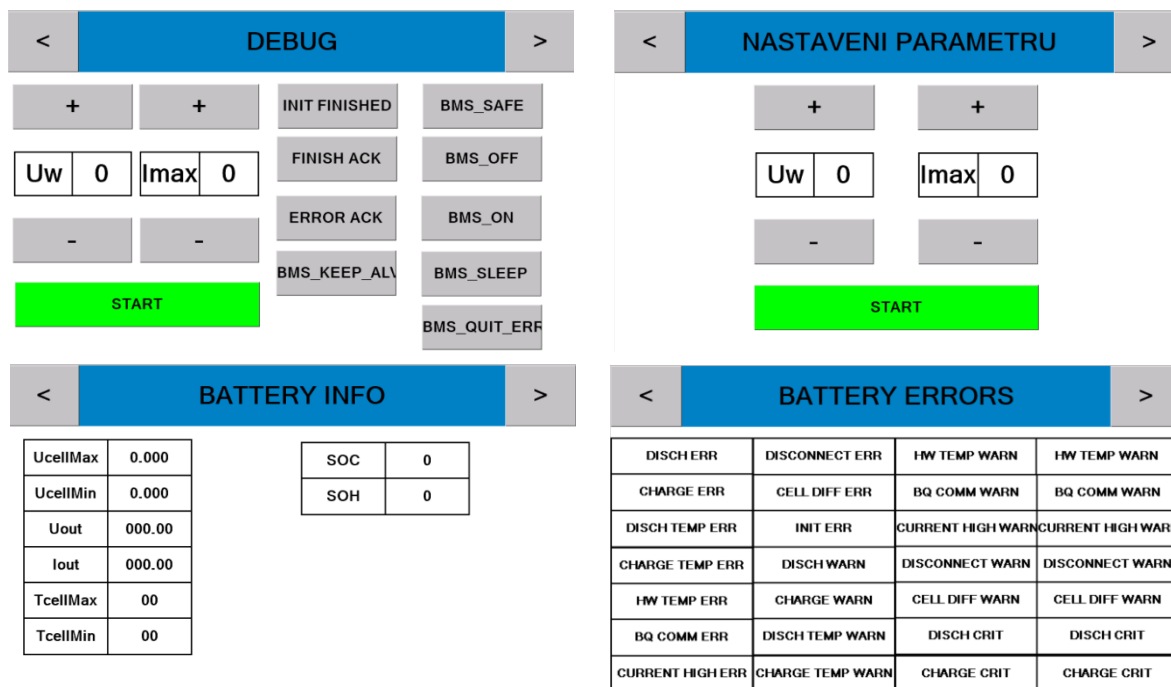
Pro implementaci regulátorů, které jsou popsány v předchozím textu byl zvolen složkový tvar PI regulátoru se zastavením integrace při dosažení omezení. Standardní zápis regulátoru je doplněn o předpočet sumy, který je popsán v kapitole 2.4.



Obr. 37: Vývojový diagram složkového zápisu PI regulátoru, převzato z [12]

### 3.8 Display

Pro vytvoření jednotlivých obrazovek displaye bylo použito vývojové prostředí Nextion editor, které již bylo popsáno v předchozím textu. V této kapitole jsou ukázány a popsány jednotlivé obrazovky, které byly vytvořeny a doplněn jejich krátký popis.



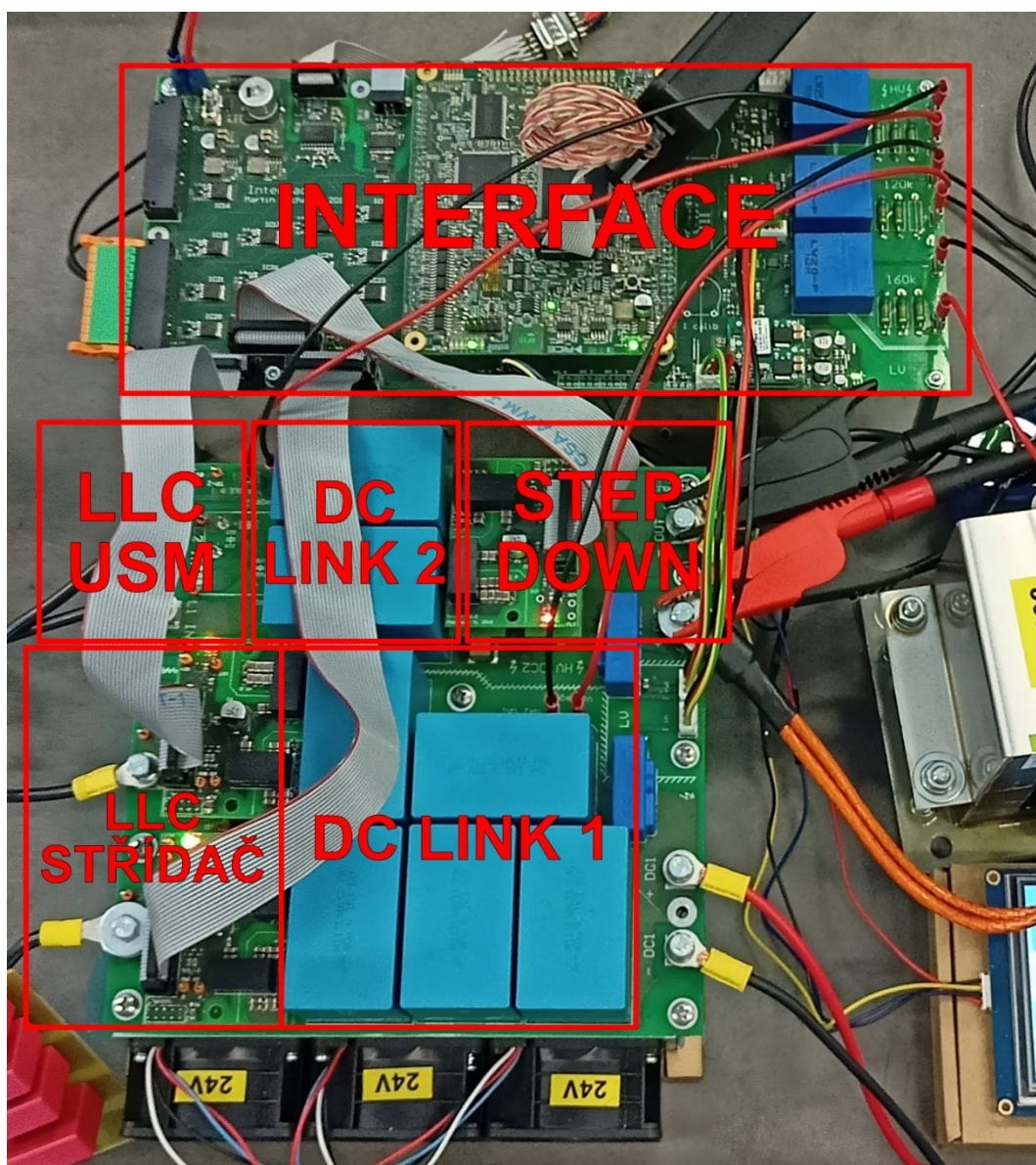
Obr. 38: Obrazovky vytvořené pro display

Na Obr. 38 lze vidět čtveřici obrazovek, které byly vytvořeny pro display. Pro přechod mezi obrazovkami slouží šipky v horním modrém pásu s názvem obrazovky. Vlevo nahoře je vidět obrazovka DEBUG, která soužila k testovacím účelům a obsahuje tlačítka, pomocí kterých byla obsluhována BMS a možnost nastavení nabíjecích parametrů. Obrazovka vpravo nahoře už je uživatelská a slouží pro nastavení nabíjecích parametrů a start nabíjení. Vlevo dole jsou informace o baterii vyčítané pomocí CAN a nakonec vpravo dole je obrazovka s aktivními upozorněními a chybami BMS. Pokud je nějaké varování nebo chyba aktivní, dané pole se zbarví červeně. Ke zpracování zpráv z displaye a odesílání dat do display jsou využity funkce z knihovny *RUMM\_hwlib*.



## 4 Experimentální ověření funkce

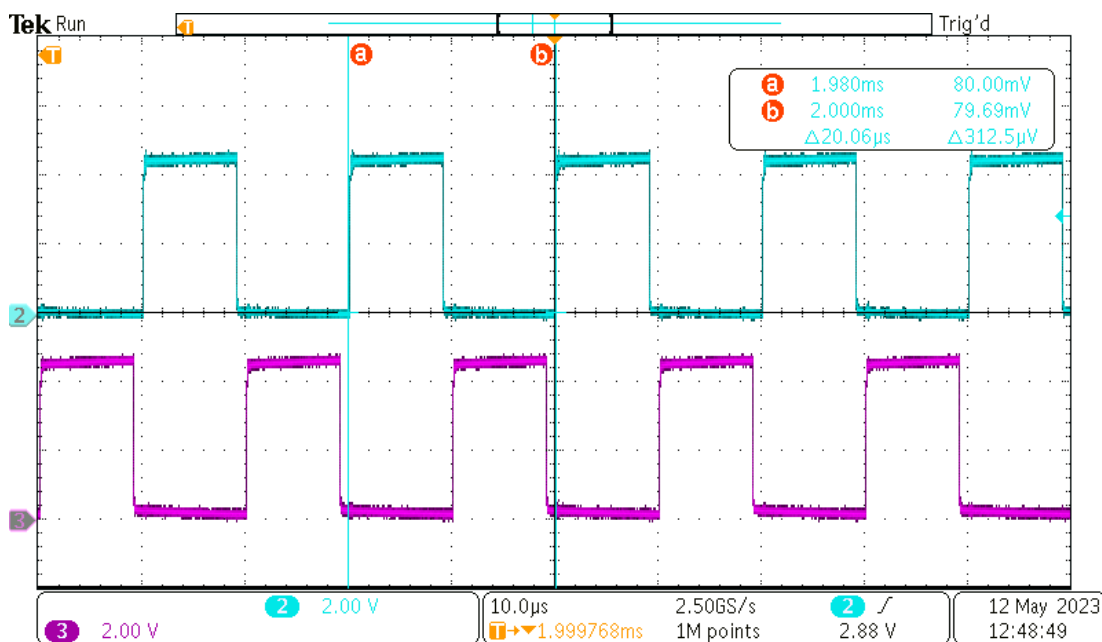
V této kapitole jsou uvedeny experimenty, které byly provedeny z důvodu ověření funkce nabíječky hlavně z hlediska správnosti SW. Každá kapitola obsahuje úvod, kde je uveden způsob, jakým byla konkrétní funkcionality testována a poté výsledky v podobě nasnímaných oscilogramů.



Obr. 39: Celkový pohled na INTERFACE a POWERBOARD desky s označenými topologickým částmi

#### 4.1 Ověření konfigurace ePWM modulů

Ověření správnosti konfigurace ePWM modulů proběhlo pomocí osciloskopu připojeného na výstupy příslušného ePWM modulu. Nejprve byla ověřena funkce ePWM1 modulu, který je určen ke spínání step down měniče, osciloskop byl tedy připojen na výstupy EPWM1A a EPWM1B. Požadavkem bylo komplementární spínání prvků s frekvencí 50 kHz a mrtvým časem 1  $\mu$ s.



Obr. 40: Ověření konfigurace ePWM1 modulu, CH2: výstup EPWM1A [2 V/d],  
CH3: výstup EPWM1B [2 V/d]

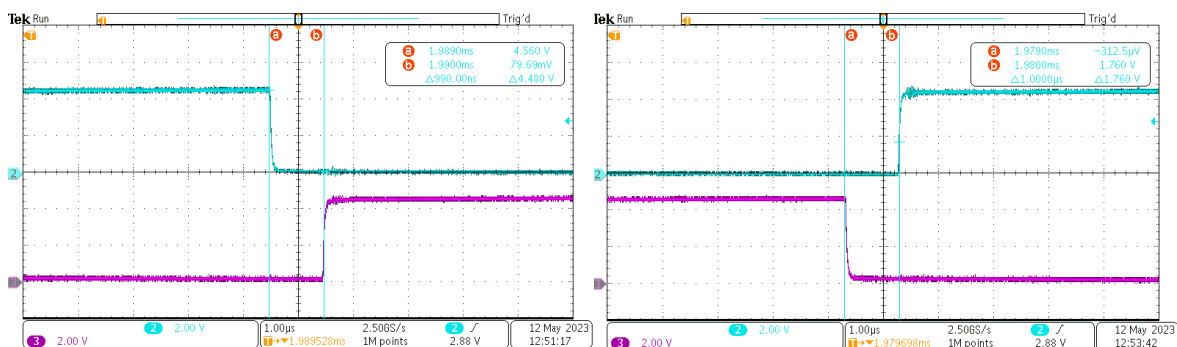
Signály byly generovány komplementárně, což odpovídá konfiguraci, a pomocí kurzorů byla odečtena perioda signálu, ze které byla pro ověření vypočítána spínací frekvence pomocí vztahu (4.1).

$$f_{PWM} = \frac{1}{T_{PWM}} = \frac{1}{20 \cdot 10^{-6}} = 50 \text{ kHz} \quad (4.1)$$

Spínací frekvence byla tedy nakonfigurována správně, zbývalo ověřit správnost mrtvých časů.



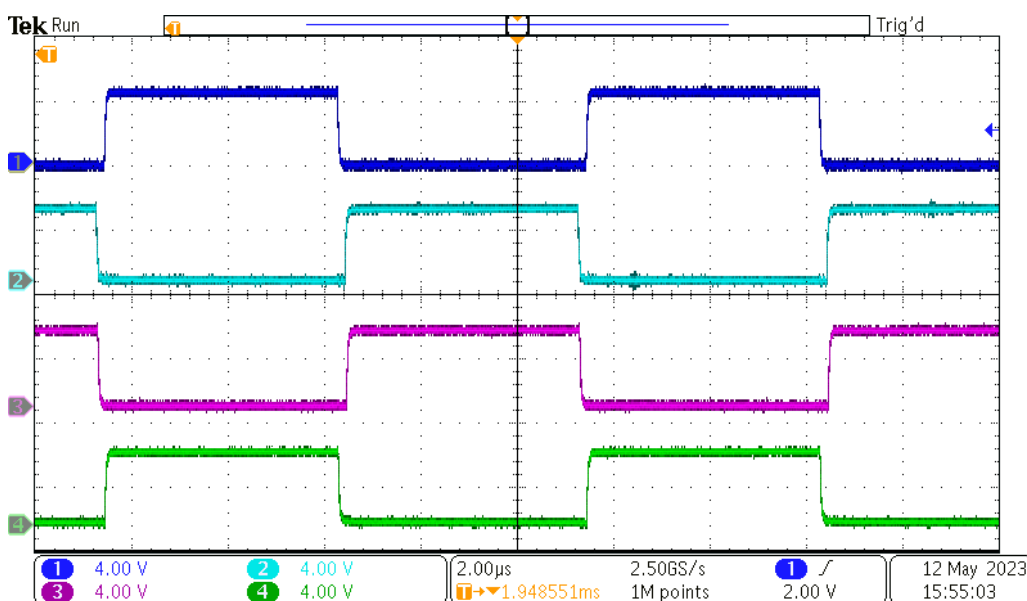
## 4 EXPERIMENTÁLNÍ OVĚŘENÍ FUNKCE



Obr. 41: Ověření konfigurace ePWM1 modulu – detaily mrtvých časů, CH2: výstup EPWM1A [2 V/d], CH3: výstup EPWM1B [2 V/d]

Pomocí kurzorů byla v obou případech odečtena hodnota mrtvých časů 1  $\mu$ s, což odpovídá konfiguraci. Modul ePWM1 byl tedy nakonfigurován úspěšně.

Nyní bylo potřeba ověřit i funkci ePWM2 a ePWM3 modulů, které slouží ke spínání H-můstku LLC střídače. Požadavkem bylo spínání výkonových prvků „křížem“, tedy současně EPWM2A a EPWM3B v jednom taktu a EPWM2B a EPWM3A v druhém taktu. Spínací frekvence byla nakonfigurována na 100 kHz.



Obr. 42: Ověření konfigurace ePWM2 a ePWM3 modulů, CH1: výstup EPWM2A [4 V/d], CH2: výstup EPWM2B [4 V/d], CH3: výstup EPWM3A [4 V/d], CH4: výstup EPWM3B [4 V/d]

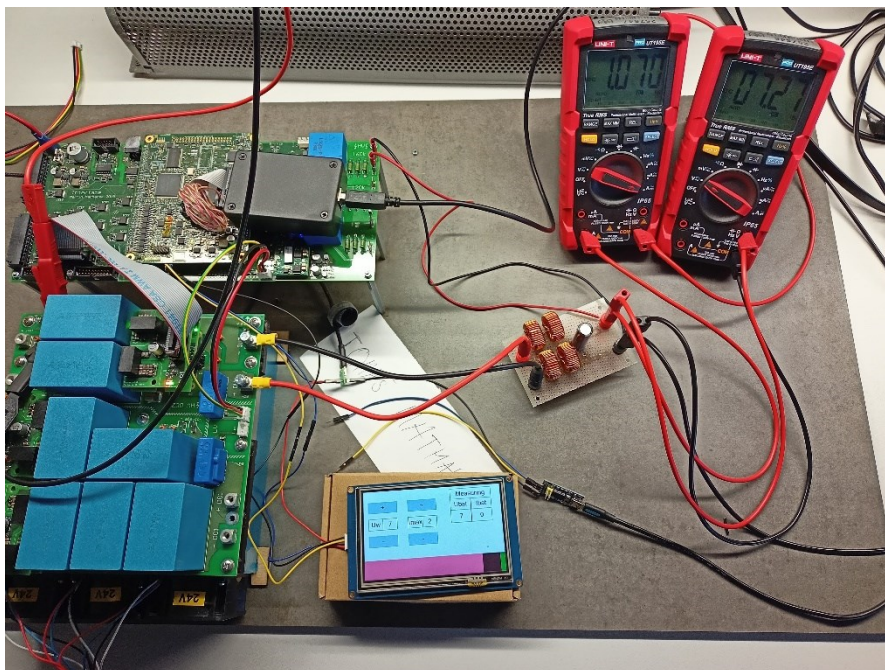
Z nastavení časové základny 2  $\mu$ s/d lze odečíst periodu  $T_{PWM} = 10 \mu$ s. Z této periody lze dle vztahu (4.2) vypočítat spínací frekvenci.

$$f_{PWM} = \frac{1}{T_{PWM}} = \frac{1}{10 \cdot 10^{-6}} = 100 \text{ kHz} \quad (4.2)$$

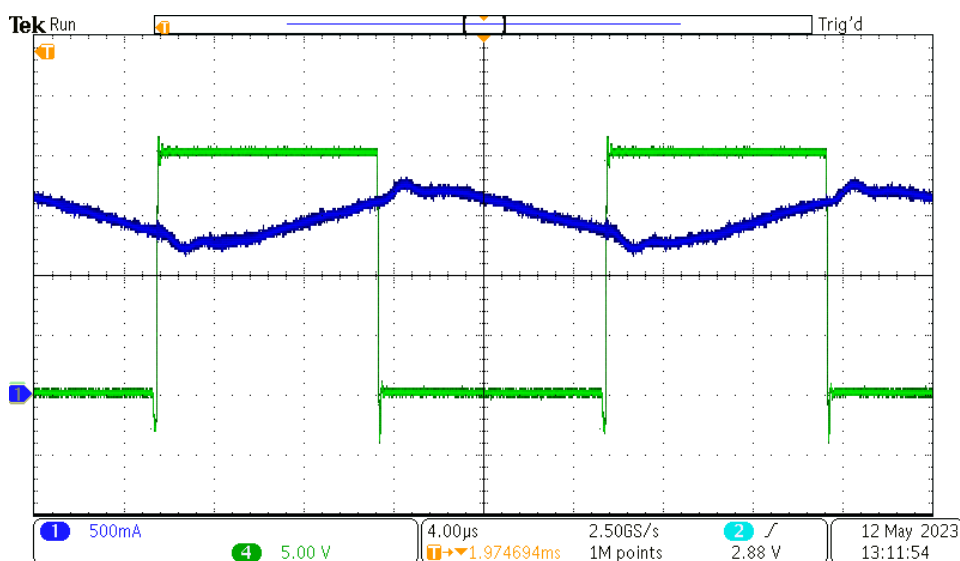
Konfigurace ePWM2 a ePWM3 modulů byla tedy ověřena a je správná.

## 4.2 Ověření funkce základních prvků topologie

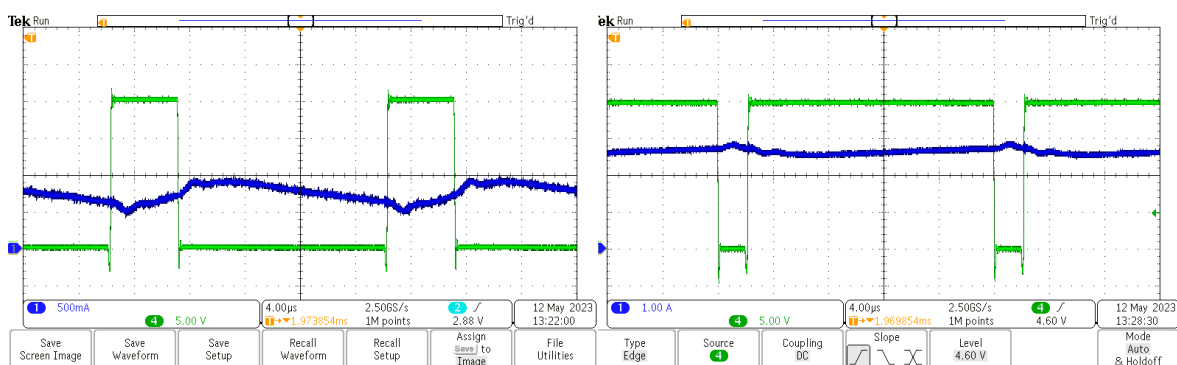
Pro základní oživení step down měniče byl druhý meziobvod DC LINK 2 napájen z laboratorního zdroje a jako výstupní LC filtr byl použit testovací přípravek. Tento přípravek byl sestaven ze sérioparalelní kombinace cívek tvořící celkovou indukčnost  $L_{OUT} = 300 \mu\text{H}$  s proudovou zatížitelností 10 A a elektrolytického kondenzátoru o kapacitě  $C_{OUT} = 160 \mu\text{F}$ . Jako zátěž byl použit reostat s maximálním odporem  $R_Z = 6,7 \Omega$ .



Obr. 43: Sestava pro oživení step down měniče, v pravé části lze vidět testovací LC přípravek a v horní části zatěžovací reostat.

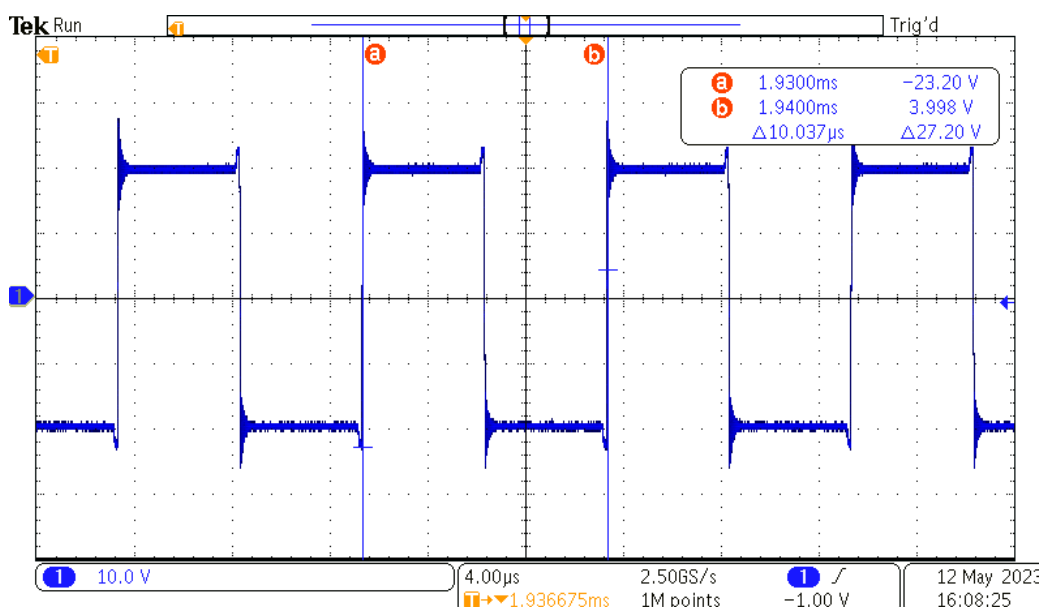


Obr. 44: Oživení step down měniče, střída 50 %,  $U_{DC2} = 20 \text{ V}$ , CH1: proud indukčnosti  $L_{OUT}$  (před kondenzátorem  $C_{OUT}$ ) [500 mA/d], CH4: napětí na výstupu půlmůstku step down měniče [5 V/d]



Obr. 45: Oživení step down měniče, vlevo střída 25 %, vpravo střída 75 %,  $U_{DC2} = 20$  V, CH1: proud indukčnosti  $L_{OUT}$  (před kondenzátorem  $C_{OUT}$ ) [500 mA/d], CH4: napětí na výstupu půlmůstku step down měniče [5 V/d]

Oživení LLC měniče probíhalo obdobným způsobem jako u step down měniče, pouze nebyla připojena zátěž a laboratorní zdroj byl připojen do prvního meziobvodu DC LINK 1. Výsledkem byl tedy pouze průběh spínání napětí v rozsahu od  $-U_{DC1}$  do  $U_{DC1}$ .

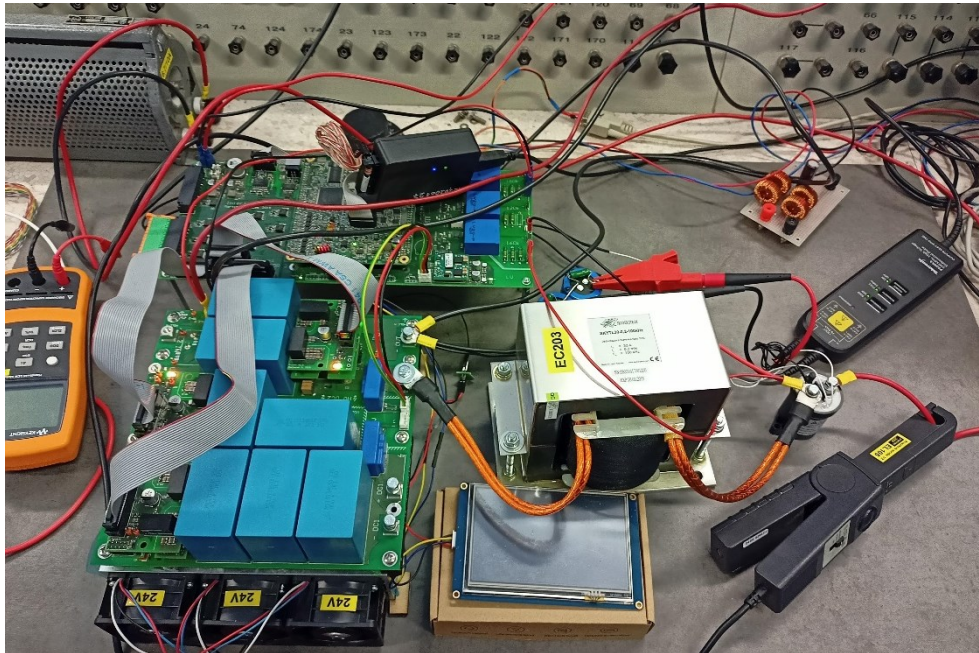


Obr. 46: Oživení LLC měniče,  $U_{DC1} = 20$  V, CH1: napětí na výstupu H-můstku LLC měniče [10 V/d]

### 4.3 Ladění regulátorů

Dalším krokem bylo odladění regulátorů. Jedná se o PI regulátory, jejich parametry jsou tedy proporční složka  $K_p_x$  a integrační složka  $T_i_x$ , kde  $x$  značí, o jaký regulátor se jedná a nabývá „u“ pro regulátor napětí a „i“ pro regulátor proudu. Hledání optimálních hodnot těchto parametrů bylo prováděno experimentálně sledováním odezvy na skokovou změnu požadavku. Nejprve byla vyřazena integrační složka nastavením dlouhé časové konstanty  $T_i_x$  a byl laděn parametr  $K_p_x$ . Následně byla přidána i integrační složka a oba parametry byly finálně laděny společně.

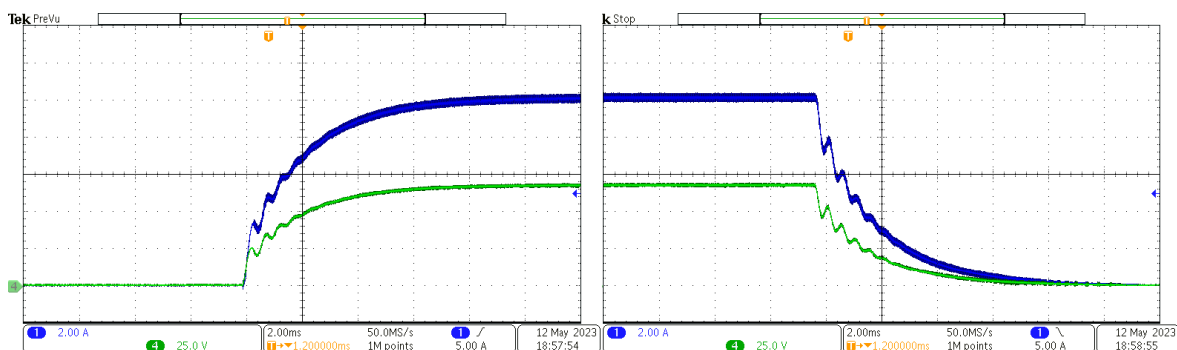
Ladění dvou kaskádně řazených regulátorů naráz by bylo náročné, jelikož je obtížné poznat, který regulátor způsobuje dané chování. Z tohoto důvodu byl zvolen postup, při kterém byl nejprve naladěn pouze regulátor ve vnitřní smyčce, tedy regulátor proudu. Vyřazení regulátoru napětí bylo docíleno nastavením fyzikálně nedosažitelného požadovaného napětí  $U_w$ , díky kterému zůstal napěťový regulátor v saturaci na hodnotě  $I_{MAX}$ . Změnou hodnoty  $I_{MAX}$  byl tedy přímo nastavován požadovaný proud  $I_w$  vstupující do regulátoru proudu.



Obr. 47: Konfigurace nabíječky s finálním LC na výstupu step down měniče, v levém horním rohu lze vidět zatěžovací reostat, uprostřed je finální indukčnost  $L_{OUT} = 200 \mu\text{H}$ , za ní kondenzátor  $C_{OUT} = 235 \mu\text{F}$ , v pravé části lze vidět STYKAC 2

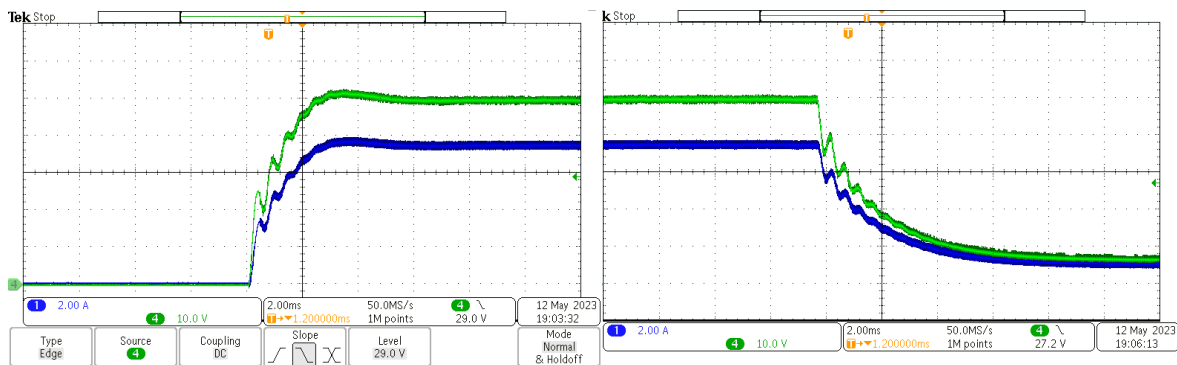
Pro finální naladění parametrů regulátorů byl zaměněn testovací přípravek s LC filtrem za komponenty, které budou použity ve finální stavbě nabíječky, tedy indukčnost s vyšší proudovou zatížitelností  $L_{OUT} = 200 \mu\text{H}$  a  $C_{OUT} = 235 \mu\text{F}$ . Zátěž byla tvořena reostatem s maximálním odporem  $R_Z = 6,7 \Omega$ .





Obr. 48: Testování naladění regulátoru proudu – skoková změna požadavku,  $U_{DC2} = 100\text{ V}$ ,  $U_W = 80\text{ V}$ ,  $R_Z = 6,7\ \Omega$ , vlevo skoková změna  $I_{MAX}$  z 0 A na 10 A, vpravo skoková změna  $I_{MAX}$  z 10 A na 0 A, CH1: proud do zátěže [2 A/d], CH4: napětí na výstupním kondenzátoru [25 V/d]

Při skokové změně požadavku na proud dochází k doregulování proudu po přibližně 8 ms, nicméně pro nabíječku není klíčová rychlost, ale skutečnost, že nedochází k žádnému překmitu proudu, který by mohl mít negativní vliv na baterii.

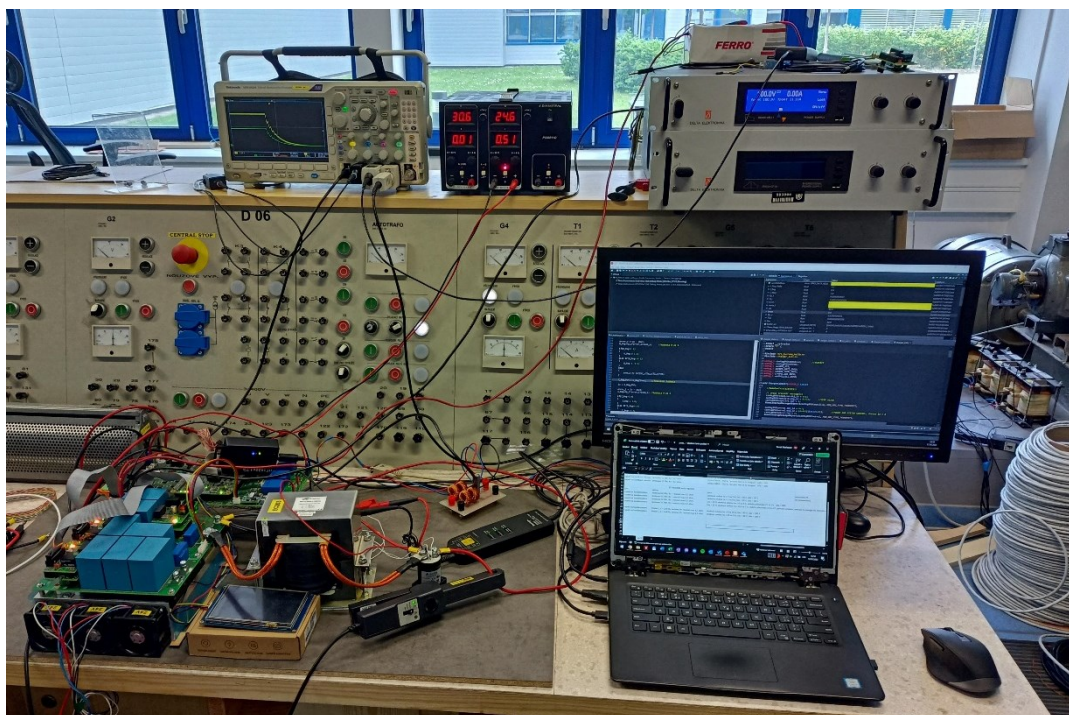


Obr. 49: Testování naladění regulátorů – přechody mezi režimy CC a CV,  $U_{DC2} = 100\text{ V}$ ,  $U_W = 50\text{ V}$ ,  $R_Z = 6,7\ \Omega$ , vlevo přechod z CC do CV – skoková změna  $I_{max}$  z 0 na 10 A, které nelze dosáhnout kvůli překročení  $U_W$ , vpravo přechod z CV do CC – skoková změna  $I_{MAX}$  z 10 A na 0 A, CH1: proud do zátěže [2 A/d], CH4: napětí na výstupním kondenzátoru [25 V/d]

Přechod mezi režimy CC a CV je plynulý bez výrazných přechodových jevů. Výstupní napětí sice mírně překoná požadovanou hodnotu  $U_W$ , nicméně při tomto testu se jedná o velmi rychlý přechod z režimu CC do režimu CV v porovnání s jeho trváním při nabíjení baterie.

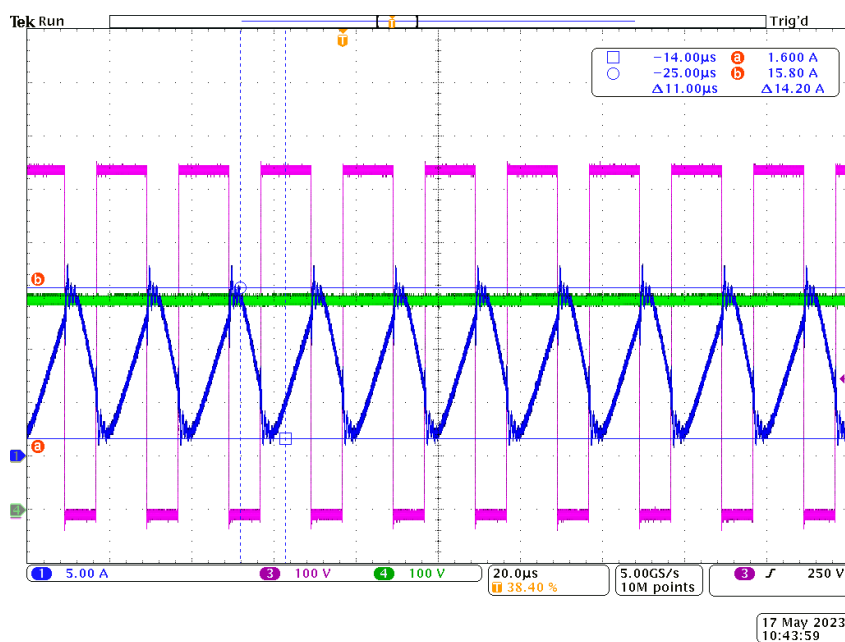
#### 4.4 Testování na plném napětí

Po vyzkoušení step down měniče na nízkém napětí bylo potřeba ověřit funkčnost i na finálním napětí, na kterém bude při nabíjení baterie studentské formule používán. Tedy na napětí ve druhém meziobvodu  $U_{DC2} = 650 \text{ V}$  a výstupním napětí v rozsahu napětí baterie studentské formule, tedy přibližně 400 až 600 V.

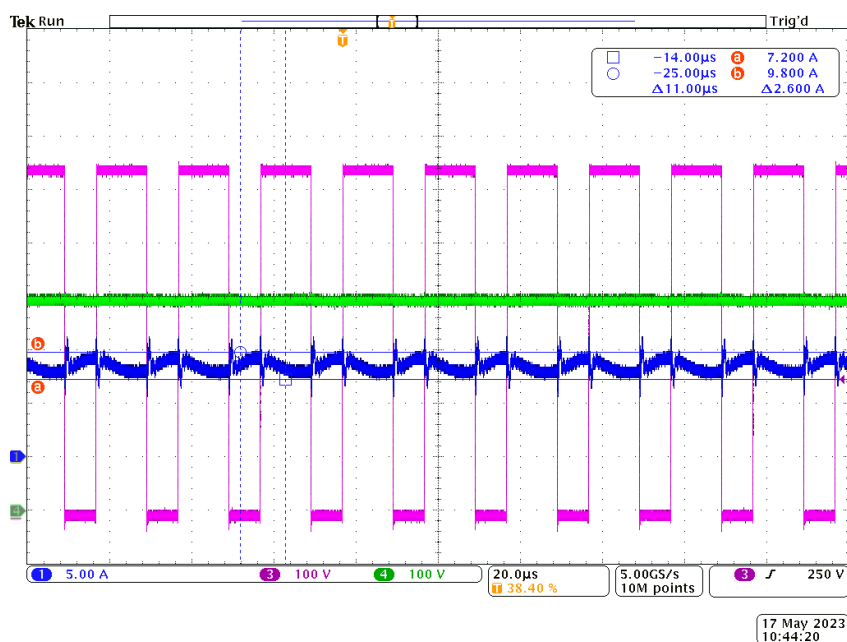


Obr. 50: Měřící stanoviště pro testování na plném napětí. V pravém horním rohu lze vidět laboratorní zdroje. Horní slouží pro napájení DC LINK 2, spodní slouží jako zátěž.

K tomuto testování byla použita finální konfigurace výstupní indukčnosti a kondenzátoru  $L_{OUT} = 200 \mu\text{H}$  a  $C_{OUT} = 235 \mu\text{F}$ . Jako zátěž posloužil laboratorní zdroj s možností rekuperace výkonu do sítě. Napětí nastavené na tomto zdroji bude označováno jako  $U_z$ .

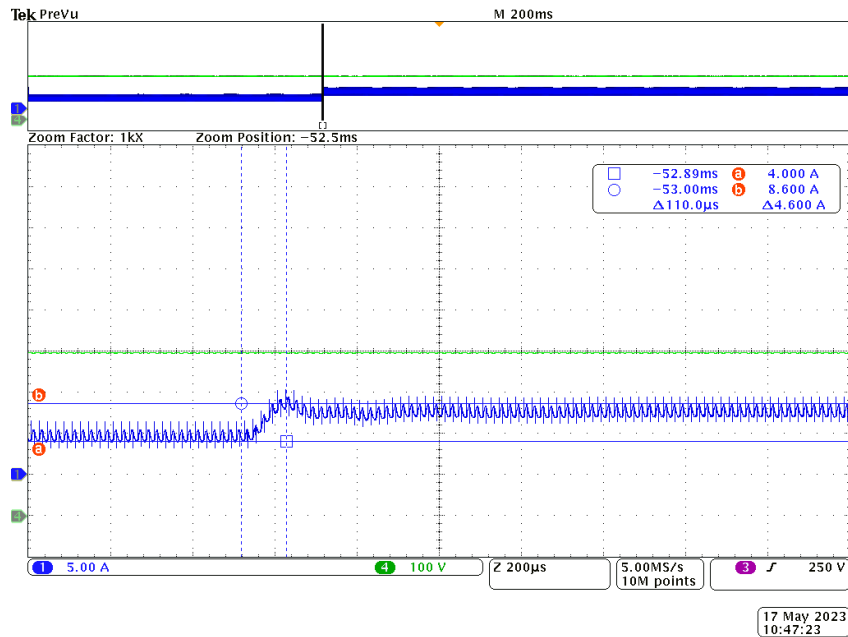


Obr. 51: Testování step down měniče na plném napětí,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 600 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 9 \text{ A}$   
 CH1: proud výstupní indukčnosti  $L_{OUT}$  [5 A/d], CH3: napětí na výstupu půlmůstku step down měniče [100 V/d], CH4: napětí na výstupním kondenzátoru [100 V/d]



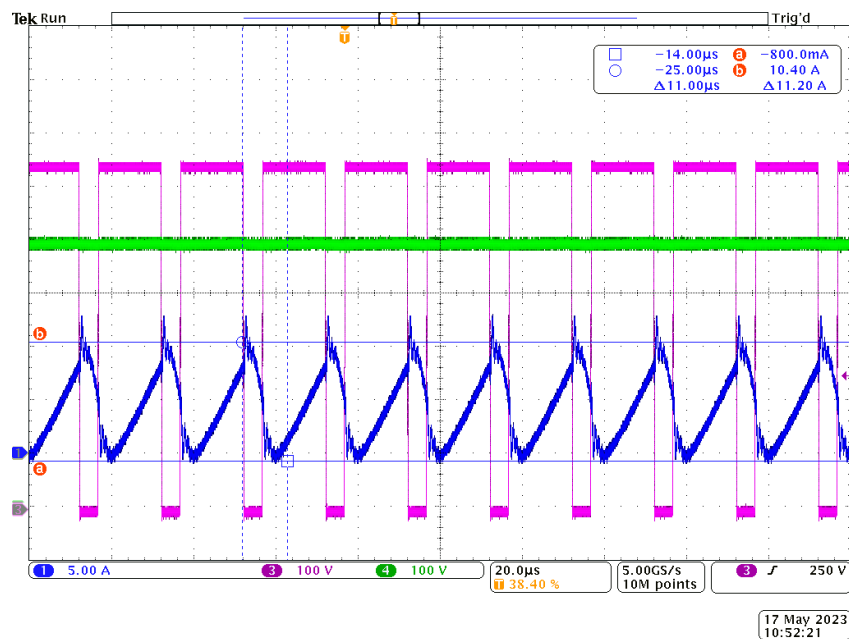
Obr. 52: Testování step down měniče na plném napětí,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 600 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 9 \text{ A}$   
 CH1: proud do zátěže [5 A/d], CH3: napětí na výstupu půlmůstku step down měniče [100 V/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

Při testování měniče na plném napětí se potvrdila funkce regulátorů. Na Obr. 51 je vidět proud výstupní indukčnosti, který dosahuje rozkmitu 14,2 A, jedná se ale především o energii, která se přečerpává mezi výstupní indukčností a výstupním kondenzátorem, jelikož proud do zátěže, který lze vidět na Obr. 52, má rozkmit 2,6 A.



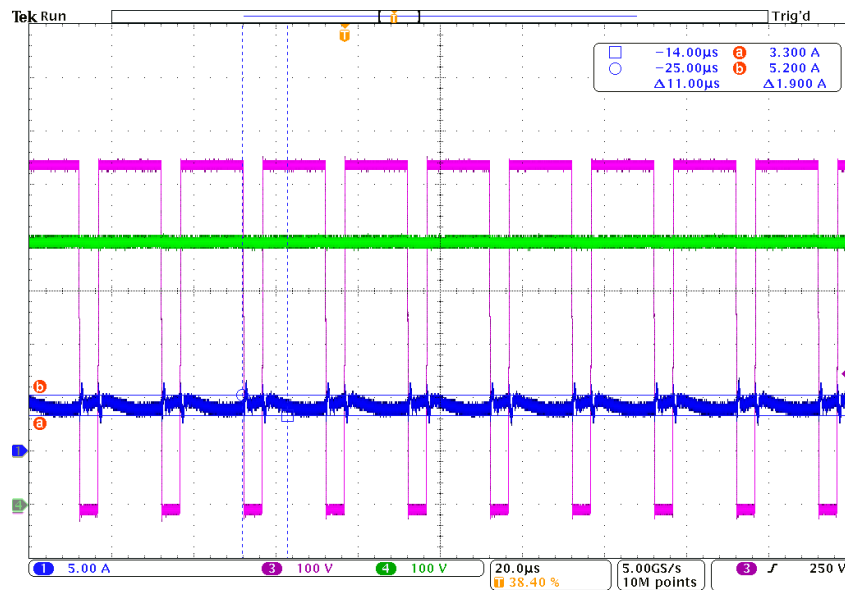
Obr. 53: Testování step down měniče na plném napětí, změna požadavku proudu  $I_{MAX}$  z 5 A na 8 A,  $U_{DC2} = 650$  V,  $U_W = 600$  V,  $U_Z = 400$  V,  $I_{MAX} = 9$  A CH1: proud do zátěže [5 A/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

Skoková změna omezení proudu, respektive požadavku na proud na plném napětí, potvrdila funkčnost regulátoru. Překmit proudu nad požadovanou hodnotu je pouze 0,6 A, jak lze vidět na Obr. 53. Dalším krokem bylo testování při vyšším výstupním napětí.



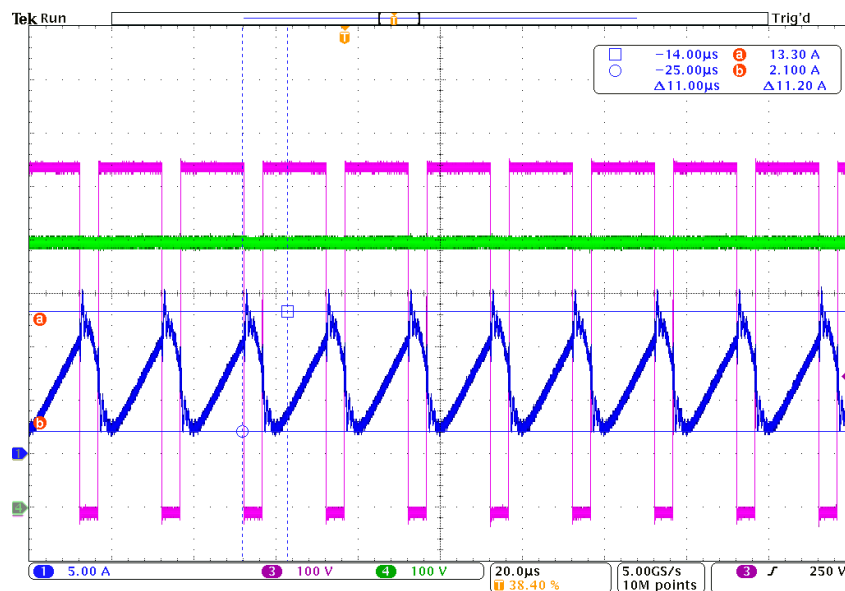
Obr. 54: Testování step down měniče na plném napětí,  $U_{DC2} = 650$  V,  $U_W = 600$  V,  $U_Z = 500$  V,  $I_{MAX} = 5$  A CH1: proud výstupní indukčnosti  $L_{OUT}$  [5 A/d], CH3: napětí na výstupu půlmůstku step down měniče [100 V/d], CH4: napětí na výstupním kondenzátoru [100 V/d]



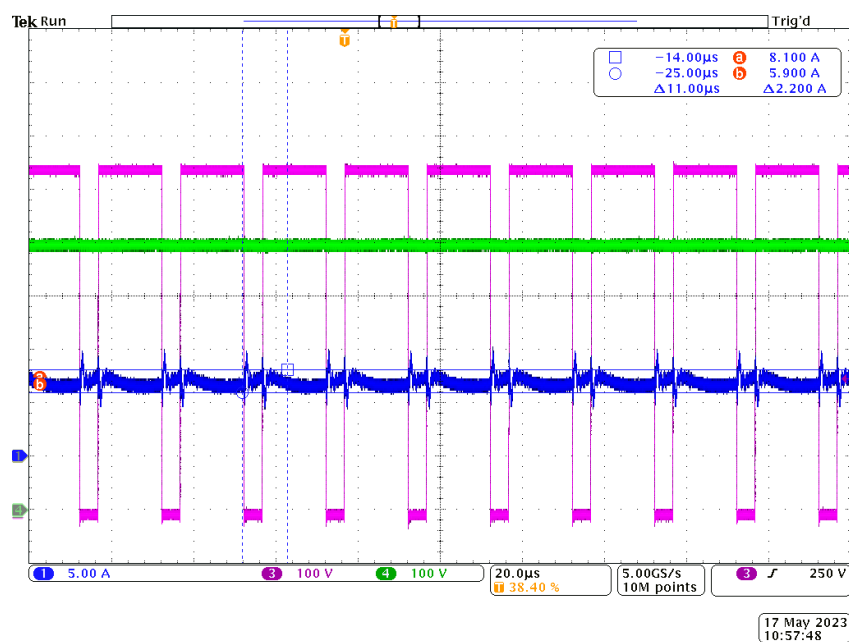


Obr. 55: Testování step down měniče na plném napětí,  $U_{DC2} = 650$  V,  $U_W = 600$  V,  $U_Z = 500$  V,  $I_{MAX} = 5$  A  
 CH1: proud do zátěže [5 A/d], CH3: napětí na výstupu pólmostku step down měniče [100 V/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

Snížením rozdílu mezi výstupním napětím a napětím na druhém meziobvodu došlo i ke snížení rozkmitu proudu výstupní indukčnosti z původní hodnoty 14,2 A při výstupním napětí  $U_Z = 400$  V na hodnotu 11,2 A při výstupním napětí  $U_Z = 500$  V.



Obr. 56: Testování step down měniče na plném napětí,  $U_{DC2} = 650$  V,  $U_W = 600$  V,  $U_Z = 504$  V,  $I_{MAX} = 7$  A  
 CH1: proud výstupní indukčnosti  $L_{OUT}$  [5 V/d], CH3: napětí na výstupu pólmostku step down měniče [100 V/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

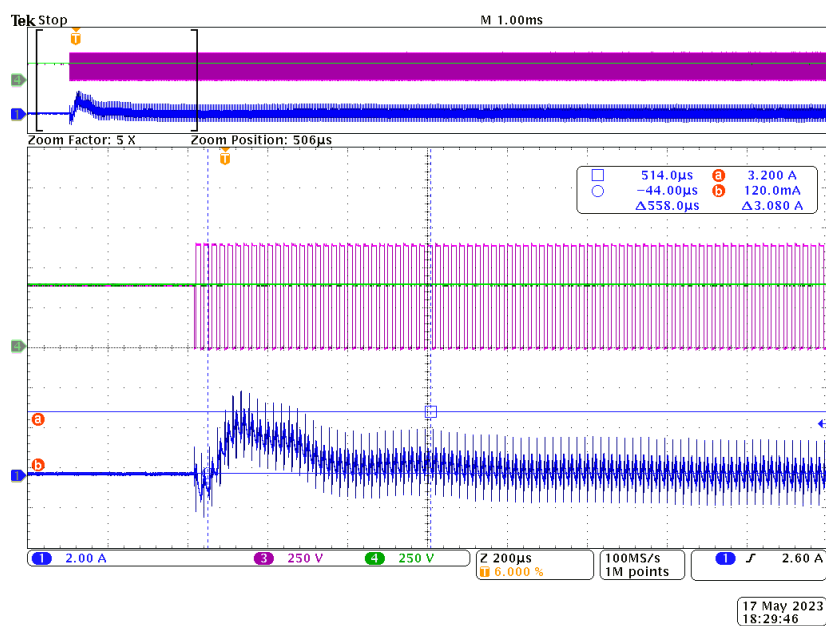


Obr. 57: Testování step down měniče na plném napětí,  $U_{DC2} = 650$  V,  $U_W = 600$  V,  $U_Z = 504$  V,  $I_{MAX} = 7$  A  
 CH1: proud do zátěže [5 A/d], CH3: napětí na výstupu půlmůstku step down měniče [100 V/d], CH4: napětí  
 na výstupním kondenzátoru [100 V/d]

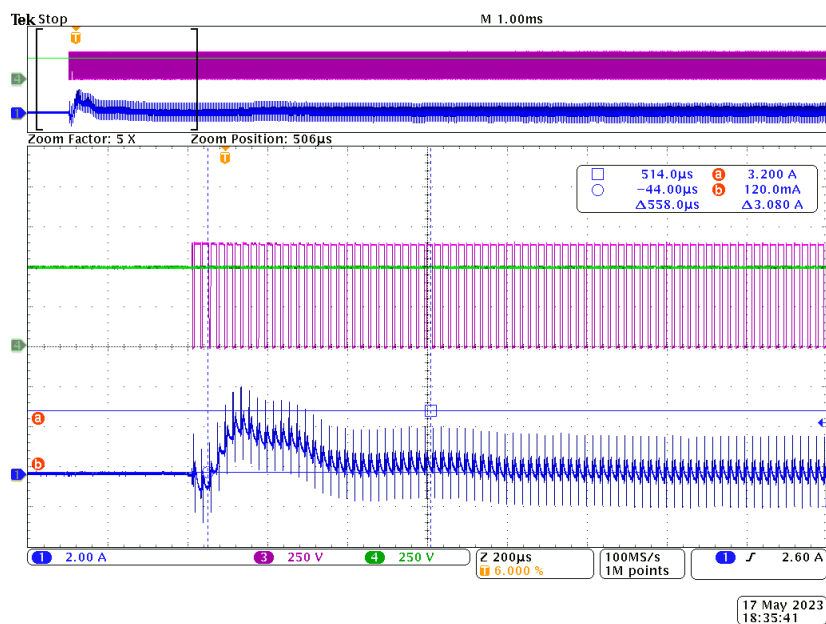
Rozkmit proudu výstupní indukčnosti zůstal stejný i při zvýšení výstupního proudu na 7 A. Obr. 56 a 57 ukazují provoz při maximálním dosaženém výkonu 3,5 kW. Ze strany napájecího laboratorního zdroje bylo měření omezeno maximálním proudem 5,5 A při 650 V a ze strany laboratorního zdroje v pozici zátěže bylo omezení na maximální napětí 504 V.

#### 4.5 Testování startu spínání do protinapětí

Kritickým bodem v nabíjecím cyklu je připojení baterie k nabíječe a spuštění spínání prvků tak, aby nedošlo k neřízeným proudovým špičkám. V této kapitole byl otestován způsob přednabití výstupního kondenzátoru pomocí baterie, která je v tomto testu simulována laboratorním zdrojem v pozici zátěže, a následné spuštění spínání step down měniče, jak je popsáno v předchozím textu.



Obr. 58: Testování startu spínání do protinapětí,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 450 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 0,8 \text{ A}$   
 CH1: proud do zátěže [2 A/d], CH3: napětí na výstupu půlmůstku step down měniče [250 V/d], CH4: napětí na výstupním kondenzátoru [250 V/d]



Obr. 59: Testování startu spínání do protinapětí,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 450 \text{ V}$ ,  $U_Z = 500 \text{ V}$ ,  $I_{MAX} = 0,8 \text{ A}$   
 CH1: proud do zátěže [2 A/d], CH3: napětí na výstupu půlmůstku step down měniče [250 V/d], CH4: napětí na výstupním kondenzátoru [250 V/d]

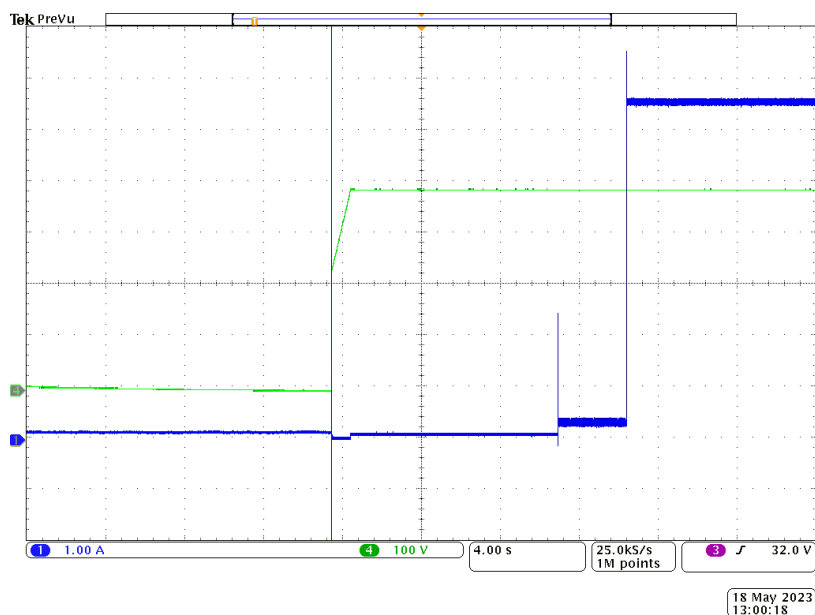
Při zkoušení startu do protinapětí byla při prvních pokusech ponechána hodnota omezení proudu  $I_{MAX}$  na konečné požadované hodnotě např. 5 A, nicméně při tomto přístupu docházelo k proudovým špičkám na úrovni až 7 A v závislosti na velikosti protinapětí. Po vyzkoušení omezení proudu na  $I_{MAX} = 0,8$  A byly tyto špičky omezeny na cca 3 A bez ohledu na velikost protinapětí, jak lze vidět na Obr. 58 a Obr. 59. Vzhledem k době trvání přibližně 300  $\mu$ s jde o přijatelnou hodnotu.

#### 4.6 Testování startovací sekvence

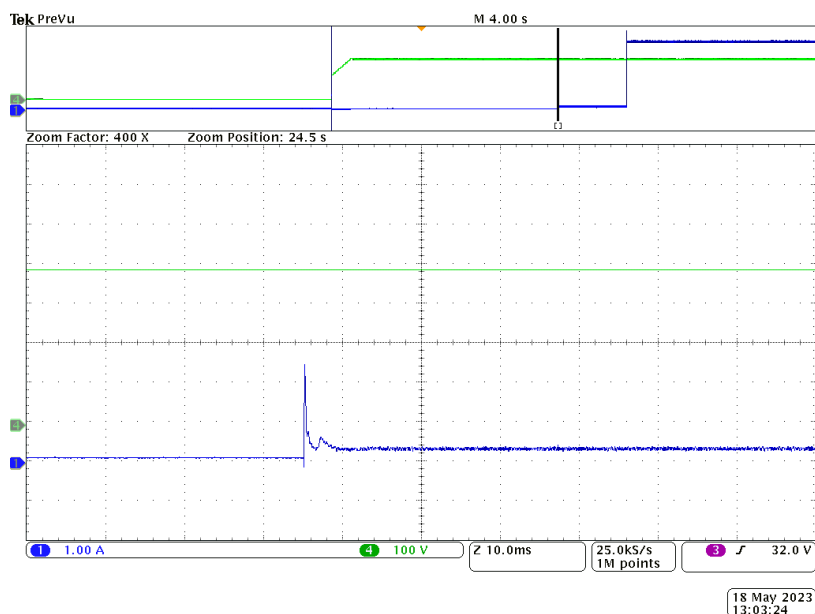
Tato kapitola ukazuje ověření funkce startovací sekvence popsané v kapitole 2.4. Aby bylo možné tuto sekvenci vyzkoušet bezpečně a zároveň komplexně, byla k měřicímu stanovišti doplněna baterie pro úložiště PRINCESS. S baterií probíhala komunikace, ale z důvodu možnosti použití ochrany a bezpečnosti byl jako zátěž použitý laboratorní zdroj, tak jako v předchozích experimentech. Tímto přístupem byla tedy ověřena komunikace s baterií, správnost startovací sekvence a zároveň zajištěna bezpečnost pro baterii v případě chyby ve startovací sekvenci.



Obr. 60: Baterie na měřicím stanovišti



Obr. 61: Průběh startovací sekvence,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 500 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 7 \text{ A}$   
 CH1: proud do zátěže [1 A/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

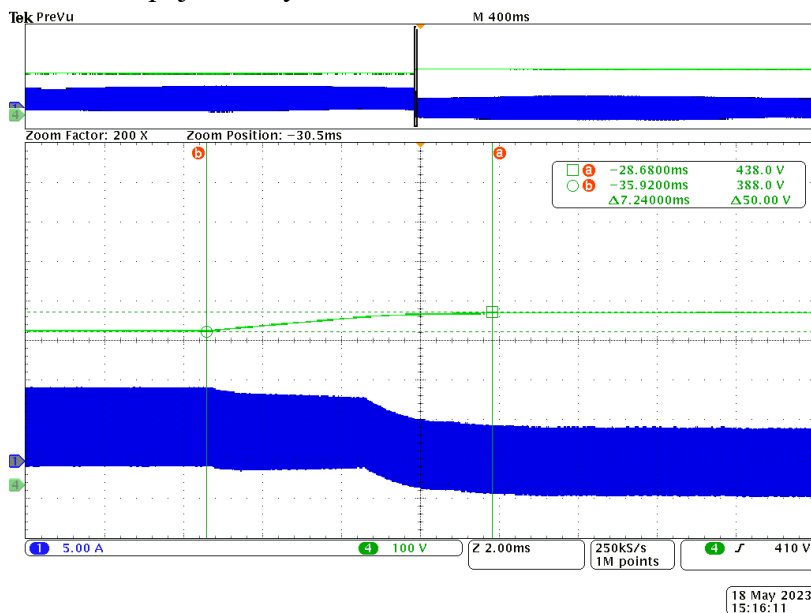


Obr. 62: Průběh startovací sekvence – detail startu spínání step down měniče,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 500 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 7 \text{ A}$ , CH1: proud do zátěže [1 A/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

Zkouška startovací sekvence proběhla úspěšně, komunikace s baterií fungovala a její reakce v podobě přechodu do stavu, který byl očekáván startovací sekvencí, potvrdil správný návrh i realizaci stavového automatu. Špička proudu při zapnutí PWM činila přibližně 2,5 A, což je přijatelná hodnota.

#### 4.7 Zkouška skokového odpojení zátěže

Jeden z rizikových provozních stavů, který může nastat, je skokové odpojení zátěže. To může nastat např. z důvodu poruchy baterie, která odpojí své výstupní relé. Simulace tohoto stavu byla provedena rozpojením stykače 2.



Obr. 63: Testování skokového odpojení zátěže, kurzor b v okamžiku rozepnutí stykače 2,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 450 \text{ V}$ ,  $U_Z = 400 \text{ V}$ ,  $I_{MAX} = 5 \text{ A}$  CH1: proud výstupní indukčnosti  $L_{OUT}$  [5 A/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

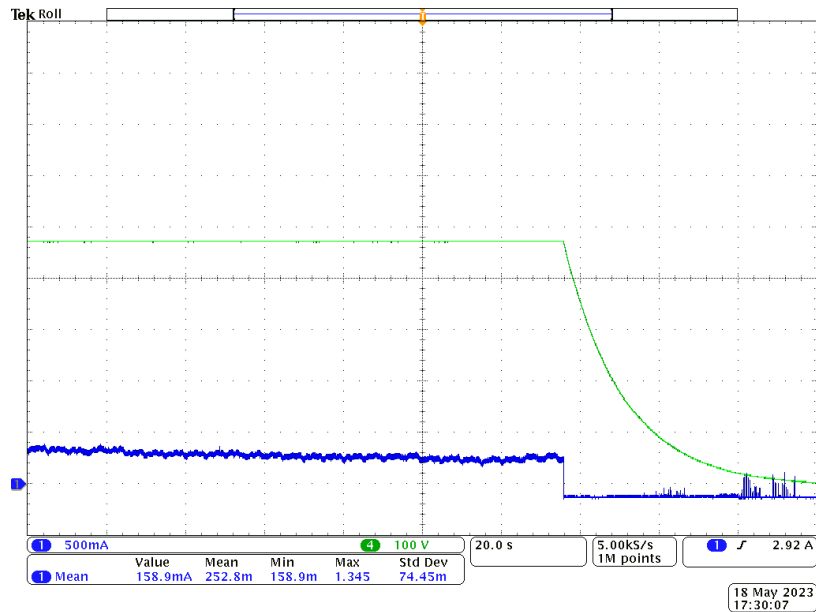
Zkouška ukázala, že při skokovém odpojení zátěže nedochází k žádné napěťové špičce, pouze dojde ke zvýšení napětí doregulováním na požadovanou hodnotu. Energii uloženou ve výstupní indukčnosti  $L_{OUT}$  tedy absorbuje výstupní kondenzátor  $C_{OUT}$ .

#### 4.8 Nabíjení baterie

Po úspěšném testování s laboratorním zdrojem na místě baterie přišla na řadu zkouška s baterií PRINCESS.

Startovací sekvence i samotné nabíjení probíhalo stejným způsobem, jako když byl na místě baterie laboratorní zdroj, proto zde průběhy startovací sekvence ani nabíjení nejsou uvedeny. Namísto toho je níže přiložen průběh ukončení nabíjení, na kterém lze vidět pokles proudu a následné vypnutí spínání PWM a odpojení stykače 2.

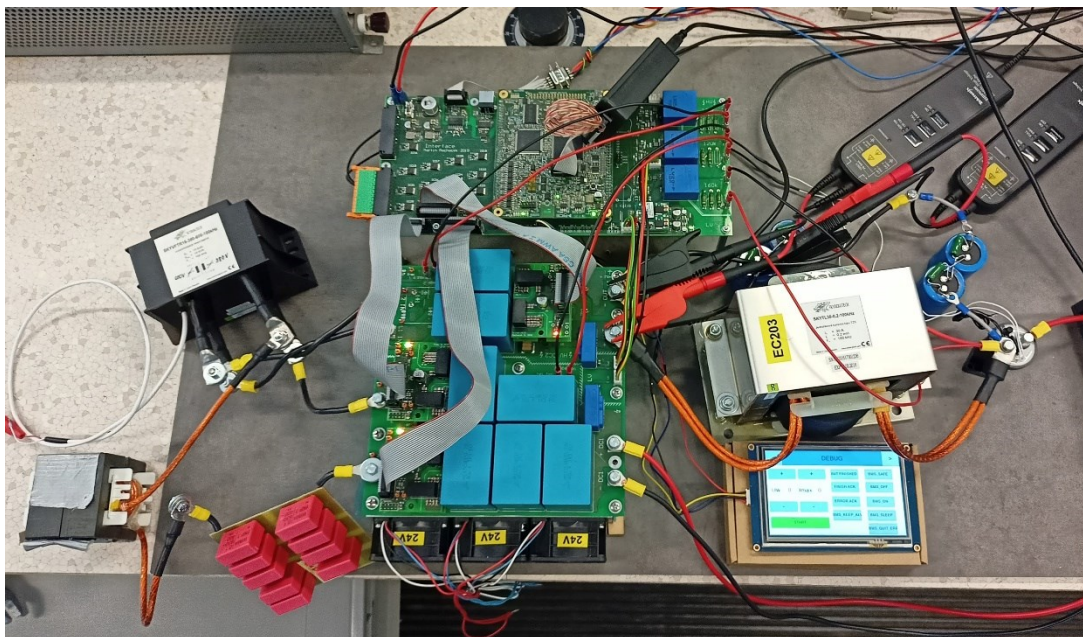




Obr. 64: Nabíjení baterie – ukončení nabíjení,  $U_{DC2} = 650 \text{ V}$ ,  $U_W = 492 \text{ V}$ ,  $I_{MAX} = 2 \text{ A}$  CH1: proud do baterie [500 mA/d], CH4: napětí na výstupním kondenzátoru [100 V/d]

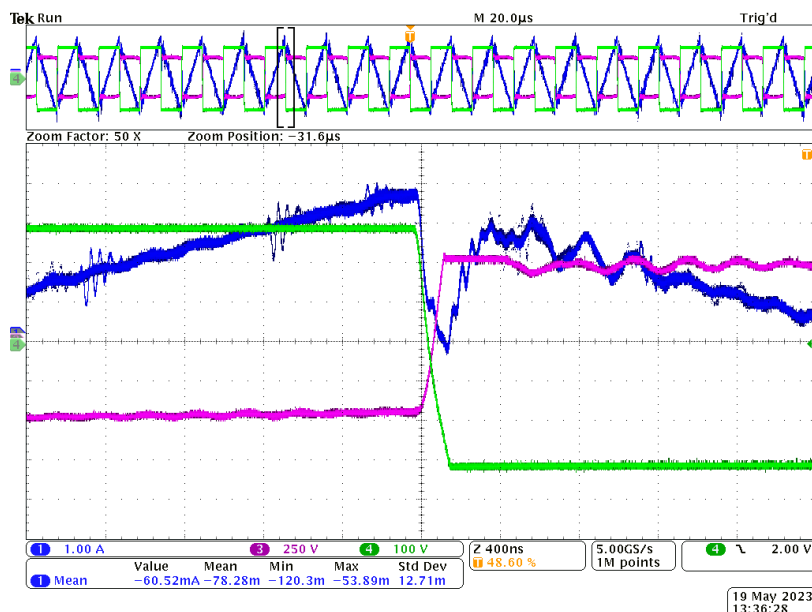
#### 4.9 Společná zkouška LLC a step down měniče

Poslední zkouškou bylo zařazení rezonančního měniče před step down měnič. Laboratorní zdroj byl tedy připojen k prvnímu meziobvodu DC LINK 1. Dále byl sestaven rezonanční obvod, který obsahoval transformátor s převodním poměrem přibližně 3:2, což se rozporuje s původním návrhem, který uvažuje transformátor s převodním poměrem přibližně 1,3:1. Z tohoto důvodu bylo na prvním meziobvodu nastaveno nižší napětí než napětí usměrněné 3x400 V sítě (570 V).



Obr. 65: Sestava pro testování LLC a step down měniče dohromady. V levé části lze vidět sestavený rezonanční obvod.

Schopnost regulace step down měniče nebyla po zařazení LLC měniče ovlivněna. Níže je tedy přiložen pouze průběh naměřený na samotném rezonančním měniči.



Obr. 66: Zkouška LLC a step down měniče dohromady – detail sepnutí sestupné hrany,  $U_{DC1} = 300\text{ V}$ ,  $U_W = 100\text{ V}$ ,  $U_Z = 80\text{ V}$ ,  $I_{MAX} = 3\text{ A}$ , CH1: proud primárním vinutím transformátoru [1 A/d], CH3: napětí na sekundárním vinutí transformátoru [250 V/d], CH4: napětí na výstupu LLC střídače [100 V/d]

Na naměřeném průběhu lze pozorovat spínání v nule napětí (ZVS). Dále je popsáno přiblížení z pohledu jedné větve H-můstku. Horní tranzistor ve větvi rozezne magnetizační proud, který začne procházet zpětnou diodou spodního tranzistoru. Nyní během mrtvého času dochází k přeběhu napětí z hodnoty  $U_{DC1}$  do hodnoty  $-U_{DC1}$ , po jehož dokončení sepnou spodní tranzistor, na kterém je v tom okamžiku nulové napětí (při zanedbání úbytku na zpětné diodě v propustném směru). Byla tedy potvrzena funkčnost LLC měniče v režimu měkkého spínání.



## Zhodnocení a závěr

Tato diplomová práce se zabývala softwarem inteligentní nabíječky pro studentskou formuli. Jejím cílem bylo z hardwaru, který byl zkonstruován v předchozí diplomové práci vytvořit funkční zařízení které bude využitelné jak pro tým studentské formule UWB Racing Pilsen, tak i pro ostatní projekty na Katedře výkonové elektroniky a strojů, které spadají do oblasti e-mobility. Tento cíl pod sebou skrýval kromě samotného řízení LLC a step down měniče také vytvoření uživatelského rozhraní a navázání komunikace s baterií prostřednictvím sběrnice CAN. Práce byla rozdělena na čtyři hlavní kapitoly.

První kapitola se zabývala popisem hardwaru a základních parametrů. Nejprve byl zmíněn úryvek pravidel soutěže Formula Student, který se zabývá právě popisem nabíječky, na který navazoval popis topologie. Bylo vytvořeno blokové schéma topologie, které rozšiřuje blokové schéma z původní diplomové práce o uživatelské rozhraní a komunikaci s baterií. Dále byl pohled do topologie přiblížen stručným popisem principu LLC a step down měniče a popisem parametrů vybraného dotykového displaye pro realizaci uživatelského rozhraní.

V druhé kapitole byly definovány požadavky na software. Bylo zde vytvořeno schéma běhu programu, které ukazuje úlohy běžící na pozadí tak, aby měla prioritu regulace step down měniče. Dále byla popsána komunikace s BMS prostřednictvím rozhraní CAN spolu s krátkým popisem jednotlivých zpráv probíhajících mezi nabíječkou a baterií. Následně bylo popsáno vývojové prostředí pro vytváření obrazovek displaye a byl popsán základní formát zpráv posílaných mezi displayem a hlavní řídicí jednotkou nabíječky pomocí UARTu. Dále byl vytvořen diagram stavového automatu pro realizaci sekvence připojení baterie k nabíječce tak, aby byl tento proces bezpečný jak pro baterii, tak i pro nabíječku samotnou. V poslední části této kapitoly bylo vytvořeno a popsáno regulační schéma step down měniče se dvěma kaskádně řazenými PI regulátory.

Třetí kapitola popisovala realizaci softwaru dle stanovených požadavků. Nejprve byla krátce popsána hlavní řídicí jednotka RUMM, poté se přešlo k popisu konfigurace klíčových periférií. Periferie byla vždy nejprve krátce obecně popsána a následně byla uvedena konkrétní konfigurace spolu s ukázkami zajímavých částí kódu, zejména těch využívající knihovnu *driverlib*. Závěrem této kapitoly jsou ukázané obrazovky dotykového displaye.

Zde byla vytvořena trojice uživatelských obrazovek pro nastavení parametrů a zobrazování informací vyčítaných z baterie pomocí CAN a jedna obrazovka určena pro ladění programu.

Poslední kapitola práce se věnuje experimentálnímu ověření funkce nabíječky. Byly zde popsány experimenty od základního oživení měničů, přes ladění regulátorů až po testování step down měniče na plném napětí nejprve s laboratorním zdrojem na místě baterie a poté i s baterií PRINCESS. Závěrem bylo otestování sestavy LLC měniče a step down měniče dohromady.

Výsledkem práce je tedy řízení step down měniče a LLC měniče společně se sekvencí pro bezpečné připojování baterie, uživatelské rozhraní v podobě dotykového displaye sloužící k nastavování parametrů nabíjení a zobrazení informací o baterii vyčtených pomocí CAN a výsledky experimentálního ověřování funkce nabíječky.

## Literatura

- [1] *Formula Student – Formula Student Czech Republic* [online]. [vid. 2023-05-20]. Dostupné z: <https://fsczech.cz/formula-student/>
- [2] *UWB Racing Team Pilsen – Západočeská Univerzita v Plzni* [online]. [vid. 2023-05-22]. Dostupné z: <http://uwbracing.cz/>
- [3] MACHÁČEK MARTIN. *Třífázová nabíječka baterií* [online]. B.m., 2019 [vid. 2023-05-22]. b.n. Dostupné z: <http://hdl.handle.net/11025/38225>
- [4] *Formula Student Rules 2023* [online]. [vid. 2023-05-10]. Dostupné z: [https://www.formulastudent.de/fileadmin/user\\_upload/all/2023/rules/FS-Rules\\_2023\\_v1.0.pdf](https://www.formulastudent.de/fileadmin/user_upload/all/2023/rules/FS-Rules_2023_v1.0.pdf)
- [5] DENG, Junjun, Siqi LI, Sideng HU, Chunting Chris MI a Ruiqing MA. Design Methodology of LLC Resonant Converters for Electric Vehicle Battery Chargers. *IEEE Transactions on Vehicular Technology* [online]. 2014, **63**(4), 1581–1592 [vid. 2023-05-22]. Dostupné z: <https://ieeexplore.ieee.org/abstract/document/6648465>
- [6] *Nextion orig. NX8048T050 5.0" 800 x 480 TFT displej | LaskaKit* [online]. [vid. 2023-05-25]. Dostupné z: [https://www.laskakit.cz/nextion-orig--nx8048t050-5-0--800-x-480-tft-displej/?gclid=Cj0KCQjwryjBhD0ARIsAMLvnF9bCex5fVZjaKx00CnT2pWMP-ZuidRbD0BcpWAJHp6C9vVSZp-xuecaAgpsEALw\\_wcB](https://www.laskakit.cz/nextion-orig--nx8048t050-5-0--800-x-480-tft-displej/?gclid=Cj0KCQjwryjBhD0ARIsAMLvnF9bCex5fVZjaKx00CnT2pWMP-ZuidRbD0BcpWAJHp6C9vVSZp-xuecaAgpsEALw_wcB)
- [7] *Battery Power Online | How to Charge Li-Ion with a Parasitic Load* [online]. [vid. 2023-05-22]. Dostupné z: <https://www.batterypoweronline.com/articles/how-to-charge-li-ion-with-a-parasitic-load/>
- [8] KOŠAN TOMÁŠ. *RUMM - Rice Univerzal Microcontroller Module: Hardwarová specifikace a uživatelská příručka*. 2019.
- [9] *TMS320F2837xS Microcontrollers* [online]. 2021. Dostupné z: [www.ti.com](http://www.ti.com)
- [10] *TMS320F2837xS Microcontrollers Technical Reference Manual* [online]. 2014. Dostupné z: [www.ti.com](http://www.ti.com)

- [11] *Enhanced Pulse Width Modulation (ePWM)* [online]. [vid. 2023-05-23].  
Dostupné  
z: [https://dev.ti.com/tirex/explore/node?devices=F28377S&devtools=F28377S&node=A\\_\\_AUB.pbp.dvJfqKupH1pSCw\\_\\_c2000Academy\\_\\_jEBbtmC\\_\\_LATEST](https://dev.ti.com/tirex/explore/node?devices=F28377S&devtools=F28377S&node=A__AUB.pbp.dvJfqKupH1pSCw__c2000Academy__jEBbtmC__LATEST)
- [12] PEROUTKA ZDENĚK A KOLEKTIV. *Výběr přednášek z předmětu KEV/MRI*. 2022.

## **Přílohy**

Příloha A – ChargerSoftware.zip