

Poděkování

Tímto bych chtěl poděkovat vedoucímu diplomové práce Ing. Pavlu Turjanicovi Ph.D. za jeho podporu a mnoho cenných rad. Dále bych poděkoval své ženě a ostatním příbuzným za trpělivost a morální podporu při sepisování této práce i v průběhu studia. V neposlední řadě bych rád poděkoval všem kolegům, kteří mi poskytli svůj drahocenný čas.

Prohlášení

Prohlašuji, že jsem diplomovou práci vypracoval samostatně a výhradně s použitím citovaných pramenů.

V Plzni dne

Martin Pavlík

Abstract

This master thesis is aimed on design of testing card for loading PCIe interface in computers. Design is divided to two different types of load. Electronic load and data traffic load. Both loads should meet requirements of PCIe standard. Design also should meet requirements for testing of motherboards designed in Kontron corporation.

Obsah

1. Úvod	8
1.1. Systém automatického testování	8
2. Úvodní analýza	9
2.1. Rozbor testů	9
2.2. Specifikace PCI-Express (PCIe)	11
2.2.1. Popis PCIe	11
2.2.2. Fyzická forma karty	13
2.2.3. Požadavky vyplývající z PCIe	14
2.3. Požadavky vyplývající z testovacího systému	14
2.4. Ostatní požadavky	15
3. Specifikace karty	16
3.1. Fyzická specifikace karty	16
3.2. Specifikace měření	17
3.2.1. Měření napětí	17
3.3. Výběr komponent	17
3.3.1. MCU	18
3.3.2. FPGA, ASIC	18
3.3.3. Měření napětí a proudu	19
3.3.4. Elektronická zátěž	21
3.3.5. Teplotní senzor	21
3.3.6. Rozhraní RS485	21
3.3.7. Samostatné ovládání	22
3.4. Napájení karty	22
3.4.1. Napájení jednotlivých komponent	22
3.5. Chlazení karty	24
3.5.1. Pasivní chladič	24
3.5.2. Aktivní chladič	24
3.6. Konektory	25
3.6.1. Konektor pro komunikaci s TS	25
3.6.2. Konektor pro samostatné ovládání	26
3.6.3. Konektor USB	26
3.6.4. JTAG konektor	27

3.6.5. PCIe konektor	27
3.6.6. Napájecí konektor FDD.....	28
3.6.7. Konektor pro větrák.....	28
4. Návrh karty.....	29
4.1. Blokový diagram.....	29
4.2. Elektronická zátěž	29
4.2.1. Spínaná zátěž.....	31
4.2.2. Regulovatelná zátěž.....	32
4.2.3. Ovládání zátěží	33
4.2.4. Zátěž řízená PWM.....	38
4.2.5. Zátěž řízená D/A převodníkem	39
4.3. Popis konkrétního návrhu	41
4.3.1. Napájení.....	41
4.3.2. Reset	42
4.3.3. Mikrokontrolér	42
4.3.4. Komunikační rozhraní RS485	42
4.3.5. Ovládací rozhraní RS232	43
4.3.6. Referenční zdroj napětí.....	43
4.3.7. Externí D/A převodník	43
4.3.8. D/A převodníky MCU	43
4.3.9. Měření napětí a proudů.....	43
4.3.10. Rozhraní USB pro programování a JTAG pro debugging	44
4.3.11. Zátěž napěťové větve 12V.....	44
4.3.12. Zátěž napěťové větve 3V3.....	44
4.3.13. Zátěž napěťové větve 3V3aux.....	44
4.3.14. Zapojení PCIe konektoru.....	44
4.3.15. Teplotní senzory	45
4.3.16. Chladicí systém	45
4.4. Programová část.....	45
4.4.1. Modul pro měření napětí	45
4.4.2. Modul pro komunikaci přes rozhraní I ² C.....	46
4.4.3. Modul řízení PWM.....	46
5. Závěr.....	47

Seznam zkratk	48
Použitá literatura	49
Seznam obrázků	51
Seznam tabulek	52
Seznam příloh	53

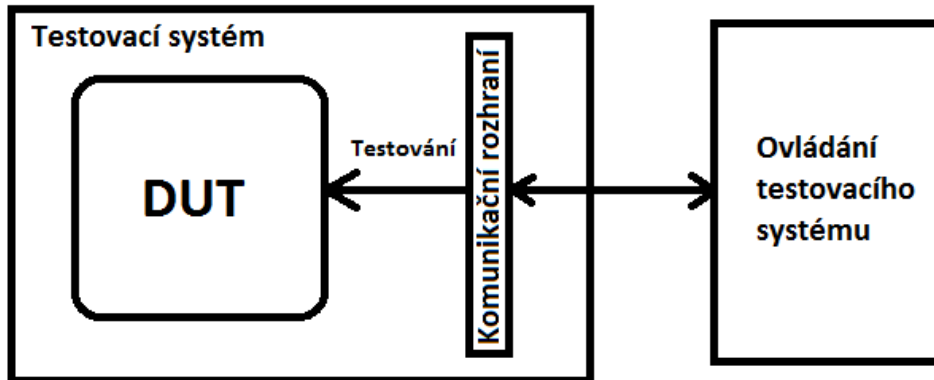
1. Úvod

Téma této práce vzniklo při rozboru testů pro automatické testování základových desek navrhovaných a testovaných společností *Kontron*. Společnost *Kontron* vyrábí produkty embedded (vestavěných) systémů. Vývoj systému pro automatické testování je reakcí na potřebu snížit náklady na testování. Jednou z mnoha částí testovacího systému je karta elektronické zátěže, která by měla ve výsledku ušetřit testerům systémů 20–30 % práce. Pojem embedded je velice svázán s průmyslovými standardy. U výrobků typu embedded se klade velký důraz na kvalitu, spolehlivost a funkčnost v neobvyklých podmínkách (nestandardní teplota, zvýšená vlhkost atp.), v některých případech hraje roli i velikost výrobku. Z důvodu spolehlivosti je třeba, aby každý návrh základové desky do vypuštění na trh prošel verifikací (resp. validací) podle standardů a požadovaných vlastností. Verifikací (resp. validací) je myšlena množina testů (i dlouhodobých), které je potřeba provést nad jedním až několika kusy vyrobených podle posledního návrhu. Ve společnosti *Kontron* se testování produktů provádí v několika fázích. Tyto fáze jsou rozebrány v analýze prováděných testů. Předpokladem je, že z rozboru testů vyplyne mnoho parametrů pro vytvoření specifikace. Následně ze specifikace bude možné vybrat jednotlivé funkční bloky a udělat základní návrh karty. Vyřešením této fáze bude možné kartu vyrobit. Funkčnost bude zajišťovat správný návrh karty a firmware, kterým se bude programovat vybraná řídicí jednotka. Práce bude rozdělena do několika částí. V první části budou rozebrány jednotlivé testy a z nich vyplývající požadavky. Druhá část bude věnována specifikaci karty. V poslední části budou konkrétní řešení variant návrhu. A v závěru bude hodnocení dosažených výsledků.

1.1. Systém automatického testování

V úvodu bych rád nastínil vlastnosti výše zmiňovaného systému pro automatické testování základových desek. Automatické testování v tomto případě znamená – co nejmenší zásah obsluhy systému. Takový testovací systém (dále jen *TS*) je potřeba připravit, tzn. zapojit, nastavit vstupní parametry a spustit. Dále by se obsluha o systém neměla starat do samého skončení testu. Výsledkem testu by mělo být, podle definice vstupních parametrů, splnění podmínek resp. nesplnění podmínek testu. Otestované parametry nebo vlastnosti by následně byly uloženy do protokolu, který by byl společně s výsledkem dostupný obsluze. Na obrázku 1.1 je vyobrazeno dělení *TS* do bloků. Ovládání *TS* může být zpřístupněno přímo obsluze nebo to může být pouze modul pro ovládání pro vyšší úroveň systému. V prvním případě by parametry zadala obsluha. V druhém případě by byly parametry zadány speciálními příkazy. Pro každý test by existovala množina

příkazů, které by bylo nutné provést v zadaném pořadí pro získání výsledku testu. Skupiny příkazů by pak mohly být typu: zapni/vypni, nastav, změř a s nimi související nahraj/ulož resp. přijmi/pošli. Komunikační rozhraní pro předávání informací může být prakticky jakékoliv. Výběr rozhraní rozeberu v následující kapitole.



Obrázek 1.1: Rozdělení testovacího systému do bloků

2. Úvodní analýza

Kapitola bude věnovaná analýze zadaných skutečností a výběru konkrétních řešení. Nejdříve budou rozebrány jednotlivé testy. Dále bude popis standardu PCIe. Nakonec budou uvedeny a popsány jednotlivé zátěže.

2.1. Rozbor testů

Zadané testy, které je potřeba provést nad každou testovanou základovou deskou jsou uvedeny v tabulce 2.1. Výsledkem rozboru tj. proveditelnost testů kartou je v posledním sloupci této tabulky. V tabulce 2.2 jsou uvedeny již první požadavky na návrh karty.

Po prohlédnutí požadavků zjistíme, že jsou všechny splnitelné, pouze jejich složitost a nákladnost by nebyla výhodná. Např. implementace karty pro maximální zatížení s grafickou jednotkou a jejím řízením je natolik složitá, že je jednodušší provést test s již dostupnými grafickými kartami. Stejný problém vzniká s implementací karty se síťovým řadičem. Další problém by vznikl v návrhu univerzální karty pro všechny testy. Grafická jednotka a ostatní potřebná výbava pro zpracovávání grafiky by byla natolik prostorná, že by se společně se síťovým řadičem a k němu potřebné vybavení nevešla na jednu kartu. Řešením by mohly být dvě nebo více jednotlivých karet vykonávající každá svou úlohu. Tato práce je ale zaměřená na jednu kartu pro více testů, proto jsem zmíněné testy vyřadil.

Měření napětí nebo proudu na rezistivní zátěži je splnitelné. Napětí je změřitelné s relativně vysokou přesností A/D převodníkem. Proud se dá změřit nepřímo úbytkem napětí na měřícím rezistoru a zavedením do A/D převodníku.

Tabulka 2.1: Rozbor testů a jejich možné provádění zátěžovou kartou

Fáze testování	Interní název testu	Popis testu	Kroky testu	Možnost testu zátěžovou kartou
Inženýrská verifikace	PCI-Express slot power measurements	Cílem tohoto testu je ujistit se, jestli základová deska dokáže poskytnout dostatek proudu na napětí $3V3$, $12V$ a $3V3AUX$ připojených do $PCI-E$ slotu. Ujistěte se, že naměřené hodnoty jsou v souladu se specifikací $PCI-E$.	<ul style="list-style-type: none"> - Připoj zátěž (rezistor) na každé napětí. - Zapni DUT - Správně nastav zátěž - Změř protékající proud na každé zátěži - Vypni DUT 	ANO
	PCI-E Clock	Hodinové signály jsou v diferenciálním páru a musí být ověřeny použitím diferenciální sondy. $PCI-Express$ sloty (x16/x1) musí mít terminaci pasivně nebo připojeným zařízením.	<ul style="list-style-type: none"> - Připoj diferenciální sondu - Zapni DUT - Změř: absolutní max/min vstupního napětí, Veross, střidu, absolutní periodu, průměrnou přesnost 100MHz periody hodinového signálu, diferenciální vstup vysoké/nízké úrovně napětí, náběžnou/doběžnou hranu, rozdíl vysoké/nízké úrovně od středového "oka", chvění (mezi cykly), fázové chvění mezi špičkami - Vypni DUT 	ANO
Funkční verifikace	Operation of PCI-E	Ověř, že $PCI-E$ karta pracuje správně. Vlož kartu do každého slotu a spusť zátěžový test na 15 minut. Také vyzkoušej PXE boot na síťové kartě ve všech slotech.	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Spusť zátěžový test a počkej na dokončení - Vypni DUT 	ANO PXE boot - NE
	Detection of External GFX	Ověř, že grafická karta funguje spolu s integrovanou. Jako první musíš nastavit integrovanou. Spusť 3D demo pro prověření rychlosti a stability.	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Spusť grafický zátěžový test a počkej na dokončení - Vypni DUT 	NE
Validace	External VGA	Zapoj grafickou kartu, nainstaluj odpovídající ovladače, spusť grafický zátěžový test ($3DMark$).	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Spusť grafický zátěžový test a počkej na dokončení - Vypni DUT 	NE
	Wake on LAN	Pro každý podporovaný spánkový stav vstup do režimu spánku a pošli $MagicPacket$ pro vzbuzení $DUTu$.	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Vstup do režimu spánku - Vzbud' DUT (pro každý stav) - Vypni DUT 	ANO
	External Network	Zapoj síťovou kartu, nainstaluj odpovídající ovladače, spusť síťový zátěžový test.	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Spusť zátěžový test a počkej na dokončení - Vypni DUT 	NE
	Add In Cards	Zapoj doplňkovou kartu, připoj druhý monitor, spusť mtest ($MS-$	<ul style="list-style-type: none"> - Zapni DUT - Spusť OS - Zkontroluj režimy 	NE

		DOS), Passmark Monitor (WIN), zkontroluj režimy monitoru – Duplikovat, Pouze monitor, Pouze projektor, Rozšířená plocha, nastav největší rozlišení, přehraj video soubor.	monitoru, nastav největší rozlišení a přehraj video soubor - Vypni DUT	
--	--	---	---	--

Měření diferenciálního hodinového signálu je řešitelné. Přesné výsledky dostaneme pouze osciloskopem, proto bude třeba přivést signály na vývody pro externí měření.

Požadavek na vygenerování signálu určitého tvaru je také splnitelný. Pro tento účel se dá využít speciálních funkcí dnešních mikrokontrolérů (dále jen *MCU*).

Vytvoření datové zátěže je taktéž splnitelné. Simulace datového toku by se dala vytvořit např. v *FPGA* nebo speciálním obvodem pro velké datové toky např. síťový radič. Tím se dostáváme zpět k testu se zapojením síťové karty. Detailnější rozbor této problematiky bude proveden dále.

Tabulka 2.2: Výsledek rozboru testů

Fáze testování	Interní název testu	Požadavky na systém
Inženýrská verifikace	PCI-Express slot power measurements	- Měření napětí - Měření proudu - Rezistivní zátěž
	PCI-E Clock	- Měření hodinového signálu
Funkční verifikace	Operation of PCI-E	- Vytváření datové zátěže na zátěžové kartě
	Detection of External GFX	- grafická jednotka (GPU)
Validace	External VGA	- GPU
	Wake on LAN	- Vygenerování <i>WAKE#</i> signálu
	External Network	- Síťový radič
	Add In Cards	- GPU

2.2. Specifikace PCI-Express (PCIe)

Při návrhu *PCIe* karty kompatibilní se všemi základovými deskami je potřeba se držet specifikace *PCIe* poslední verze viz [1]. Uvedu zde jen nejdůležitější parametry, které je nutné respektovat při návrhu. Nejdříve ale krátce popíši toto rozhraní. Podrobnější informace lze nalézt v [2] nebo [3].

2.2.1. Popis PCIe

Standard *PCIe* vychází ze staršího standardu *PCI*. Naproti *PCI*, kde jsou data přenášena paralelně, v *PCIe* jsou data přenášena sériově. Přejít z paralelního

přenosu na sériový je zařízen použitím přepínačů a propojení vysílač/přijímač napřímo.

Vysokou propustnost zajišťují diferenciální páry vodičů (jeden pár vysílací, druhý pár přijímací), kterých může být zapojeno nebo použito určité množství, vždy však k vysílacímu páru jeden přijímací (dohromady kanál). Množství pak určuje rozměr konektoru. Menší počet kanálů se používá pro aplikace, kde není třeba velké přenosové rychlosti tj. propustnosti (např. síťové karty, zvukové řadiče atd.). Naopak plný počet kanálů (*x16*) se používá, tam kde je potřeba co nejvyšší propustnost (např. grafické karty). V tabulce 2.3 jsou pak vidět hodnoty propustností jednotlivých zapojení (standardní počty kanálů) a jednotlivých verzí standardu. Verzí bylo vydáno zatím 5. První verze 1.0a používá kódování 8b/10b a jeho propustnost je až 500 MB/s na jeden kanál (přijímací i odesílací pár), což je v porovnání s *PCI 60x* více. Další verze 1.1 nepřinesla rozhraní žádné významné změny. Verze 2.0 přinesla zdvojnásobení propustnosti rozhraní a plnou kompatibilitu s verzemi 1.0 a 1.1. S další verzí (2.1) nepřišly opět žádné významné změny. Naopak verze 3.0 přináší významnou změnu v kódování. Místo 8b/10b se používá 128b/130b, což snižuje nezanedbatelně režii.

Tabulka 2.3: Specifikace propustností rozhraní *PCIe* v různých konfiguracích

Verze <i>PCI-Express</i>	Počet aktivních kanálů	Propustnost na linku (přijímací/odesílací)	Propustnost na kanál (přijímací i odesílací)
1.0a	x1	250 MB/s	500 MB/s
	x4	1 GB/s	2 GB/s
	x8	2 GB/s	4 GB/s
	x16	4 GB/s	8 GB/s
2.0	x1	500 MB/s	1 GB/s
	x4	2 GB/s	4 GB/s
	x8	4 GB/s	8 GB/s
	x16	8 GB/s	16 GB/s
3.0	x1	1 GB/s	2 GB/s
	x4	4 GB/s	8 GB/s
	x8	8 GB/s	16 GB/s
	x16	16 GB/s	32 GB/s

Pozn.: k méně častým počtům kanálů patří *x2*, *x12* a *x32*.

V příloze A je rozkreslen konektor *x16* (16 kanálů) *PCIe*. Lze si tam všimnout dvou pomocných rozhraní tj. *SMBus* a *JTAG*. *SMBus* se využívá pro přenos konfiguračních dat. Rozhraní *JTAG* je zde použito pro případné testování adapterů, což musí být podporováno základovou deskou.

Na obrázku konektoru je dále vidět napájení, které se nachází v části do mechanického klíče. Tato část je pro všechny varianty konektoru stejná. Napájení karty je z 12 V, 3,3 V a 3,3 V auxiliary (z angl. pomocné). V tabulce 2.4 najdete přesné hodnoty maximálních proudů a jejich tolerance ze

specifikace. V záhlaví tabulky jsou uvedeny varianty napájení karty podle výkonové spotřeby. Signál *WAKE#*¹ je určen pro vzbuzení základové desky (resp. celého systému) ze spánkového režimu. Dalším signálem v části před mechanickým klíčem je *PERST#*, který slouží k resetu karty. Poslední, co ještě nebylo zmíněno, je pin *PRSNT#1* určený pro detekci počtu zapojených kanálů. Počet kanálů se určí propojením s *PRSNT#2*. Na základové desce je totiž *PRSNT#1* přizemněn a propojením bude známo, který ze 4 *PRSNT#2* byl připojen.

To, co je pro všechny konektory také společné a nachází se za mechanickým klíčem, je první kanál a hodinový signál. Hodinový signál má podle specifikace frekvenci 100 MHz s tolerancí maximálně ± 300 ppm.

Pro každý delší konektor se pak opakují komunikační kanály a některé piny jsou ještě rezervovány k budoucímu použití.

Tabulka 2.4: Specifikace napájení PCIe

Napájecí větev	10 W	25 W	75 W
+3V3			
Napěťová tolerance	$\pm 9 \%$	$\pm 9 \%$	$\pm 9 \%$
Maximální proud	3.0 A	3.0 A	3.0 A
+12V			
Napěťová tolerance	$\pm 8 \%$	$\pm 8 \%$	$\pm 8 \%$
Maximální proud	0.5 A	2.1 A	5.5 A
+3V3aux			
Napěťová tolerance	$\pm 9 \%$	$\pm 9 \%$	$\pm 9 \%$
Maximální proud:			
V režimech S3,S4,S5 (S2)	375 mA	375 mA	375 mA
V režimu S1	20 mA	20 mA	20 mA

2.2.2. Fyzická forma karty

Specifikace *PCIe* definuje dvě varianty fyzických rozměrů karty, které jsou vidět v tabulce 2.5. Ostatní méně důležité rozměry můžete najít ve specifikaci [1].

Tabulka 2.5: Maximální rozměry karty

Použití	Délka karty	Výška karty	Celková tloušťka karty
x1 plná,x4,x8,x16	312mm	111,15mm	18,71mm
x1 poloviční	167,65mm	111,15mm	18,71mm

¹ - Symbol # je použit pro označení negace. Signál je aktivní v logické 0.

2.2.3. Požadavky vyplývající z PCIe

Z předchozích odstavců vyplývají další parametry zátěžové karty. Co se týče již zmíněné datové zátěže, bude třeba, aby karta byla kompatibilní s verzí *PCIe* 3.0 pro testování s novými základovými deskami, což znamená pro 16 kanálů vytvořit datový tok 32 GB/s. Tento požadavek je možné splnit, viz kapitolu 3.3.2.

Elektronickou (rezistivní) zátěž bude možné vytvořit připojením topných (výkonových) rezistorů na jednotlivé napájecí větve, podrobnější rozbor řešení je v kapitole 4.2.

Jak bylo již zmíněno v kapitole 2.1, bude pro měření diferenciálního hodinového signálu nejlepší, když se bude měřit externě osciloskopem, který může dát nejpřesnější výsledky. Na kartu se umístí měřicí vývody pro diferenciální sondu.

Zapojení sběrnice *SMBus* za účelem konfigurace je taktéž splnitelné. Dodržení fyzického formátu by neměl být žádný problém.

Zřejmé je také chlazení karty. Z tabulky 2.4 je vidět možná zátěž až 75 W. Pro chlazení 75 W nebude stačit jen pasivní chlazení kovovým žebrovaným chladičem. Bude potřeba teplo z karty odvádět pomocí aktivního chlazení (tj. větrák) nebo použít systém *heatpipe* (měděné trubice s kondenzátem).

2.3. Požadavky vyplývající z testovacího systému

Další požadavky na návrh zátěžové karty byly kladeny ze strany testovacího systému, jako nadřazený systém karty. Pro komunikaci s kartou je třeba určit vhodné rozhraní.

Má-li být tato karta všestranně použitelná a měření prováděno i na více kartách, nebudou se uvažovat běžná počítačová rozhraní typu *Ethernet*, *USB* nebo sériové rozhraní *RS232*. Budou-li brány jako hlavní parametry rozhraní spolehlivost, připojení více uzlů a odolnost proti vnějšímu rušení, je na výběr ze dvou průmyslových standardů *RS422* a *RS485*. Ačkoliv je možné u rozhraní *RS422* připojit až 10 přijímačů k jednomu vysílači, často se používá pro připojení periferních zařízení. V tomto ohledu se liší od *RS485*, na který je možné připojit až 32 vysílačů/přijímačů. Použitelná vzdálenost je pro tuto aplikaci u obou rozhraní více než dostatečná (1200 m). Pro přenos řídicích příkazů nebude nutné přenášet mezi uzly velké množství dat, proto bude dostačující přenosová rychlost 1 Mb/s na vzdálenosti 120 m. Podrobnější popis těchto rozhraní např. v [3] a [5].

Mezi rozhraními uvedenými výše je určitá míra vzájemné kompatibility, proto existuje určitá možnost zpětného připojení. Pokud se ale bude navrhovat systém již s jedním určeným rozhraním, nebude potřeba uvažovat zpětnou kompatibilitu.

Touto problematikou se zabývá [4]. Další informace lze nalézt v [6] nebo [9]. Z výše uvedených důvodů bylo tedy vybráno rozhraní *RS485*.

Dále byla požadována možnost vnějšího resetu karty a možnost vnějšího přerušení za účelem měření. To znamená zavést do karty dva signály. Jeden bude určen pro reset a druhý se bude používat pro softwarové spínání měření.

Při předběžné specifikaci napájení karty byla uvažována možnost 12V napájení z testovacího systému. Výše napětí byla určena s dostatečnou rezervou pro napájení všech digitálních i analogových obvodů.

2.4. Ostatní požadavky

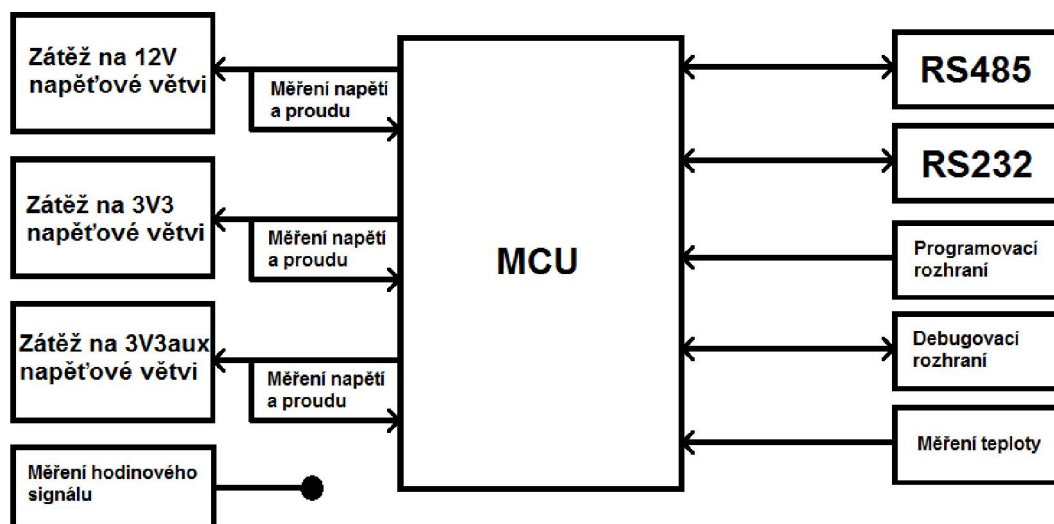
Pro dodatečné programování a debugování (odstraňování chyb v programu) *MCU* na kartě bude potřeba zavést programovací (debugovací) rozhraní.

Požadavek byl kladen i na přizpůsobení návrhu již hotovému ovladači pro ovládání bez testovacího systému. Tento ovladač využívá ke komunikaci s kartou rozhraní *RS232* nastavené na rychlost 2400 b/s. Připojit ke kartě je možné pouze přes *DE-9 (D-SUB)* konektor. Napěťové úrovně této větve jsou 5V. Také je nutné tento ovladač napájet 5 V.

Důležitým parametrem v číslicových systémech je teplota součástek. Výkonová část karty bude svůj ztrátový výkon vyzařovat v podobě tepla. Bude vhodné teplotu měřit, aby se dalo aktivní chlazení přizpůsobit aktuální teplotě pasivního chladiče. Dalším důvodem použití je zabránění přehřátí karty, aby nedošlo k nenávratnému poškození součástek nebo *DUTu*. Měření se bude provádět teplotním senzorem.

3. Specifikace karty

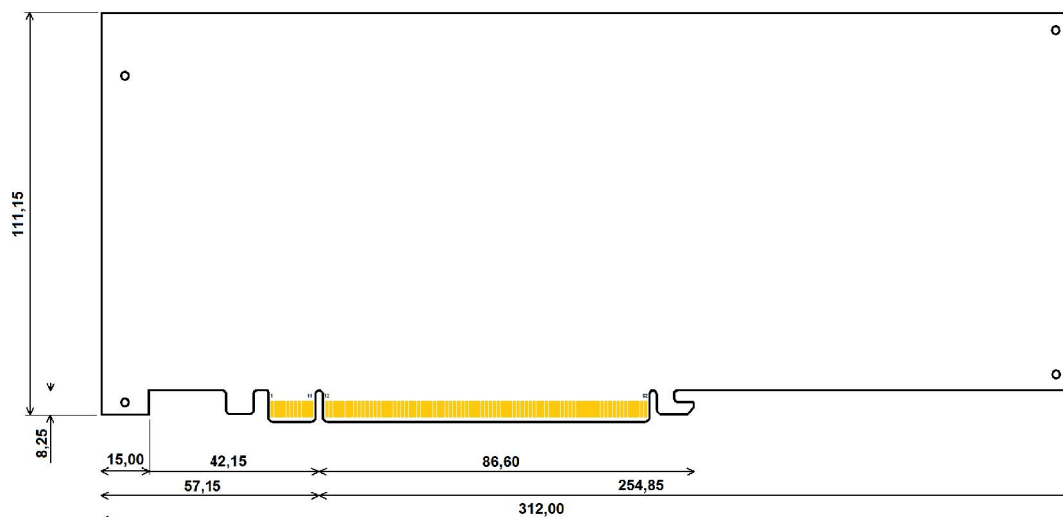
Tato kapitola je uceleným přehledem o kartě před samotným návrhem. Na obrázku 3.1 je blokový diagram sestavený z předchozích požadavků.



Obrázek 3.1: Blokový diagram sestavený z požadavků

3.1. Fyzická specifikace karty

Podle rozměrů z *PCIe* specifikace. Na obrázku 3.2 je vidět formát karty. Na obrázku si všimněte na spodní hraně karty uchycovacího záhybu. Větší karty tj. plný formát *x16* je nutné opatřit tímto záhybem, aby se karta kvůli hmotnosti nevysouvala. U formátu polovičního tj. *x1* je zřejmé, že těžiště karty bude přibližně na středu konektoru, proto u ní záhyb není nutný.



Obrázek 3.2: Fyzický formát karty (všechny rozměry jsou v mm)

3.2. Specifikace měření

Měření bude prováděno na napěťových větvích a na hodinovém signálu.

Hodinový signál bude měřen externě, proto bude hodinový diferenční pár přiveden ze slotu *PCIe* na vývody se zátěží 2 pF. Délka spoje by neměla přesahovat 10,16 cm (4,0 palce).

Pro měření proudu je nutné napěťovou větev zatížit odporem. Tento odpor se pro různé napěťové větve bude lišit, protože každou napěťovou větví protéká jiný proud, viz tabulku 2.4.

3.2.1. Měření napětí

Maximální a minimální přípustné hodnoty napětí jsou v tabulce 3.1.

Tabulka 3.1: Hraniční hodnoty tolerance napájecího napětí u *PCIe*

Název napěťové větve	Nominální hodnota napětí [V]	Minimální hodnota [V]	Maximální hodnota [V]
12V	12	11,04	12,96
3V3	3,3	3,003	3,597

Všechna napětí se budou měřit *A/D* převodníkem v *MCU* s referenčním napětím 2,5 V (viz kapitolu 3.3.4), což znamená převod na rozsah 0–2,5 V. V tabulce 3.2 jsou hodnoty odporů jednotlivých napěťových děličů. Napěťové děliče byly dimenzovány s rezervou. Pro 12V napěťovou větev je rezerva 15 %. Pro napěťovou větev 3,3V není rezerva významná (méně než 1 %). Bude tedy nutné *A/D* převodníky ochránit proti přepětí.

Tabulka 3.2: Hodnoty napěťových děličů

Nominální hodnota napětí [V]	Maximální vstupní napětí [V]	Minimální napětí na převodníku [V]	Maximální napětí na převodníku [V]	R1 [kΩ]	R2 [kΩ]
12	14,25	0	2,5	4,7	1,0
3,3	3,6	0	2,5	3,3	7,5

Měření proudu je podmíněno výběrem součástek, proto bude popsán více v kapitole 3.3.3.

3.3. Výběr komponent

V následujících odstavcích budou popsány komponenty a jejich výběr. Jako první je nutné se zamyslet, co vše za komponenty bude potřeba. Začne se tedy od již daných požadavků.

3.3.1. MCU

Řídící jednotkou bude *MCU* s *A/D* i *D/A* převodníky, *PWM*, rozhraním *I²C* a *UART*, který zároveň bude možné programovat a debugovat již v osazeném stavu. Těmito specifikám v dnešní době vyhovují téměř všechny *MCU*, proto bude snadné vybrat jeden z nich. Po doporučení vedoucího diplomové práce byl výběr zaměřen na jeden konkrétní typ od společnosti *STMicroelectronics* s jádrem *ARM Cortex M3*. Je to *MCU* s 32b architekturou, k jehož standardní výbavě patří právě výše zmiňované periferie. Jedním z parametrů výběru bude i pouzdro *MCU*, aby se dal snadno osadit ručně. Mezi taková pouzdra patří všechny *QFP* varianty, *SOP*, *SOT* nebo *SOIC*. Po probrání všech možností se vybíralo z konkrétní řady *STM32F1*, jelikož se naskytla možnost půjčit si testovací desku (viz [10]), na které bylo možné vyzkoušet si ovládání všech periférií. Nakonec byl zvolen *STM32F107*. Konkrétně tento *MCU* byl použit na testovací desce. Maximální frekvence tohoto *MCU* je 72 MHz, což je více než dostačující, stejně jako 256 KB *Flash* paměti pro ukládání programu a dat. Dále obsahuje 2x 16-kanálové 12b *A/D* převodníky a 2x 12b *D/A* převodníky. Samozřejmostí je i funkce *PWM* a rozhraní *UART*, *I²C*, *USB* a fyzická vrstva *Ethernetu*. *USB* se bude hodit pro programování. Pro debugování má rozhraní *JTAG*. Má také možnost měřit teplotu na svém povrchu. Více informací v [11] a [12].

3.3.2. FPGA, ASIC

Pro vytváření datové zátěže bylo zvoleno *FPGA*, *ASIC* nebo jejich kombinace. K zatížení rozhraní *PCIe* je potřeba vytvořit libovolný tok dat propustností 16 GB/s, což je v přepočtu 128 GT/s a na jednu linku pak připadá 8 GT/s. Pro tuto aplikaci by se jako samostatná zátěž hodilo *FPGA Virtex 7* od společnosti *Xilinx* nebo *Stratix V* od společnosti *Altera*. Obě tyto *FPGA* nezatíží více než 8 linek najednou. Tato varianta má ale jednu docela zásadní nevýhodu. Ceny těchto *FPGA* se pohybují v řádech 10000–100000 Kč (po přepočtu z *USD*), což je zcela nepřijatelné pro tuto aplikaci. Další varianta byla uvažována taková, že pro vytvoření alespoň částečného datového toku by stačilo obyčejné *FPGA* např. *Cyclone IV*, který stojí řádově 100–1000 Kč. Další částí této varianty by byl speciální *ASIC* pro práci s *PCIe*, např. síťový řadič pro 10Gb *Ethernet* nebo jiný *ASIC*, který dokáže komunikovat po rozhraní *PCIe*. Nevýhodou těchto *ASICu* je, že buď jsou schopny pokrýt jen 1 nebo 2 linky *PCIe*, nebo nedokážou komunikovat po *PCIe*. Ani jedna z navrhovaných variant by nedostatečně zatížila celý systém tak, aby celková datová zátěž vyhovovala testu. Proto bylo nutné tuto část vyřadit z návrhu.

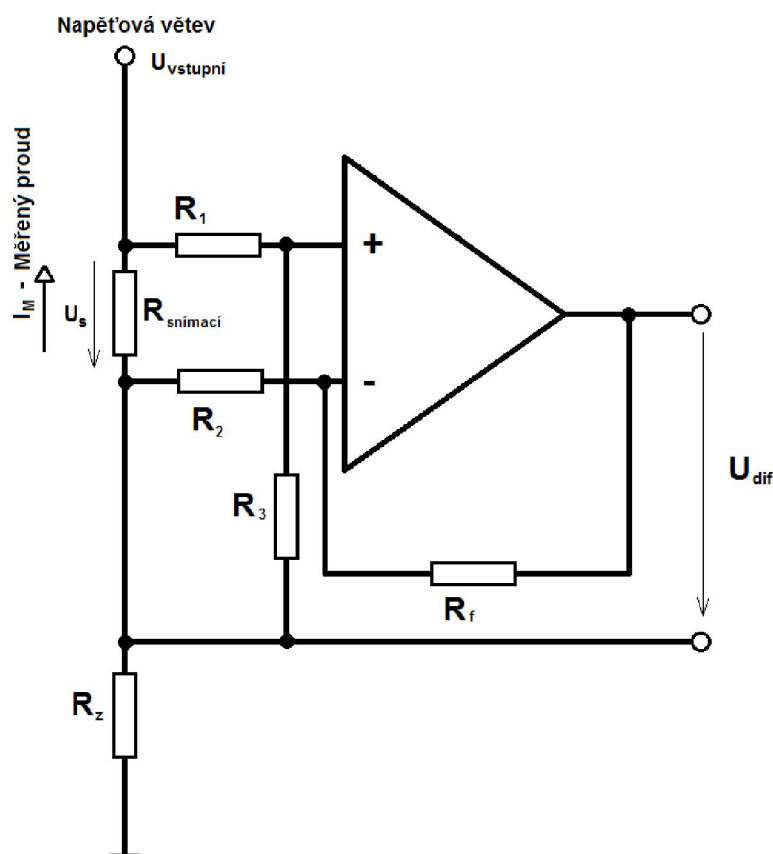
3.3.3. Měření napětí a proudu

Způsob měření napětí byl již popsán v kapitole 3.2.1. U A/D převodníku pro měření napětí je výhoda přesného nastavení hodnoty napětí s určitým rozlišením. Pro zvýšení přesnosti A/D ale i D/A převodníků je nutné do nich zavést stálou hodnotu přesně nastaveného referenčního napětí. K tomu slouží zdroj referenčního napětí. Pro MCU bude lepší hodnota referenčního napětí nižší než je jeho vlastní napájení, aby nemohlo dojít k přetížení A/D převodníků. Napájení je v tomto případě zajištěno 3,3 V (viz níže), proto by bylo vhodné zvolit zdroj s nejvýše 3 V. Ve firemní databázi součástek jsem našel přesný referenční zdroj *REF3225* 2,5 V, což je dostatečné napětí pro rozsah A/D převodníku. Jestliže je A/D převodník 12b, pak 2,5 V bude rozděleno na 4096 částí. Nejmenší nastavitelná hodnota bude 0,6 mV. To samé platí i pro D/A převodník

Obvykle se pro měření proudu využívá nepřímého vyjádření pomocí úbytku napětí na rezistoru. Odpor rezistoru by měl být dostatečně malý tak, aby na něm nedocházelo k velkým výkonovým ztrátám. Volí se v řádech 10–100 m Ω tak, aby úbytek napětí na něm byl dostatečně velký pro zesílení operačním zesilovačem. Na obrázku 3.3 můžete shlédnout zapojení měření proudu s diferenciálním zesilovačem. Princip měření je jednoduchý a vyplývá z rozdílů napětí. Úbytek napětí na snímacím odporu U_s se zesílí poměrem odporů $A=R_1/R_3$ nebo $A=R_2/R_f$. Stejně hodnoty by měly mít dvojice odporů R_1 a R_2 i R_3 a R_f . Napětí na výstupu se pak spočítá ze vztahu 3.1.

$$U_{dif} = U_s \cdot A = U_s \cdot \frac{R_2}{R_f} = U_s \cdot \frac{R_1}{R_3} \quad (3.1)$$

Jednodušší variantou je součástka, která tento obvod implementuje a nezabírá tak mnoho místa. Na trhu je velká nabídka podobných součástek. Vybrán byl měřič proudu s diferenciálním zesilovačem *INA139* kvůli jeho parametrům, dostupnosti a možnosti si objednat bezplatný testovací vzorek, který se hodí pro použití na prototypu karty.



Obrázek 3.3: Měření proudu diferenciálním zesilovačem

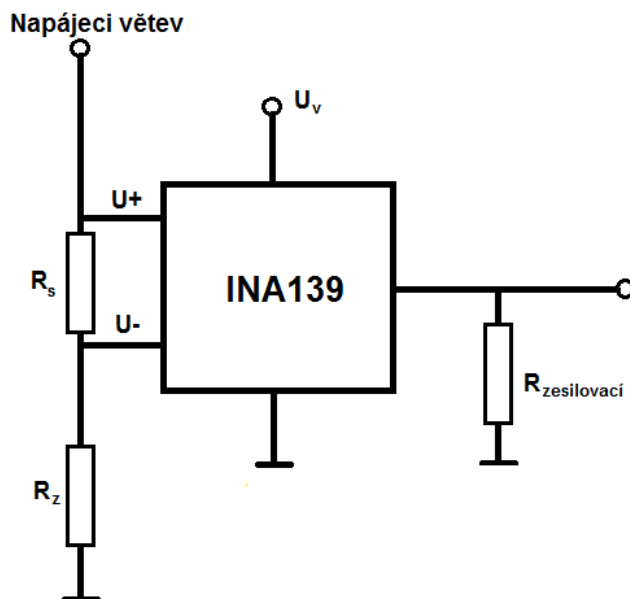
Hodnoty snímacích odporů jednotlivých napěťových větví se vypočítaly tak, že se nejdříve určil pevně malý snímací odpor řádově $10 \text{ m}\Omega$ a podle vztahu 3.2 se doplnilo zesílení takové, aby se využil co největší rozsah A/D převodníku. Zpětně se pak určily standardní hodnoty zesilovacího a snímacího odporu. Podle informací z [14] je $A=R_3/1000$. Všechny hodnoty jsou uvedeny přehledně v tabulce 3.3. Zapojení je naznačeno na obrázku 3.4.

$$A = \frac{U_{ref}}{I_{max} \cdot R_{snimací}} \quad (3.2)$$

Hodnota $U_{ref} = 2,5 \text{ V}$ (viz výše), I_{max} pak z tabulky 2.4 je maximální proud.

Tabulka 3.3: Hodnoty snímacích a odporů určující zisk

Napěťová větev	Maximální proud větvi [A]	Snímací odpor [mΩ]	Odpor určující zisk [kΩ]	Napěťový rozsah A/D p.
12V	5,5	22	20	0 V - 2,420 V
3V3	3	22	33	0 V - 2,178 V
3V3aux	0,375	150	43	0 V - 2,419 V



Obrázek 3.4: Zapojení INA139

3.3.4. Elektronická zátěž

Základní schéma zátěže, které se běžně používá, je rezistor v sérii s tranzistorem, přes který bude možné regulovat protékající proud. Za účelem řízené regulace lze využít *PWM* nebo *D/A* převodník. *PWM*, jak z názvu vyplývá, by vytvářelo napěťové pulzy určité šířky, jejichž střední hodnota by byla rovna napětí potřebnému k otvírání tranzistoru. Protékající proud by byl ale také pulzního charakteru. Jiná varianta je lineární zátěž tvořená z *D/A* převodníku. Varianty jsou rozebrány v kapitole 4.2.

3.3.5. Teplotní senzor

Jak bylo naznačeno výše, *MCU* má vlastní senzor snímající teplotu. Teplotu *MCU* pak lze vyčíst ze speciálního registru. Vhodnější ale bude, když se teplota bude měřit na více místech. Tepelných senzorů je dnes na trhu již velké množství. Osobní zkušenosti s teploměrem *LM75* ale výběr ulehčily. Tento senzor nabízí jednoduché ovládání přes rozhraní I^2C , malé rozměry a téměř zanedbatelná spotřeba. Cena tohoto teploměru se pohybuje okolo 20 Kč. Jinou variantou by mohlo být např. teplotní čidlo *DS1820*. Ovládání je jednodušší než u *LM75*, zato cena je 4x vyšší. Rozhodujícím parametrem při výběru je i světlá výška součástky, jelikož bude potřeba teplotní senzor umístit pod pasivní chladič. *LM75* má pouzdro *SOP8*, které je vysoké 1,1 mm, *DS1820* má pouzdro *TO92* s výškou 3,6–4,2 mm. Je důležité se držet specifikace rozměrů karty a bude lepší volit nižší součástku, proto byl vybrán *LM75*.

3.3.6. Rozhraní RS485

Komunikační rozhraní *RS485* bude potřeba převést na nějaké použitelné rozhraní, které nabízí *MCU*. Nejjednodušší převod bude na rozhraní *UART*,

Jelikož se jedná o podobné sériové rozhraní. K převodu lze využít speciálních převodníků typu *MAX485*. Jelikož všechny konkrétní převodníky nabízí prakticky stejné vlastnosti, byly vybrány dva navzájem pinově kompatibilní. Převodníky *LTC485* a *MAX485ECSA* jsou napájeny až 12 V, typicky ale 5 V. Maximální spotřeba je 0,9 mA. Použit bude *MAX485ECSA* kvůli nižší ceně.

3.3.7. Samostatné ovládání

Ovládání bylo vyvinuto k podobné zátěžové kartě pro rozhraní *PCI*. Použití již vyrobeného ovladače by tedy bylo praktické. Nebude složité upravit specifikaci karty tak, aby zajišťovala funkčnost ovládání. Příkazy typu *nastav* nebo *zapni* se posílají po rozhraní *UART* převáděného na *RS232* převodníkem *MAX232*. Rychlost nastavená pro přenos je 2400 b/s. Toto ovládání má umožňovat pouze základní nastavení velikosti zátěže. Tímto se ale dostáváme do konfliktu. Jsou-li obě řízení připojeny přes *UART*, není jasně určeno, který z nich bude mít vyšší prioritu při připojení obou zároveň. Systém by měl být ale jednoduchý, aby nerozhodoval, který příkaz má být vykonán dříve, proto bude třeba zvolit vždy jen jeden možný zdroj řízení. Tato volba se provede např. nastavením tzv. jumperu (fyzické propojení pinů) do určité polohy. Pro převod z *RS232* bude potřeba podobný převodník, jako je použitý v ovladači. Komunikační linky by měly mít definované úrovně do maximálně 3,3 V tak, aby bylo možné připojit je přímo do *MCU*. Jedním z dostupných převodníků je obyčejný *MAX3232*, který má napájení ze 3,3 V.

3.4. Napájení karty

Podle požadavků bude externí napájení zavedeno z *TS*. K tomu lze využít konektor, který bude použit ke komunikaci s *TS*. Toto napájení bude 12V. Doplnující napájení karty by mohlo být z konektoru, který je běžně používaný u základových desek. Jako vhodná varianta se jeví konektor pro napájení disketových jednotek (*FDD*), který v dnešní době již skoro není používán. Nabízí 12V a 5V napájení. V návrhu bude stačit 12V. Taktéž by bylo dobré mít kartu nezávislou na externím napájení. Znamená to využít napájení poskytované z *PCIe*. Bude potřeba změřit odběr ovládací části a o něj zredukovat zátěž, kterou bude potřeba vytvořit na tranzistorech a rezistorech.

3.4.1. Napájení jednotlivých komponent

Napájecí napětí u některých obvodů je 3,3 V a u některých obvodů 5 V. Samostatně jsou pak napájeny větráky 12 V. Pro správnou funkci komponent je nutné, aby každá komponenta měla dostatečný přívod proudu. Použitím napájecích zdrojů pro 3,3 V a 5 V lze oddělit jednotlivé napájecí větve. Je tedy potřeba zvolit dostatečně dimenzované zdroje.

3,3V napájení bude dobré navrhovat jako *DC-DC* zdroj z důvodu vyšších proudových zatížení. Pro 5V stačí lineární (*LDO*) zdroj. V následující tabulce 3.4 jsou uvedeny odhady spotřeb jednotlivých napěťových větví.

Tabulka 3.4: Odhadovaná spotřeba karty

Napěťová větev	Napájené komponenty	Potřebný proud
12V	Základní zdroj napájení pro zdroje Napájení větráku	200 mA
5V0	Napájení ovládní MAX485ECSA	41 mA
3V3	MCU – STM32F107 2x LM75 4x INA139 REF3225	154 mA
Celková odhadovaná spotřeba karty na 12V		260 mA

V tabulce 3.4 si můžete všimnout, že byl započítán 4x obvod pro měření proudu. Proud se bude měřit na 3 napěťových větvích, a jelikož bylo zvoleno i napájení z konektoru *PCIe*, bude nezbytné tuto spotřebu připočítávat k celkové zátěži. Proud se bude měřit u volby zdroje napájení, viz přílohu F. Toto měření bude aktivní pouze při volbě napájení z konektoru *PCIe*.

Z těchto výsledků lze už vybírat konkrétní zdroje. Nejprve bude zvolen zdroj pro 3,3 V. Doplnujícími parametry výběru budou:

- alespoň 500 mA výstupní proud
- indikace stabilního napětí (*PG*)
- pouzdro
- vstupní napětí alespoň 15 V

Výběr zdrojů je také celkem veliký. Společnost *Texas Instruments* má na stránkách speciální formulář, kde se dá lehce najít specifikovaný zdroj. Použitím formuláře byla nalezena řada zdrojů vyhovující požadavkům. Následně byl vybrán konkrétně zdroj *TP62162*. Zdroj dodá až 1 A výstupního proudu, není potřeba velkých cívek, dá se použít i jako nastavitelný zdroj od 0,9 – 6 V, i jako zdroj s pevným výstupem.

Zdroj pro 5 V stačí typu *LDO* a měl by splňovat následující podmínky:

- alespoň 100 mA výstupní proud
- co nejnižší napěťový pokles při zátěži
- vstupní napětí alespoň 15 V
- povolení výstupu (*EN*)
- indikace stabilního napětí (*PG*)

Použitím stejného způsobu hledání byl nalezen i zdroj *TPS76150*, který vyhovuje požadavkům. Tento zdroj má výstupní proud až 100 mA. U tohoto typu zdrojů se narazilo na problém. Pro 5V napájení totiž není moc variant zajišťujících větší výstupní proud. Nebyl ale nalezen zdroj, který by vyhovoval všem podmínkám. Zdroj *TPS76150* nemá implementovaný *PG*, je ale výhodou stav napájení sledovat. V takovém případě lze využít samostatného obvodu, který toto dokáže. Po doporučení byl vybrán často používaný napěťový monitor *RN5VD28A*. Konfigurace je jednoduchá pomocí napěťových děličů na vstupu i na výstupu.

Napájecí zdroje byly vybírány s co největší spolehlivostí, protože od kvalitního napájení závisí funkčnost ostatních komponent, proto byl zvolen ověřený výrobce. Dále byla snaha vybrat z nových generací zdrojů, které mají obecně lepší parametry.

3.5. Chlazení karty

Celkový výkon rezistorů a tranzistorů by neměl přesáhnout 75 W. Chlazení by mělo být navrženo s rezervou. Systém chlazení bude sestaven ze dvou částí.

3.5.1. Pasivní chladič

Pasivní chlazení bude potřeba přibližně už při 50 °C na povrchu součástek. Dále už záleží na rozměrech a materiálu konkrétního chladiče. Běžné kovové chladiče se vyrábí z mědi, hliníku nebo jeho slitin, popř. kombinace mědi pro jádro chladiče (vyšší cena, vyšší tepelná vodivost) a hliník pro žebrování (nižší cena, nižší tepelná vodivost). Nekovové chladiče mohou být např. keramické, jejich nevýhodou je křehkost a ztížené uchycení. Kovové chladiče se dají přišroubovat přímo k desce plošného spoje (*PCB*). Teplota se bude rovnoměrně rozprostírat i do měděných ploch na *PCB*. Tento typ chlazení je ale při vyšších teplotách neefektivní. Z tohoto důvodu se přidává aktivní chladič.

3.5.2. Aktivní chladič

Aktivní chlazení je v tomto případě myšleno proudění vzduchu, který při kontaktu s pasivním chladičem odvádí část tepla z chladiče ven. Aktivní chladič je nutný již od přibližně 80 °C tak, aby teplota tuto hodnotu dlouhodobě nepřevyšovala. Pro nižší zátěž (tzn. nižší teplotu) je potřeba menší tok vzduchu skrze pasivní chladič. Je tedy možné aktivní chlazení regulovat podle teploty. Aktivní chladič bude představovat větrák nebo fukar. Větrák produkuje vzduchový tok na jeho dolní straně. Fukar disponuje speciálním vývodem, odkud proudí vzduch. Větrák se používá pro chlazení větších ploch. Fukar naopak pro menší plochy díky jeho přesně nasměrovanému vývodu. Dnešní

větráky (resp. fukary) mají téměř jednotné připojovací rozhraní. Většina je připojitelná dvěma vodiči. Jeden pro napájení a druhý pro zemnění. Druhá kategorie větráků (resp. fukarů) má ještě třetí vývod pro zjišťování rychlosti otáčení. Třetí kategorie větráků (resp. fukarů) přináší 4. vodič, který se používá pro regulaci otáček. Obvykle se reguluje *PWM*. Specifikace [13] definuje vlastnosti signálu *PWM*. Frekvence *PWM* by měla být v rozsahu 21 – 28 kHz, typicky však 25 kHz. Maximální hodnota nízké napěťové úrovně je 0,8 V a maximální hodnota vysoké úrovně je 5,25 V.

3.6. Konektory

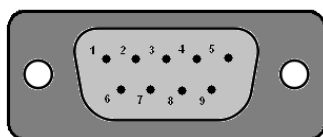
Všechna výstupní rozhraní je potřeba připojit na nějaký konektor. Tato výstupní rozhraní jsou vidět v tabulce konektorů. Tabulka 3.5 obsahuje všechny potřebné konektory. Konektor *PCIe x16* je možné si prohlédnout v příloze A. V dalším textu jsou popsána zapojení jednotlivých konektorů.

Tabulka 3.5: Konektory

Rozhraní	Účel	Konektor	Počet pinů	Napěťové úrovně
RS485	Komunikace s TS	D-SUB9 F	9	5V
UART	Řízení ovladačem	D-SUB9 M	9	5V
USB	Programování	microUSB	5	5V
JTAG	Debugování	7-pin	7	5V
PCIe	Zatěžování, komunikace měření	Standardní PCIe x16 konektor	164	3,3V a 12V
Napájení	Napájení karty	FDD konektor	4	5V a 12V
Větrák	Pro napájení a řízení větráku	4-pin konektor kompatibilní s 3-pin	4	3,3V a 12V

3.6.1. Konektor pro komunikaci s TS

Podle standardního zapojení rozhraní *RS485* je možné použít konektor *D-SUB9*. Tento konektor obsahuje 9 vodičů. 2 vodiče jsou použity pro komunikační diferenciální pár, 1 vodič je použit pro zemnění a ostatních 6 je nepřipojeno. Z toho vyplývá, že mohou být použity pro vlastní potřebu. Ke komunikačním linkám lze přidat napájení karty 12 V a pomocné signály pro reset karty a probuzení základové desky. V tabulce 3.6 je přesný popis se zavedenými názvy. Na obrázku 3.5 pak lze vidět fyzickou formu konektoru. Ke konektoru se také připojuje uzemnění stínění, proto je možné u konektoru narazit i na zemnicí vývody 10 a 11.



Obrázek 3.5: Konektor pro komunikaci s TS

Tabulka 3.6: Zapojení konektoru pro komunikaci s TS

Č. pinu	Signál	Popis	Typ
1	NC	Nepřipojeno	NC
2	NC	Nepřipojeno	NC
3	RX+(B)	Přijímací/vysílací diferenciál	DSIO-50
4	RX-(A)	Přijímací/vysílací diferenciál	DSIO-50
5	GND	Zemnění	PWR
6	RST	RESET#	DSI-50
7	TRG	TRIGGER#	DSI-50
8	PWR	Napájení +12V	PWR
9	NC	Nepřipojeno	NC

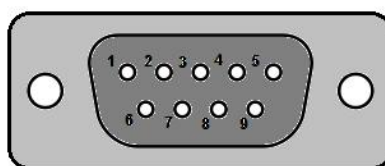
Pozn.: typ DSIO-50 znamená vstupní/výstupní signálový vodič s úrovní 5,0V

3.6.2. Konektor pro samostatné ovládání

Ovládání má přesně definovaný konektor. V tabulce 3.7 je jeho zapojení na *D-SUB9*. Obrázek 3.6 je opět fyzický vzhled konektoru.

Tabulka 3.7: Konektor pro samostatné ovládání

Č. pinu	Signál	Popis	Typ
1	NC	Nepřipojeno	NC
2	TX	Vysílací vývod	DSO-50
3	RX	Přijímací vývod	DSI-50
4	NC	Nepřipojeno	NC
5	GND	Zemnění	PWR
6	NC	Nepřipojeno	NC
7	NC	Nepřipojeno	NC
8	NC	Nepřipojeno	NC
9	PWR	Napájení +5V	PWR



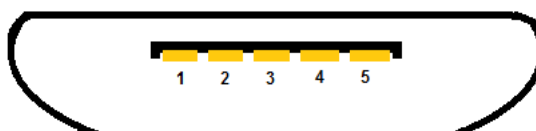
Obrázek 3.6: Konektor pro samostatné ovládání

3.6.3. Konektor USB

Rozložení konektoru *USB Micro-B* je také definováno standardně. Tabulka 3.8 a obrázek 3.7 ukazují zapojení konektoru.

Tabulka 3.8: Konektor USB Micro-B

Č. pinu	Signál	Popis	Typ
1	PWR	Napájení +5V	PWR
2	D-	Přijímací/vysílací diferenciál	DSO-50
3	D+	Přijímací/vysílací diferenciál	DSI-50
4	ID	Detekce zapojení	DSI-50
5	GND	Zemnění	PWR



Obrázek 3.7: Konektor USB Micro-B

3.6.4. JTAG konektor

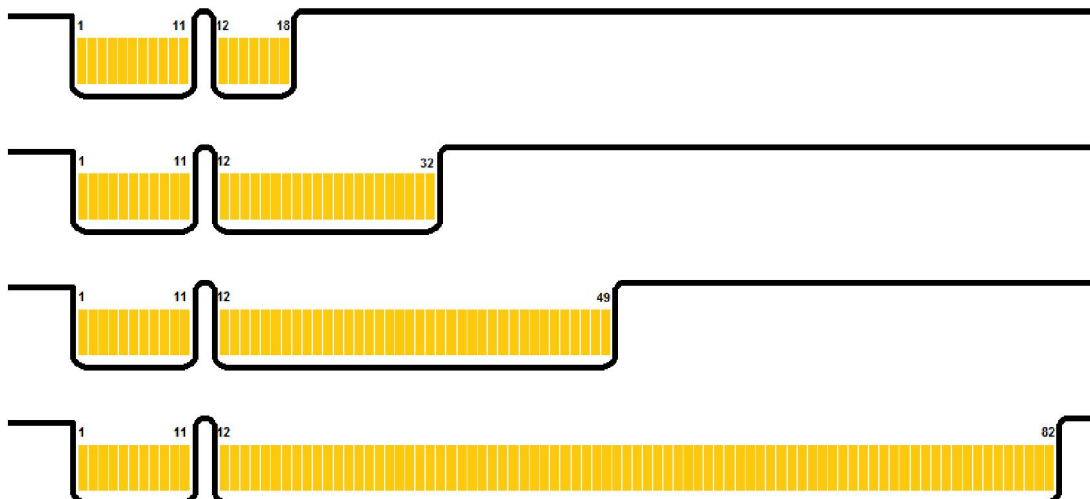
V tomto je na výběr více možností jak tento konektor zapojit. V tomto návrhu si lze dovolit vytvořit si vlastní konektor pro zmenšení plochy zabírané konektorem. Z MCU vede jen 5 vývodů pro JTAG. Doplněno bude ještě napájení a zemnění. To vychází na obyčejný 7 nebo 8 pinový konektor. V tabulce 3.9 zapojení vývodů.

Tabulka 3.9: JTAG konektor

Č. pinu	Signál	Popis	Typ
1	PWR	Napájení +3,3V	PWR
2	NC	Nepřipojeno	NC
3	JTDO	JTAG výstup dat	DSO-33
4	JTCK	JTAG hodinový signál	DSI-33
5	JTMS	JTAG výběr režimu	DSI-33
6	JTDI	JTAG vstup dat	DSI-33
7	GND	Zemnění	PWR
8	JTRST#	JTAG reset	DSI-33

3.6.5. PCIe konektor

O konektoru PCIe byla již zmínka v kapitole 2.2. V příloze A je možné shlédnout plný konektor PCIe x16. Na obrázku 3.8 jsou pro ukázkou zobrazeny konektory PCIe x1, x4, x8 i x16.



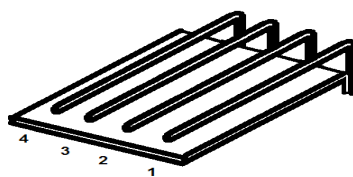
Obrázek 3.8: Konektory PCIe shora x1,x4,x8 a x16

3.6.6. Napájecí konektor FDD

Tento konektor je také standardní. Byl zvolen z důvodu běžného výskytu v každém počítačovém zdroji. Tabulka 3.10 a obrázek 3.9 nastíní rozložení konektoru.

Tabulka 3.10: Napájecí konektor FDD

Č. pinu	Signál	Popis
1	PWR	Napájení +5V
2	GND	Uzemnění
3	GND	Uzemnění
4	PWR	Napájení +12V



Obrázek 3.9: Napájecí konektor FDD

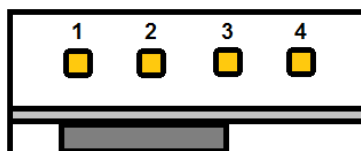
3.6.7. Konektor pro větrák

Konektor se 4 piny, který byl specifikován společností Intel, je zpětně kompatibilní se 3 pinovým. Přidán byl jeden pin pro *PWM* řízení. Standardně se používá rozložení vývodů, jako je naznačeno v tabulce 3.11. Obrázek 3.10 pak představuje fyzický vzhled při pohledu shora. Pro více informací viz [13].

Tabulka 3.11: Rozložení 4-pinového konektoru

Č. pinu	Signál	Popis	Typ
1	GND	Zemnění	PWR
2	PWR	Napájení +12V	PWR
3	SENSE	Čtení otáček	DSO-12
4	PWM	Řídící signál	DSI-33

Pozn.: Horní úroveň signálu PWM je až do 5,25V. Nové větráky jsou ale navrhované už na 3,3V.



Obrázek 3.10: 4-pinový konektor pro větrák

4. Návrh karty

V této kapitole budou rozebrány hlavně možné varianty návrhu a následně i vlastní návrh. Nejdříve budou popsány pro všechny varianty neměnné části návrhu.

4.1. Blokový diagram

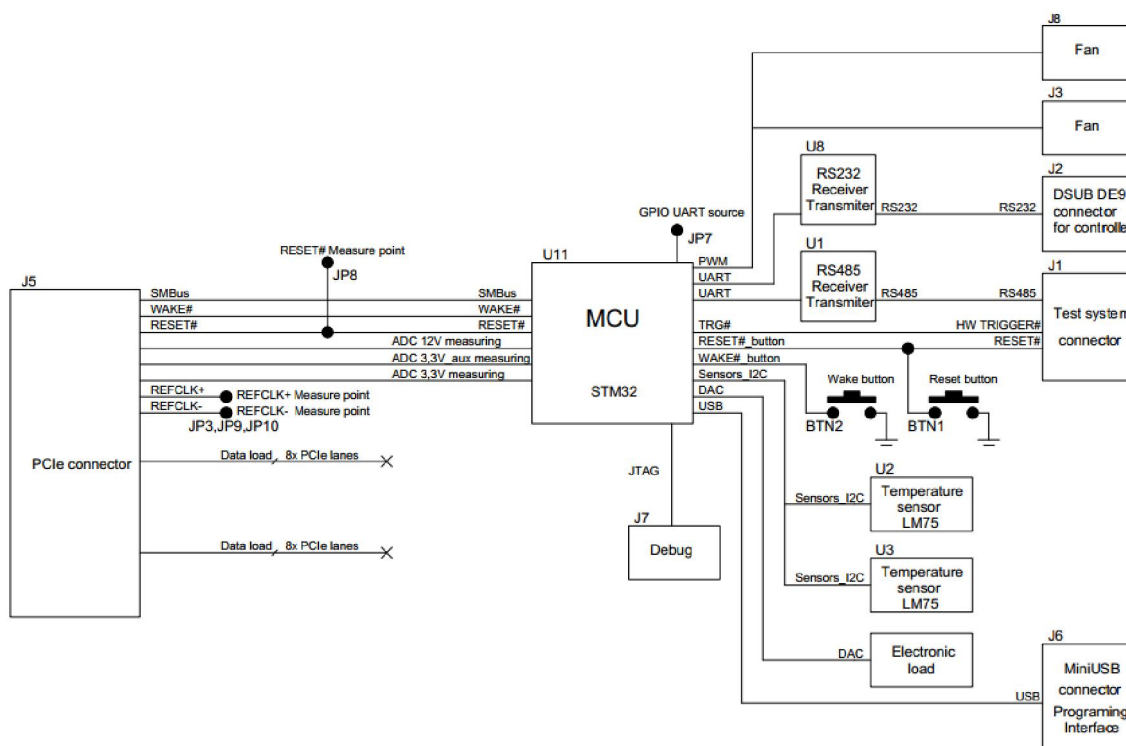
Samozřejmostí každého návrhu je blokový diagram, viz obrázek 4.1 nebo příloha C. Jelikož karta byla navrhována u mezinárodní společnosti, kde je při návrhu důraz kladen na jednotvárnost, jsou všechny výkresy v angličtině a většinu symbolů ve schématech jsou převzaty z firemních databází. Snaha byla dodržovat určitá pravidla pro zachování jednotného vzhledu.

Na levé straně obrázku si můžete všimnout konektoru *PCIe* a z něho vedoucích rozhraní a signálů. Z levé strany taktéž vedou do *MCU A/D* převodníky (*ADC*) na všech napěťových větvích. Z pravé strany jsou pak k *MCU* připojeny obě řídicí rozhraní dvě tlačítka (pro generování signálu *WAKE#* a *RESET#*), teplotní senzory i větráky. Nechybí ani programovací a debugovací rozhraní. Poslední nevyjmenovanou částí zůstává elektronická zátěž zmiňovaná v předchozích kapitolách.

4.2. Elektronická zátěž

Regulovatelná nebo spínaná elektronická zátěž se dá navrhnout různým způsobem. Obecně základními konstrukčními bloky zátěže budou tedy nějaký spínač popř. regulace se zpětnou vazbou a nějaký spotřebič, který dokáže převést elektrickou energii na nějakou jinou (např. tepelnou). Obecný princip je na obrázku 4.2. Rozdíl mezi spínanou zátěží a regulovatelnou zátěží je v rozlišení,

se kterým je možné nastavit určitou hodnotu zátěže. Předpokladem pro regulaci bude téměř spojitý průběh výsledné zátěže. Spínaná zátěž bude uvažována jako diskrétní. Pro konstrukci zátěže byly popsány dva různé modely.



Obrázek 4.1: Blokový diagram

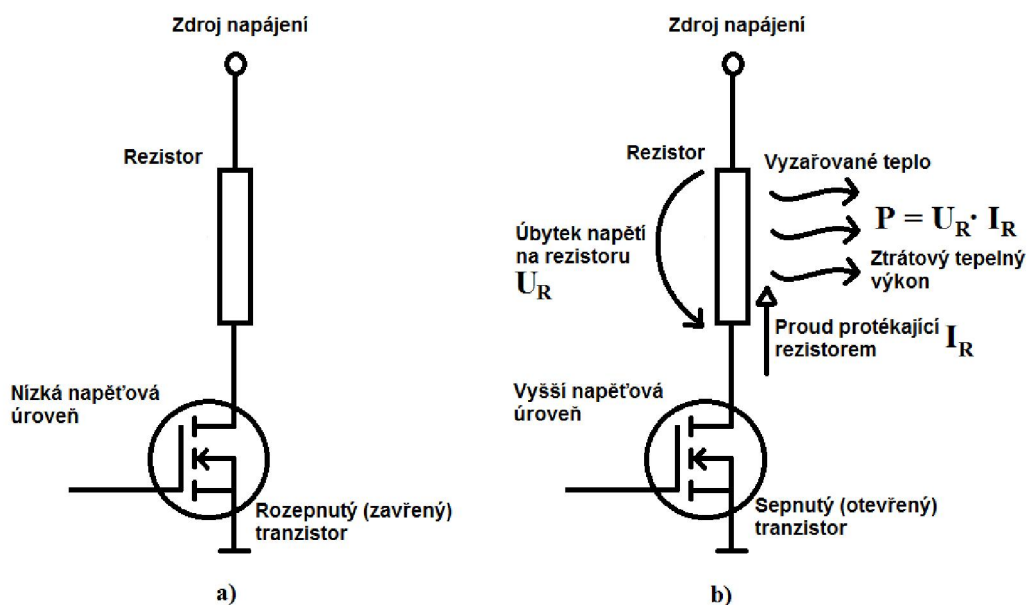
Spínacím prvkem může být tranzistor nebo relé. Relé může být použito ke spínání vysokých i nízkých napětí a proudů. Většina relé se vyrábí v objemných pouzdrech, existují ale i varianty v pouzdře *SMD*. Obecně mají všechny relé relativně velké spínací zpoždění (nejrychlejší v řádech 100 μ s). Ačkoliv je pro tuto aplikaci takovéto zpoždění akceptovatelné, nebudou relé v tomto návrhu použity. Neexistuje mechanické relé tak rychlé jako tranzistor. Relé mají omezený počet sepnutí a podléhají tak relativně rychlému opotřebení. Tranzistor oproti relé má výrazně nižší zpoždění při spínání (řádově ns ale i ps) a není omezen počtem sepnutí. Vlastnosti tranzistoru ale dovolují využít ho i pro jiné aplikace, např. právě k regulaci.

Spotřebičem může být součástka měnící protékající proud na teplo, světlo, zvuk nebo obecně na záření s jinou frekvencí. Spotřebičem ale může být i součástka, která proud využívá k napájení jiného obvodu, např. procesor, integrované obvody aj. V této aplikaci jsou použitelné všechny. Návrh se bude zabírat pouze jednou z nich a to právě vyzařováním tepla, protože je to varianta nejlevnější. Součástky vyzařují teplo kvůli jejich vnitřnímu (resp. parazitnímu) nebo vlastnímu odporu. Platí, že čím větší proud teče do součástky, tím se zahřívá více (tzn. ztrátový výkon je vyšší). Obecně to ale platí i pro spoje. Tyto

úvahy postačí pro určení hlavního spotřebiče. Jak bylo již naznačeno, bude se jednat o odpor. Tedy proud protékající rezistorem bude vyzářen do okolního prostředí jako teplo.

4.2.1. Spínaná zátěž

Pro prvotní představu o spínané zátěži se použijí výše zmiňované prvky tj. tranzistor a rezistor. Tranzistor bude buď plně otevřen, nebo plně zavřen. Pokud se bude zkoumat proud protékající rezistorem, pak při plném otevření tranzistoru jím poteče největší proud a při plném zavření nepoteče téměř žádný nebo žádný proud. Největší proud je takový proud, který je schopný zdroj poskytnout a při daném napětí rezistorem proteče. Obrázek 4.2 a) zobrazuje obecnou představu o zátěži v rozepnutém stavu vytvořenou kombinací rezistoru jako spotřebiče a tranzistoru jako spínače. Obrázek 4.2 b) stav po sepnutí tranzistoru.



Obrázek 4.2: Spínaná zátěž

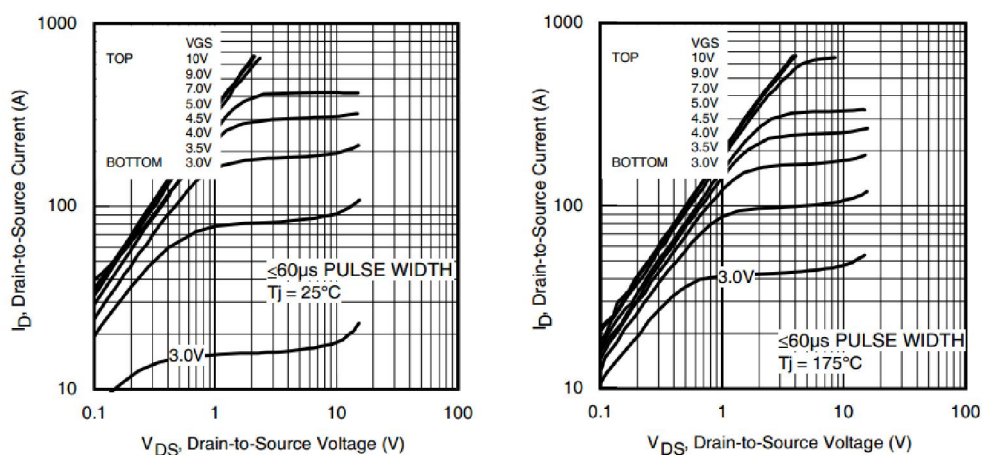
Na obrázku 4.2, je tranzistor nakreslen se symbolem unipolárního typu s indukovaným kanálem (*NMOS*). Použit se samozřejmě dá i tranzistor bipolárního typu. Bipolární tranzistory potřebují vysoký proud do báze pro sepnutí (otevření). Při spínání z *MCU* by se musel vstup do báze (I_B) proudově zesilovat. Výhodnější je použít unipolární tranzistor, který se otevírá napětím mezi tzv. gatem a sourcem (V_{GS} nebo v českém značení U_{GS}), tzn. je potřeba mnohem menší proud do gatu (I_G).

Vyzáření tepla (resp. ohřívání rezistoru) i spínání tranzistoru jsou ale dynamické jevy a jejich děj určitou dobu trvá. Výběr tranzistoru jako spínacího prvku spočívá v jeho možnosti montáže ke chladiči. Touto výhodou malá relé nedisponují. Další nevýhodou relé je, že při spínání dochází k přechodovým

jevům, kterým by bylo dobré se vyhnout. U tranzistoru máme možnost montáže k chladiči, čímž prodloužíme jeho životnost.

4.2.2. Regulovatelná zátěž

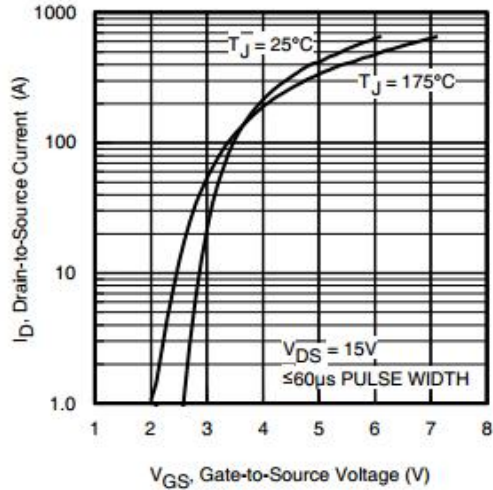
Tranzistor je možné různými napětími různě otevírat/zavírat. Čím více tranzistor otevřeme, tím menší na něm bude úbytek napětí a tím menší budou také výkonové ztráty. V tomto režimu tranzistoru se využije jeho převodní a výstupní charakteristiky. Obrázek 4.3 byl vyňat z [15] a jsou na něm vidět výstupní charakteristiky dále použitého tranzistoru při teplotě 25 °C a 175 °C. Porovnáním obou charakteristik je znát jeho závislost na teplotě.



Obrázek 4.3: Výstupní charakteristiky tranzistoru IRLB8743PBF

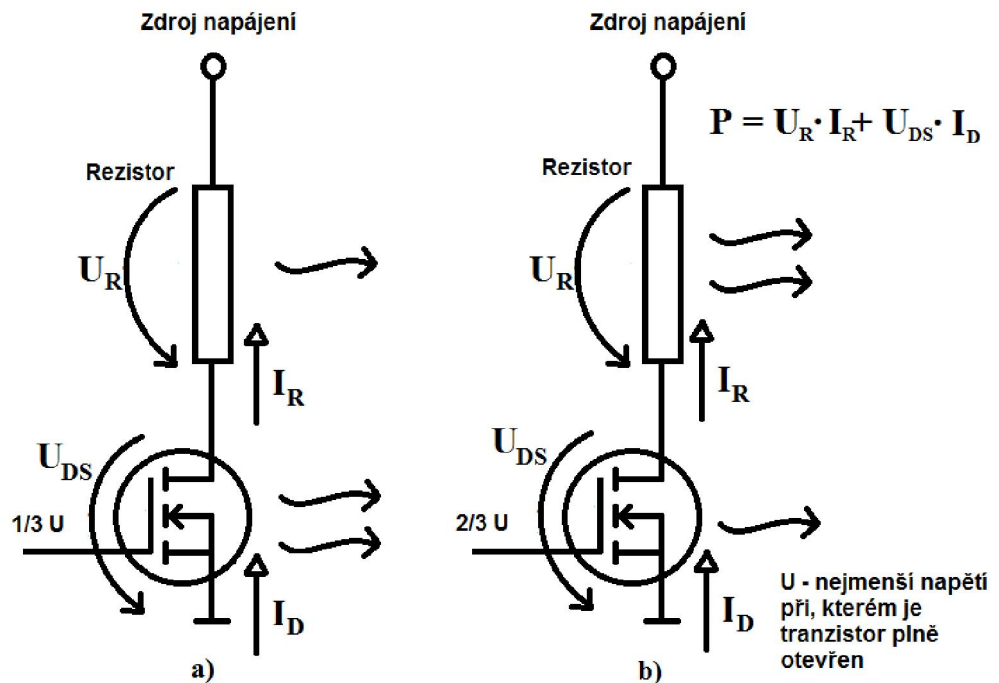
Z výstupní charakteristiky je vidět při jakém napětí U_{GS} a napětí mezi tzv. drainem a sourcem (V_{DS} , resp. U_{DS}) poteče určitý proud (I_D) a také, kdy je plně otevřen. Další obrázek 4.4 byl také vyňat z [15] ilustraci převodní charakteristiky výše uvedeného tranzistoru.

Z převodové charakteristiky je tak možné odvodit v jakém rozsahu napětí bude třeba regulovat, aby při určitém napětí U_{DS} protékal tranzistorem požadovaný proud I_D .



Obrázek 4.4: Převodová charakteristika tranzistoru IRLB8743PBF

Z výše popsanych skutečností je zřejmé, že při regulaci bude celkový výkon rozložen jak na rezistor, tak i na tranzistor, pokud bude tranzistor alespoň trochu otevřen. Potřeba chlazení tak vznikne pro obě součástky. Výběr těchto komponent bude muset být podmíněn jejich světlou výškou tak, aby byl v souladu se specifikací rozměrů *PCIe* karty. Pozornost by měla být věnována i výšce chladiče, do kterého budou výkonné součástky osazeny. Obrázek 4.5 pak doplňuje tuto variantu o náhled, jak by obecně vypadalo toto zapojení.



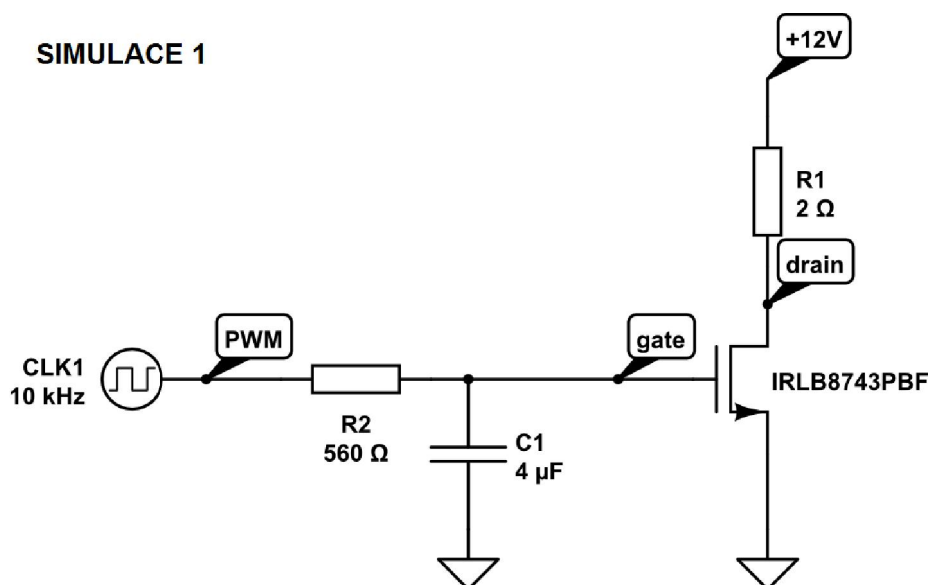
Obrázek 4.5: Regulovaná zátěž

4.2.3. Ovládání zátěží

V následujících odstavcích bude popsáno, jakým způsobem se může tranzistor spínat a jakými způsoby ho lze regulovat.

Způsob jak tranzistor spínat je pouze jeden a to přivedením kladného (resp. záporného) napětí na jeho gate. Podmínkou pro toto napětí je, aby bylo dostatečné pro plné otevření tranzistoru. Například pro výše uvedený tranzistor je 2,35 V nejvyšší napětí, při kterém se tranzistor začíná otevírat ($V_{GS(th)}$, resp. $U_{GS(th)}$). Typicky je to již při 1,8 V. Plně otevřený tranzistor ve smyslu $\Delta I_D \ll \Delta U_{GS}$. Na úplném otevření tranzistoru závisí i hodnota U_{DS} . Problém u tohoto způsobu ovládání nastane při každém sepnutí tranzistoru. Skoková změna proudu může zapříčinit krátkodobý pokles napětí. Pak záleží na $DUTu$, jak se s takovouto krátkodobou změnou vyrovná. Pokud by byla skoková změna velká, mohlo by dojít i k nechtěnému resetu $DUTu$.

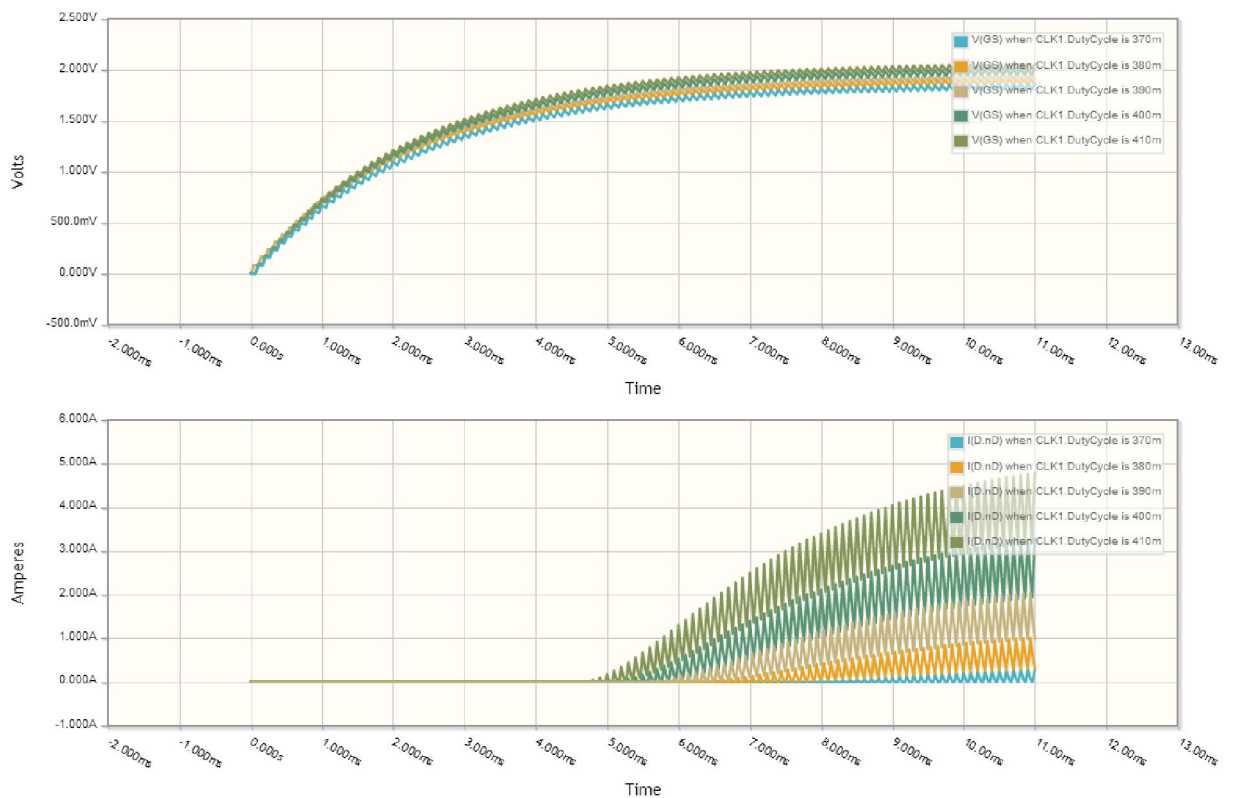
Pro regulování lze využít dvou metod. První metoda je regulace *PWM*. Frekvence *PWM* by měla být dostatečně nízká tak, aby se příslušný tranzistor stihl otevřít. Změnou střídavy *PWM* pak budeme vytvářet napětí, které bude otevírat tranzistor. Tato varianta má ale jednu velkou nevýhodu. Pokud se bude s určitou frekvencí otevírat tranzistor, pak se stejnou frekvencí bude alternovat proud I_D , protože máme pouze rezistivní zátěž. Toto chování může ovlivnit jak vstupní zdroj napětí, tak i obvody okolo této napěťové větve. Zanesením rušení do vstupního zdroje se může propagovat až k součástkám na testované základové desce. Částečným řešením tohoto problému by byl filtr typu dolní propust (*DP*) mezi výstup *PWM* a tranzistor. Na obrázku 4.6 je obvod, který byl použit pro simulaci *PWM*. Obvod byl sestaven s podobnými hodnotami jako v tomto návrhu.



Obrázek 4.6: Obvod pro simulaci 10kHz PWM s filtrem DP

Filtr *DP* signál *PWM* převedl na téměř stejnosměrnou hodnotu. Je třeba zdůraznit slovo téměř, protože výstup bude zvlněný a to se projeví i na proudu I_D , viz obrázek 4.7, který je výsledkem simulace při frekvenci *PWM* 10 kHz. Pro

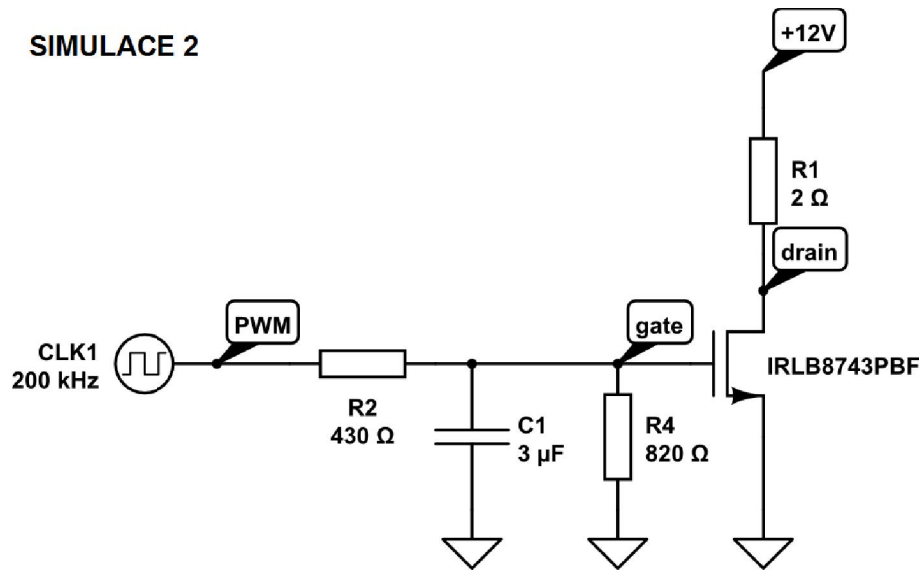
různé hodnoty střídý (m znamená mili tj. 1000násobek) jsou vidět různé počátky regulace. Docela zřetelně je také poznat vliv i malé alternace napětí U_{GS} (řádově 10–100 mV). Pro střídý 0,41 je pak nárůst proudu I_D výraznější než ostatní střídý. Na obrázku si lze také všimnout, že doba ustálení napětí U_{GS} do stavu, kdy se tranzistor začíná otevírat, je v řádech ms. Tato doba se dá upravit použitým kondenzátorem CI . Hodnota by ale neměla být ani příliš nízká, pak by se více projevíly alternace, ani příliš vysoká, nárůst proudu I_D by trval déle. Na průběh má vliv také hodnota rezistoru $R2$, který je součástí filtru DP . Rezistor $R1$ omezuje proud protékající tranzistorem. Obrázek 4.7 poskytuje i informaci o maximálním proudu I_D . V tomto případě se jedná až o 4 A na 12 V napěťové větvi. V tomto návrhu se ale bude regulovat proud do 5,5 A na 12 V napěťové větvi. Rezistor $R1$ by měl být dimenzován s ohledem na maximální přípustné napětí, které činí 12,96 V, viz tabulku 2.4.



Obrázek 4.7: Výsledek simulace při 10kHz PWM

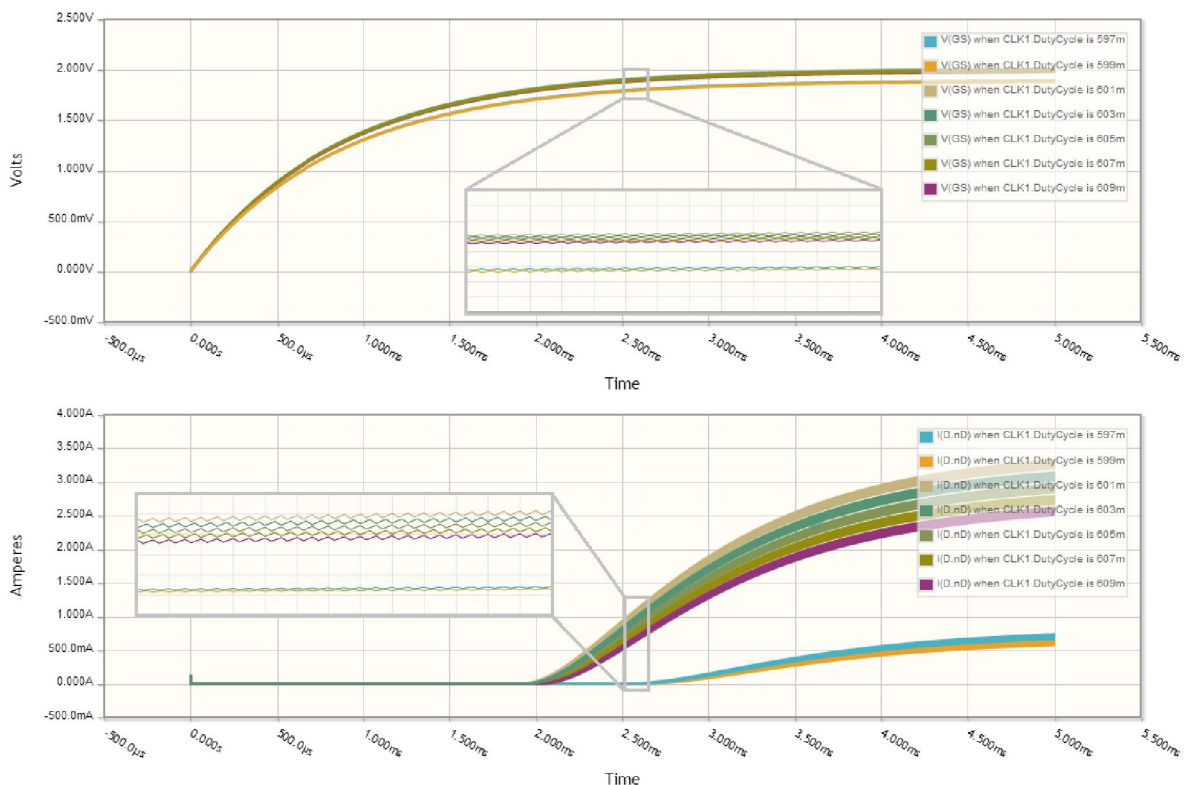
V další simulaci byla frekvence PWM změněna na 200 kHz a dále byl upraven simulační obvod. Přidán byl rezistor pro vytvoření napěťového děliče, který přiblíží zátěž k tomuto návrhu, viz obrázek 4.8. Napěťový dělič byl dimenzován ze vstupních 5 V na 3,3 V (maximální napětí PWM u MCU).

SIMULACE 2



Obrázek 4.8: Obvod pro simulaci 200kHz PWM s filtrem DP a s napětovým děličem

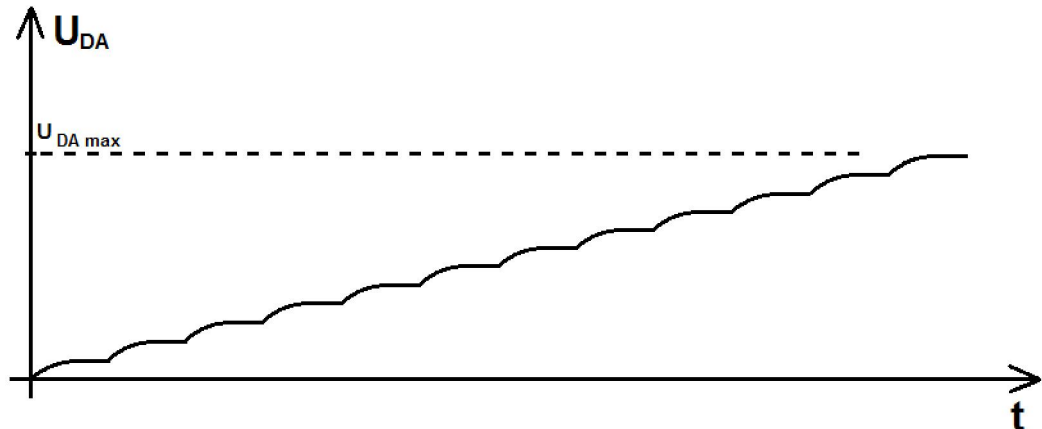
Změnou frekvence se docílilo větší linearity. Do proudu I_D se ale tato frekvence také zobrazila. Obrázek 4.9 je toho důkazem.



Obrázek 4.9: Výsledek simulace při 200kHz PWM

Druhým způsobem regulace je použití D/A převodníku. Teoreticky je výsledek podobný jako při použití PWM a filtru DP . Výstupem z D/A převodníku je konstantní napětí. Tím je zaručeno, že proud I_D nebude alternovat a bude také konstantní. Podobně jako u spínané zátěže může při skokových změnách napětí

U_{GS} narazit na stejné problémy. Použitý simulátor neumožňuje připojit do obvodu D/A převodník a proto zde nebude uvedeno srovnání výsledků s předchozím způsobem. Obrázek 4.10 naznačuje, jak bude situace vypadat při použití D/A převodníku. Napětí U_{DAmax} je maximální nastavitelné napětí D/A převodníku. Na obrázku je také vidět stupňovitý přechod mezi nastavovanými hodnotami.



Obrázek 4.10: Nastavení D/A převodníku

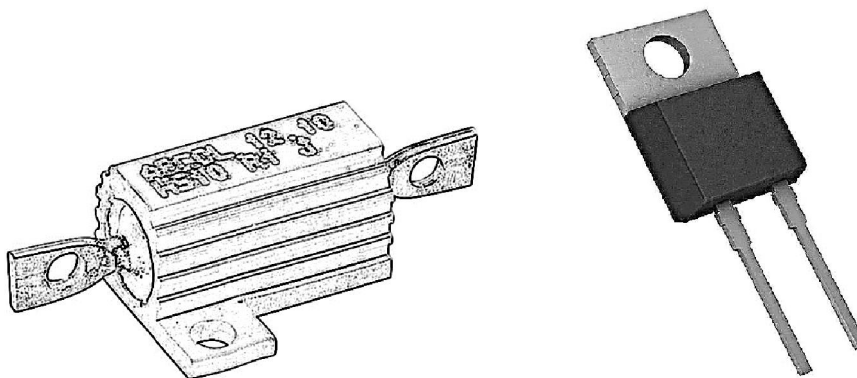
Jak již bylo zmíněno, je D/A převodník 12b. Znamená to, že jeden stupeň bude mít $U_{DAmax}/4096$. Při $U_{DAmax}=2,5\text{ V}$ bude nejmenší nastavitelná hodnota $0,61\text{ mV}$. Pro regulaci proudu I_D protékajícím tranzistorem je třeba nastavit D/A převodník na hodnotu alespoň $U_{GS(th)}$. Tranzistor použitý výše má $U_{GS(th)}=1,8\text{ V}$. Nastavení D/A převodníku na hodnotu $1,8\text{ V}$ znamená zapsat do speciálního registru MCU číslo odpovídající převodu, konkrétně $1,8/0,00061=2950$. Toto číslo je vyjádřeno v MCU jako posloupnost 12ti logických hodnot (0 nebo 1). Každá pozice v této posloupnosti pak znamená zapnutí (logická 1) nebo vypnutí (logická 0) řádu napěťového děliče. Posloupnost 1111 1111 1111 pak bude znamenat plný rozsah a sepnuty budou všechny řády napěťového děliče. Posloupnost např. 0000 0000 0101 bude znamenat: nastav hodnotu na $(1 \cdot 2^2 + 1 \cdot 2^0) \cdot 0,00061 = 0,00305\text{ V}$. Mocnina znamená pořadí v posloupnosti začínající 0. Toto je obecný postup při převodu binárního čísla na dekadické rozšířený o násobení nejmenší nastavitelnou hodnotou D/A převodníku. Výsledkem je konkrétní hodnota napětí. Na opačném principu funguje A/D převodník. Do A/D převodníku se přivede měřené napětí. Pomocí komparátoru se postupně nastaví referenční napětí na stejnou hodnotu jako je to měřené, ve výsledku budou obě hodnoty přibližně stejné. Jako produkt tohoto převodu bude posloupnost logických hodnot potřebných k nastavení porovnávaného referenčního napětí.

Výhody i nevýhody obou variant regulace jsou již zřejmé. Následující odstavce budou o variantách použitých při návrhu.

4.2.4. Zátěž řízená PWM

První varianta byla již popsána při vysvětlení principu této regulace. Obvod realizující zátěž bude totožný s použitým k simulaci, s drobnými úpravami. Zátěž bude použita na napěťových větvích 12V, 3,3V a 3,3Vaux. Naskytují se 3 možnosti jak zátěž vytvořit.

1. Výkonovým prvkem bude rezistor, tranzistor bude ve spínacím režimu a *PWM* bude nastaveno na střihu 1 (100 %). V této variantě je možné nahradit *PWM* jedním výstupem z *MCU* vykonávajícím úlohu výstupního portu. Je nutné vybrat rezistor dimenzovaný na vysoké výkony. Výkonové rezistory se vyrábí v několika provedení z různých materiálů a v různých pouzdrech umožňujících montáž k chladiči. Na trhu jsou i výkonové rezistory již vestavěné v chladiči a ten je ještě možné přimontovat k jinému chladiči. Ukázka takového rezistoru je nalevo na obrázku 4.11. Na pravé straně je pouzdro *TO-220* používané častěji pro tranzistory. U tranzistoru je toto pouzdro rozšířeno ještě o jeden vývod.



Obrázek 4.11: Pouzdra výkonových rezistorů

2. Výkonovým prvkem bude tranzistor, rezistor v této variantě bude pouze pro omezení proudu. Na rezistoru nebude velký ztrátový výkon. Změnou střidy *PWM* s připojeným filtrem *DP* v určitém rozsahu hodnot bude tranzistor do jisté míry otevírán (resp. zavírán). V této variantě bude využit výkon tranzistoru, proto pouzdro tranzistoru bude nejlepší použít stejné jako u rezistoru *TO-220*. Bez použití chladiče je maximální výkon 1 W při 62 °C. Při montáži na chladič pak maximálně 124 W při teplotě 62 °C. Tyto hodnoty byly zjištěny v [15].

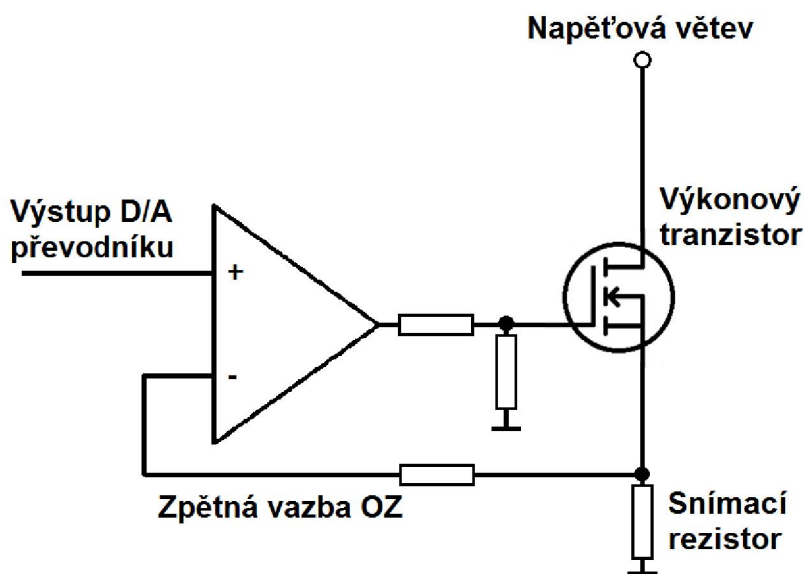
3. Výkon bude částečně rozložen na tranzistor i na rezistor. Proud I_D bude regulován napětím U_{GS} .

Pro všechny varianty platí, že při změnách teploty se mění i $U_{GS(th)}$. Je tedy nutné experimentálně najít správné nastavení a správně regulovat pomocí zpětné vazby vytvořené měřicími prvky.

4.2.5. Zátěž řízená D/A převodníkem

Možných variant je více. Pro oddělení výkonové části od digitální části lze využít operační zesilovač (OZ) v neinvertujícím zapojení. Malá změna napětí na výstupu D/A převodníku bude zesílena a projeví se jako velká změna na výstupu OZ. Následující varianty jsou použitím tohoto principu.

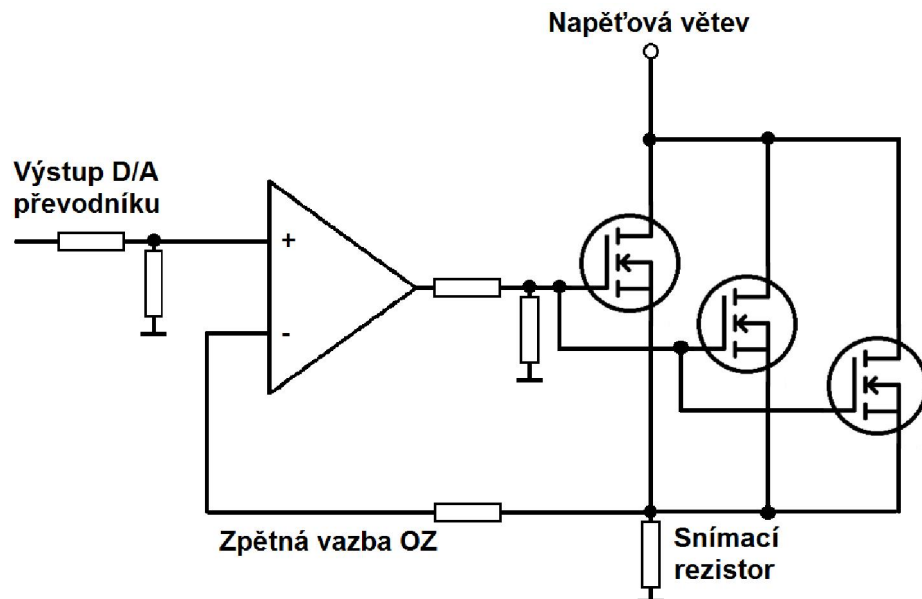
1. Výkonovým prvkem bude tranzistor. Obrázek 4.12 naznačuje obvodové zapojení. Snímací rezistor je nutné dimenzovat pro maximální proud protékající větví. Jeho hodnota pak bude dimenzovaná na stejný úbytek napětí jako je rozsah D/A převodníku. Tento rozsah je ale 2,5 V, proto při protékajícím proudu 5,5 A bude hodnota odporu muset být 455 mΩ. Při těchto hodnotách bude ale rezistor muset být dimenzován na výkonovou ztrátu alespoň 14 W. Taková ztráta je v této variantě nepřínosná, protože jediným výkonovým prvkem by měl být tranzistor. Problém lze jednoduše vyřešit napěťovým děličem na výstup D/A převodníku. Napětí na neinvertujícím vstupu OZ by mohlo pak být v řádech 10–100 mV. Snímací odpor by pak byl 18 mΩ (při 100 mV). Ztrátový výkon na tranzistoru by pak musel být přibližně 66 W, což se při vyzáření tepla přemění na nezanedbatelný tepelný výkon.



Obrázek 4.12: Obvod pro regulaci D/A převodníkem s OZ

2. Tato varianta řeší problém s vysokým tepelným výkonem, jelikož teplo ovlivňuje i ostatní součástky v zapojení a je pravděpodobné, že by se při určité teplotě změnila charakteristiky systému a mohlo by dojít i k situaci, kdy bude nemožné regulovat potřebnou zátěž. Rozložením výkonové ztráty na více součástek by se snížila bodová teplota pod součástkou. Rozdělit výkon na více součástek byl popsán už v předchozí regulaci PWM. V tomto případě bude uvažována paralelní kombinace dvou nebo více tranzistorů. Pak tedy bude

regulace muset být rozdělena na všechny tranzistory. Toho docílíme buď dvěma (resp. více) D/A převodníky, nebo výstup OZ připojíme na všechny tranzistory.



Obrázek 4.13: Obvod pro regulaci D/A převodníkem s OZ a s rozloženým výkonem

3. Poslední popsaná varianta bude podobná té předchozí. K rozložení výkonu se použije více součástek. Využije se zde i spínací varianta, kde jediný tranzistor bude regulovatelný a ostatní budou spínány z MCU výstupním portem (v režimu spínání). Přesně nastavenými rezistory se pak docílí toho, že se bude spínat průtok pouze určité maximální hodnoty I_D . Paralelní větve pak lze dimenzovat na hodnoty, ze kterých lze poskládat maximální proudy větví. Jediná regulovatelná větev může mít hodnotu menší než ostatní. Menší hodnota proudu je vhodná pro plynulý přechod mezi hodnotami, tj. sepnutí neregulovatelné větve po dosažení stejného proudu na regulovatelné větvi a po vypnutí regulovatelné větve. Tímto se dosáhne nižších výkonových ztrát u jednotlivých součástek, čímž se omezí potřeba chlazení.

Varianta má ale jednu nevýhodu. Pokud bude doba mezi vypnutím regulovatelné větve a sepnutím neregulovatelné větve příliš dlouhá, poklesne na tento malý okamžik proud zátěží. Zavření doposud uvažovaného tranzistoru trvá 25 ns, viz [15]. Pokud budou výstupní porty MCU nastaveny na frekvenci 10 MHz, bude doba náběhu z logické 0 na logickou 1 trvat 25 ns. Pak bude hrát roli především doba od vypnutí tranzistoru do náběhu napětí do hodnoty $U_{GS(th)}$, kdy už se tranzistor začíná otevírat. Tato doba je určena rychlostí vykonávání jednotlivých instrukcí při nastavování portu. Toto je třeba experimentálně ověřit a ujistit se, že zmíněná doba nebude dlouhá. Pokud by byla dlouhá, pak lze na výstup z D/A převodníku připojit příčně kondenzátor do země. Tím se docílí postupného vybíjení kondenzátoru (tj. pomalejší vypnutí tranzistoru) při vypnutí D/A

převodníku. Tato varianta je nejvhodnější pro vytvoření zátěže na 12 V, kde poteče proud až 5,5 A do zátěže. Další kapitola bude o návrhu s touto variantou.

4.3. Popis konkrétního návrhu

Schéma karty bylo navrženo v návrhovém prostředí *Mentor Graphics DxDesigner*. Toto prostředí nabízí jednoduché vkládání součástek z knihovní databáze, propojování, popisování, dá se říct vše, co by měl návrhový systém obsahovat. Dále je možné přímé propojení s návrhem *PCB*. *Mentor Graphics* nabízí rozhraní pro více uživatelů. Aktuální schéma může prohlížet několik uživatelů zároveň a sledovat tak vývoj. Projekt je rozdělen na více stran (viz přílohy B-H) a na každé straně může pracovat jiný uživatel. Tento program ale není zcela zbaven chyb a tak pro každou verzi vychází i aktualizace. Po prohlédnutí schéma v přílohách F, G a H si lze udělat základní představu o rozložení různých částí.

4.3.1. Napájení

V první části je umístěno napájení karty. V horní části tohoto listu je 12V napájení s možností volby zdroje. Zdrojem 12 V může být konektor *PCIe*, konektor *RS485* nebo konektor *FDD*. V jednu chvíli lze vybrat pouze jeden zdroj. Pozornosti by neměla uniknout ochrana napájení ovládací části. Napájení 12 V je použito pro napájení větráků, viz odstavec 4.3.16. Dále jsou z něho napájeny zdroje pro 3,3 V a 5 V. Výběr těchto zdrojů byl popsán již v kapitole 3.4. Zdroje jsou zapojeny podle doporučeného zapojení z datasheetů, viz [16] a [17]. Za oba zdroje byl připojen monitor napětí pro základní zdroj resetu karty. Blokovací kondenzátory na napájení všech integrovaných obvodů jsou samozřejmostí. Diagram znázorňující napájení lze vidět v příloze D. Uvedená spotřeba je maximální spotřeba celé ovládací části. V tabulce 4.1 jsou uvedeny hodnoty spotřeby pro jednotlivá napájení i spotřeba celku.

Tabulka 4.1: Spotřeba ovládací části karty

Napěťová větev	Napájené komponenty	Maximální potřebný proud
12V	Základní zdroj napájení pro zdroje 2x Napájení větráků	2x 200 mA
5V0	Napájení ovládací části	40 mA
	MAX485ECSA	1 mA
	2x TLC272ID	2x 4 mA
	Celkem pro 5V napájení	49 mA
3V3	MCU – STM32F107	150 mA
	2x LM75	2x 1 mA
	4x INA139	4x 0,125 mA
	REF3225	1 mA
	MAX3232	1 mA
	Celkem pro 3,3V napájení	154,5 mA
Celková spotřeba karty na 12V		463 mA

4.3.2. Reset

Další část souvisí s resetem karty. Zdrojem resetu jsou 3 nezávislé vstupy. První zdroj resetu je způsobený poklesem napětí na zdroji 3,3 V. Tento pokles hlídá napěťový monitor připojený na napájení 3,3 V. Druhým zdrojem resetu je externí vstup konektoru pro komunikaci s *TS*. Poslední zdroj resetu je tlačítkem umístěným na kartě. Diagram objasňující zapojení resetu je v příloze E. Reset je zapojen do *MCU* a je aktivní v logické 0.

4.3.3. Mikrokontrolér

Zapojení *MCU* si lze prohlédnout v příloze F. Na tomto listu je umístěn na levé straně. V horní části listu je pak zapojení všech blokovacích kondenzátorů. Symbol *MCU* byl upraven tak, aby bylo schéma přehlednější. Levá strana symbolu byla více využita pro zapojené vstupy, na pravé straně symbolu pak zbytek zapojených vstupů a ostatní nezapojené vstupy. V levé horní části symbolu jsou napájecí vstupy. V levé dolní části symbolu se nachází uzemnění. Na pravé straně listu jsou umístěny konektory a potřebné části. *MCU* komunikuje s teploměry a s jedním *D/A* převodníkem, který byl doplněn pro 3. napěťovou větev, přes rozhraní *I²C*. Rychlost tohoto rozhraní bude 100 kHz pro rychlejší nastavování externího *D/A* převodníku. Kvůli tomu byly zvoleny odpovídající tzv. Pull-Up rezistory (7,5 kΩ), které se standardně připojují na oba komunikační vstupy *SDA* (datový vodič) i *SCL* (hodinový vodič). *MCU* je dále propojen rozhraním *UART* s převodníky pro *RS485* a *RS232*. Volba ovládacího rozhraní je jumperem *JP7*. Dále je k *MCU* připojen konektor *JTAG* a *USB*. Oba konektory jsou opatřeny ochranou. Zapojení obou konektorů bylo objasněno výše. Na dalším listu v příloze H je vidět konektor *PCIe* a z něho vedoucí rozhraní *SMBus*. Rozhraní je také přes ochranu zapojeno do *MCU*. Pro volbu zdroje bootování *MCU* byly přidány jumpery *JP1* a *JP2*. Volit lze mezi bootováním z vnitřní *Flash* paměti, systémové paměti nebo paměti *SRAM*. K *MCU* je možné připojit externí hodinový signál z oscilátoru.

4.3.4. Komunikační rozhraní RS485

MCU má možnost přijímat příkazy a odesílat výsledky přes rozhraní *UART*. Na diferenciální signály je pak převedeno převodníkem *MAX485ECSA*. Do převodníku vedou přímo z *MCU* komunikační linky *Tx* (z angl. Transmit) a *Rx* (z angl. Receive). Dále je do převodníku zapojen vstup pro volbu směru komunikace. Z převodníku pak vedou do konektoru *DSUB-9* diferenciální signály. Tyto signály jsou terminovány rezistory podle standardu. Dále jsou ochráněny proti rušení. Z konektoru vedou dva signály pro reset karty (*RST_IN#*) a pro externí přerušení (*TRG_IN#*). Konektor je korektně uzemněn a zemnicí vodič konektoru je připojen přes 100Ω rezistor do země tak, jak je doporučeno ve standardu. Z konektoru pak vede 12V napájení. Konektor lze vidět na pravé straně listu přílohy G.

4.3.5. Ovládací rozhraní RS232

Rozhraní *UART* je také použito pro ovládání ovladačem, které komunikuje s kartou přes rozhraní *RS232*. Na *RS232* je *UART* převeden převodníkem *MAX3232*. Zabezpečení dostatečných vysílacích výkonů opatřují kondenzátory připojené k převodníku. Oba převedené vývody jsou opatřené ochranou proti rušení a připojeny do konektoru *DSUB-9*. Do tohoto konektoru je připojeno 5V napájení pro ovládání. Konektor s převodníkem jsou umístěny nad konektorem pro *RS485* ve schématu v příloze G.

4.3.6. Referenční zdroj napětí

Pro zvýšení přesnosti *A/D* a *D/A* převodníků je vhodné použití referenčního zdroje napětí. Zvolený zdroj napětí poskytne 2,5 V. Je napájen ze 3,3 V a na napájení je připojena ochrana proti rušení. Samozřejmostí jsou i blokovací kondenzátory. Referenční napětí je přivedeno do *MCU* a externího *D/A* převodníku.

4.3.7. Externí D/A převodník

Kvůli nedostatku *D/A* převodníků v *MCU* bylo potřeba využít externí převodník. Sběrnice rozhraní *I²C* nabízí připojení až 128 zařízení, ačkoliv některé adresy jsou použity pro jiné účely (např. adresa 0000 000 je použita pro vysílání do všech zařízení, angl. broadcast). Proto ho lze využít pro připojení i *D/A* převodníku. Zvolen byl *D/A* převodník *MCP4716*, který je se svou 10b přesností a nízkou spotřebou dostatečný. Jeho *I²C* adresa určena podle kódu výrobce, viz [18]. Využíván bude pro regulaci napěťové větve *3V3aux*. Pro jeho kladnou napěťovou referenci byl použit výstup z referenčního zdroje napětí. Výstup *D/A* převodníku je připojen na napěťový dělič pro vstup do *OZ* tak, aby hodnota na výstupu děliče byla maximálně 84 mV. Této hodnoty bylo dosaženo dimenzováním snímacího odporu na zpětné vazbě *OZ*, protože napěťový rozdíl na neinvertujícím vstupu *OZ* bude vyrovnáván invertujícím vstupem ze zpětné vazby tak, aby výsledný rozdíl byl nulový. Pokud by došlo k neočekávané změně chodu programu, že by došlo k resetu *MCU*, mohl by být *D/A* převodník spuštěn s nastavením před resetem a vytvářel by tak nechtěnou zátěž. Proto byl na výstup z *D/A* převodníku připojen tranzistor pro povolení výstupu.

4.3.8. D/A převodníky MCU

Na obdobném principu popsaném v předchozím odstavci pracují *D/A* převodníky v *MCU*, jejichž výstup je zaveden přes napěťový dělič do *OZ*. Poměr napěťového děliče pak z 2,5 V dělí napětí na 100 mV.

4.3.9. Měření napětí a proudů

Připojením napěťových větví přímo na *A/D* převodník by nebylo vhodné. Při převýšení napětí může dojít poškození vstupu *MCU*. Je nutné hodnotu nejdříve převést na maximálně napětí reference (2,5 V) a ochránit vstup před přepětím. Pro převod napětí budou použity napěťové děliče. Hodnoty odporů napěťových děličů lze shlédnout v tabulce 3.2. Měření proudu je prováděno přímo na

vstupech napěťových větví. Proud je měřen na snímacích rezistorech obvodem *INA139* s *OZ*. Hodnoty snímacích rezistorů a hodnoty rezistorů určující zisk jsou uvedeny v tabulce 3.3. Tyto hodnoty byly zvoleny dostatečně malé kvůli eliminaci nadměrných ztrátových výkonů. Měření proudu pro zjištění spotřeby ovládací části je pak umístěno v horní části schématu v příloze G. Snímací odpor u tohoto měření byl dimenzován na 100 mΩ kvůli nízkému protékajícímu proudu. Zisk byl tedy potřeba nastavit na 82 násobek.

4.3.10. Rozhraní USB pro programování a JTAG pro debugging

Obě rozhraní jsou zapojena do *MCU* a opatřena náležitou ochranou. U rozhraní *JTAG* se jedná o ochranu proti přepětí. U rozhraní USB se jedná o ochranu proti rušení. U konektoru byl využit napájecí vstup pro detekci připojení k hostitelskému zařízení. Obě tyto rozhraní lze nalézt ve schématu v příloze G.

4.3.11. Zátěž napěťové větve 12V

Zátěž je vytvořená paralelní kombinací jednotlivých spínatelných větví a jedné větve regulovatelné. Regulovaná větev je opatřena rezistorem pro poloviční úbytek napětí na této větvi a maximální proud I_D v této větvi je 0,8A. Tento proud je zaveden do výkonového tranzistoru regulovaného z *D/A* převodníku. Výstup z *D/A* převodníku je taktéž zesílen *OZ*. Ostatní větve jsou spínány přímo z *MCU*. Spínacím tranzistorem je *IRF7821* v pouzdře *SO-8*. Pouzdro bylo zvoleno speciálně kvůli vyšším proudům, 3 spínané větve jsou totiž dimenzovány s odpory na proud I_D 1 A. Poslední větev byla dimenzována na 2 A. První spínaná větev je dimenzována na 0,8 A. Hodnota proudu první spínané větve je totožná s regulovatelnou pro dostatečně plynulý přechod mezi spínanými proudy a regulovaným proudem. Výkonové rezistory byly vybírány tak, aby vyhovovali jak elektrickým, tak i mechanickým parametrům (tj. výška součástky). Celá zátěž na napěťové větvi 12 V je umístěna v levé horní části schématu v příloze H.

4.3.12. Zátěž napěťové větve 3V3

Podobně jako u 12 V zátěže je i tato vytvořená paralelní kombinací spínatelných větví a jednou regulovatelnou, která ale byla v návrhu zbavena zbytečného rezistoru. Regulovatelná větev je dimenzována na proud I_D 0,825 A, ačkoliv možné maximum je až 0,83 A. První větev je také dimenzována na proud 0,825 A a ostatní na 1 A.

4.3.13. Zátěž napěťové větve 3V3aux

Zátěž je vytvořená pouze jednou regulovatelnou větví, z důvodu malého průtoku proudu. Řešení je obdobné jako u ostatní napěťových větví.

4.3.14. Zapojení PCIe konektoru

Hlavní částí tohoto návrhu je právě zapojení konektoru *PCIe*. Jednotlivá napájení jsou přivedena přímo do napěťových větví. 12 V napájení je ještě rozděleno na případné napájení ovládací části. Rozhraní *SMBus* je připojeno přes ochrannou vazbu oddělující jednotlivé napěťové úrovně do *MCU*. Z konektoru

vede signál *PERST#*, který je zapojen přes ochranu do *MCU* pro detekci resetu generovaného na základové desce. Dále je do konektoru zapojen signál *WAKE#* generovaný *MCU*. Pro zadání požadavku *MCU* pro vygenerování signálu *WAKE#* bude sloužit příkaz přenášený z *TS*. Další způsob, jak zadat požadavek na vygenerování signálu *WAKE#*, je stisknutí tlačítka umístěného na kartě. Pro měření hodinového diferenciálního páru bylo navrženo speciální rozložení výstupů tak, aby bylo možné na něj nasunout měřicí sondy osciloskopu. Vstup *PSNT1#* určující variantu zapojení konektoru je spojen na kartě se vstupem *PSNT2#* na druhém konci konektoru. Uzemnění konektoru je spojeno s lokální zemí na kartě. Ostatní vstupy jsou nezapojeny. Zapojení konektoru je umístěno v dolní části schématu v příloze H.

4.3.15. Teplotní senzory

Pro měření teploty budou pod chladičem umístěny dva teplotní senzory *LM75*. Senzory komunikují s *MCU* přes rozhraní *I²C* a lze jim nastavit poslední 3 bity adresy. Pro dva senzory jsou použity adresy s co největším počtem různých hodnot (Hammingova vzdálenost). Adresa jednoho senzoru byla nastavena na 1001 000 a druhého na 1001 111. Adresy jsou připojeny napevno.

4.3.16. Chladič systém

Byla zvolena varianta dvou větráků s nezávislým ovládním. Výsledkem by měla být relativně dobře chlazená výkonová část posazená do pasivního chladiče. Některé výkonové součástky rezistory na *3V3* a *3V3aux* větvích budou chlazeny vzduchem procházejícím skrz pasivní chladič. Větráky jsou ovládány *PWM* s frekvencí 25 kHz generovanou z *MCU*. Z větráků lze vyvést signál pro určení rychlosti otáčení větráku.

4.4. Programová část

Pro kartu bylo vyvinuto několik základních modulů využívajících určité periférie *MCU*. Moduly byly vytvořeny na testovací desce pro testování a pozdější použití. Jelikož návrh *PCB* nebyl součástí této práce, nebyla možnost moduly otestovat. Pro pochopení ovládní *MCU* a vývoj modulů pomohly dostupné knihovny od společnosti *STMicroelectronics*.

4.4.1. Modul pro měření napětí

Modul využívá *D/A* i *A/D* převodníku. Na testovací desce byly pak tyto periférie propojeny pro měření napětí. Pokud bude naměřená hodnota *A/D* převodníkem stejná jako nastavená *D/A* převodníkem, rozsvítí se oranžová *LED*. Bude-li naměřená hodnota nižší než nastavená, rozsvítí se zelená *LED*. Bude-li naměřená hodnota větší než nastavená, rozsvítí se červená *LED*. Všechny *LED* jsou umístěny na testovací desce.

Navržené funkce:

`void dac_loop(int number_of_loops)` – parametrem funkce je počet cyklů (maximálně však 4096), v jednom cyklu se nejdříve vypnou všechny *LED*, dále

se nastaví hodnota D/A převodníku a počká se 500 ms. Následně se změří hodnota z A/D převodníku a porovná se s nastavenou hodnotou. Podle výsledku porovnání se rozsvítí jedna z LED .

`void led1_on()`, `void led2_on()`, `void led3_on()` – z názvů funkcí je zřejmé, že tyto funkce budou zapínat určitou LED .

`void all_leds_off()` – funkce vypíná všechny LED .

4.4.2. Modul pro komunikaci přes rozhraní I²C.

Pro testování externího teplotního senzoru $LM75$. Měřením teploty se podle její hodnoty rozsvěčují LED v pořadí zelená, oranžová a červená. Při příliš vysoké teplotě bude červená LED blikat. Jednotlivé stavy tohoto modulu při určitých teplotách jsou v tabulce 4.2.

Tabulka 4.2: Převodní tabulka modulu pro měření teploty

Teplotní rozsahy [°C]	Zelená LED	Oranžová LED	Červená LED
<30	Nesvítí	Nesvítí	Nesvítí
31–50	Svítí	Nesvítí	Nesvítí
51–65	Svítí	Svítí	Nesvítí
66–80	Svítí	Svítí	Svítí
81>	Svítí	Svítí	Bliká

Navržené funkce:

`void temp_status(int temperature)` – funkce vyhodnotí změřenou teplotu a podle výsledku sepne určité LED .

`void led3_blink()` – změní stav ledky (pokud svítí, zhasne resp., pokud nesvítí, rozsvítí se).

Ostatní funkce pro ovládání LED jsou obdobné jako v modulu pro měření napětí.

4.4.3. Modul řízení PWM

Tento modul byl navržen pro testování řízení PWM větráků. Pro zjištění rychlosti větráku byl využit časovač s externím zdrojem přerušení.

Navržené funkce:

`void pwm_loop(int number_of_loops)` – funkce ve smyčce zvyšuje a snižuje střidu PWM .

`void RotationCounter_RPM(void)` – tato funkce počítá hodnotu otáček za minutu a je volaná při každém přerušení vyvolaným externím zdrojem (tj. větrákem).

5. Závěr

Vyrobená karta bude sloužit pro testování základových desek. Vytvořené zátěže jsou navrženy tak, aby zatížily napájení základové desky na maximum specifikované standardem. Karta bude nastavována příkazy z externího testovacího systému. Dokáže měřit napětí i proud zatěžovaných napěťových větví. Na kartě bude zavedeno i chlazení výkonových komponent se zpětnou vazbou z teplotních senzorů. Karta byla navrhována i pro situace, kdy se *DUT* začne chovat nepředvídatelně nebo na něm dojde k poruše. Karta by také měla být schopná zabránit vlastnímu poškození. Splněním všech bodů zadání považuji tuto práci za splněnou.

Specifikací a návrhem této karty byl dán základ pro další vývoj karty. Pozornost bude kladena hlavně na dokončení a odladění programové části karty. Dále bude vývoj pokračovat v dokončení návrhu *PCB*. Ačkoliv nebylo zadáním této práce vytvořit návrh *PCB*, byl návrh *PCB* vyhotoven do přibližně 50%. Na *PCB* jsou již rozmístěny součástky, vytvořeny napěťové plochy a některé součástky jsou propojeny. Kvůli dodatečným změnám ve schématu nebyla *PCB* dokončena, proto zde ani nebyla uvedena. Další vývoj karty by mohl obsáhnout variantu s datovou zátěží. Takovou kartu bude možné navrhovat až po snížení ceny uvedených *FPGA* nebo rozšíření jiných součástí pro *PCIe* generace 3. Zatím ale tato varianta nemá význam.

Návrh karty byl pro mě dostatečně praktický a velmi přínosný. Profesionální zázemí a spolupráce se zkušenými kolegy mi pomohla získat mnoho cenných zkušeností, které se mi budou v budoucnu hodit. Návrhem této karty jsem si splnil svůj cíl. Mým cílem bylo se naučit navrhovat číslicové obvody.

Seznam zkratek

A/D – Analog / Digital (převodník)
ARM – Advanced RISC Machine (architektura)
ASIC – Application-Specific Integrated Circuit
BIOS – Basic Input-Output System
D/A – Digital / Analog (převodník)
DC-DC – Direct Current - Direct Current
DUT – Device Under Test (testované zařízení)
EN – ENable
FDD – Floppy Disk Drive (disketová jednotka)
FPGA – Field-Programmable Gate Array (programovatelné logické pole)
GPU – Graphic Processing Unit (jednotka pro zpracování grafiky)
GT/s – Giga Transfers per second (miliard přenosů za sekundu)
I²C – Inter Integrated Circuit
JTAG – Joint Test Action Group
LDO – Low DropOut regulator
LED – Light Emitting Diode
MCU – MicroController Unit
NC – Not Connect (nepřipojen)
NMOS – N-channel Metal-Oxide-Semiconductor
OS – Operating System (Operační Systém)
PCB – Printed Circuit Board (deska plošného spoje)
PCIe – Peripheral Component Interconnect Express
PG – Power Good
ppm – parts per million
PWM – Pulse Width Modulation
PWR – PoWeR
PXE – Preboot eXecution Environment
QFP – Quad Flat Package
SMBus – System Management Bus
SMD – Surface Mount Device
SOP – Small Outline Package
SOT – Small Outline Tranzistor
SOIC – Small Outline Integrated Circuit
TS – Testovací systém
UART – Universal Asynchronous Receiver Transmitter
USB – Universal Serial Bus
WIN – Microsoft WINdows

Použitá literatura

- [1] – PCI Express Card Electromechanical Specification Revision 2.0. 2007. URL: http://www.pcisig.com/members/downloads/specifications/pciexpress/PCI_Express_CEM_r2.0.pdf [cit. 16. 5. 2013]
- [2] – DEMBOWSKI, Klaus a Viktorie VLACHOVÁ. *Mistrovství v hardware: Přenos dat a řídicí systémy*. Vyd. 1. Brno: Computer Press, 2009, 712 s. ISBN 978-80-251-2310-2.
- [3] – GOOK, Michael. *Hardwarová rozhraní: průvodce programátora*. Vyd. 1. Brno: Computer Press, 2006, 463 s. ISBN 80-251-1019-2.
- [4] – TEXAS INSTRUMENTS. *AN-759 Comparing EIA-485 and EIA-422-A Line Drivers and Receivers in Multipoint Applications*. 2004. vyd. URL: <http://www.ti.com/lit/an/snla023a/snla023a.pdf> [cit. 16. 5. 2013]
- [5] – TEXAS INSTRUMENTS. *RS-422 and RS-485 Standards Overview and System Configurations*. 2002. URL: <http://www.ti.com/lit/an/slla070d/slla070d.pdf> [cit. 16. 5. 2013]
- [6] – TEXAS INSTRUMENTS. *Interface Circuits for TIA/EIA-485 (RS-485)*. 2007. vyd. URL: <http://www.ti.com/lit/an/slla036d/slla036d.pdf> [cit. 16. 5. 2013]
- [7] – MARAIS, Hein. ANALOG DEVICES. *AN-960 RS-485/RS-422 Circuit Implementation Guide*. Norwood (MA), 2008. URL: http://www.analog.com/static/imported-files/application_notes/AN-960.pdf [cit. 16. 5. 2013]
- [8] – SCANLON, James. ANALOG DEVICES. *AN-1161 EMC-Compliant RS-485 Communication Networks*. Norwood (MA), 2013. URL: http://www.analog.com/static/imported-files/application_notes/AN-1161.pdf [cit. 16. 5. 2013]
- [9] – VLACH, Jaroslav a Viktorie VLACHOVÁ. *Počítačová rozhraní: Přenos dat a řídicí systémy*. 2., rozšíř. vyd. Praha: BEN - technická literatura, 2000, 175 s. ISBN 80-730-0010-5.
- [10] – STMICROELECTRONICS. *UM0780 User Manual: STM32-MICRIUM evaluation board for MICRIUM operating system*. 2009. URL: http://www.st.com/st-web-ui/static/active/en/resource/technical/document/user_manual/CD00246066.pdf [cit. 16. 5. 2013]
- [11] – STMICROELECTRONICS. *STM32F105xx STM32F107xx: Connectivity line, ARM-based 32-bit MCU with 64/256 KB Flash, USB OTG, Ethernet, 10 timers, 2 CANs, 2 ADCs, 14 communication interfaces..* 2011. URL: <http://www.st.com/web/en/resource/technical/document/datasheet/CD00220364.pdf> [cit. 16. 5. 2013]
- [12] – STMICROELECTRONICS. *RM0008 Reference manual: STM32F101xx, STM32F102xx, STM32F103xx, STM32F105xx and STM32F107xx advanced ARM-based 32-bit MCUs*. 2011. URL: http://www.st.com/web/en/resource/technical/document/reference_manual/CD00171190.pdf [cit. 16. 5. 2013]
- [13] – INTEL CORPORATION. *4-Wire Pulse Width Modulation (PWM) Controlled Fans: Specification*. 2004. URL: http://www.formfactors.org/developer%5Cspecs%5C4_Wire_PWM_Spec.pdf [cit. 16. 5. 2013]

- [14] – TEXAS INSTRUMENTS. *INA139 INA169 High-Side Measurement CURRENT SHUNT MONITOR: datasheet*. 2000. URL: <http://www.ti.com/lit/ds/symlink/ina139.pdf> [cit. 16. 5. 2013]
- [15] – INTERNATIONAL RECTIFIER. *IRLB8743PbF: datasheet*. 2009. URL: <http://www.irf.com/product-info/datasheets/data/irlb8743pbf.pdf> [cit. 16. 5. 2013]
- [16] – TEXAS INSTRUMENTS. *TPS62160 TPS62161, TPS62162, TPS62163 3V-17V 1A Step-Down Converters with DCS-Control: datasheet*. 2011. URL: <http://www.ti.com/lit/ds/symlink/tps62162.pdf> [cit. 16. 5. 2013]
- [17] – TEXAS INSTRUMENTS. *TPS76130, TPS76132, TPS76133, TPS76138, TPS76150 LOW-POWER 100-mA LOW-DROPOUT LINEAR REGULATORS: datasheet*. 1998. URL: <http://www.ti.com/lit/ds/symlink/tps76150.pdf> [cit. 16. 5. 2013]
- [18] – MICROCHIP TECHNOLOGY. *MCP4706/4716/4726 8-/10-/12-Bit Voltage Output Digital-to-Analog Converter with EEPROM and I2C™ Interface: datasheet*. 2011. URL: <http://ww1.microchip.com/downloads/en/DeviceDoc/22272C.pdf> [cit. 16. 5. 2013]

Seznam obrázků

Obrázek 1.1: Rozdělení testovacího systému do bloků	9
Obrázek 3.1: Blokový diagram sestavený z požadavků	16
Obrázek 3.2: Fyzický formát karty (všechny rozměry jsou v mm)	16
Obrázek 3.3: Měření proudu diferenciatním zesilovačem	20
Obrázek 3.4: Zapojení INA139	21
Obrázek 3.5: Konektor pro komunikaci s TS	25
Obrázek 3.6: Konektor pro samostatné ovládání	26
Obrázek 3.7: Konektor USB Micro-B	27
Obrázek 3.8: Konektory PCIe shora x1,x4,x8 a x16	28
Obrázek 3.9: Napájecí konektor FDD	28
Obrázek 3.10: 4-pinový konektor pro větrák	29
Obrázek 4.1: Blokový diagram	30
Obrázek 4.2: Spínaná zátěž	31
Obrázek 4.3: Výstupní charakteristiky tranzistoru IRLB8743PBF	32
Obrázek 4.4: Převodová charakteristika tranzistoru IRLB8743PBF	33
Obrázek 4.5: Regulovaná zátěž	33
Obrázek 4.6: Obvod pro simulaci 10kHz PWM s filtrem DP	34
Obrázek 4.7: Výsledek simulace při 10kHz PWM	35
Obrázek 4.8: Obvod pro simulaci 200kHz PWM s filtrem DP a s napěťovým děličem	36
Obrázek 4.9: Výsledek simulace při 200kHz PWM	36
Obrázek 4.10: Nastavení D/A převodníku	37
Obrázek 4.11: Pouzdra výkonových rezistorů	38
Obrázek 4.12: Obvod pro regulaci D/A převodníkem s OZ	39
Obrázek 4.13: Obvod pro regulaci D/A převodníkem s OZ a s rozloženým výkonem ..	40

Seznam tabulek

Tabulka 2.1: Rozbor testů a jejich možné provádění zátěžovou kartou	10
Tabulka 2.2: Výsledek rozboru testů	11
Tabulka 2.3: Specifikace propustností rozhraní PCIe v různých konfiguracích	12
Tabulka 2.4: Specifikace napájení PCIe	13
Tabulka 2.5: Maximální rozměry karty	13
Tabulka 3.1: Hraniční hodnoty tolerance napájecího napětí u PCIe	17
Tabulka 3.2: Hodnoty napěťových děličů	17
Tabulka 3.3: Hodnoty snímacích a odporů určující zisk	20
Tabulka 3.4: Odhadovaná spotřeba karty	23
Tabulka 3.5: Konektory	25
Tabulka 3.6: Zpojení konektoru pro komunikaci s TS	26
Tabulka 3.7: Konektor pro samostatné ovládání	26
Tabulka 3.8: Konektor USB Micro-B.....	27
Tabulka 3.9: JTAG konektor	27
Tabulka 3.10: Napájecí konektor FDD.....	28
Tabulka 3.11: Rozložení 4-pinového konektoru.....	29
Tabulka 4.1: Spotřeba ovládací části karty	41
Tabulka 4.2: Převodní tabulka modulu pro měření teploty	46

Seznam příloh

Příloha A – Konektor PCI-Express x16

Příloha B – Schéma - Obsah, revize

Příloha C – Schéma - Blokový diagram

Příloha D – Schéma - Napájecí diagram

Příloha E – Schéma - Reset diagram

Příloha F – Schéma - Napájení

Příloha G – Schéma - Mikrokontrolér

Příloha H – Schéma - Elektronická zátěž

Příloha A

Description	Signal	Pin		Signal	Description
12 V power	+12V	B1	A1	PRST#1	Hot plug presence detect
12 V power	+12V	B2	A2	+12V	12 V power
12 V power	+12V	B3	A3	+12V	12 V power
Ground	GND	B4	A4	GND	Ground
SMBus clock	SMCLK	B5	A5	JTAG2	TCK test clock input for JTAG
SMBus data	SMDAT	B6	A6	JTAG3	TDI test data input
Ground	GND	B7	A7	JTAG4	TDO test data output
3.3 V power	+3.3V	B8	A8	JTAG5	TMS test mode select
TRST# test reset for JTAG	JTAG1	B9	A9	+3.3V	3.3 V power
3.3 V auxiliary power	3.3Vaux	B10	A10	+3.3V	3.3 V power
Signal for link reactivation	WAKE#	B11	A11	PERST#	Fundamental reset
Mechanical key					
Reserved	RSVD	B12	A12	GND	Ground
Ground	GND	B13	A13	REFCLK+	Reference clock differential pair
Transmitter differential pair, Lane 0	PETp0	B14	A14	REFCLK-	Reference clock differential pair
Ground	PETn0	B15	A15	GND	Ground
Ground	GND	B16	A16	PERp0	Receiver differential pair, Lane 0
Hot plug presence detect	PRST#2	B17	A17	PERn0	Receiver differential pair, Lane 0
Ground	GND	B18	A18	GND	Ground
Transmitter differential pair, Lane 1	PETp1	B19	A19	RSVD	Reserved
Ground	PETn1	B20	A20	GND	Ground
Ground	GND	B21	A21	PERp1	Receiver differential pair, Lane 1
Ground	GND	B22	A22	PERn1	Receiver differential pair, Lane 1
Transmitter differential pair, Lane 2	PETp2	B23	A23	GND	Ground
Ground	PETn2	B24	A24	GND	Ground
Ground	GND	B25	A25	PERp2	Receiver differential pair, Lane 2
Ground	GND	B26	A26	PERn2	Receiver differential pair, Lane 2
Transmitter differential pair, Lane 3	PETp3	B27	A27	GND	Ground
Ground	PETn3	B28	A28	GND	Ground
Ground	GND	B29	A29	PERp3	Receiver differential pair, Lane 3
Reserved	RSVD	B30	A30	PERn3	Receiver differential pair, Lane 3
Hot plug presence detect	PRST#2	B31	A31	GND	Ground
Ground	GND	B32	A32	RSVD	Reserved
Transmitter differential pair, Lane 4	PETp4	B33	A33	RSVD	Reserved
Ground	PETn4	B34	A34	GND	Ground
Ground	GND	B35	A35	PERp4	Receiver differential pair, Lane 4
Ground	GND	B36	A36	PERn4	Receiver differential pair, Lane 4
Transmitter differential pair, Lane 5	PETp5	B37	A37	GND	Ground
Ground	PETn5	B38	A38	GND	Ground
Ground	GND	B39	A39	PERp5	Receiver differential pair, Lane 5
Ground	GND	B40	A40	PERn5	Receiver differential pair, Lane 5
Transmitter differential pair, Lane 6	PETp6	B41	A41	GND	Ground
Ground	PETn6	B42	A42	GND	Ground
Ground	GND	B43	A43	PERp6	Receiver differential pair, Lane 6
Ground	GND	B44	A44	PERn6	Receiver differential pair, Lane 6
Transmitter differential pair, Lane 7	PETp7	B45	A45	GND	Ground
Ground	PETn7	B46	A46	GND	Ground
Ground	GND	B47	A47	PERp7	Receiver differential pair, Lane 7
Hot plug presence detect	PRST#2	B48	A48	PERn7	Receiver differential pair, Lane 7
Ground	GND	B49	A49	GND	Ground
Transmitter differential pair, Lane 8	PETp8	B50	A50	RSVD	Reserved
Ground	PETn8	B51	A51	GND	Ground
Ground	GND	B52	A52	PERp8	Receiver differential pair, Lane 8
Ground	GND	B53	A53	PERn8	Receiver differential pair, Lane 8
Transmitter differential pair, Lane 9	PETp9	B54	A54	GND	Ground
Ground	PETn9	B55	A55	GND	Ground
Ground	GND	B56	A56	PERp9	Receiver differential pair, Lane 9
Ground	GND	B57	A57	PERn9	Receiver differential pair, Lane 9
Transmitter differential pair, Lane 10	PETp10	B58	A58	GND	Ground
Ground	PETn10	B59	A59	GND	Ground
Ground	GND	B60	A60	PERp10	Receiver differential pair, Lane 10
Ground	GND	B61	A61	PERn10	Receiver differential pair, Lane 10
Transmitter differential pair, Lane 11	PETp11	B62	A62	GND	Ground
Ground	PETn11	B63	A63	GND	Ground
Ground	GND	B64	A64	PERp11	Receiver differential pair, Lane 11
Ground	GND	B65	A65	PERn11	Receiver differential pair, Lane 11
Transmitter differential pair, Lane 12	PETp12	B66	A66	GND	Ground
Ground	PETn12	B67	A67	GND	Ground
Ground	GND	B68	A68	PERp12	Receiver differential pair, Lane 12
Ground	GND	B69	A69	PERn12	Receiver differential pair, Lane 12
Transmitter differential pair, Lane 13	PETp13	B70	A70	GND	Ground
Ground	PETn13	B71	A71	GND	Ground
Ground	GND	B72	A72	PERp13	Receiver differential pair, Lane 13
Ground	GND	B73	A73	PERn13	Receiver differential pair, Lane 13
Transmitter differential pair, Lane 14	PETp14	B74	A74	GND	Ground
Ground	PETn14	B75	A75	GND	Ground
Ground	GND	B76	A76	PERp14	Receiver differential pair, Lane 14
Ground	GND	B77	A77	PERn14	Receiver differential pair, Lane 14
Transmitter differential pair, Lane 15	PETp15	B78	A78	GND	Ground
Ground	PETn15	B79	A79	GND	Ground
Ground	GND	B80	A80	PERp15	Receiver differential pair, Lane 15
Hot plug presence detect	PRST#2	B81	A81	PERn15	Receiver differential pair, Lane 15
Reserved	RSVD	B82	A82	GND	Ground

PCIe Load Card

CONTENT:

TITLE	SHEET
Content, Revision history	1
Block diagram	2
Power diagram	3
Reset diagram	4
Power	5
MCU-STM32F107RC	6
Electronic load	7

Definition of pictograms:

- This symbol highlight configuration informations.
- ▲ This symbol highlight the layout recommendation.

Design notes:

Parts which are not included in the BOM (not assembled) are marked with "DNI"

Signal names end with "#" indicate active low signals.

Digital grounds are symbolized by:



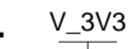
GND

Analog grounds are symbolized by:



GND_A

DC power connections are symbolized by:



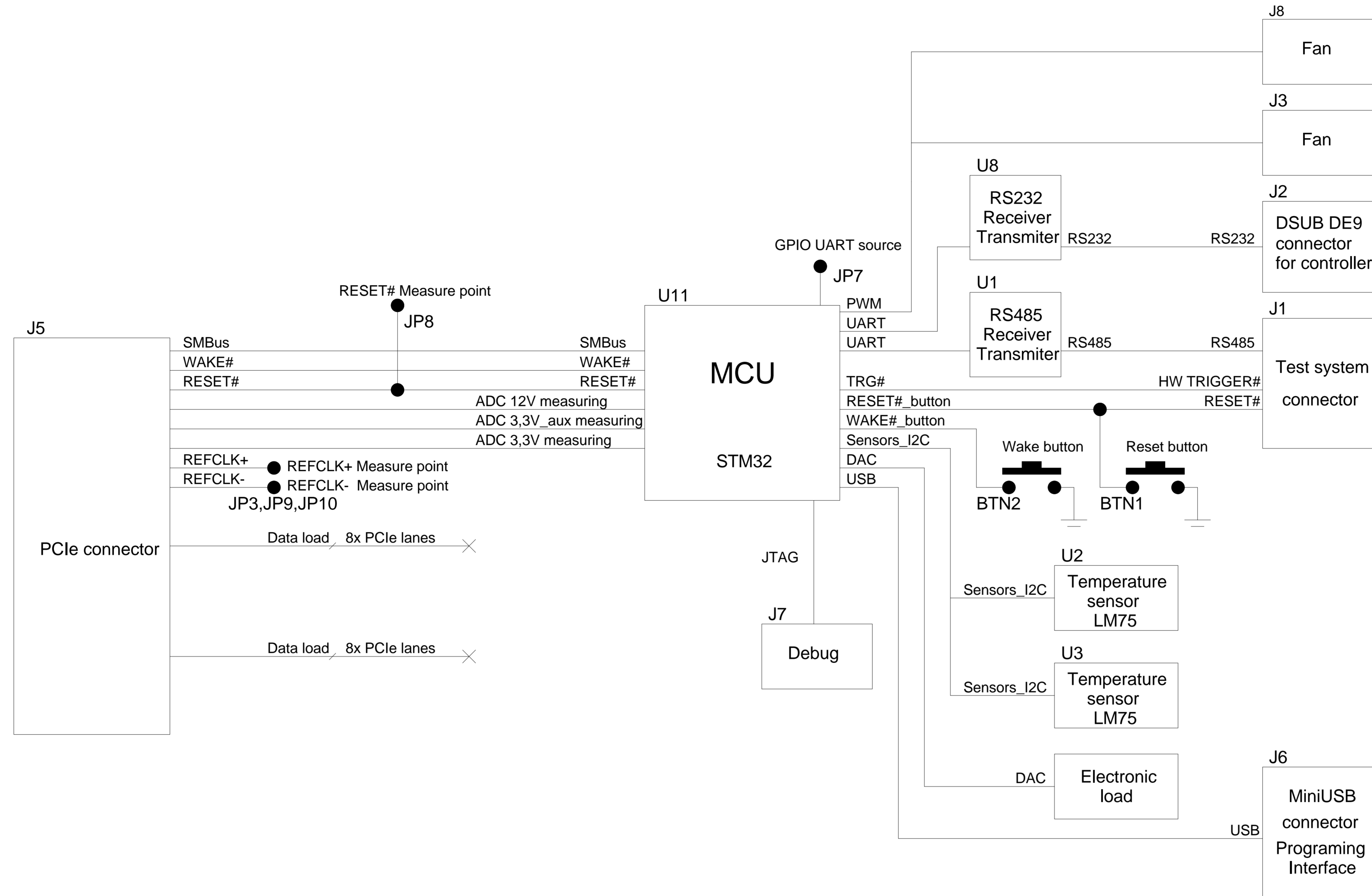
V_3V3

REVISION HISTORY

Rev: 0.1 8.12.2012 Initial release

APPROVAL		 Pilsen, Czech Republic	
DESIGN		PAGE TITLE 01-Content, Revision history	
MGR		DRAWING TITLE PCIe Load Card	
QUALITY		DESIGNER Martin Pavlik	DRAWING NO.
SCHEMATICS ARE FOR REFERENCE ONLY. REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.		REV 0.1	
CAD USING MENTOR EXPEDITION-DX FLOW DxD 7.9.3		SIZE A3	MODIFIED: 18/05/2013:19:40
		SHEET	1 of 8

BLOCK DIAGRAM

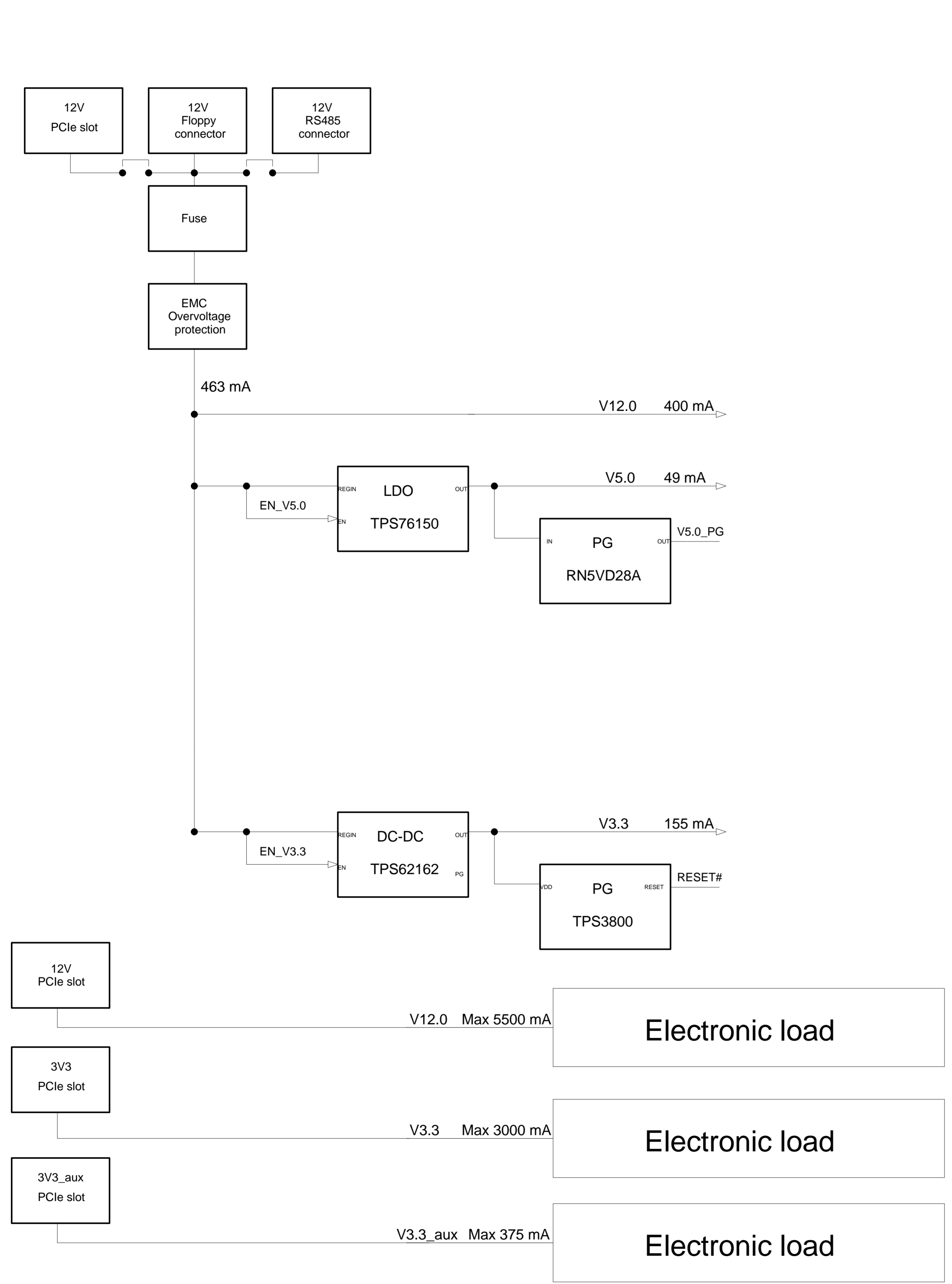


PAGE TITLE		
02-Block diagram		
DRAWING TITLE		
PCIe Load Card		
DESIGNER	DRAWING NO.	REV
Martin Pavlik		0.1
SIZE A3	MODIFIED: 18/05/2013 20:22	SHEET 2 of 8

SCHEMATICS ARE FOR REFERENCE ONLY.
 REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
 CAD USING MENTOR EXPEDITION-DX FLOW
 DxD 7.9.3

This drawing is proprietary to Kontron and may not be utilized in any means, electronic or mechanical, including photocopying and retrieval system without express written permission of Kontron.

POWER DIAGRAM

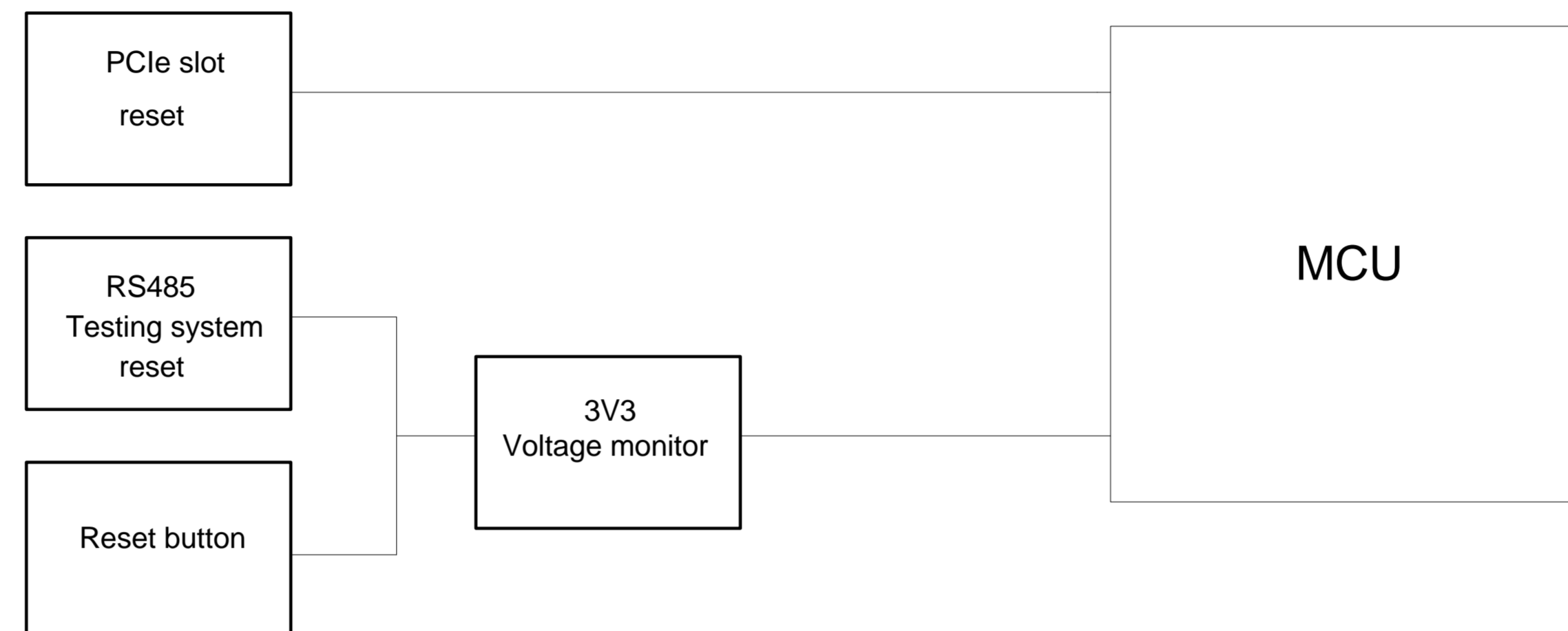


PAGE TITLE			03-Power diagram		
DRAWING TITLE			PCle Load Card		
DESIGNER	DRAWING NO.	REV			
Martin Pavlik		0.1			
SIZE A3	MODIFIED: 18/05/2013 20:39	SHEET	3 of 8		

SCHEMATICS ARE FOR REFERENCE ONLY.
 REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
 CAD USING MENTOR EXPEDITION-DX FLOW
 DxD 7.9.3

This drawing is proprietary to Kontron and may not be utilized in any means, electronic or mechanical, including photocopying and retrieval system without express written permission of Kontron.

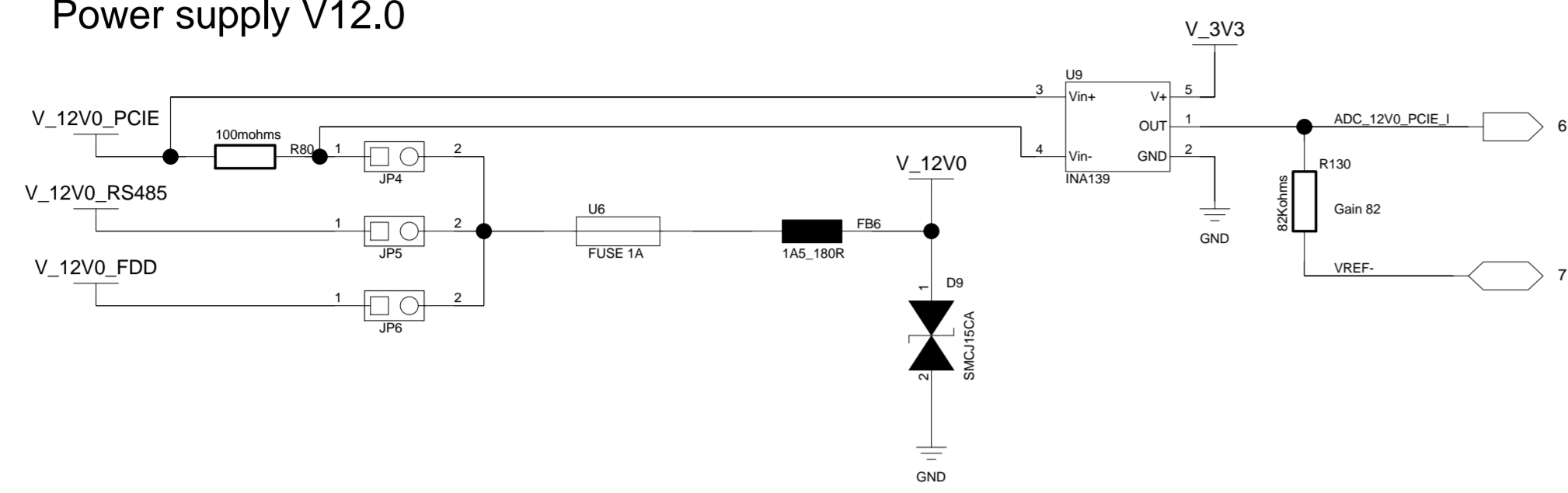
RESET DIAGRAM



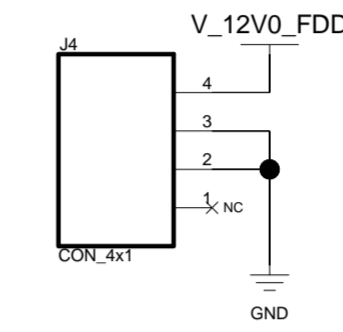
PAGE TITLE		
04-Reset diagram		
DRAWING TITLE		
PCIe Load Card		
DESIGNER	DRAWING NO.	REV
Martin Pavlik		0.1
SIZE A3	MODIFIED: 18/05/2013:03:10	SHEET 4 of 8

SCHEMATICS ARE FOR REFERENCE ONLY.
REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
CAD USING MENTOR EXPEDITION-DX FLOW
DxD 7.9.3

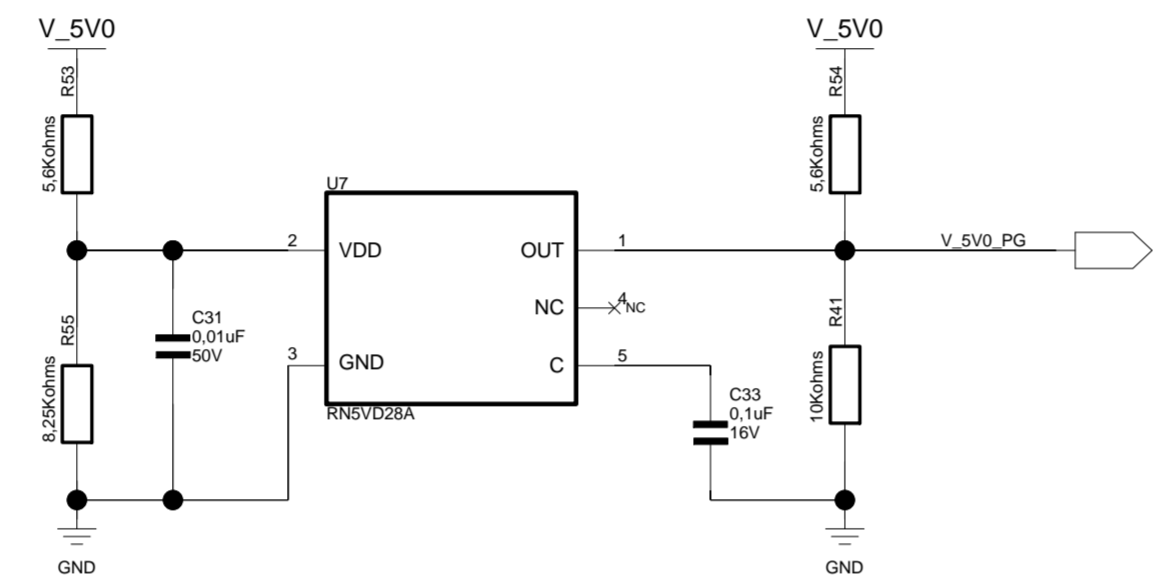
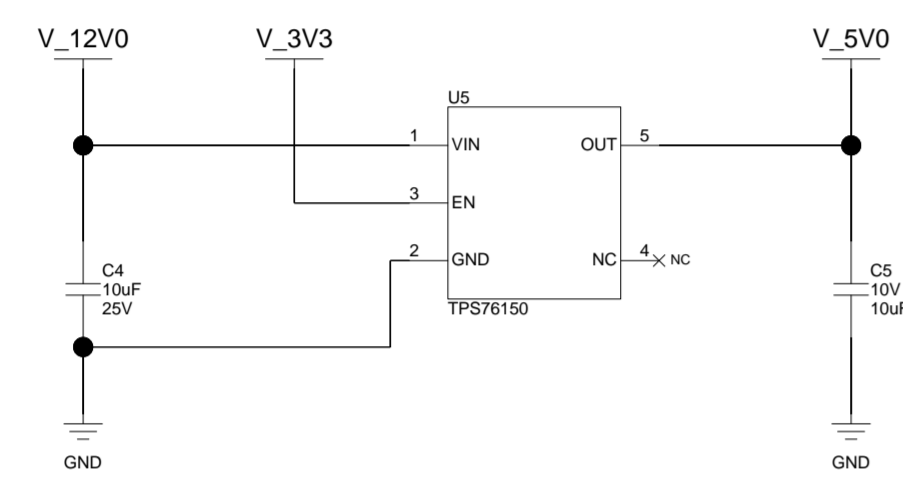
Power supply V12.0



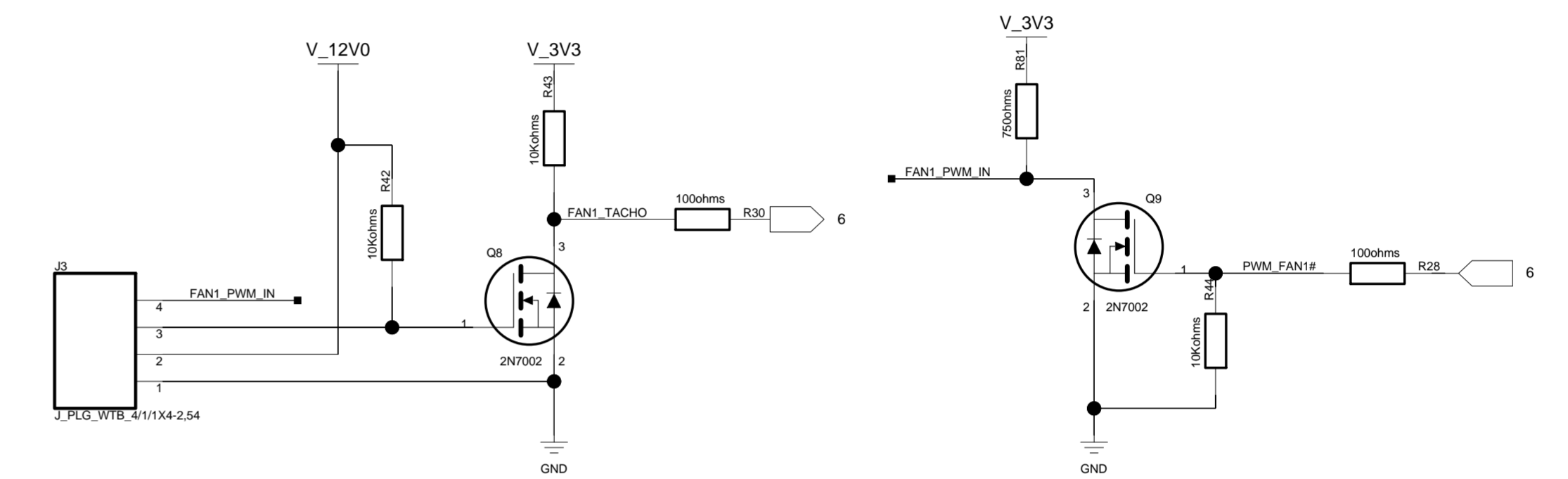
FDD connector



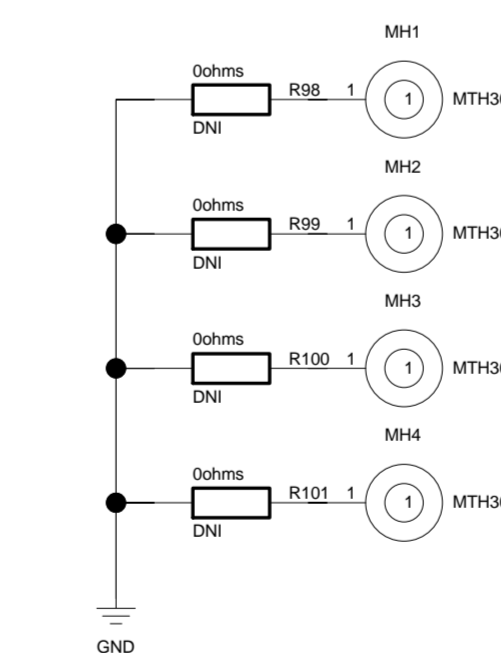
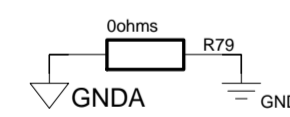
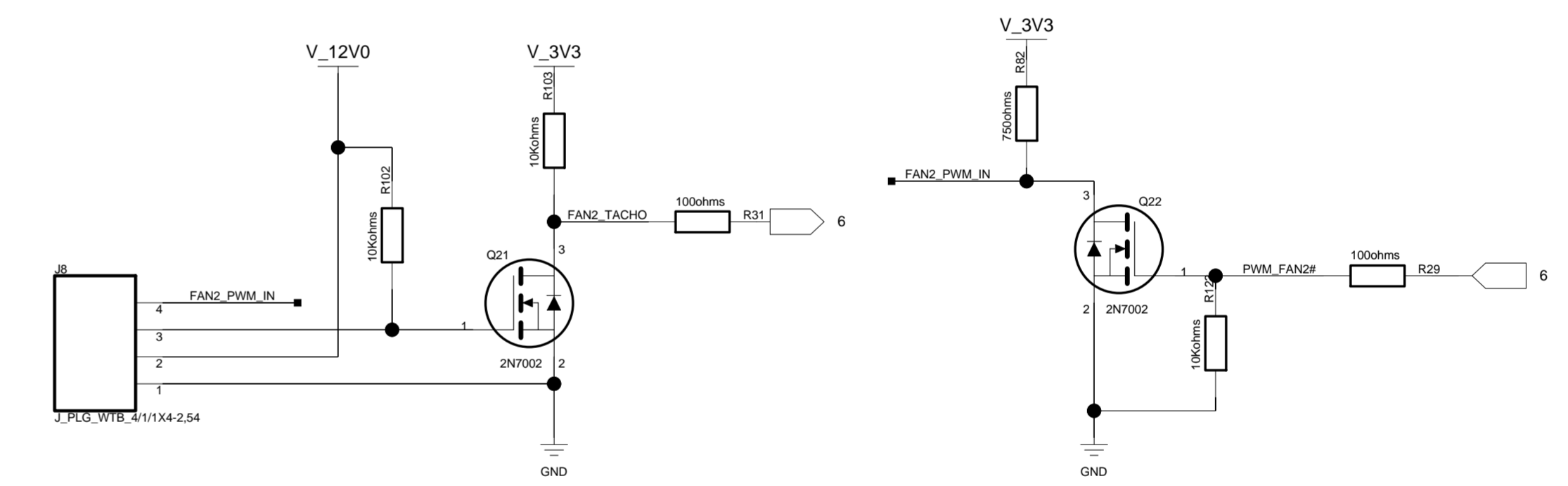
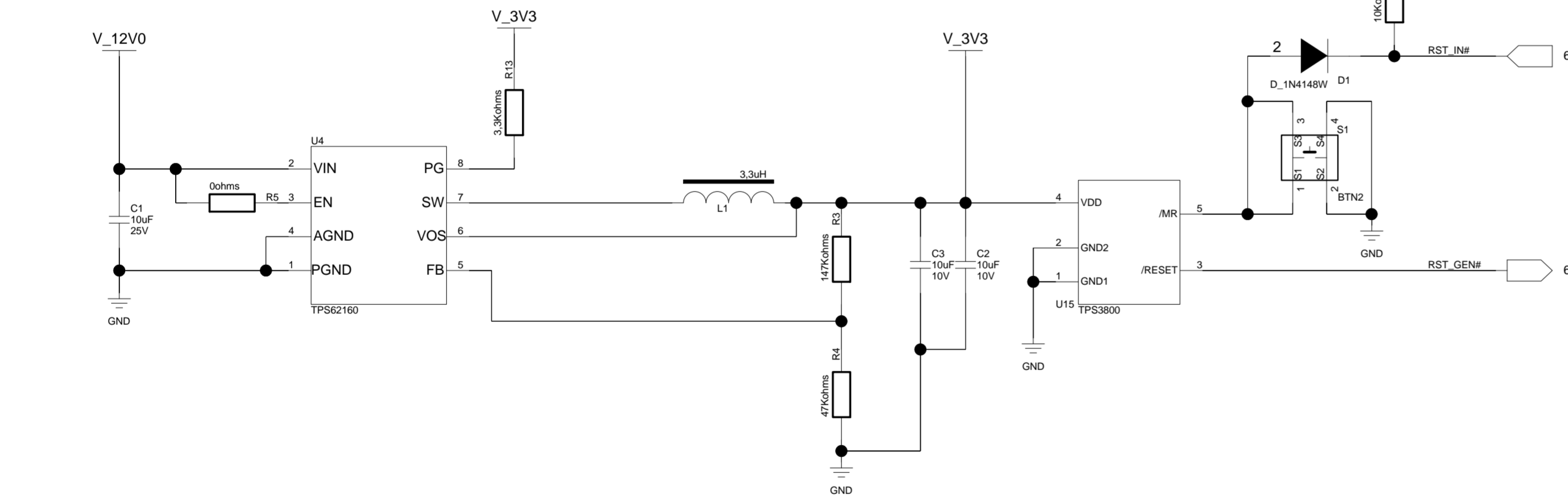
LDO Power supply V5.0



Fan connectors

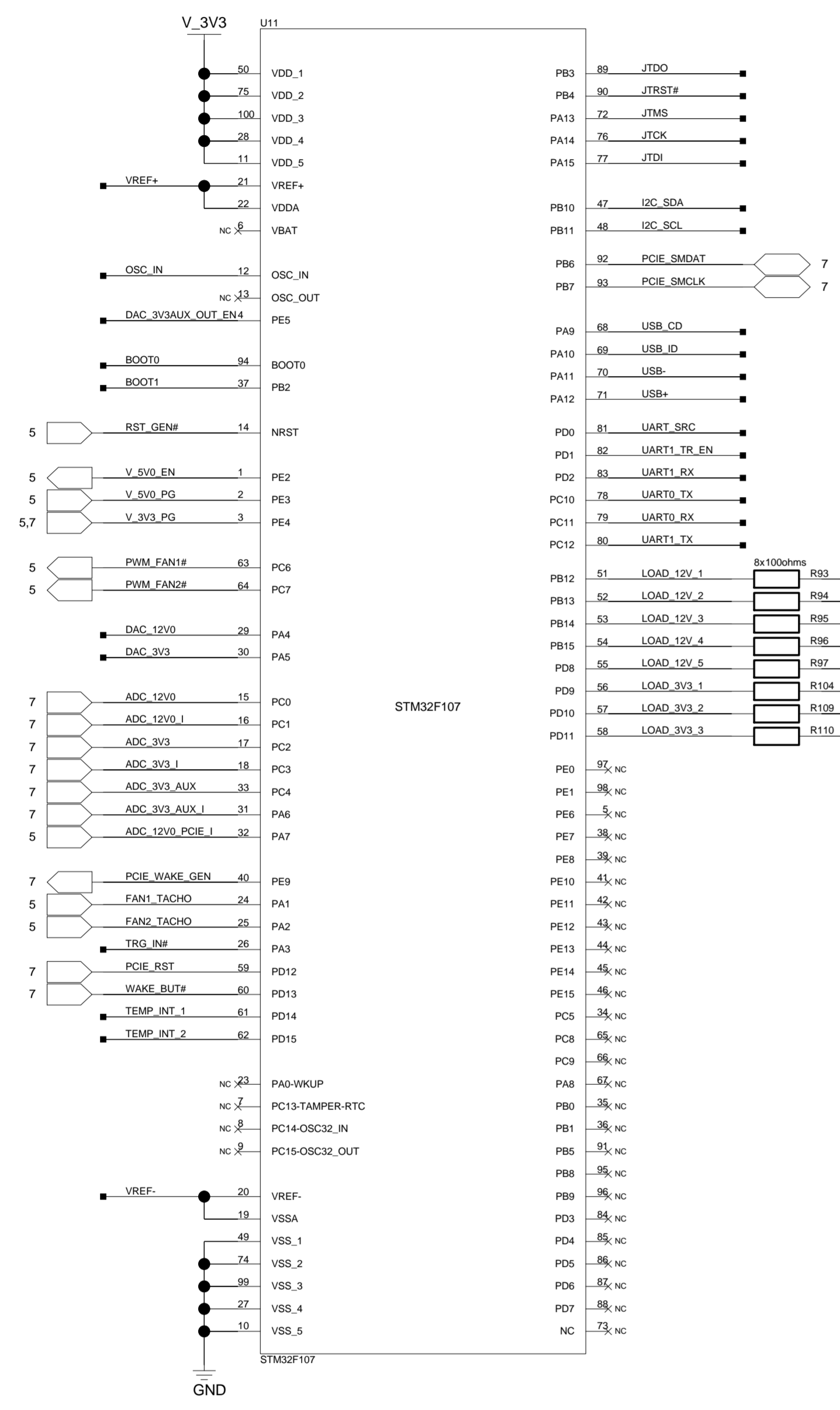
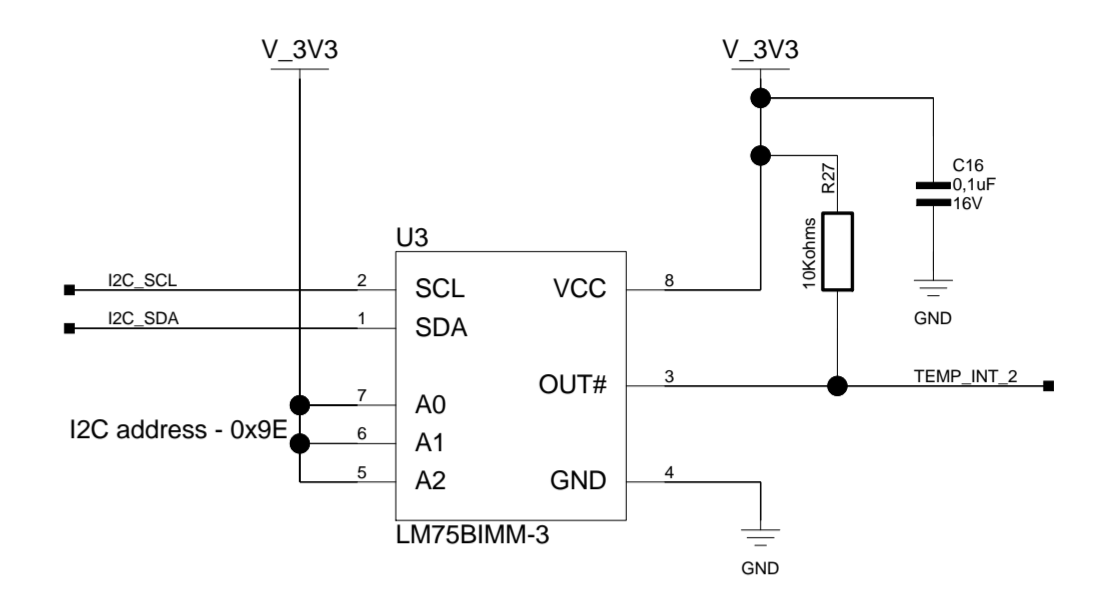
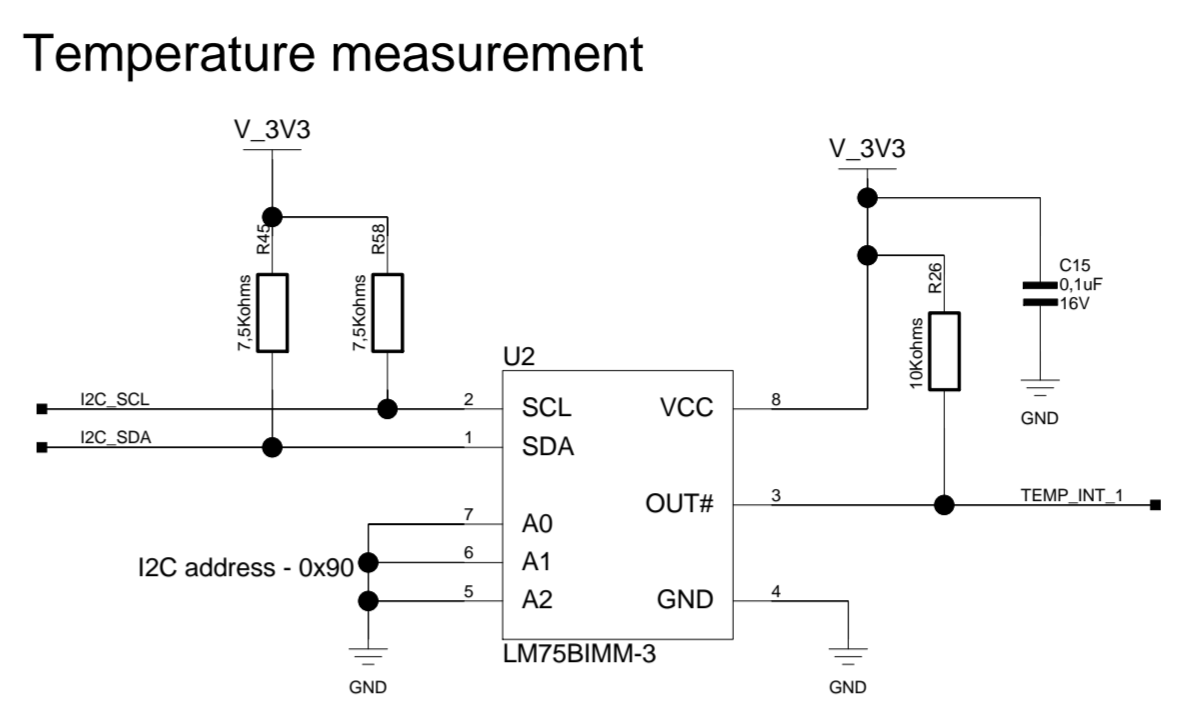
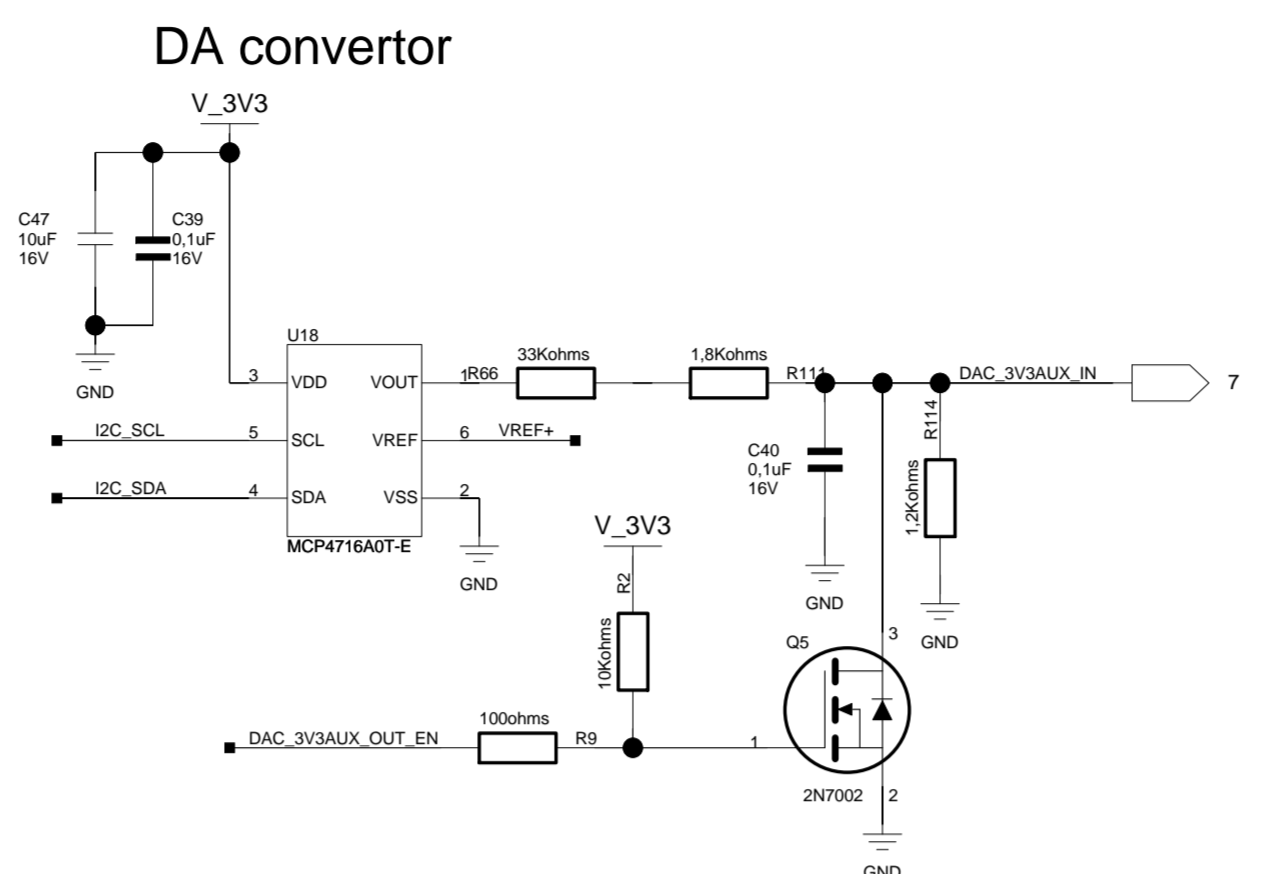
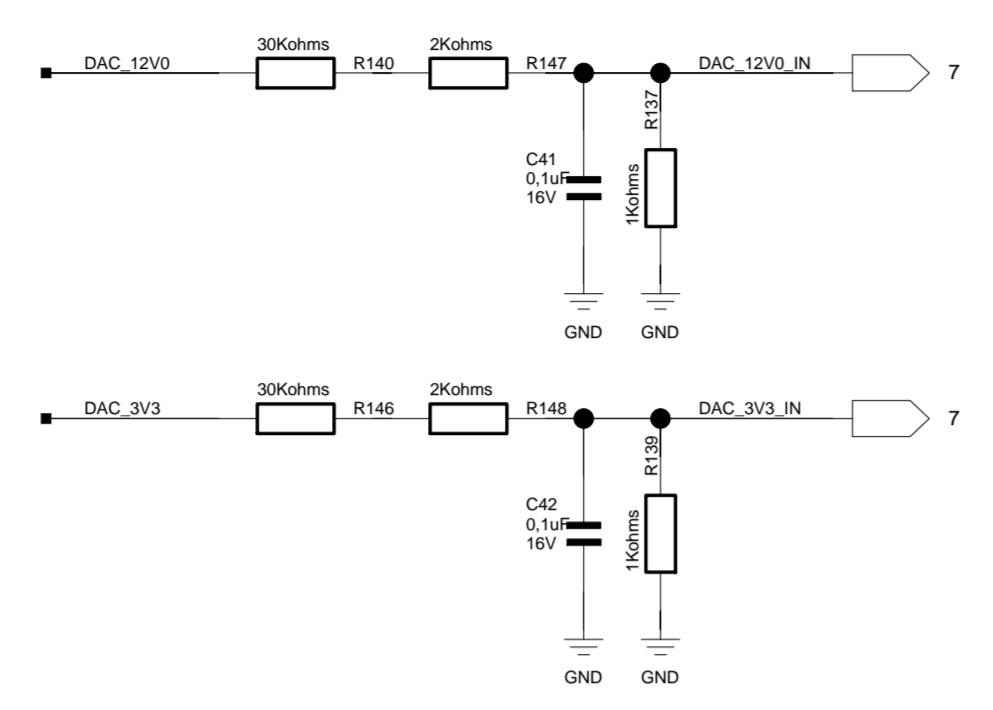
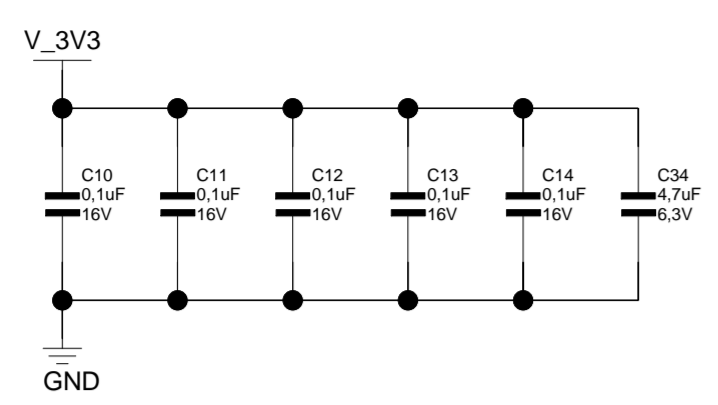


DC-DC Power supply V3.3

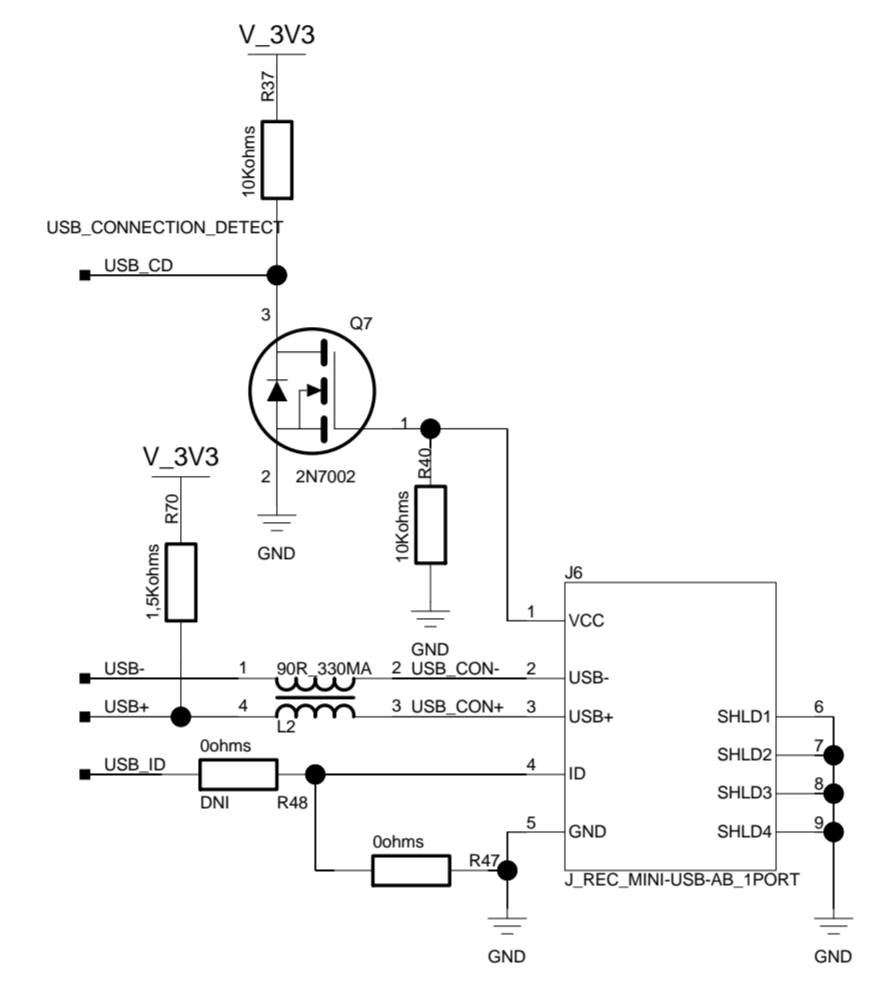


PAGE TITLE		
05-Power		
DRAWING TITLE		
PCIe Load Card		
DESIGNER	DRAWING NO.	REV
Martin Pavlik		0.1
SIZE A3	MODIFIED: 18/05/2013:19:26	SHEET 5 of 8

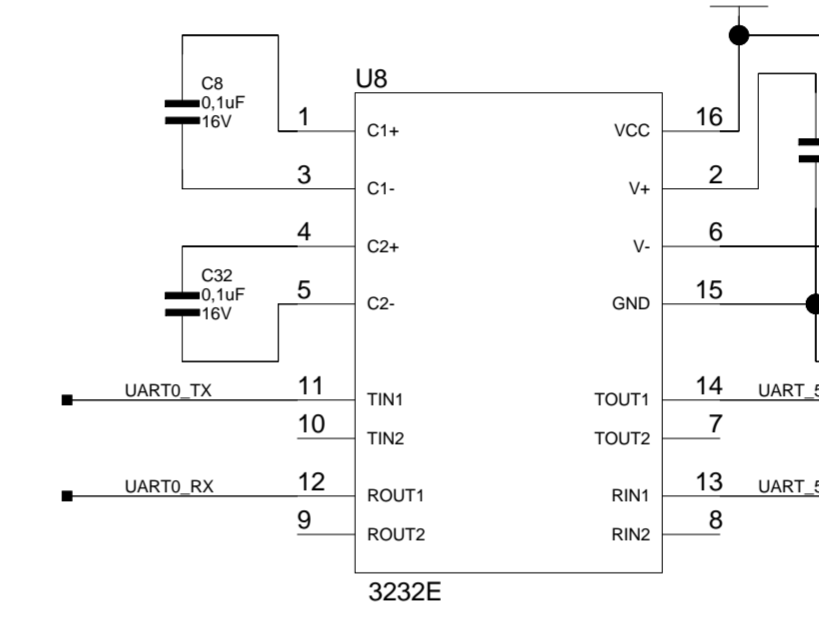
SCHEMATICS ARE FOR REFERENCE ONLY.
REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
CAD USING MENTOR EXPEDITION-DX FLOW
DxD 7.9.3



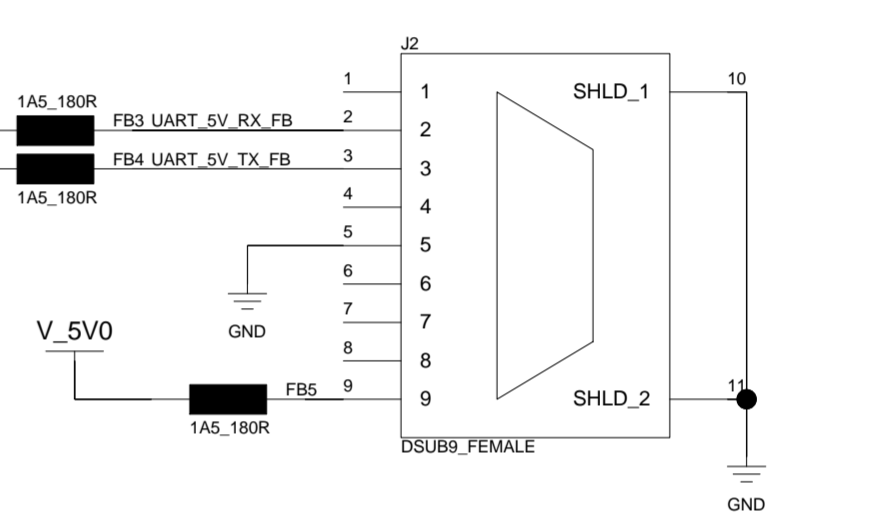
USB programming connector



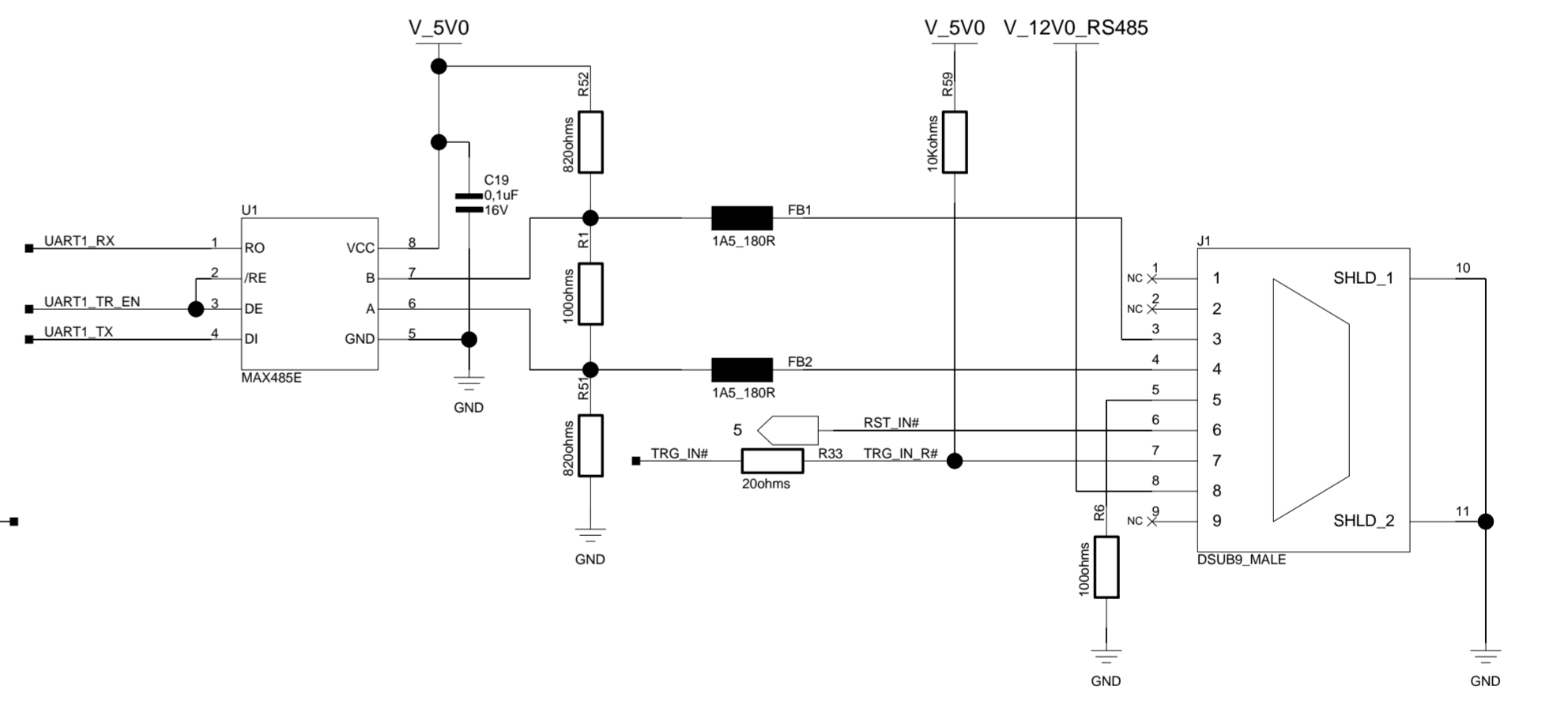
UART to RS232



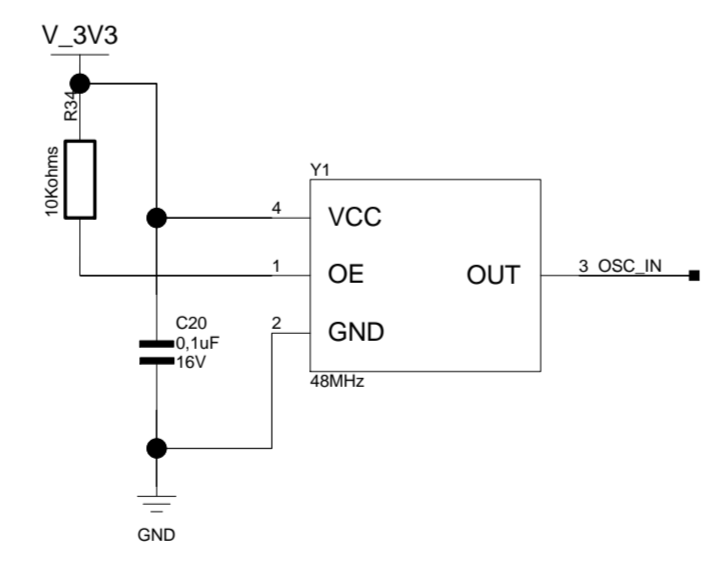
Com controller connector



RS485 communication connector

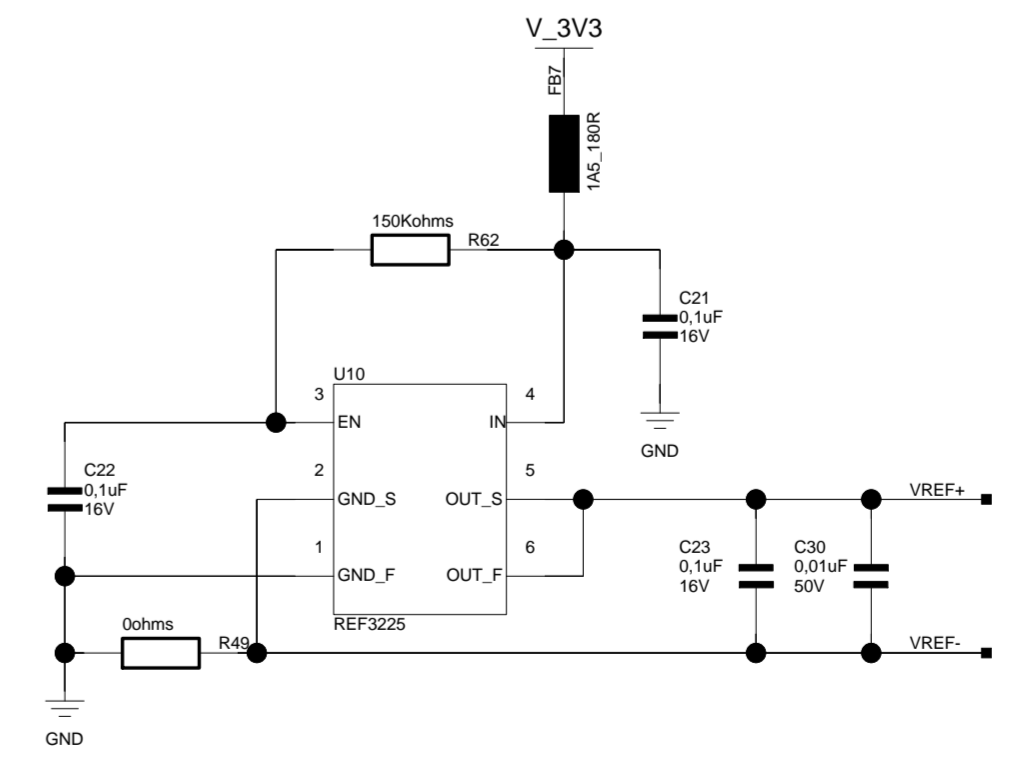


Oscillator

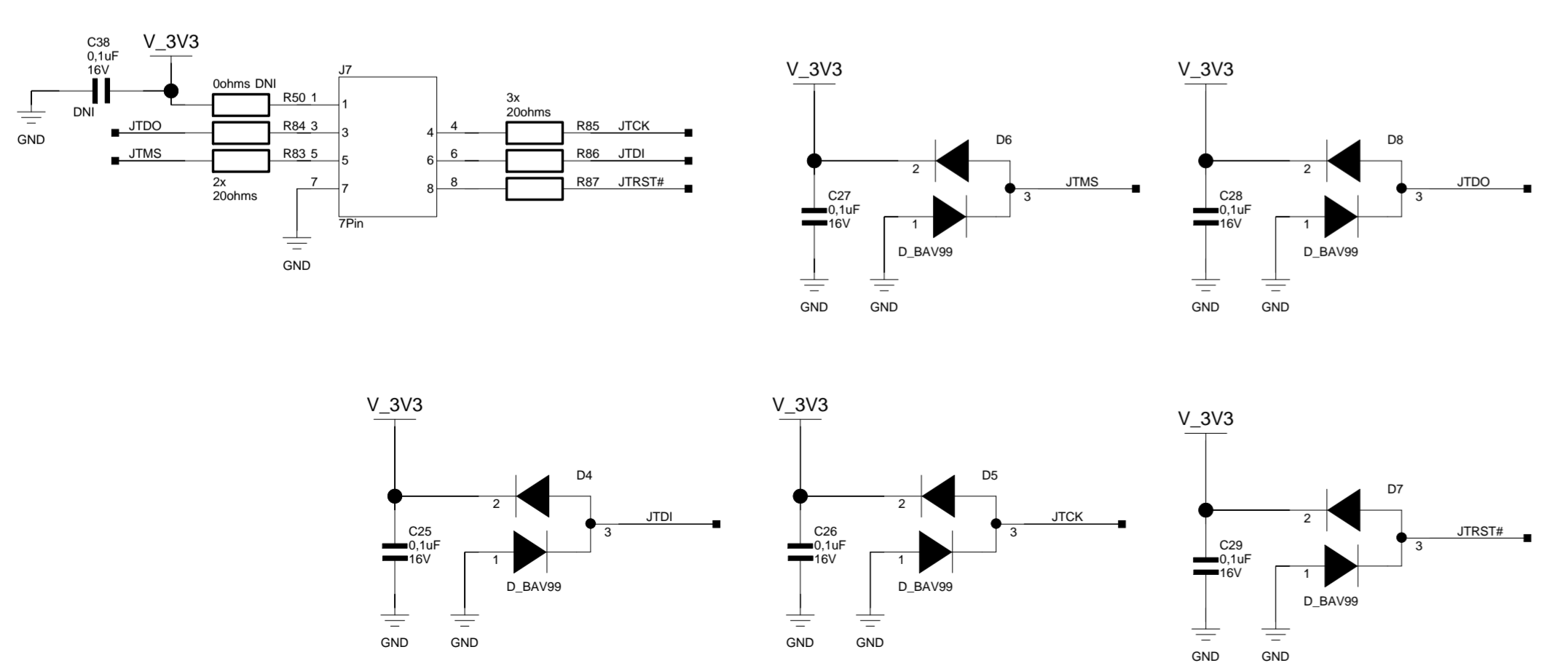


BOOT MODES BOOT0 BOOT1
Main Flash MEM 0 x
System MEM 1 0
Embedded SRAM 1 1

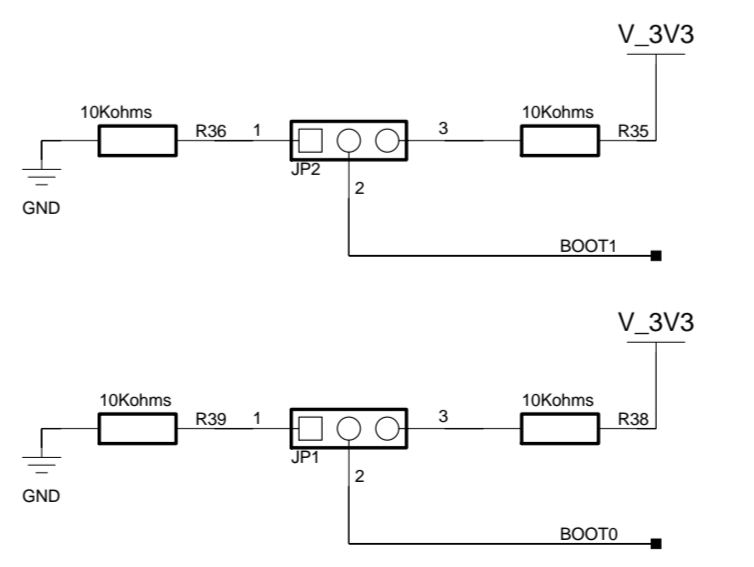
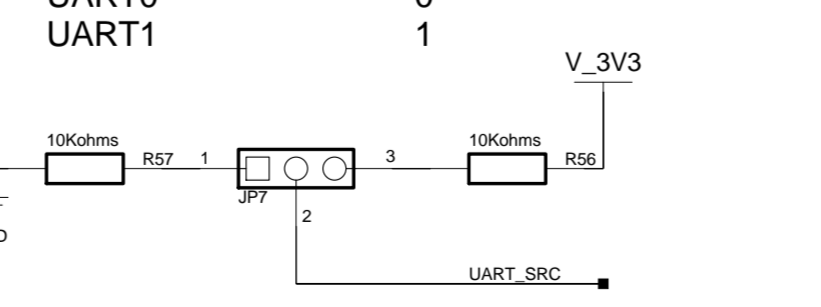
Voltage reference



JTAG programming connector



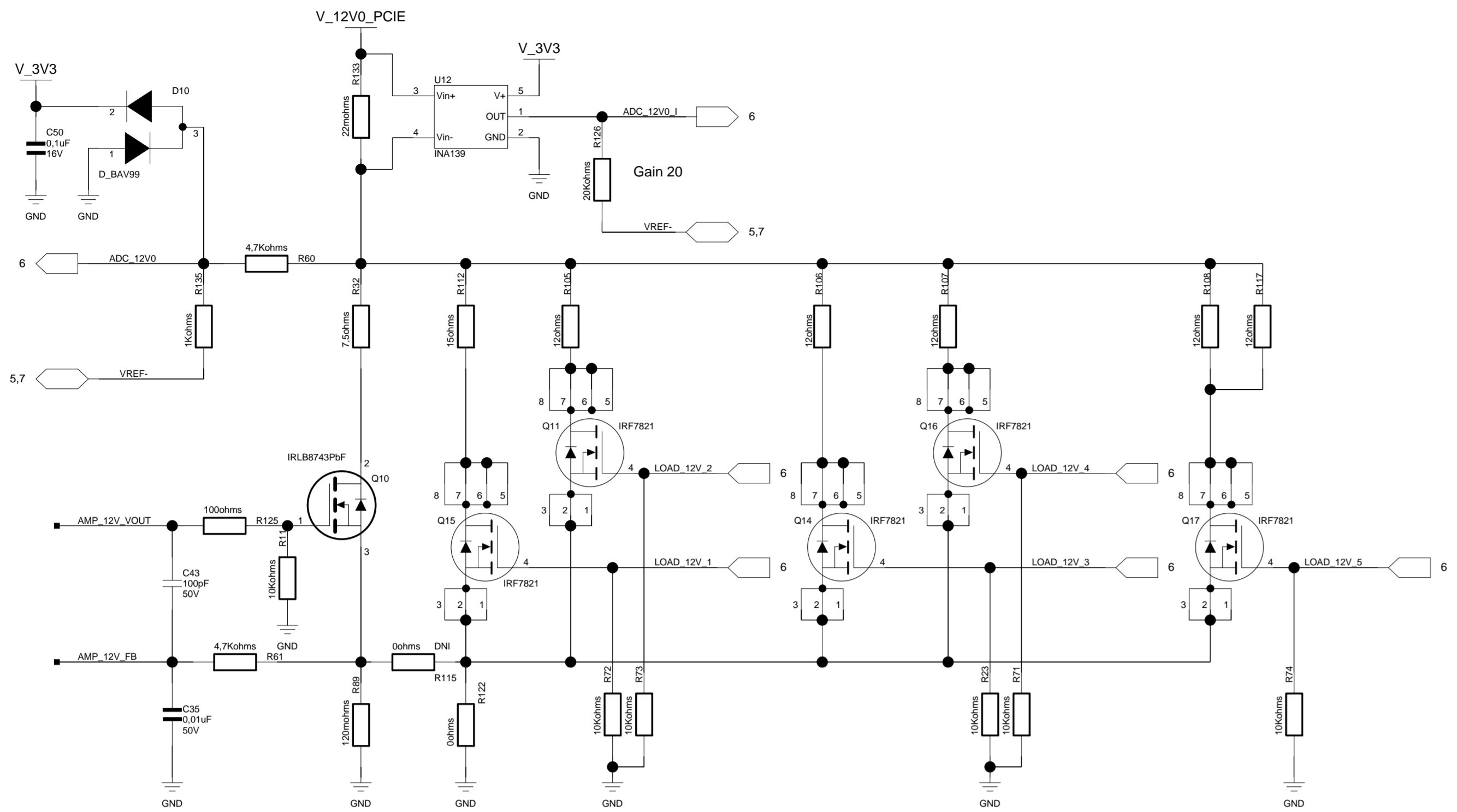
UART SOURCE



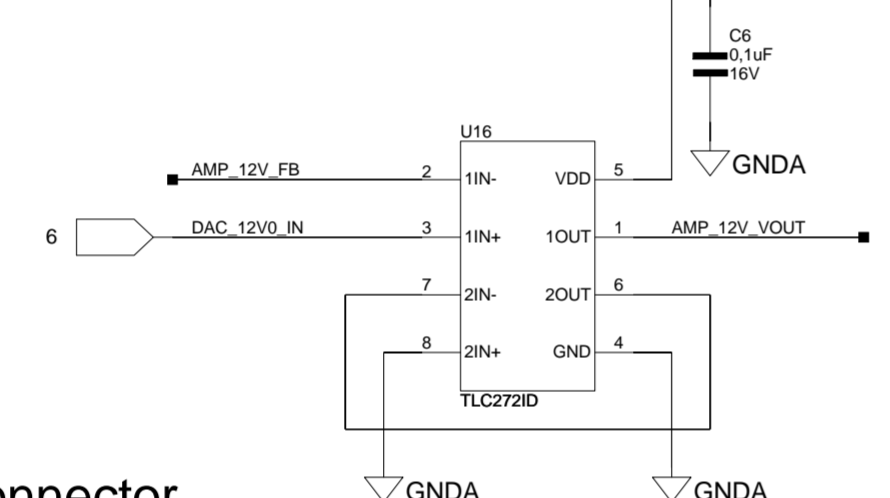
PAGE TITLE			06-MCU-STM32F107RC		
DRAWING TITLE			PCIe Load Card		
DESIGNER	DRAWING NO.	REV			
Martin Pavlik		0.1			
SIZE A3	MODIFIED:	19/05/2013:00:32	SHEET	6 of 8	

SCHEMATICS ARE FOR REFERENCE ONLY.
REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
CAD USING MENTOR EXPEDITION-DX FLOW
DxD 7.9.3

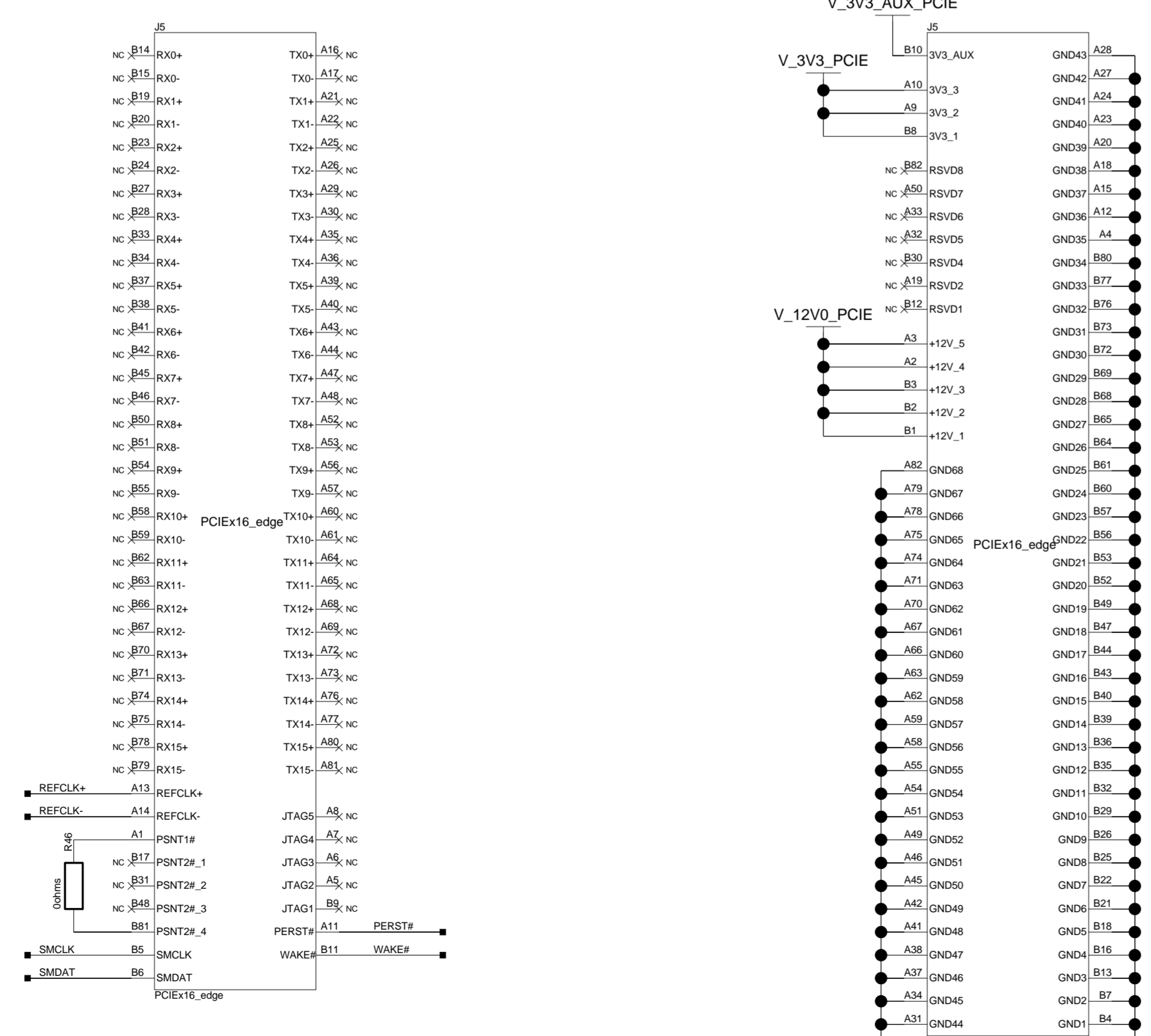
12V load



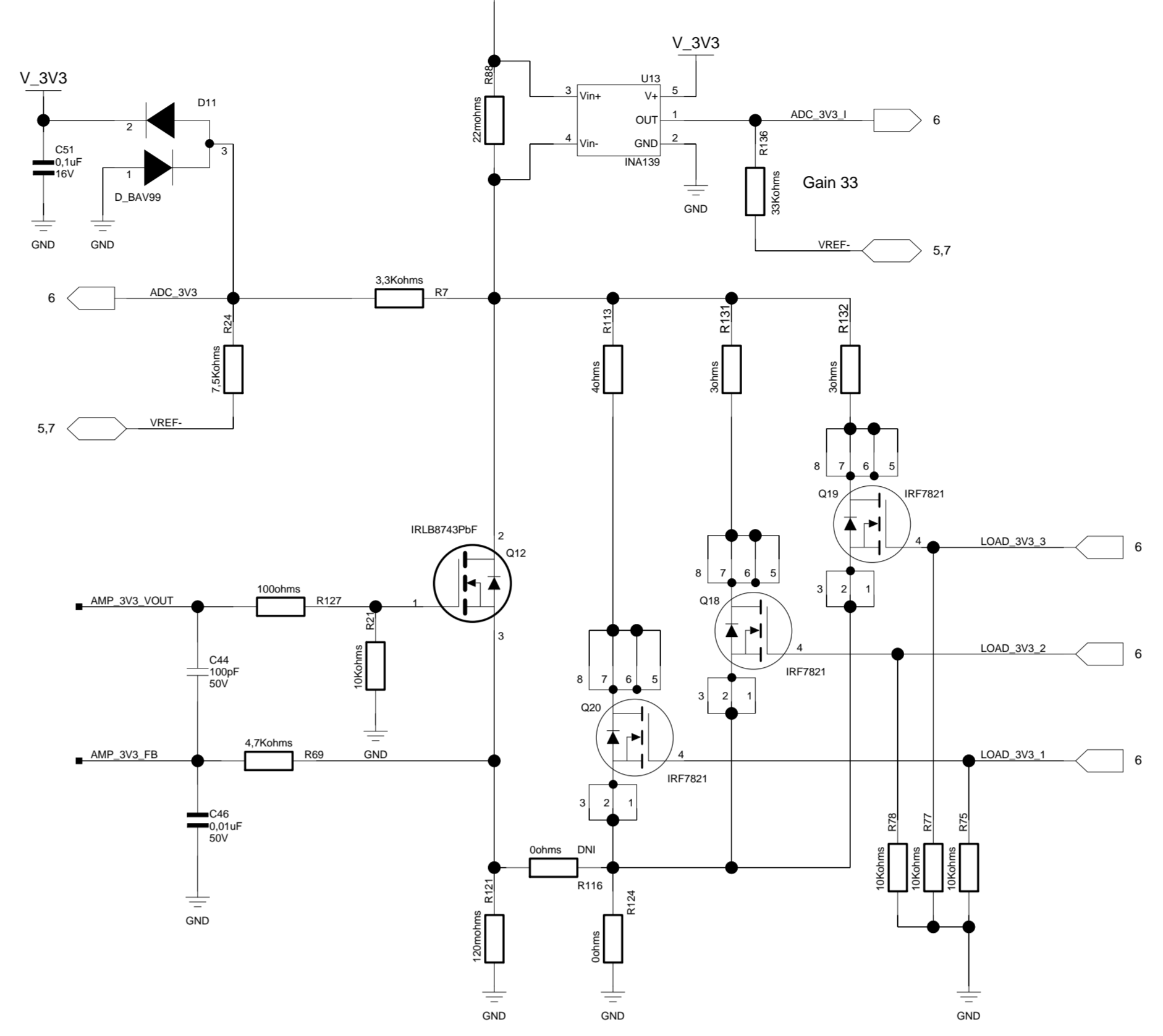
V_5V0



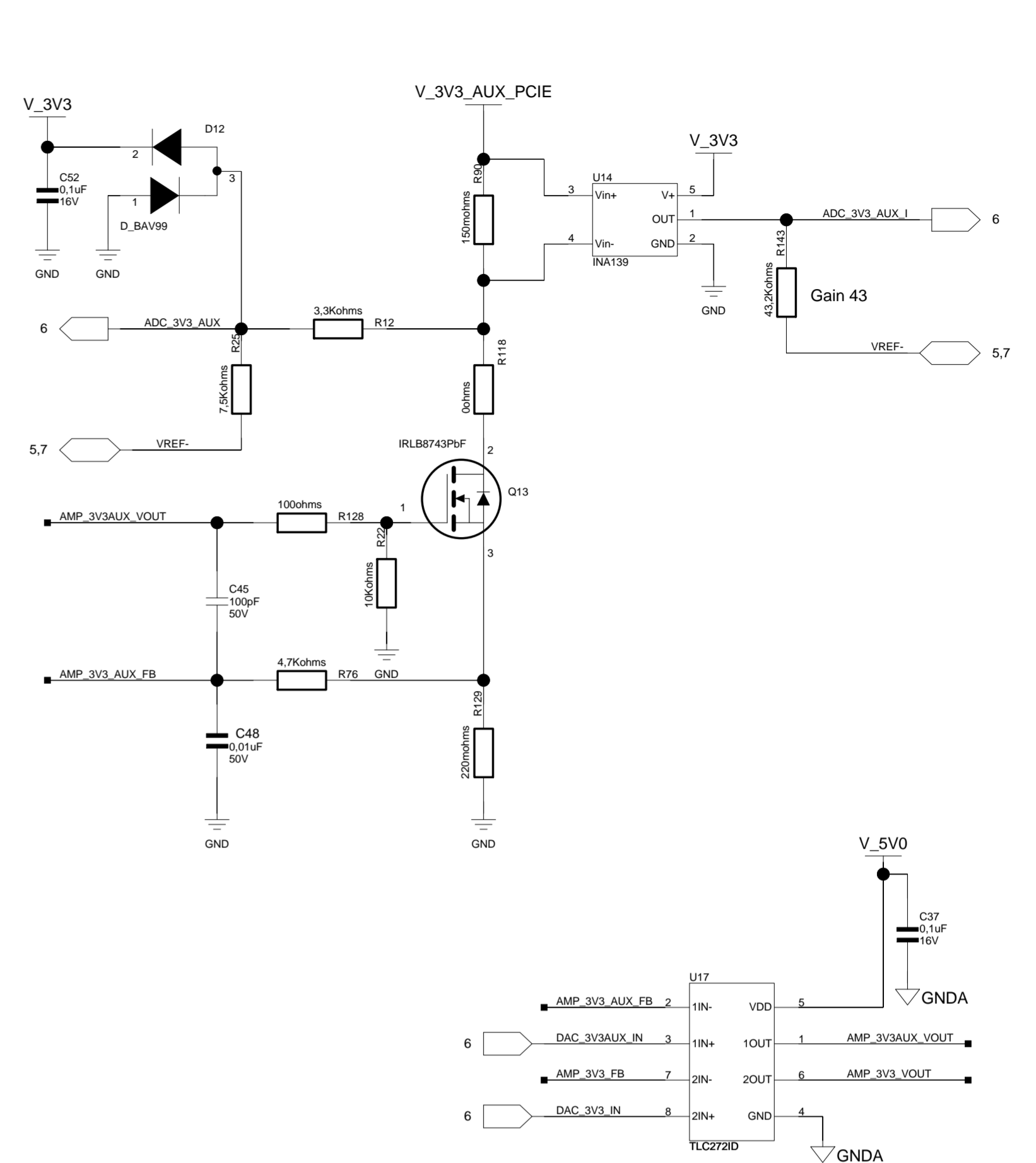
PCIe Connector



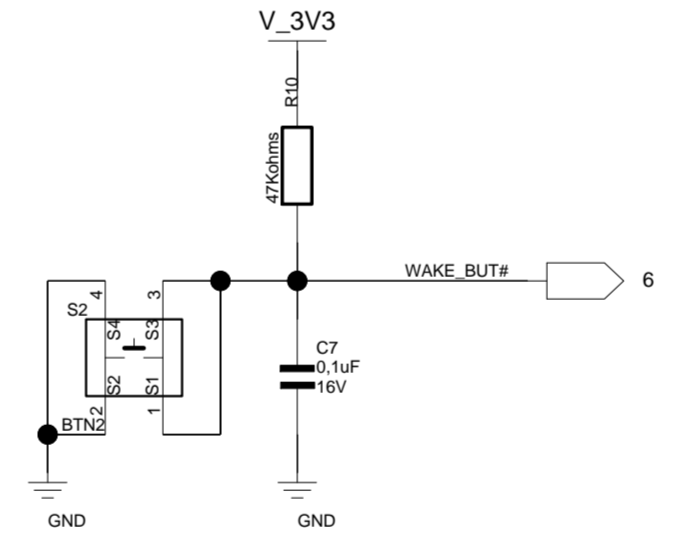
3V3 load



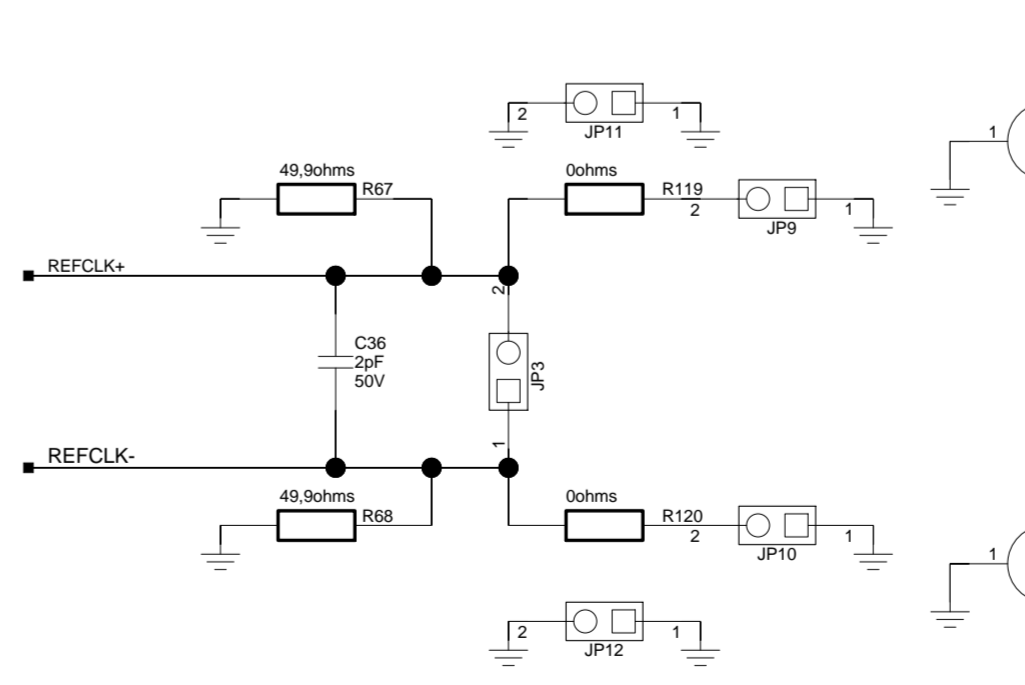
3V3_AUX load



Wake generation



Clock measurement



PAGE TITLE		
07-Electronic load		
DRAWING TITLE		
PCIe Load Card		
DESIGNER	DRAWING NO.	REV
Martin Pavlik		0.1
SIZE A3	MODIFIED: 19/05/2013.03.06	SHEET 7 of 8

This drawing is proprietary to Kontron and may not be utilized in any means, electronic or mechanical, including photocopying and retrieval system without express written permission of Kontron.

SCHEMATICS ARE FOR REFERENCE ONLY.
REFER TO ASSEMBLY INSTRUCTIONS AND BILL OF MATERIAL (BOM) FOR ACTUAL BUILD INFORMATION.
CAD USING MENTOR EXPEDITION-DX FLOW DxD 7.9.3