

ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ
KATEDRA APLIKOVANÉ ELEKTRONIKY A TELEKOMUNIKACÍ

DIPLOMOVÁ PRÁCE

Měřicí zařízení s rozhraním CAN

Autor: Bc. Tomáš Beck

2013

Vedoucí: Ing. Kamil Kosturik, PhD.

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Tomáš BECK**
Osobní číslo: **E11N0080P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Dopravní elektroinženýrství a autoelektronika**
Název tématu: **Měřicí zařízení s rozhraním CAN**
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :


Navrhněte a realizujte měřicí zařízení s analogovými a digitálními vstupy komunikující po sběrnici CAN.

1. Oba typy vstupů musí být parametrizovatelné.
2. Digitální vstupy musí umožňovat měření času/střídý.
3. Definujte komunikaci po CANu a vytvořte databázi zpráv.
4. Zhodnoťte vlastnosti zařízení a diskutujte možné vylepšení systému.

Rozsah grafických prací: podle doporučení vedoucího
Rozsah pracovní zprávy: 30 - 40 stran
Forma zpracování diplomové práce: tištěná/elektronická
Seznam odborné literatury:

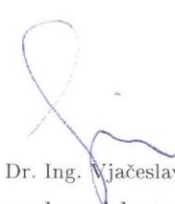
Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce: **Ing. Kamil Kosturik, Ph.D.**
Katedra aplikované elektroniky a telekomunikací
Konzultant diplomové práce: **Ing. Václav Aubrecht**
MBtech Bohemia s.r.o.
Datum zadání diplomové práce: **15. října 2012**
Termín odevzdání diplomové práce: **9. května 2013**


Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan



L.S.


Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 15. října 2012

Abstrakt

Tato diplomová práce je zaměřena na oživení hardwarové části měřicího zařízení, které bylo předmětem diplomové práce Ing. Jakuba Hrdličky z roku 2012 s názvem „Zařízení pro vysílání zpráv na sběrnici CAN“. S ohledem na množství závažných chyb znemožňující správnou funkci měřicí karty bylo přistoupeno ke zcela novému návrhu tohoto zařízení a vývoji testovacího firmware pro ověření jeho uvažovaných funkcionalit.

Práce se věnuje popisu chyb na hardwaru Ing. J. Hrdličky, popisu nového návrhu a realizace zařízení a vývoji testovacího firmware.

Výsledkem práce je nový funkční hardware s rozhraním CAN a LIN, jehož funkcí je převod 8mi kanálového digitálního vstupu na CAN a LIN zprávy s možností konfigurace parametrů těchto zpráv skrze rozhraní USB.

Klíčová slova

sběrnice CAN, sběrnice LIN, USB rozhraní, terminace sběrnic, CAN High speed, CAN Low speed, měniče úrovně napětí...

Abstract

The master thesis focuses on the improvement of the measure device hardware part which was the subject of the master thesis of Ing. Jakub Hrdlička from 2012 with the title “Devices for transmitting messages on the CAN bus“. Regarding the high number of errors which disable the proper function of the measuring card, a new design of this device and testing firmware development has been accepted to verify its functionalities.

The thesis deals with the description of Ing. J. Hrdlička’s hardware errors, describes the new design of the device and its realization and the development of the testing firmware.

The result of the thesis is a new functional hardware with the CAN and LIN interface to convert 8 channel digital input to CAN and LIN messages with the option of message parameters’ configuration through the USB interface.

Key words

CAN bus, LIN bus, USB interface, bus termination, CAN High speed, CAN Low speed, Voltage Level shifters...

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

.....

podpis

V Plzni dne 7.5.2013

Tomáš Beck

Poděkování

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Kamilovi Kosturikovi, Ph.D. za cenné profesionální rady, připomínky a metodické vedení práce a v neposlední řadě bych rád vyjádřil velké díky svým rodičům a blízkým za morální a finanční podporu při studiu na FEL ZČU v Plzni.

Obsah

Seznam zkratk	10
Úvod.....	11
1 Teoretický úvod.....	12
1.1 Sběrnice CAN (Controller Area Network).....	12
1.2 Sběrnice LIN (Local Interconnect Network).....	16
1.3 Elektromagnetická kompatibilita.....	18
1.3.1 Odolnost komunikačních linek proti přepětí	18
1.3.2 Ochrana transilem (Transient Voltage Suppression diode)	19
1.3.3 Elektrostatický výboj (ElectroStatic Discharge).....	19
1.3.4 Ochrana sběrnice CAN	20
1.3.5 Ochrana sběrnice LIN	21
2 Praktická část.....	22
2.1 CANtron II v1.0 – ožiování DPS, popis chyb v návrhu	22
2.1.1 Blok napájecího zdroje	22
2.1.2 Blok zapojení MCU	26
2.1.3 Blok zapojení převodníků napěťových úrovní	28
2.1.4 Blok zapojení testovacích a připojovacích obvodů	30
2.1.5 Blok zapojení komunikačních obvodů	32
2.2 CANtron II v2.0.....	35
2.2.1 Návrh CANtron II v2.0.....	35
2.2.2 Osazení a oživení DPS.....	36
2.2.3 Blokové schéma.....	37
2.2.4 Napájecí zdroj	37
2.2.5 Blok MCU.....	38
2.2.6 blok HW konfigurace MCU	39
2.2.7 Blok komunikace s PC.....	41
2.2.8 Komunikační moduly	41
2.3 Specifikace, aplikační schéma CANtron II v2.0	44
2.4 Testovací firmware	45
3 Závěr.....	46
Použitá literatura	47

Seznam použitých obrázků a tabulek.....	48
Přílohy.....	I
Příloha 1: Schéma zapojení CANtron II v2.0	II
1.1. Schéma zapojení – Top schéma.....	II
1.2. Schéma zapojení – Napájecí zdroj.....	III
1.3. Schéma zapojení – MCU	IV
1.4. Schéma zapojení – Level shifters, přepínače.....	V
1.5. Schéma zapojení – USB	VI
1.6. Schéma zapojení – signalizace	VII
1.7. Schéma zapojení – terminace sběrnice LIN	VIII
1.8. Schéma zapojení – terminace sběrnice CAN	IX
1.9. Schéma zapojení – přepínač CAN – HS, CAN – LS.....	X
1.10. Schéma zapojení – komunikační modul LIN	XI
1.11. Schéma zapojení – komunikační modul CAN - High speed	XII
1.12. Schéma zapojení – komunikační modul CAN - Low speed.....	XIII
1.13. Schéma zapojení – Header konektory	XIV
1.14. Schéma zapojení – JTAG	XV
1.15. Schéma zapojení – konektory.....	XVI
Příloha 2: Výstupní soubory	XVII
2.1. CANtron II v2.0 – Top layer	XVII
2.2. CANtron II v2.0 – Bottom layer.....	XVIII
2.3. CANtron II v2.0 – 3D Top layer	XIX
2.4. CANtron II v2.0 – 3D Bottom layer.....	XX
2.5. CANtron II v2.0 – foto	XXI
Příloha 3: Seznam použitých součástek.....	XXIII

Seznam zkratek

CAN	Controller Area Network
CMOS	Complementary Metal Oxide Semiconductor
DP	diplomová práce
DPS	deska plošných spojů
ESD	Electrostatic Discharge – elektrostatický výboj
IO	integrovaný obvod
ISP	In System Programming
GPIO	General Purpose Input / Output
GUI	Graphic User Interface
HW	Hardware
LDO	Low Dropout Voltage
LIN	Local Interconnect Network
MCU	Micro Controller Unit
SDVR	Step Down Voltage Regulator
SWD	Serial Wire Debug
TVS	Transient Voltage Suppression (diode)
USB	Universal Serial Bus

Úvod

V automobilech neustále přibývají nová důmyslnější elektronická zařízení a v důsledku toho je třeba stále vyvíjet i prostředky k jejich testování. Dnešní vozidla jsou vybavena celou řadou elektronických řídicích systémů, jejichž komplexnost využívaných funkcí implementovaných v těchto nejrůznějších aplikacích si vynutila potřebu vzájemné komunikace. Řídicí jednotky, které musí komunikovat navzájem mezi sebou, s čidly či senzory, jsou propojeny pomocí datových sběrnic určených pro použití v automobilovém průmyslu. Mezi tyto sběrnice patří např. CAN, LIN, MOST, FlexRay, atd. Jedním z důvodů použití těchto sběrnic je snaha snížit nároky na procesor centrální řídicí jednotky a docílit tak snížení jeho zatížení. Další důvody pak mohou být finanční či zvýšení odolnosti elektromagnetické kompatibility (EMC).

Původním smyslem této diplomové práce bylo na základě zadání práce firmou MBtech Bohemia s.r.o. navrhnout a realizovat měřicí zařízení s rozhraním CAN, které by umožňovalo měnit datový balík zpráv vysílaných na sběrnici CAN, v závislosti na změně analogových a digitálních vstupních dat, jejichž zpracování by mělo být parametrizovatelné pomocí PC. Na základě domluvy s vedoucím této práce, Ing. Kamilem Kosturikem, PhD., a konzultantem práce, Ing. Václavem Aubrechtem (zástupce zadávající firmy), bylo zadání diplomové práce pozměněno ve smyslu oživení hardwaru a vývoje řídicího firmware měřicího zařízení, které bylo předmětem loňské diplomové práce Ing. Jakuba Hrdličky, jež byla zadána stejnou firmou.

S ohledem na množství závažných chyb zjištěných při procesu ožívání hardware Ing. J. Hrdličky znemožňující správnou funkci měřicí karty bylo přistoupeno ke zcela novému návrhu tohoto zařízení a vývoji pouze testovacího firmware pro ověření jeho uvažovaných funkcionalit.

Text je rozdělen do třech částí, první se zabývá základním teoretickým fundamentem, který čtenáře uvádí do řešení práce, druhá popisuje zjištěné chyby při ožívání hardwaru? Ing. J. Hrdličky a problémy s tím spojené. Třetí část popisuje nový návrh hardware, realizaci, oživení, vývoj testovacího firmware a specifikaci měřicího zařízení s rozhraním CAN a LIN.

1 Teoretický úvod

Tato kapitola se zabývá popisem a seznámením se základními informacemi týkající se sběrnicí CAN a LIN, které by měly čtenáře uvést do problematiky této diplomové práce. Dále jsou zde uvažované možnosti ochrany těchto sběrnic z hlediska elektromagnetické kompatibility.

1.1 Sběrnice CAN (Controller Area Network)

Sběrnice CAN je datová komunikační síť pro distribuované řídicí aplikace pracující v reálném čase, která byla vyvinuta v 80. letech dvacátého století firmou Robert Bosch, pro nasazení především v automobilové technice. Přední světoví výrobci integrovaných obvodů postupně implementovali podporu protokolu CAN do svých produktů, čímž dochází ke stále častějšímu využívání sběrnic CAN i v různých průmyslových aplikacích, například v komunikaci řídicích systémů, čidel a podobně. Důvodem implementace CAN protokolu je především jeho spolehlivost, robustnost, nízká cena, snadné nasazení, vysoká přenosová rychlost, snadná rozšiřitelnost a dostupnost potřebné součástkové základny.

Dnes má CAN bus mezi ostatními fieldbusy¹ své pevné místo a je definován mezinárodní normou ISO 11898. Tato norma popisuje fyzickou a linkovou vrstvu referenčního modelu ISO / OSI a specifikaci CAN 2.0A. O pár let později byla vytvořena specifikace CAN 2.0B, která zavedla dvě formy CANovské zprávy lišící se v délce identifikátoru zprávy CAN - standardní formát zprávy obsahuje 11bitový identifikátor a rozšířený formát zprávy obsahuje 29bitový identifikátor.

Sdružení CiA (Can in Automation) zavedlo pro průmyslové aplikace standardizaci vyšších vrstev komunikačního protokolu, mezi které patří např. CAL (CAN Application Layer), DeviceNet, CANopen, ale i zapojení konektorů. [1]

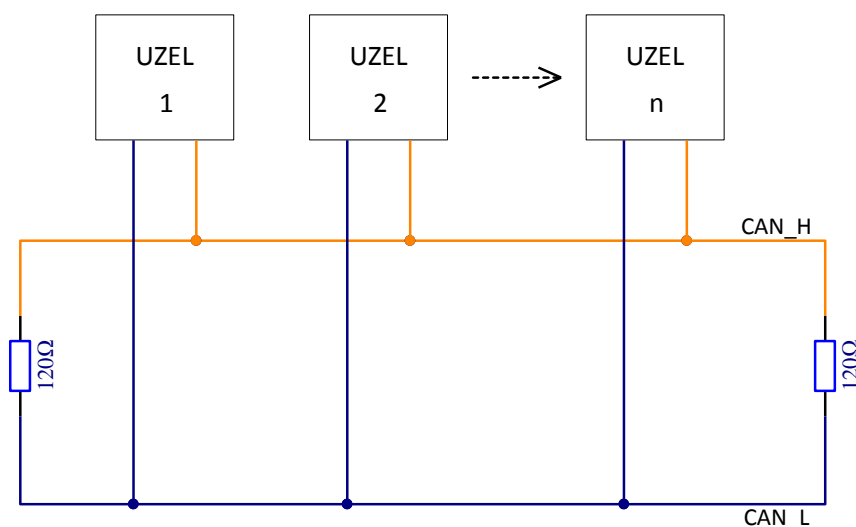
Nasazení sběrnic CAN v automobilech proběhlo poprvé v roce 1991 ve voze značky Mercedes Benz třídy S. Ve vozech značky VW a ŠKODA byla sběrnice CAN poprvé použita v roce 1996 v komfortním systému u typů Passat a Octavia.

¹ fieldbus - označení pro rodinu komunikačních protokolů pro průmyslovou aplikaci, od roku 1999 normalizovaných ve standardu IEC 61158

Hlavní mezinárodní normy pro CAN v automobilech:

- ISO 11898 Road vehicles -- Interchange of digital information -- Controller area network (CAN) for high-speed communication
- ISO 11519-2 Road vehicles -- Low-speed serial data communication -- Part 2: Low-speed controller area network (CAN)
- SAE J1939 pro nákladní automobily a autobusy v USA
- SAE J2284 High Speed CAN (HSC) for Vehicle Applications at 500 kbps

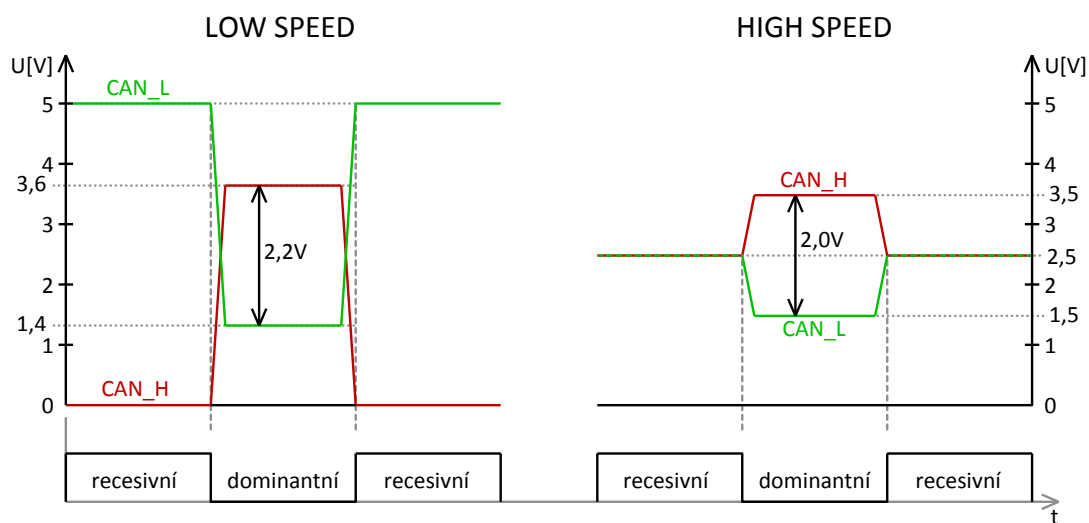
Přenosovým prostředkem datové komunikační sítě CAN je sběrnice tvořená dvou vodičovým vedením, jehož signálové vodiče jsou označeny CAN_H a CAN_L. Jednou z výhod sběrnice CAN je, že dvou vodičové přenosové vedení je diferenční, čímž se případné rušení do obou vodičů indukuje stejně a diferenční napětí se tímto nezmění. Vedení je na jeho koncích opatřeno terminačními odpory o hodnotě $120\ \Omega$ (terminátory), tudíž vlnová impedance vedení je $60\ \Omega$. Ke sběrnici CAN jsou připojovány budiče komunikačních uzlů, jejichž počet připojených najednou může být až 110 (závislé na použitém typu budičů CAN). Způsob připojení komunikačních uzlů tvoří nejčastěji sběrniceovou topologii. Z úsporných důvodů se také někdy můžeme setkat se zapojením komunikačních uzlů do topologie typu hvězda. Na obr. 1.1 je zobrazeno principiální schéma sběrnice CAN.



obr. 1.1: Principiální schéma sběrnice CAN

Sběrnice CAN využívá dvou logických stavů: aktivní (dominant - dominantní) – log “0“ a pasivní (recessive - recesivní) – log “1“. Sběrnice se nachází v aktivním stavu, je-li alespoň jeden její uzel v dominantním stavu. Naopak v pasivním stavu je sběrnice tehdy, jsou-li všechny její uzly v recesivním stavu.

Pro přenos signálu se využívá dvou typů budičů sběrnice: CAN – HS (High speed budiče) a CAN – LS (Low speed budiče), jejichž vhodnost nasazení se odvíjí od použité přenosové rychlosti. Na obr. 1.2 níže jsou znázorněny jednotlivé napěťové úrovně Low a High speed budičů sběrnice CAN.



obr. 1.2: Napěťové úrovně budičů sběrnice CAN – LS a CAN – HS

U sběrnice s CAN - High Speed budiči může maximální přenosová rychlost dosahovat až 1 Mbit/s při maximální délce sběrnice do 40m. Při délce sběrnice do 130m je přenosová rychlost poloviční, tedy 500kbit/s a pro délku 560m je možné použít s High – speed budiči přenosovou rychlost maximálně 125kbit/s. Pro nižší přenosové rychlosti a delší vzdálenosti sběrnice se používají CAN – Low Speed budiče, pro něž platí maximální rychlost přenosu 125kbit/s. [2]

Přenosový signál je na bitové úrovni kódován pomocí metody NRZ (non return to zero) a pro zajištění dostatečné synchronizace přenosu se ještě využívá kódování signálu pomocí tzv. bit stuffing, kde při kódování signálu je po pěti bitech stejné úrovně vložen bit úrovně opačné a při dekódování signálu je po pěti bitech stejné úrovně následující bit opačné úrovně opět vyjmut. Sekvence bitů před vysláním na sběrnici je tedy totožná jako sekvence bitů po přijetí určená k dalšímu zpracování. [2]

Přístup jednotlivých uzlů na sběrnici je založen na prioritním rozhodování pomocí identifikátoru a RTR² bitu každého uzlu, sledováním sběrnice úrovně bit po bitu, přičemž uzel s nižší hodnotou identifikátoru má vyšší prioritu přístupu na sběrnici. [2]

Formát přenášených zpráv je definován komunikačním protokolem na aplikační úrovni referenčního modulu ISO / OSI. Jednotlivé zprávy jsou přenášeny v tzv. rámcích.

Definice CAN rozlišuje čtyři typy rámců:

- datový rámeček (DATA FRAME)
- žádost o data (REMOTE FRAME)
- chybový rámeček (ERROR FRAME)
- rámeček přeplnění (OVERLOAD FRAME)

Výhody použití sběrnice CAN

- vysoká rychlost přenosu dat 1 Mbit / s při délce sběrnice do 40 m
- rozlišení zpráv identifikátorem CAN 2.0A 11 bitů a CAN 2.0B 29 bitů
- selekce přijímaných identifikátorů zpráv
- vysoká provozní spolehlivost
- značná úroveň zabezpečení přenosu
- stále se rozšiřující součástková základna
- diagnostika sběrnice, např.: chyba doručení zprávy, chyba CRC, přetečení bufferu
- prioritní přístup zabezpečující urychlené doručení významných zpráv
- nízká cena

² RTR bit – určuje, zda zpráva obsahuje data (Data frame), nebo je bez dat a žádá se o data (Remote frame)

1.2 Sběrnice LIN (Local Interconnect Network)

Sběrnice LIN je jednoduchá komunikační sběrnice, která využívá pro přenos dat pouze jediný vodič. Je založena na bázi klasické asynchronní sériové komunikace UART / RS-232, která je vhodná pro přímý přenos dat mezi řídicí jednotkou, inteligentním senzorem, či akčním členem.

První specifikace sběrnice LIN byla vytvořena v roce 1999, kdy v automobilech byly běžně používány sériové sběrnice (např. CAN), ale doposud chyběl standard, který by řešil levnější náklady na vývoj a implementaci komunikační sběrnice do částí automobilu, kde není kladen požadavek na vysokou rychlost a bezpečnost přenosu.

Možnost sériového přenosu dat nabízí implementaci sběrnice na libovolný mikrokontrolér s periferií UART nebo počítač, což je velkou výhodou této komunikace. Specifikace LIN zahrnuje definici komunikačního protokolu, fyzickou vrstvu modelu ISO / OSI, ale také řeší rozhraní pro vývojové nástroje a aplikační software. [9]

Díky LIN je propojení a sériová komunikace inteligentních senzorů a akčních členů v embedded systémech, kde není kladen důraz na velkou přenosovou rychlost, robustnost a univerzálnost, cenově přijatelnější.

Hardwarové řešení sběrnice LIN je založeno na mikroprocesoru zajišťující obsluhu událostí, vysílání a přijímání dat na sběrnici LIN, dále na řadiči sériové komunikace založené na UART / SCI formátu dat a budiči LIN, který realizuje převod signálu z TTL úrovně do fyzické vrstvy LIN – napěťové úrovně 0 až 12 V. [9]

Přístup na sběrnici LIN je dán hierarchií „single – master / multi – slaves“, kde jednotka MASTER vysílá jednotkám SLAVE požadavek na vydání dat nebo sama data vysílá. Díky asynchronní komunikaci po sběrnici nemusí mít jednotky SLAVE přesné krystalové oscilátory, ale postačí jim pouze levné RC oscilátory, což je značnou výhodou a tím je LIN přibližně 2 – 3 krát cenově levnější, než robustní sběrnice CAN.

Širší veřejnosti byl protokol LIN prezentován v roce 2000 sdružením několika automobilových společností, mezi něž patří Audi, DaimlerChrysler, BMW, Volkswagen, VTC, Volvo a Motorola. [9]

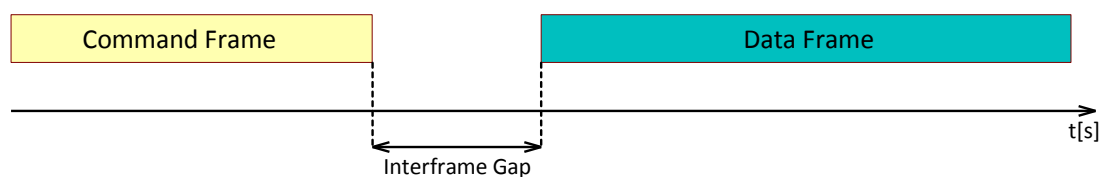
Vlastnosti sběrnice LIN

- jednovodičová sběrnice
- sériový přenos dat využívající formát UART / RS-232
- rychlost komunikace 2.4 kbit / s až 19.2 kbit / s
- komunikace typu master – slave
- propojení až 17 jednotek (pouze 1 master)
- časová synchronizace bez stabilizované časové základny

Přenos signálu pouze po jednom vodiči sběrnice LIN představuje vyšší úroveň elektromagnetických emisí oproti symetrickému (diferenčnímu) přenosu napětových úrovní sběrnice CAN, a proto je u LIN např. požadavek na rychlost přeběhu nižší (strmost hrany signálu) cca $2 \text{ V} / \mu\text{s}$, což má za následek nižší přenosovou rychlost.

Komunikace po sběrnici LIN probíhá prostřednictvím vysílání rámce LIN zprávy (LIN Message Frame). Tento rámec zprávy LIN je tvořen ze dvou menších rámců a je zobrazen na obr. 1.3.

- Header frame = Command frame - vysílán jednotkou MASTER
- Response frame = Data frame - vysílán jednotkou MASTER nebo SLAVE



obr. 1.3 Rámec LIN zprávy

1.3 Elektromagnetická kompatibilita

Průmyslové distribuované systémy založené na využití sériových průmyslových komunikačních sběrnic se v současnosti běžně používají pro implementaci automatizovaných systémů pro sběr dat a řízení. Jejich použití v průmyslovém prostředí s sebou přináší mnoho problémů a rizik, souvisejících především s běžně se vyskytující vysokou úrovní vnějších elektromagnetických vlivů.

Tato kapitola se zabývá potlačením jednoho z těchto rizik a to ochranou komunikačních sběrnic CAN a LIN proti elektrostatickému výboji ESD.

1.3.1 Odolnost komunikačních linek proti přepětí

Vzhledem k neustálé miniaturizaci a velké integraci součástek jsou tyto obvody čím dál tím více citlivější na rušení okolními vlivy. Častým a velkým nebezpečím pro elektronické zařízení jsou tzv. transienční děje, respektive přechodové děje, které mohou způsobit přepětíové špičky na sběrnici a tím narušit či úplně zničit některé součástky nebo zařízení připojená ke sběrnici. Tyto špičky mohou být způsobeny např. elektrostatickým výbojem, který má sice krátký časový charakter, ale je schopen přenést dostatečnou energii ke zničení elektronických součástek.

Základní příčinou již zmíněných transienčních (tzn. impulsních) přepětí jsou atmosférické výboje. Přepětí však mohou vznikat i při provozu napájecích a datových sítí. Například spínací jevy v silové síti nízkého napětí nezdědky vedou ke vzniku přepětí.

Tato přepětí vstupují do zařízení různými cestami: galvanickou, induktivní nebo kapacitní vazbou. Abychom zajistili, že transienční přepětí neohrozí systémy přenosu dat, musíme učinit řadu opatření chránících tato zařízení před jejich účinky. Základním podkladem pro posouzení rizik z atmosférických výbojů je soubor norem ČSN EN 62305-1 až ČSN EN 62305-4 (Ochrana před bleskem). [3]

1.3.2 Ochrana transilem (Transient Voltage Suppression diode)

Transil, někdy se také označuje jako TVS dioda, se principiálně blíží funkci Zenerovy diody a je přímo určený pro potlačování napěťových špiček. Tento typ ochrany výrazně zvyšuje odolnost zařízení proti poškození napětím indukovaným do přívodních vodičů. Transily však rozhodně nelze považovat za jedinou a dostatečnou ochranu, ale spíše za jeden ze stupňů ochrany. Součástí každé komunikační sběrnice by měla být alespoň integrovaná přepěťová ochrana před elektrostatickými výboji na bázi supresorů – transilů. [3]

1.3.3 Elektrostatický výboj (ElectroStatic Discharge)

Elektrostatický výboj může být vytvořen elektromagnetickou indukcí a nebo triboelektrickým³ jevem. Vzniká tak pole, jež může mít destruktivní charakter. Pro testování účinků tohoto elektrostatického pole existuje několik modelů, které jsou popsány mezinárodní standardizovanou normou IEC 61000-4-2. Modely jsou principiálně tvořeny zdrojem vysokého napětí, kondenzátorem (někdy tlumivkou) a rezistorem pro omezení testovacího vybíjecího proudu.

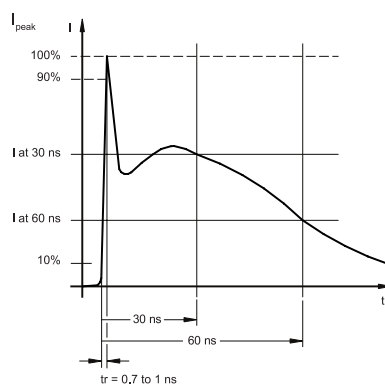
Norma IEC 61000-4-2 definuje čtyři třídy citlivosti zařízení na napětí v rozsahu $\pm 2\text{kV}$ až $\pm 15\text{kV}$. Třídy citlivosti jsou uvedeny v tab. 1.1.

Na obr. 1.4 je předepsaný průběh vybíjecího proudu. Jak již bylo uvedeno, proudový impulz má velice krátký časový charakter, ale množství přenesené energie může být postačující k částečné nebo úplné destrukci zařízení.

ESD Discharge Levels per IEC 61000-4-2					
Level	Test Voltage Air Discharge (kV)	Test Voltage Contact Discharge (kV)	First Peak Current (A)	Peak Current at 30 ns (A)	Peak Current at 60 ns (A)
1	2	2	7.5	4	2
2	4	4	15	8	4
3	8	6	22.5	12	6
4	15	8	30	16	8

tab. 1.1: Úrovně napětí a proudů dle IEC 61000-4-2 (převzato z [6])

³ Triboelektrický jev – jev, kdy elstat. náboj je generován kontaktem a následným oddělením dvou povrchů s různou materiálovou polaritou



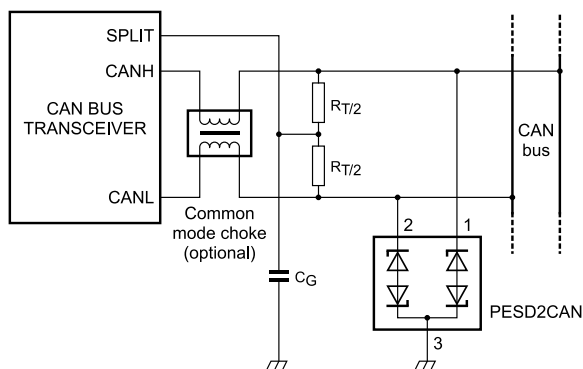
obr. 1.4: Průběh testovacího proudu

1.3.4 Ochrana sběrnice CAN

Pro ochranu sběrnice CAN proti elektrostatickému výboji (dále jen ESD), lze použít například ESD diodu PESD2CAN od firmy NXP, která je navržena pro ochranu obou vodičů (CAN – High a CAN – Low) sběrnice CAN. Dioda PESD2CAN je zobrazena na obr. 1.5 a doporučené schéma zapojení je na obr. 1.6. Vyrábí se v SMD verzi a to v pouzdru SOT – 23, což vede ke značné úspoře místa na desce plošného spoje. Ochranná schopnost této diody je do 30 kV, resp. do výkonové špičky $P_{pp} = 230 \text{ W}$ při délce trvání do 8 / 20 μs ESD pulsu.

Pin	Description	Simplified outline	Graphic symbol
1	cathode 1		
2	cathode 2		
3	common cathode		

obr. 1.5: Dioda PESD2CAN a její vnitřní zapojení



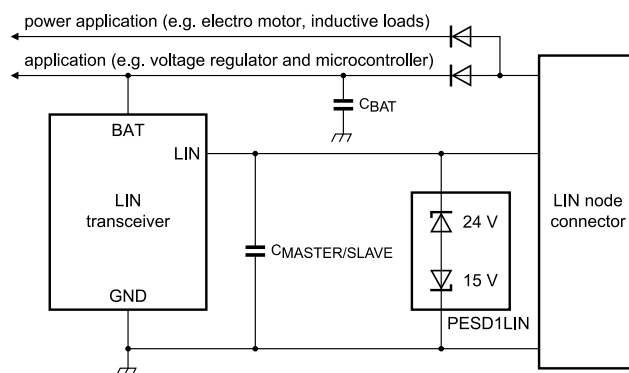
obr. 1.6: Doporučení zapojení ESD diody dle výrobce (převzato z [4])

1.3.5 Ochrana sběrnice LIN

Pro ochranu sběrnice LIN proti ESD výboji, lze stejně jako u sběrnice CAN, použít ochrannou diodu PESD1LIN rovněž od firmy NXP. Dioda je navržena pro ochranu vodiče sběrnice LIN vůči zemi, resp. kostře vozidla. Je vyráběna v SMD verzi v pouzdře SOD – 323. Dioda je zobrazena na obr. 1.7 a schéma doporučeného zapojení výrobcem je zobrazeno na obr. 1.8. Ochranná schopnost této diody je do 23 kV, resp. do výkonové špičky $P_{pp} = 160 \text{ W}$ při délce trvání do $8 / 20 \mu\text{s}$ ESD pulsu.

Pin	Description	Simplified outline	Graphic symbol
1	cathode 1 (15 V)		
2	cathode 2 (24 V)		

obr. 1.7: Dioda PESD1LIN



obr. 1.8: Doporučení zapojení ESD diody dle výrobce (převzato z [5])

2 Praktická část

Tato část diplomové práce se zabývá problematikou oživování hardwarové části měřicího zařízení s rozhraním CAN a LIN, které bylo navrženo a realizováno v rámci diplomové práce s názvem „Zařízení pro vysílání zpráv na sběrnici CAN“ pana Ing. Jakuba Hrdličky v akademickém roce 2011 / 2012 pod vedením pana Ing. Michala Kubíka, PhD. Měřicí karta byla v DP Ing. J. Hrdličky označována pod pracovním názvem „CANtron II“. V této práci je zařízení myšleno pod názvem „CANtron II v1.0“

Při seznamování se se schematickými podklady hardwarové části CANtronu II v1.0 (uvedeny v příloze DP Ing. J. Hrdličky) a jeho následném oživování, bylo odhaleno několik závažných a méně závažných chyb, které znemožňovaly řádnou funkčnost tohoto zařízení.

Proto se tato kapitola dále zabývá zcela novým návrhem druhé verze hardwarové části již výše zmíněného zařízení a popisuje možnosti a funkce nové verze měřicí karty, která je v této diplomové práci označována jako „CANtron II v2.0“.

2.1 CANtron II v1.0 – oživování DPS, popis chyb v návrhu

V následujících kapitolách jsou uvedeny a popsány jednotlivé závažné či méně závažné chyby zjištěné při oživování měřicího zařízení CANtron II v1.0 navrženého panem Ing. J. Hrdličkou. Jednotlivé chyby jsou očíslovány a označeny červenou elipsou. Vícenásobné chyby stejného charakteru jsou u čísla chyby označovány indexem a, b, c...

2.1.1 Blok napájecího zdroje

Níže vypsané chyby 1 – 4 se vztahují k obr. 2.1.

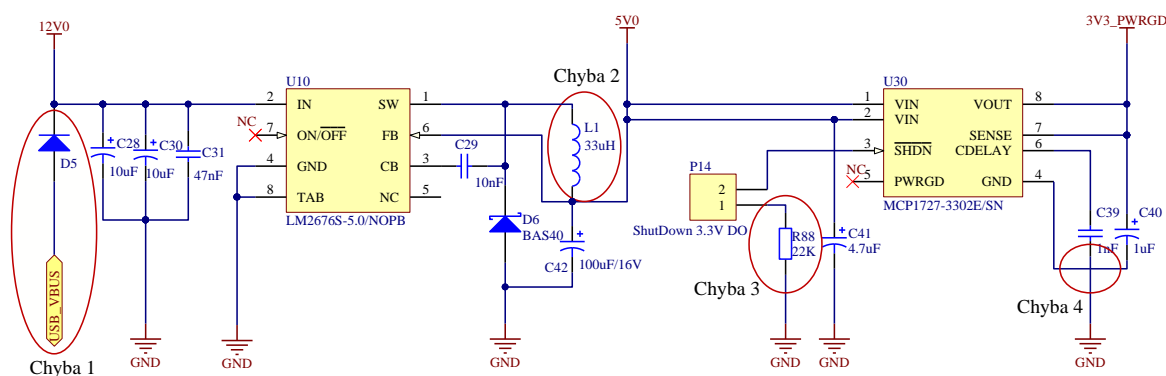
Chyba 1: Autor Ing. J. Hrdlička chtěl při návrhu měřicí karty nejspíše zajistit, aby bylo možné CANtron II v1.0 napájet skrze rozhraní USB za předpokladu, že zařízení není momentálně napájeno z hlavního 15pinového konektoru. Tuto funkcionalitu však není v tomto zapojení možné zajistit, jelikož napětí USB rozhraní je 5,0 V, které je přivedeno na spínaný stabilizátor LM2676S-5.0 ($U_{out} = 5,0V$) skrze diodu D5, na které vzniká v důsledku prahového napětí úbytek 0,7 V. Přivedené vstupní napětí stabilizátoru je tedy maximálně 4,3 V. Výrobce stabilizátoru uvádí $U_{in\ min} = 8,0 V$, tudíž napájení zařízení z USB rozhraní je nemožné.

Chyba 2: Autor v zapojení vstupního stabilizátoru napětí (LM2676S-5.0) nedbal doporučení výrobce a použil zde nedostatečně dimenzovanou externí cívku. I přes tento fakt zatím nebyla zjištěna při ožívování zařízení nesprávná funkčnost stabilizátoru, proto je tato cívka použita i v nové verzi CANtron II v2.0.

Značné problémy s ožíváním CANtronu II v1.0 byly spojeny s nevhodným návrhem zapojení LDO regulátoru MCP1727-3302E s výstupním napětím $U_{out} = 3,3 \text{ V}$, který zde slouží pro napájení MCU STM32F207VGT6 a dalších integrovaných obvodů.

Chyba 3: Použití rezistoru R_{88} mezi potenciálem země a ovládacím pinem SHDN u LDO napěťového regulátoru se projevilo jako nevhodné, protože při požadavku přechodu regulátoru do Shut – down módu na rezistoru R_{88} vznikl úbytek napětí, čímž nebyla dodržena minimální požadovaná úroveň napětí pro přechod regulátoru do úsporného módu. Regulátor tak náhodně přecházel mezi režimy Power a Shut – down a řízení pracovního módu, resp. udržení regulátoru v provozu, nebylo v této konfiguraci možné.

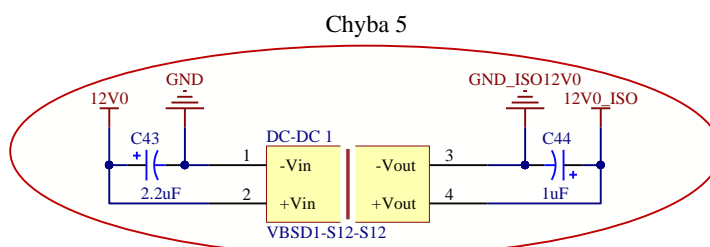
Chyba 4: Největší problém v návrhu napájecího zdroje je označen chybou č. 4 na obr. 2.1. Nevhodným postupem při návrhu schématu zapojení regulátoru U_{30} autor neuzemnil pin GND samotného LDO regulátoru, resp. nevytvořil uzel v označené oblasti schématu a tím bylo způsobeno značné kmitání výstupního napětí regulátoru. Toto natolik zkreslené napětí znemožňovalo spolehlivé napájení a funkci dalších částí zařízení. Např. takto napájené MCU vykazovalo značnou nestabilitu funkcionalit a náhodně, avšak často, vyvolávalo power – reset sekvenci.



obr. 2.1: Schéma zapojení napájecího zdroje (převzato z [7])

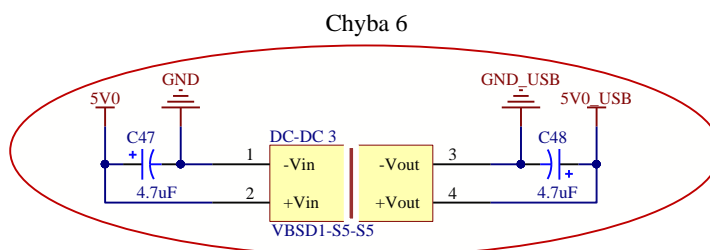
Níže vypsané chyby 5 – 8 se vztahují k obr. 2.2, obr. 2.3 a obr. 2.4

Chyba 5: Ing. J. Hrdlička ve svém návrhu zdrojové části použil pro galvanicky oddělené napájení dalších částí obvodu izolovaný DC – DC měnič 12V – 12V. Na vstup měniče je přivedeno vstupní napětí (chráněné polovodičovou pojistkou) přímo z hlavního 15 pinového konektoru. Vzhledem k předpokladu užití měřicí karty v automobilech můžeme čekat velikost palubního napájecího napětí okolo 14,4 V i vyšší. Toto napětí je tedy přímo přivedeno na použitý DC – DC měnič skrze návěští 12V0 zobrazené na obr. 2.2. Takto navržené zapojení vstupu měniče je však zcela nevhodné, jelikož výrobce použitého DC – DC měniče typu VBSD1-S12-S12 uvádí maximální vstupní napětí $U_{in\ max} = 13,2\ V$, tudíž při připojení CANtronu II v1.0 k palubní síti automobilu může dojít ke značnému přehřívání či destrukci tohoto DC – DC měniče.



obr. 2.2: Izolovaný DC – DC měnič 12V – 12V (převzato z [7])

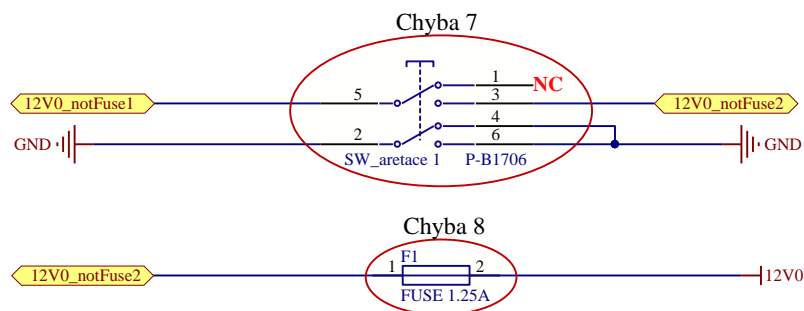
Chyba 6: Dále autor v návrhu napájecí části použil izolovaný DC – DC měnič VBSD1-S5-S5 pro galvanicky oddělené napájení rozhraní USB. Současně autor v návrhu zařízení použil pro galvanické oddělení USB izolátor ADuM4160, který již izolované napájení obsahuje. Bylo tedy navrženo dvojité galvanické oddělení napájecí části USB rozhraní, tudíž zmíněný použitý DC – DC měnič na obr. 2.3 je v zařízení redundantní a zbytečně zvyšuje spotřebu.



obr. 2.3: Izolovaný DC – DC měnič 5V – 5V (převzato z [7])

Chyba 7: Autor při návrhu zařízení uvažoval hlavní vypínač – tlačítko P-B1706 s aretací, které však při realizaci DPS nebylo osazeno. Při snaze dohledat toto tlačítko u známých dodavatelů elektrotechnických součástí, bohužel nebylo žádné nalezeno. Při srovnání s tlačítky se stejným pouzdem nesouhlasil použitý footprint a proto bylo tlačítko nahrazeno drátovou propojkou.

Chyba 8: Při návrhu proudového jištění CANtronu II v1.0 byla autorem nevhodně zvolena nadproudová pojistka v pouzdru TO – 92. Při hledání náhradní pojistky v tomtéž pouzdru byla dostupnost téměř nulová.



obr. 2.4: Schéma zapojení hlavního vypínače a proudové pojistky (převzato z [7])

2.1.2 Blok zapojení MCU

Následující chyby 9 – 11 jsou vztaženy k obr. 2.5 na následujícím listu.

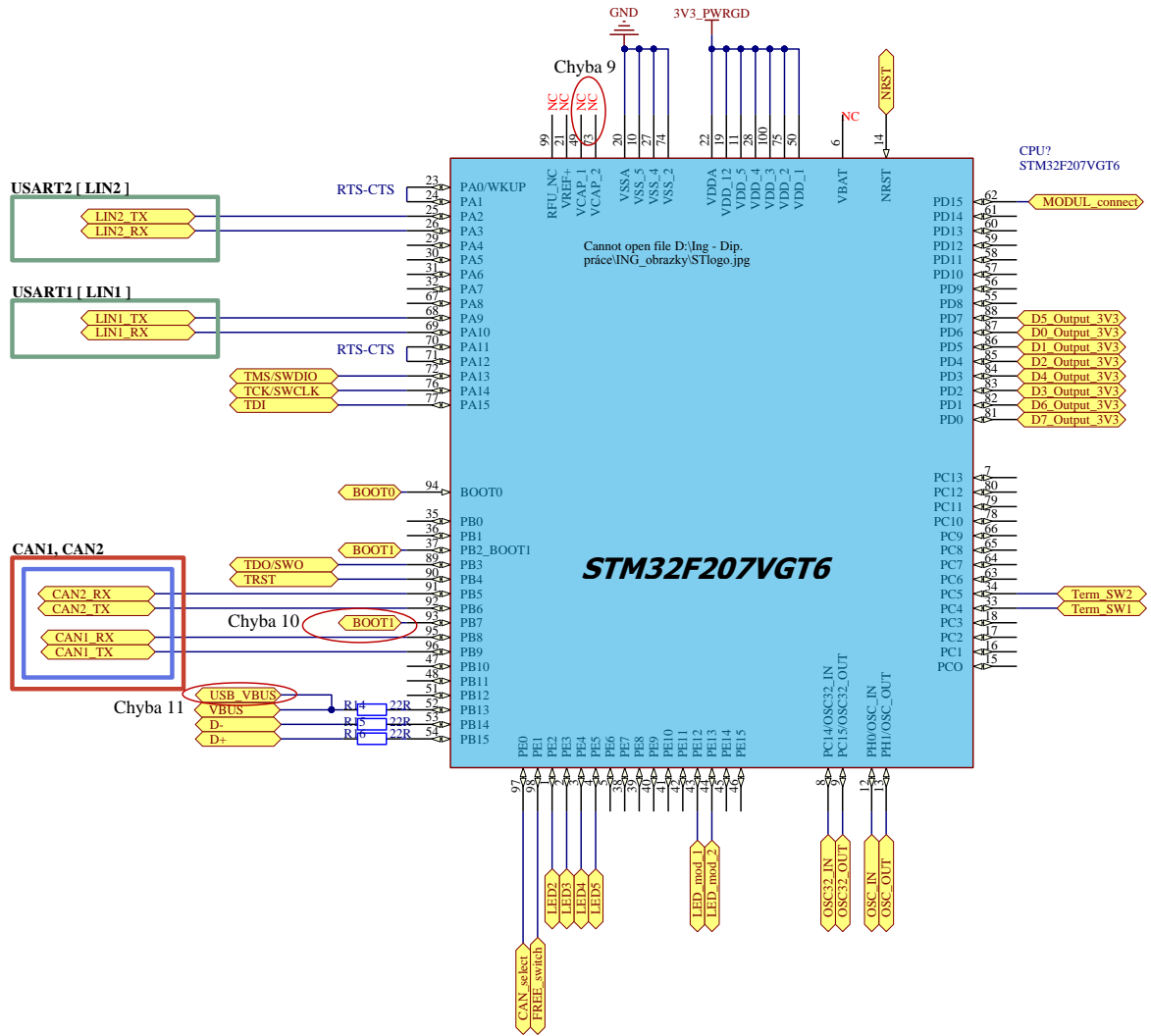
Chyba 9: Další závažná chyba v diplomové práci Ing J. Hrdličky byla zjištěna při zkoumání jednotlivých schémat zapojení, konkrétně ve schématu zapojení MCU. Autor v návrhu vůbec neuvažoval užití keramických kondenzátorů (2,2 μ F). V aplikačních poznámkách k MCU výrobce (ST Microelectronics) výhradně doporučuje jejich použití při návrhu zařízení, jelikož tyto kondenzátory jsou nedílnou součástí integrovaného napěťového regulátoru pro napájení jádra MCU a jejich absence může způsobit nefunkčnost MCU. To se také v praxi při ožiování CANtron II v1.0 potvrdilo v podobě jeho nestabilního chování.

Chyba 10: MCU disponuje dvěma externími piny pro výběr čtení bootovací sekvence z paměti FLASH nebo RAM po náběhu napájení. V elektrotechnických poznámkách (electrical notes, [8] str. 36) použitého MCU jsou pro tuto funkci určeny piny č. 94 (Boot0) a č. 37 (Boot1, PB2). Autor signál "BOOT1" přivedl ještě z neznámých důvodů na pin č. 93, což může být pro programátora matoucí, či pro některé aplikace nežádoucí.

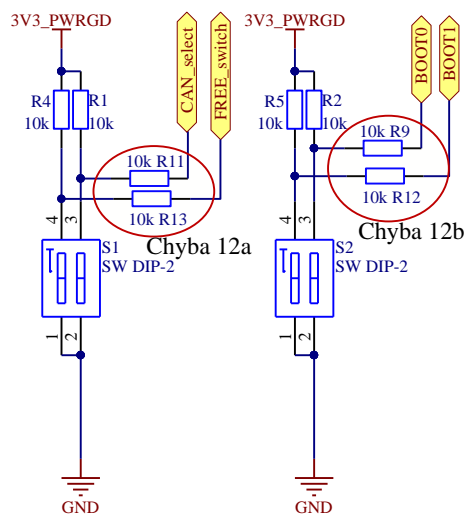
Chyba 11: Návěští USB_VBUS na obr. 2.5 bylo již řešeno u chyby č. 1, kde autor nevhodně přivedl napájení z USB rozhraní na vstup napájecího zdroje.

Chyby 12a a 12b jsou vztaženy k obr. 2.6 na následujícím listu.

Chyba 12a,b: U signálů CAN_select, FREE_switch, BOOT0 a BOOT1 na obr. 2.6 autor nevhodně přidal do série rezistory R_{11} , R_{13} , R_9 a R_{12} o hodnotě 10 k Ω . Při neoptimálním naprogramování MCU (zapnutí interních pull-up rezistorů MCU) mohou způsobovat úbytky napětí na výše uvedených rezistorech nefunkčnost vypínačů S1 a S2, resp. úbytky na rezistorech způsobí napěťový posuv výše zmíněných signálů a ty mohou být na vstupech GPIO brány MCU špatně vyhodnoceny.



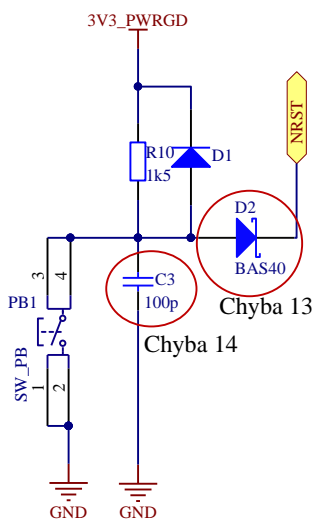
obr. 2.5: Zapojení MCU (převzato z [7])



obr. 2.6: Schéma zapojení CAN speed select a Boot select vypínačů (převzato z [7])

Chyba 13: Při návrhu resetovacího obvodu MCU Ing. J. Hrdlička z neznámých důvodů nevhodně vložil schottkyho diodu do série s resetovacím signálem NRST na obr. 2.7, která svými vlastnostmi znemožňovala tlačítkové ovládání resetovacího signálu a MCU tak na povel resetu nereagovalo.

Chyba 14: Autorem navržený a použitý blokovací keramický kondenzátor (paralelně k tlačítku PB1) o hodnotě 100 pF nekoresponduje s výrobcem doporučenou hodnotou 100 nF.

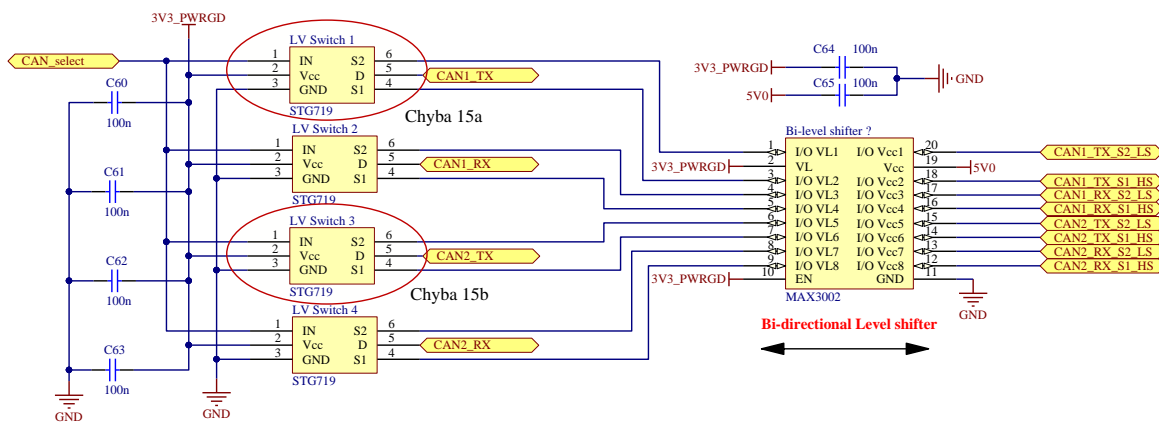


obr. 2.7: Schéma zapojení resetovacího obvodu (převzato z [7])

2.1.3 Blok zapojení převodníků napět'ových úrovní

Chyba 15a,b: Na obr. 2.8 byla Ing. J. Hrdličkou navržena funkce výběru napět'ových úrovní (CAN – High speed, CAN – Low speed) skrze elektronické přepínače STG719. Při oživování zařízení bylo zjištěno, že autorem uvažovaná konfigurace přepínání komunikačních signálů pro výběr napět'ových úrovní sběrnice CAN byla zvolena nevhodně. Autor zde spojil výstupy obou budičů (CAN – HS, CAN – LS) paralelně, čímž tato uvažovaná funkcionalita ztratila na významu, jelikož vstupní a výstupní signály budičů se tímto spojením navzájem ruší a přepínání budících signálů v této konfiguraci tak nemá smysl.

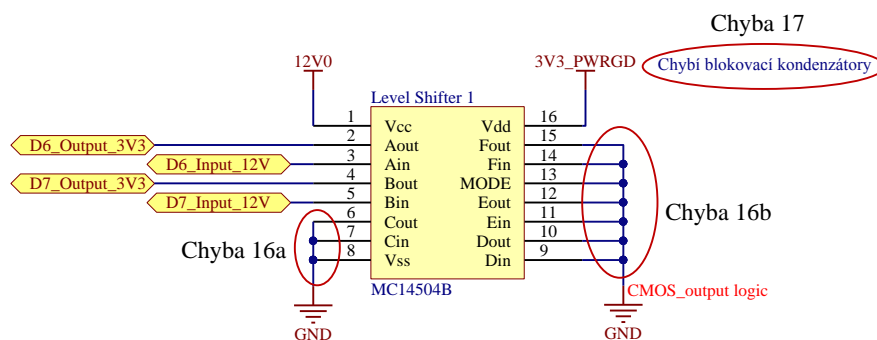
Tento problém se rovněž týká chyby č. 31 na straně č. 34 u obr. 2.15.



obr. 2.8: Schéma zapojení elektronických přepínačů (převzato z [7])

Chyba 16a,b: Autor během návrhu „Level shifterů“ nevhodně zvolil zapojení použitých IO, kde uzemnil jejich CMOS výstupy, což vede k destrukci dané součástky a zároveň zvolil footprint špatně dostupného pouzdra (TSSOP–16) těchto převodníků. Právě z důvodu špatného návrhu zapojení a nedostupnosti pouzdra nebyly zmíněné Level shiftery (MC14504BD) při realizaci DPS CANtronu II v1.0 nikdy osazeny, resp. nemohly by být v tomto zapojení nikdy použity.

Chyba 17: Při návrhu vstupních „Level shifterů“ autor neuvvažoval blokovací keramické kondenzátory proti rušení napájecí větve od integrovaných obvodů.



obr. 2.9: Schéma zapojení převodníků napětových úrovní (převzato z [7])

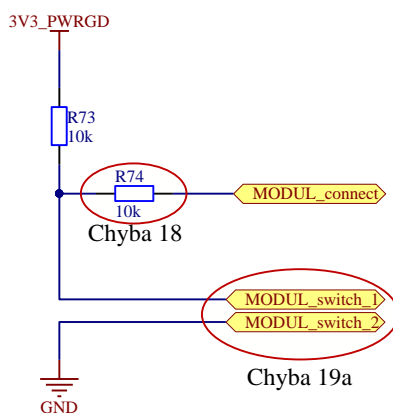
2.1.4 Blok zapojení testovacích a připojovacích obvodů

Autor při návrhu CANtron II v1.0 uvažoval možnost duálního vysílání zpráv na sběrnice CAN a LIN skrze dva totožné komunikační moduly. První komunikační modul byl tvořen spolu s napájecím zdrojem a řídicím MCU na řídicí DPS a druhý komunikační modul byl navržen tak, aby zde byla možnost jeho případného odejmutí. Připojitelnost 2. komunikačního modulu k řídicí DPS byla zajištěna pomocí tzv. "headerů".

Chyba 18: Aby bylo možné pomocí MCU testovat, zda je 2. komunikační modul aktuálně připojen k řídicí DPS či nikoliv, zavedl autor ze signálového headeru odnímatelného modulu do MCU kontrolní signál, na obr. 2.10 označen jako MODUL_connect, který byl skrze pull – up rezistor (10 kΩ) přiveden na napájecí napětí a v případě připojeného odnímatelného modulu byl tento signál stažen na potenciál země. Autor zde opět nevhodně vložil rezistor R74 do série s kontrolním signálem, čímž může vzniknout stejná chyba vyhodnocení signálu, která byla zmíněna již u chyby č. 12 na str. 26.

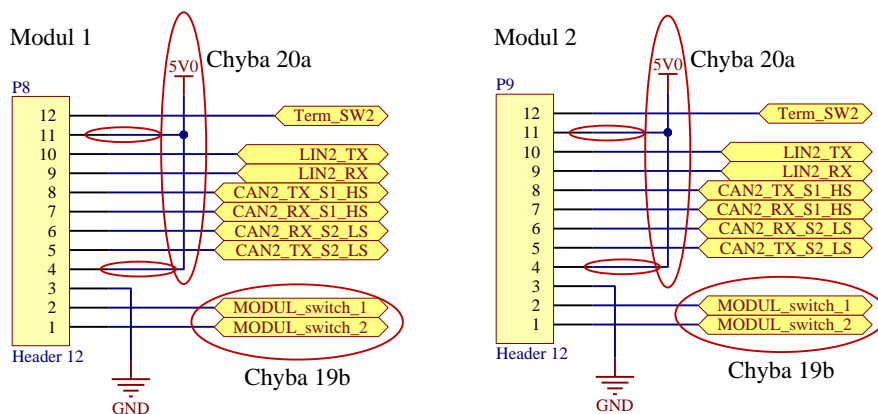
Následující chyby 19a a 19b se vztahují k obr. 2.10 a obr. 2.11.

Chyba 19a,b: Jak již bylo uvedeno u chyby č. 18, autor zde pro testování připojení odnímatelného komunikačního modulu použil zapojení, které je zobrazeno na obr. 2.10. Signálová návěští MODUL_switch1,2 jsou přivedena na signálový header, který je umístěný na řídicí DPS a zároveň byla tato návěští zkopírována i na signálový header odnímatelného modulu, čímž vznikla další chyba a testování připojení 2. modulu tak nebylo funkční, jelikož nebyla tato návěští na 2. modulu spojena. Tato chyba jistě vznikla pouhým zkopírováním konfigurace signálového headeru modulu 1 bez dalších nutných úprav zkopírovaného headeru na obr. 2.11 vpravo.

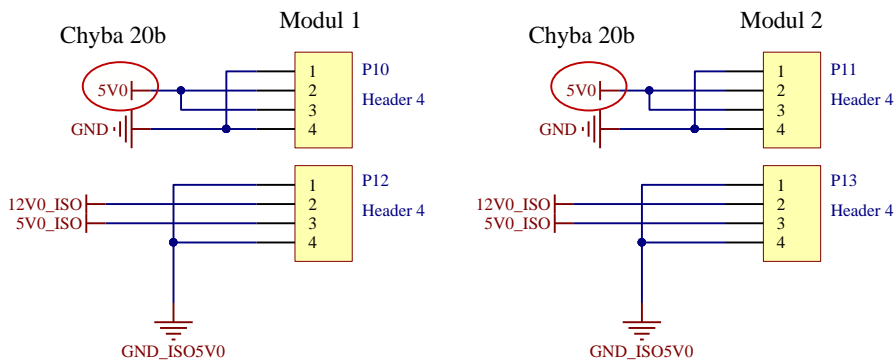


obr. 2.10: Testování připojení 2. komunikačního modulu (převzato z [7])

Chyba 20a,b: Tato chyba je vztažena k obr. 2.11 a obr. 2.12. Autor zde připojil na signálový header a současně na 4 pinový napájecí header komunikačních modulů napájecí napětí 5V0, viz obr. 2.12. Takto přivedené napájecí napětí z více míst nebylo při samotném návrhu DPS zohledněno (ošetřeno) a na realizované DPS tak byla vytvořena vícenásobná napěťová smyčka, která může způsobovat svými úbytky napětí rušení některých IO.



obr. 2.11: Konfigurace připojovacích konektorů komunikačních modulů (převzato z [7])



obr. 2.12: Konfigurace napájecích konektorů komunikačních modulů (převzato z [7])

2.1.5 Blok zapojení komunikačních obvodů

Autor zde rozdělil komunikační modul na tři hlavní části: blok komunikace po sběrnici LIN a dva bloky komunikace po sběrnici CAN (CAN – HS, CAN – LS). Při návrhu schématu zapojení komunikačních obvodů Ing. J. Hrdlička nezohlednil některá výrobcem doporučená obvodová řešení použitých IO (budiče CAN, LIN), čímž se tak dopustil v návrhu CANtron II v1.0 několika dalších chyb.

Některé níže popsané chyby v zapojení byly při ožívování jednotlivých bloků komunikačního obvodu natolik kritické, že i přes snahu jejich odstranění (po nahrání oživovací sekvence) MCU okamžitě shořelo a následovala jeho nutná výměna. Na základě této skutečnosti, a výše či dále popsaných chyb, bylo další ožívování CANtron II v1.0 ukončeno a přešlo se ke zcela novému návrhu měřicího zařízení, viz kapitola 2.2 na str. 35.

Následující popis chyb je vztažen k obr. 2.13, obr. 2.14 a obr. 2.15.

Chyba 21a,b: V obvodovém řešení použitých optoelektronických izolátorů (6N137) autor neuvažoval ze strany MCU, ani ze strany sběrnicových budičů, sériové ochranné rezistory komunikačních signálů, což může mít při nedostatečně ošetřeném naprogramování firmware pro použitý MCU kritické či dokonce destruktivní následky.

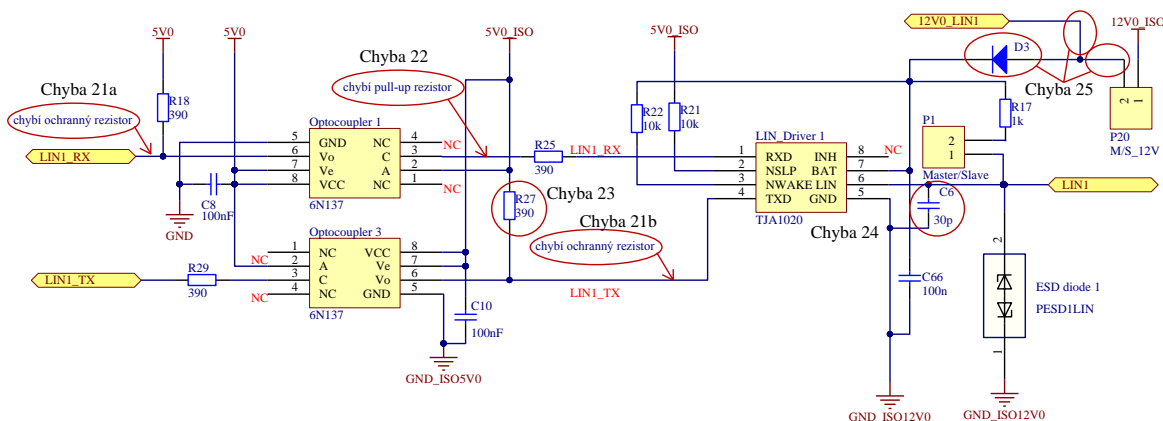
Chyba 22: V obvodové části schématu na obr. 2.13, mezi optoelektronickými izolátory a budiči sběrnicových signálů, autor nerespektoval u budiče TJA1020 výrobcem doporučené použití pull – up rezistorů o hodnotě 2,2 k Ω , jejichž použití zajišťuje klidový stav komunikačních signálů RxD a TxD.

Chyba 23: Tato chyba je úzce spjata s chybou č. 22. U komunikačního signálu TxD je sice pull – up rezistor použit, ale autorem zvolená hodnota rezistoru nekoresponduje s doporučenou hodnotou výrobce použitého budiče TJA1020 sběrnice LIN.

Chyba 24: Použitá kapacita keramického kondenzátoru C6 na obr. 2.13 nesouhlasí s doporučenou hodnotou, kterou výrobce uvádí v aplikačním zapojení použitého budiče. Autor v zapojení použil kondenzátor o kapacitě 30pF, výrobcem doporučená hodnota je však 3,3 nF.

Chyba 25: Ing. J. Hrdlička v části schématu napájení budiče TJA1020 z baterie (skrze LIN konektor) nebo z galvanicky odděleného DC – DC měniče (na řídicí DPS) nevhodně navrhl použití diody D3 na obr. 2.13, která v obvodu měla sloužit jako ochrana proti přepólování. V případě současného napájení budiče ze sběrnice a DC – DC měniče

tak nejsou tyto dva zdroje napětí chráněny vůči sobě, čímž může dojít ke zničení např. DC – DC měniče. V naznačených oblastech napájecích větví u chyby č. 25 autor mohl místo D₃ použít dvě usm. diody (obě polarizované ve směru D₃), které by tím tak problém rizika zničení uvažovaného DC – DC měniče vyřešily.



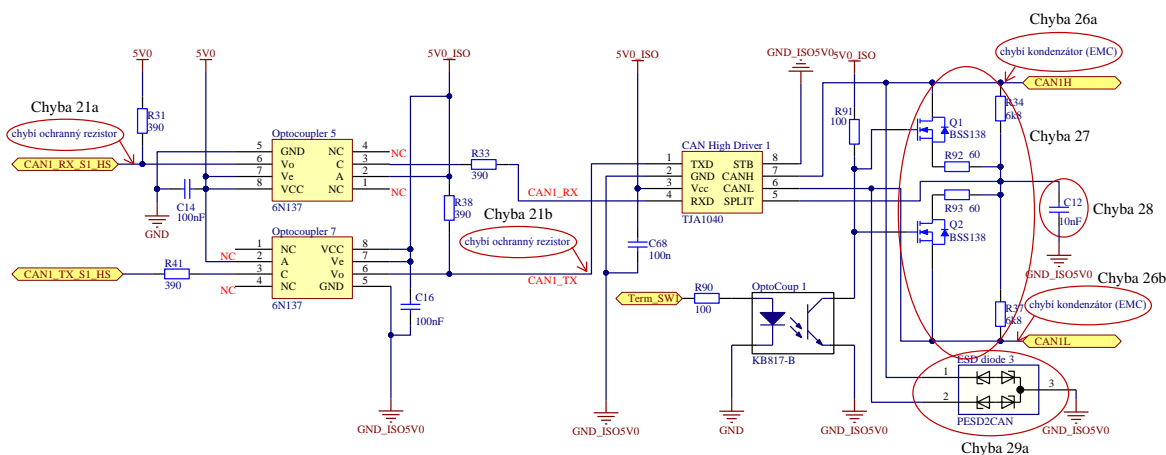
obr. 2.13: Schéma komunikačního obvodu sběrnice LIN (převzato z [7])

Chyba 26a,b: Autor u zapojení CAN – HS budiče TJA1040 opět nedbal na výrobcem doporučené aplikační zapojení a v návrhu tak nepoužil na výstupu budiče keramické kondenzátory o hodnotě 82pF, které by tak zlepšily EMC vlastnosti sběrnice CAN.

Chyba 27: Na obr. 2.14 je zobrazeno autorem navržené zapojení, jehož funkcí by mělo být zajištění výběru koncové terminace (pomocí rezistorů R₉₂, R₉₃) sběrnice CAN. Výběr terminačních rezistorů je řízen pomocí spínání tranzistorů BSS138 (N – kanál DMOS) skrze galvanicky oddělený řídicí signál z MCU. Takto chybně navržená konfigurace zapojení není již z principu chování tranzistorů Q₁ a Q₂ v obvodu schopna správné funkce.

Chyba 28: Použitá kapacita kondenzátoru C12 u signálu SPLIT na obr. 2.14 opět nesouhlasí s doporučenou hodnotou výrobce uvedenou v aplikačním zapojení použitého budiče TJA 1040. Ing. J. Hrdlička v zapojení použil kondenzátor o kapacitě 10nF a výrobcem doporučená kapacita je 47 nF.

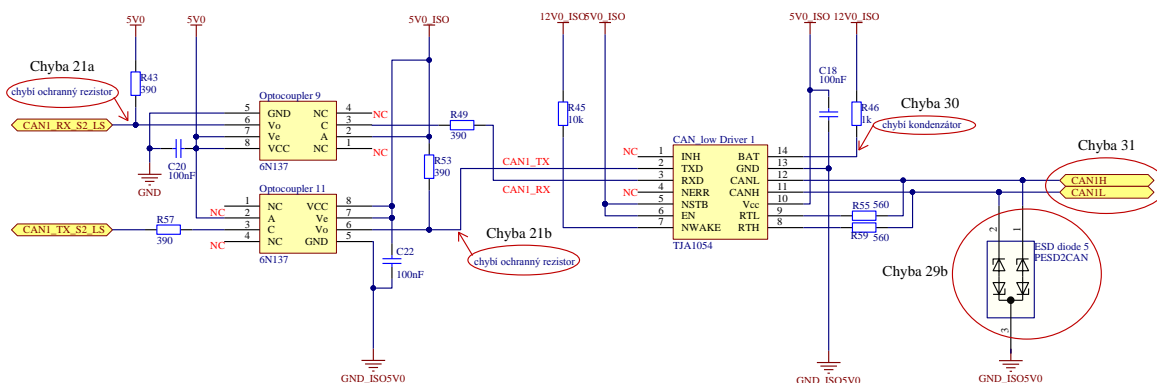
Chyba 29: Při návrhu Ing. J. Hrdlička uvažoval jako ochranu výstupních signálů sběrnice CAN pomocí ESD diody PESD2CAN od firmy NXP, kterou však z nepochopitelného důvodu použil u obou komunikačních obvodů (CAN – HS, CAN – LS), přičemž výstupní signály obou komunikačních obvodů jsou vyvedeny na jeden společný konektor. ESD dioda tak byla zbytečně použita dvakrát na stejný signál.



obr. 2.14: Schéma zapojení komunikačního obvodu CAN – High speed (převzato z [7])

Chyba 30: Autor při návrhu CAN – LS budiče opět nepoužil výrobcem doporučený keramický kondenzátor 10 nF (u signálu BAT) použitého budiče TJA1054.

Chyba 31: Jak již bylo zmíněno u chyby č. 15 na str. 28, autor ve schématu zapojení komunikačních obvodů spojil výstupní signály (CAN – H, CAN – L) obou budičů paralelně, přičemž u budiče TJA1054 ještě prohodil návěští těchto signálů, čímž spojil signály CAN – H a CAN – L dohromady. Původní uvažovaná funkcionlita výběru napěťových úrovní sběrnice CAN tak zcela ztratila na významu, jelikož signály obou budičů se tímto spojením výstupních vodičů navzájem ruší a vysílání dat na sběrnici CAN či jejich příjem je tak zcela nemožné.



obr. 2.15: Schéma zapojení komunikačního obvodu CAN – Low speed (převzato z [7])

2.2 CANtron II v2.0

Po více než tři měsíčním bezúspěšném ožívování měřicího zařízení CANtron II v1.0, navržené Ing. J. Hrdličkou a neustálém nalézání dalších chyb, se všechny tyto více či méně závažné chyby nepodařilo odstranit, proto na základě domluvy se současným vedoucím této diplomové práce, Ing. Kamilem Kosturikem, PhD. a Ing. Michalem Kubíkem, PhD. (tehdejší vedoucím DP Ing. J. Hrdličky), bylo veškeré další ožívování CANtronu II v1.0 ukončeno a přešlo se k úplně novému návrhu tohoto měřicího zařízení.

2.2.1 Návrh CANtron II v2.0

Tato kapitola se zabývá zcela novým návrhem měřicího zařízení s pracovním názvem CANtron II v2.0. Vlastní návrh jednotlivých schémat zapojení měřicího zařízení je založen na prostudování technických dokumentací (datasheets) a aplikačních poznámek (application notes) vydaných výrobcem použitých integrovaných obvodů. V návrhu jsou také zohledněny chyby nalezené v CANtron II v1.0, které jsou popsány v kapitole 2.1 *CANtron II v1.0 – ožívování DPS, popis chyb v návrhu* a dále jsou u zařízení inovovány některé stávající funkcionality oproti původní verzi navržené Ing. J. Hrdličkou.

Samotný návrh schémat zapojení a DPS probíhal v licencovaném komplexním návrhovém prostředí Altium Designer v10.7. Možnost pracovat v tomto prostředí a studentskou licenci, poskytlo RICE (regionální inovační centrum elektrotechniky).

Celkové schéma zapojení CANtron II v2.0 je v projektu Altium Designer v10.7 pro přehlednost rozděleno pomocí hierarchické struktury, která je tvořena devíti schematickými listy podle obvodových řešení jednotlivých bloků (napájecí zdroj, MCU, USB rozhraní, level shiftery, signalizace, komunikační moduly, terminace sběrnic, konektory a header konektory) a nadřazeným hlavním *Top_schéma* listem. Výstupem schematických listů jsou tzv. porty s příznačnými názvy signálů a vzájemná provázanost těchto portů je zajištěna propojením pomocí signálových návěští v *Top_schéma* listu. Dále je v projektu vytvořen hlavní soubor *CANtron_II.PcbDoc* s návrhem DPS, který obsahuje dvě samostatné části DPS a tyto části jsou jednotlivě překopírovány (čistě pro výrobní účely) do dalších dvou souborů s názvy *CANtron_II – modul 1.PcbDoc* a *CANtron_II – modul 2.PcbDoc*. Součástí projektu je také vytvořená integrovaná knihovna všech použitých součástek, které byly v návrhu zařízení použity a dále odděleně vygenerované výstupní soubory GERBER (obou částí zařízení) potřebné pro výrobu DPS, která byla vyrobena firmou PragoBoard s.r.o. prototypovou výrobou – POOL servis.

2.2.2 Osazení a oživení DPS

Po dodání DPS firmou PragoBoard s.r.o. následovalo její ruční osazení, zapájení a oživení. Osazování DPS probíhalo blokově, nikoliv najednou, a to z důvodu zabránění případných rozsáhlejších chyb při samotném oživování zařízení. Systém osazování byl tedy totožný se systémem rozdělení jednotlivých bloků schémat v projektu vytvořeném v návrhovém prostředí Altium Designer v10.7. Nejprve byl osazen napájecí zdroj, poté byla osciloskopicky ověřena jeho správná funkce, dále byl osazen blok MCU, ověřeny jeho funkce atd. Ověření jednotlivých funkcionalit a periférií měřicího zařízení CANtron II v2.0 probíhalo pomocí předem připravených testovacích sekvencí, které byly postupně nahrávány do MCU. Testovací sekvence byly napsány jazykem "C" ve vývojovém programovém prostředí Atollic TrueSTUDIO for ARM Lite v3.3.0. od firmy Atollic Inc. a následně v MCU odladěny pomocí integrovaného ladícího nástroje v Atollic TrueSTUDIO. Komunikace mezi MCU a debuggrem probíhala skrze protokol ST – LINK V2 a programovací rozhraní SWD.

Při oživování DPS byly zjištěny tři drobné chyby způsobené nevhodným návrhem ve schéma zapojení:

Chyba 1: Při návrhu bloku schéma zapojení Level Shifterů byly pro převod napět'ových úrovní digitálních vstupů (12 V) na nižší napět'ovou úroveň (3,3 V) pro vstupní bránu MCU použity integrované obvody MC14504BDG, u nichž bylo opomenuto ošetření CMOS vstupů pomocí Pull – down rezistorů o hodnotě 100 k Ω .

Řešení: Chyba byla odstraněna a Pull – down rezistory byly do obvodu vhodně dodány.

Chyba 2: Ve schématu zapojení zajišťující přepínatelnou terminaci sběrnice CAN byl nevhodně zapojen signál SPLIT (VREF) použitého CAN – HS budiče TJA1050, který svou funkcí při nastavení CAN – LS komunikace způsoboval konflikt v buzení sběrnicových signálu patřičným budičem TJA1054.

Řešení: Tato chyba byla vyřešena odpojením pinu SPLIT CAN – HS budiče TJA1050 od terminace sběrnice CAN, tudíž budič bude v obvodu pracovat bez možnosti funkce SPLIT, která však nebude mít zásadní vliv na správnou činnost budiče. Řešení chyby ve smyslu zachování funkce SPLIT u budiče TJA1050 s sebou nese rozsáhlejší zásah do změny návrhu postižené části obvodu.

Chyba 3: Jednou z uvažovaných funkcionalit při návrhu zařízení byla možnost samostatného izolovaného napájení CANtronu II v2.0 z rozhraní USB. Stejně tak jako u zařízení CANtron II v1.0 byl ve schématu zapojení této periferie použit USB izolátor ADuM4160, u kterého se při oživování zařízení zjistilo, že tuto funkci nepodporuje.

Řešení: Pro oživování zařízení a možnosti napájení zařízení z rozhraní USB byl dočasně vytvořen bypass napájecí části USB izolátoru, který tímto výše zmíněnou funkcionalitu sice umožňuje, ale napájené zařízení již není galvanicky odděleno od rozhraní USB. Řešení se zachováním kompletně galvanicky odděleného zařízení od USB rozhraní vyžaduje nahrazení dočasného bypassu galvanicky odděleným DC – DC měničem 5 V / 5V, např. typem IL0505S od firmy XP Power.

Na základě uvedených řešení výše popsaných chyb byly tyto závady opraveny i v původním návrhu DPS CANtron II v2.0.

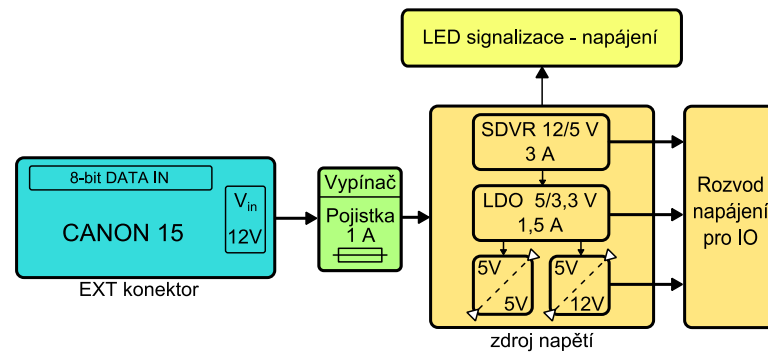
2.2.3 Blokové schéma

Jak již bylo uvedeno v kapitole 2.2.1 na str. 35, celkové schéma zapojení bylo při návrhu zařízení rozděleno do několika hlavních bloků, jejichž provázání je zobrazeno na obr. 2.21 na straně 43. V následujících kapitolách jsou tyto jednotlivé bloky blíže specifikovány a dále jsou uvedeny typy integrovaných obvodů použitých v dané oblasti.

2.2.4 Napájecí zdroj

Blok stejnosměrného zdroje napětí je tvořen několika integrovanými obvody, jejichž výstupem jsou napětí o hodnotách 12 V, 5 V, 3,3 V a galvanicky oddělená napětí 12V a 5 V potřebná pro napájení určitých částí obvodů měřicího zařízení. Předpokládané vstupní napětí zdroje pohybující se mezi 12 – 16 V (z palubní sítě automobilu) je přivedeno z 15 pinového konektoru CANON 15 a je možné ho spínat hlavním vypínačem s aretací. Vstup zdroje je vybaven nadproudovou ochranou (SMD nevratná tavná pojistka $I_{\max} = 1 \text{ A}$) a ochranou proti přepólování (Schottky dioda SK24A, $V_F = 0,35 \text{ V}$). Vstupní napětí je přivedeno do spínaného step – down napěťového regulátoru (SDVR) LM2676S-5.0 s konst. výstupním napětím $U_{\text{out}} = 5\text{V}$ a maximálním výstupním proudem $I_{\text{out max}} = 3 \text{ A}$. Toto napětí je dále přivedeno do LDO regulátoru MCP1727-3302E-SN s výstupním napětím $U_{\text{out}} = 3,3 \text{ V}$ a $I_{\text{out max}} = 1,5 \text{ A}$. Tento LDO regulátor slouží k napájení MCU a jeho periferií a v případě potřeby je možné jej uvést do režimu Shut – down pomocí jumperu (zkratovací můstek). Ve zdroji jsou také použity

galvanicky oddělené DC – DC měniče IL0505S (5 V / 5 V) a IL0512S (5 V / 12 V) od firmy XP Power s výstupní zatížitelností $P_{out} = 2 \text{ W}$, které slouží pro napájení galvanicky oddělených komunikačních obvodů. Přítomnost napětí v jednotlivých napájecích větvích měřicího zařízení je signalizována LED diodami příslušné barvy (3,3 V – oranžová, 5 V – zelená, 12 V – červená).



obr. 2.16: Blokové schéma napájecího zdroje

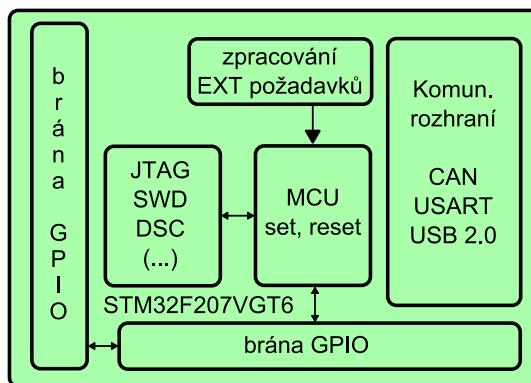
2.2.5 Blok MCU

Jádrem měřicího zařízení CANtron II v2.0 je mikrokontroler STM32F207VGT6 od firmy ST Microelectronics založený na 32bitové platformě ARM Cortex M3.

Základní charakteristika STM32F207VGT6:

- Pouzdro LQFP100
- Jádru ARM 32-bit Cortex M3 s adaptivním real - time akcelerátorem
- 1 MB Flash
- Taktovací frekvence do 120MHz
- Výkon 150 DMIPS, 1.25 DMIPS / MHz
- 128 + 4 kB SRAM
- Paralelní LCD rozhraní
- Interní 16 MHz RC oscilátor
- 3 x 12-bit AD převodník
- 2 x 12-bit DA převodník
- 16 kanálů DMA
- 12 x 16-bit a 2 x 32-bit čítač / časovač
- SWD a JTAG rozhraní
- 5 x 16-bit GPIO porty (A, B, C, D, E)
- 3 x I²C
- 4 x USART, 2 x UART
- 3 x SPI, 2 x I²S
- 2 x CAN
- USB 2.0 fullspeed (OTG)
- Ethernet
- 8 až 14 bitové paralelní video rozhraní (do 48 MB / s)
- CRC jednotka (96-bit uniq ID)
- Analogový generátor náhodného čísla (32 bitové číslo)

MCU je napájeno z výše uvedeného LDO regulátoru s výstupním napětím $U_{\text{out}} = 3,3 \text{ V}$, jelikož pro své funkce a periferie využívá 3,3 V logiku, ale vstupy GPIO bran umožňují rovněž přivedení 5 V (TTL) logiky. Frekvence jádra mikrokontroleru je zajištěna externím keramickým rezonátorem o kmitočtu 16 MHz a pro případnou aplikaci MCU v reálném čase byl k CLK bráně přidán keramický rezonátor s kmitočtem 32,768 kHz. Na obr. 2.17 je zobrazeno principiální schéma využitých periférií MCU v měřicím zařízení.



obr. 2.17: Principiální schéma využitých periférií MCU

2.2.6 blok HW konfigurace MCU

Hardwarová konfigurace představuje fyzická nastavení MCU do požadovaných stavů (pomocí tlačítek, přepínačů), vyvolávající požadované vnitřní či vnější funkce, které byly do MCU implementovány.

Možnost naprogramování řídicího firmwaru do MCU zajišťují programovací rozhraní JTAG (20 pinový header konektor pro architektury ARM) nebo ISP rozhraní SWD (4 pinový header konektor), ke kterému je nutné použít programátor s implementovaným protokolem ST – LINK V2.

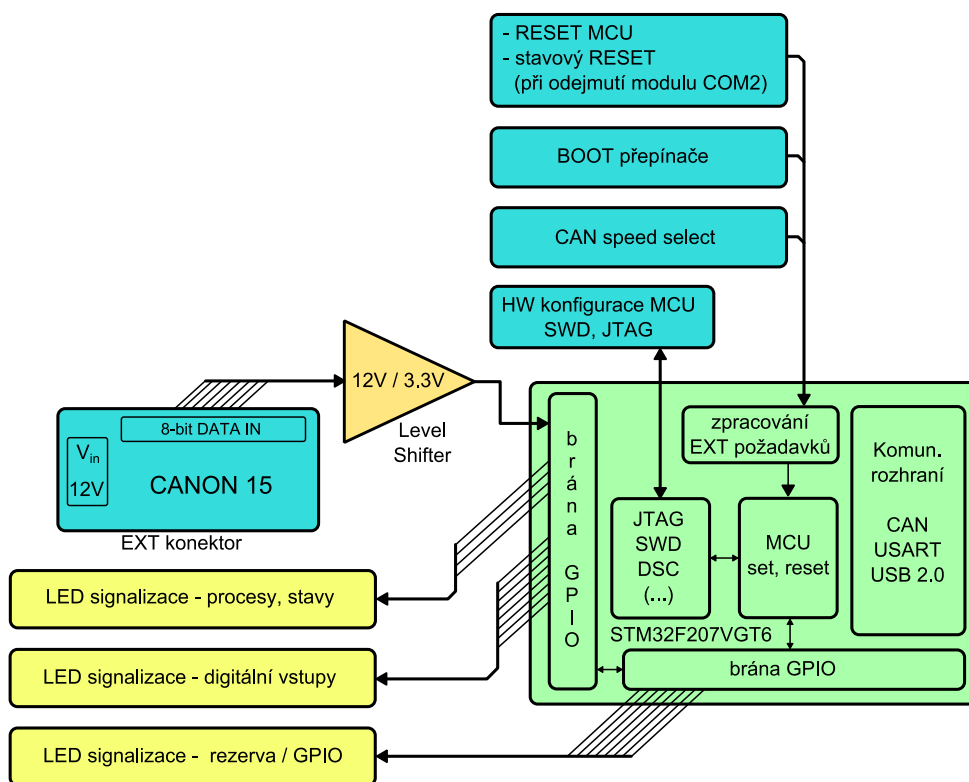
Zejména pro ladící účely a navození počátečního stavu (startovacího vektoru) je MCU opatřeno externím resetovacím tlačítkem, které však nemá pro aplikaci zařízení v reálném provozu své uplatnění. Systémový reset MCU může být taktéž vyvolán změnou zavedeného stavového signálu `MODUL_connect`. Tento signál byl v návrhu zařízení zaveden, aby zajistil rekonfiguraci (reboot) MCU při připojení / odpojení odnímatelného komunikačního modulu. Tato funkce však musí být v MCU uživatelsky naprogramována.

Dále je v návrhu zařízení implementována funkce tzv. „bootování“ neboli výběr zaváděcího programu při startu či resetu MCU. Nastavením bootovacích DIP přepínačů (BOOT0, BOOT1) je možné nahrát program z vnitřní paměti MCU, hlavní programové paměti FLASH nebo implementované paměti SRAM.

Pro hardwarově konfigurovatelné funkce jsou ke GPIO bráně MCU připojeny dva programovatelné DIP přepínače, které v uvažované aplikaci zařízení slouží pro výběr komunikačních obvodů sběrnice CAN, resp. pro výběr budiče sběrnice CAN High speed, CAN Low speed.

Vstupní 8 kanálový digitální signál s napěťovými úrovněmi log “1” = 12 V, log “0” = 0 V je před přivedením na vstup brány GPIO MCU napěťově snížen, z 12V na 3,3V logiku, pomocí dvou 6 kanálových jednocestných snižovačů napětí MC14504BDG s hardwarově volitelným výběrem technologie CMOS či TTL (v tomto případě zvolena technologie CMOS).

Aktivita vstupních dat (logických úrovní) je signalizována pomocí LED diod, dále zařízení umožňuje LED signalizaci HW konfigurace přepínačů, komunikačních módů, procesů, fázi programu či jiných volitelných stavů. Pomocí tzv. jumperů je možné zvolit mezi funkcí signalizace LED či ze 4 bitů vstupní / výstupní brány GPIO MCU.

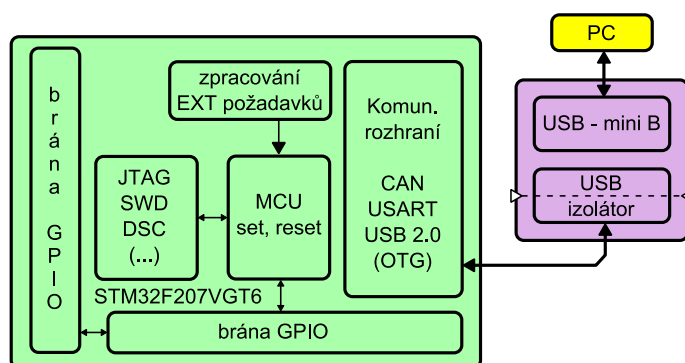


obr. 2.18: blok HW konfigurace MCU

2.2.7 Blok komunikace s PC

Komunikace mezi MCU a PC je zajištěna USB rozhraním (OTG / USB 2.0 full speed) skrze konektor USB mini B umístěném na měřicím zařízení. USB rozhraní je chráněno před případným rušením komunikace pomocí USB izolátoru ADuM4160 od firmy Analog Devices, který zajišťuje galvanické oddělení mezi zařízením a PC. Pomocí grafického uživatelského rozhraní (GUI) v PC bude možné konfigurovat parametry zpráv (formát rámce CAN, datový balík, komunikační rychlost...), vysílaných na sběrnici CAN, LIN, generované v zařízení aktivitou digitálních vstupů na konektoru CANON 15. Dále zde bude možné nastavit režim vysílání zpráv (single mode, dual mode, different mode) či výběr módu sběrnice CAN (CAN High speed, CAN Low speed) nebo nastavení terminace obou sběrnic podle umístění měřicího zařízení na sběrnici CAN či LIN (zařízení na konci sběrnice, zařízení uprostřed sběrnice).

Tvorba grafického uživatelského rozhraní v PC pro zařízení CANtron II v2.0 je vhodným tématem k řešení budoucí bakalářské nebo diplomové práce.



obr. 2.19: blokové schéma komunikace mezi MCU a PC

2.2.8 Komunikační moduly

CANtron II v2.0 je tvořen dvěma komunikačními moduly, z nichž jeden je umístěn na hlavní DPS společně s napájecím zdrojem a MCU a druhý komunikační modul je odnímatelný. Připojení odnímatelného modulu je zajištěno pomocí tří skupin header konektorů, z nichž dva zajišťují napájení (přímé a galv. oddělené) a jeden slouží pro přenos komunikačních a řídicích signálů mezi modulem a MCU. Moduly jsou tedy z důvodu zamezení rušení od napájecích, řídicích a komunikačních signálů kompletně galvanicky odděleny.

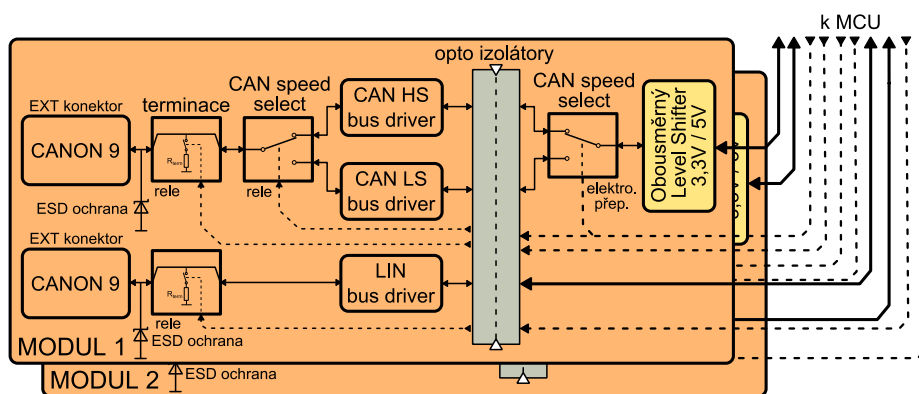
Na obr. 2.20 je zobrazeno blokové schéma jednoho z komunikačních modulů. Tento modul je dělen na tři části podle typu sběrnice, na kterou jsou zprávy vysílány: CAN High speed, CAN Low speed a LIN. Komunikační signály mezi MCU a modulem jsou přenášeny optočleny 6N137 a řídicí signály (terminace, CAN speed select) optočleny KB-817-B. Napájení budičů sběrnic zajišťují izolované DC – DC měniče, které byly popsány v kapitole 2.2.4 na straně 37.

Jelikož použité budiče sběrnice CAN – HS TJA1050 a CAN – LS TJA1054 využívají pro komunikaci 5V logiku a MCU využívá 3,3V logiku, musí být komunikační signály před vstupem do budičů sběrnice napětově uzpůsobeny pomocí 6 kanálového obousměrného obvodu pro úpravu napětí MAX3002 od firmy Maxim Integrated. Pro budič sběrnice LIN TJA1020 není potřeba tyto signály upravovat.

U komunikace po sběrnici CAN je výběr budiče CAN – HS, CAN – LS a příslušných budících signálů řešen kombinací elektronického analogového signálového přepínače STG719 (na straně MCU) a dvoukontaktního přepínacího relé RELEMP-05 od firmy Forward Relays (na straně modulu). Tyto přepínače jsou paralelně ovládány řídicím signálem CAN_speed_select z MCU.

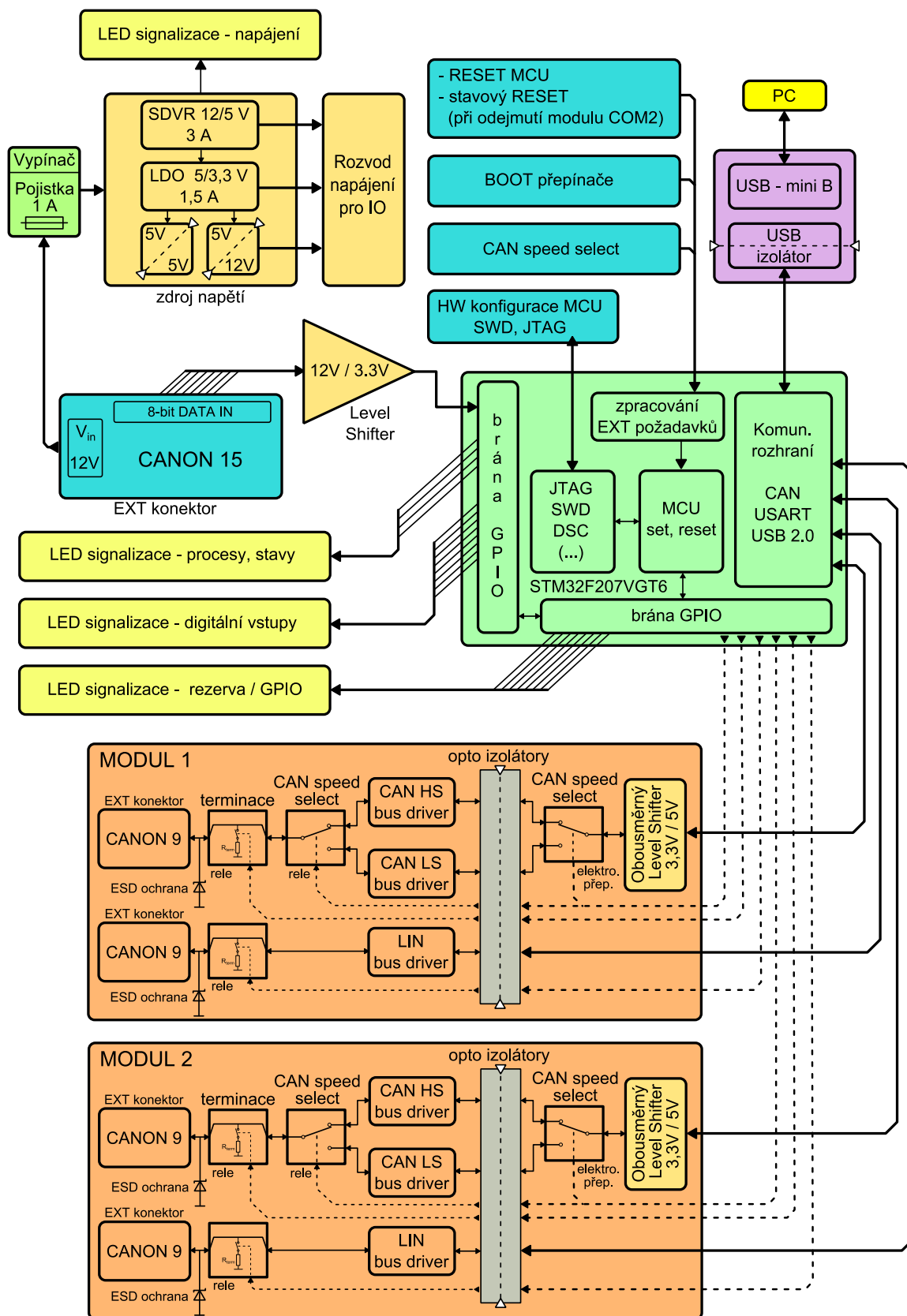
Jak již bylo v kapitole 2.2.7 uvedeno, CANtron II v2.0 dále umožňuje funkci softwarového přepínání terminace sběrnice CAN a LIN podle umístění zařízení na sběrnici (na konci či uprostřed). Terminační rezistory jsou k budičům sběrnic CAN a LIN připínány rovněž pomocí relé RELEMP-05, které je u sběrnice CAN spínáno řídicím signálem CAN_term a u sběrnice LIN signálem LIN_term.

Budící signály sběrnice CAN (CAN_L, CAN_H) a sběrnice LIN (LIN) jsou před výstupním konektorem CANON9 chráněny proti ESD rušení ze sběrnice pomocí transilů PESD2CAN a PESD1LIN od firmy NXP.



obr. 2.20: blokové schéma komunikačních modulů 1, 2

Pro přehlednost vzájemného provázání jednotlivých bloků je na obr. 2.21 zobrazeno celkové blokové schéma zapojení měřicího zařízení CANtron II v2.0



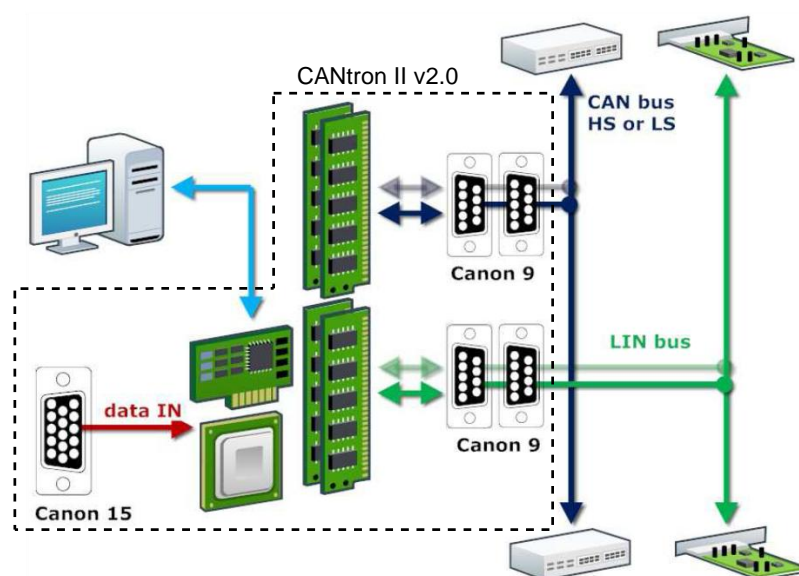
obr. 2.21: Celkové blokové schéma CANtron II v2.0

2.3 Specifikace, aplikační schéma CANtron II v2.0

Hlavní specifikace zařízení:

- měřicí zařízení pro vysílání zpráv na sběrnici CAN a LIN
- řízení MCU s 32 bitovou platformou ARM Cortex M3
- MCU s dvěma nezávislými perifériemi CAN a LIN (UART)
- možnost testování firmware pomocí JTAG, SWD
- možnost přivedení napájecího napětí v rozsahu 8 – 18 V
- 8 bitová digitální vstupní data s logikou v rozsahu 8 – 18 V (nepřesahující velikost napájecího napětí)
- konfigurovatelná 4 bitová vstupní / výstupní brána (IN – OUT / LED signalizace)
- 2 x komunikační modul pro sběrnici CAN a LIN
 - možnost odejmutí / připojení komunikačního modulu
- Možnost výběru napětíových úrovní CAN High / Low speed komunikace (HW, PC)
- LED signalizace napájení, stavů, procesů, fází programu, aktivity vstupů...
- flexibilní zařízení s širokou škálou konfigurací
- možnost PC konfigurace přes USB rozhraní:
 - parametrizace vysílaných zpráv CAN a LIN
 - nastavení terminace sběrnic
 - výběr komunikačního módu (single, dual, different)

Celkové aplikační schéma měřicího zařízení CANtron II v2.0 je zobrazeno na obr. 2.22.



obr. 2.22: Aplikační schéma CANtron II v2.0

2.4 Testovací firmware

Pro oživení a ověření jednotlivých funkcionalit periférií měřicího zařízení CANtron II v2.0 byl ve vývojovém programovém prostředí Atollic TrueSTUDIO for ARM Lite v3.3.0. od firmy Atollic Inc. vytvořen testovací firmware napsaný v jazyce “C”. Testovací sekvence byly následně v MCU odladěny pomocí integrovaného ladícího nástroje ve vývojovém prostředí. Komunikace mezi MCU a debuggrem probíhala skrze protokol ST – LINK V2 a programovací rozhraní SWD.

Funkce firmware:

- každé změně bitu 8 kanálového digitálního vstupu je přiřazena změna příslušného bajtu datové části standardního rámce CAN, který je zasílán na sběrnici
- funkce DIP přepínačů 1, 2 na DPS je naprogramována pro volbu napěťové úrovně a rychlosti vysílaných dat na sběrnici CAN: High speed (1000 kbit / s), Low speed (125 kbit / s). Aktuální volba režimu je signalizována příslušnou LED
- na sběrnici LIN jsou vysílána přednastavená data
- připojení / odpojení odnímatelného komunikačního modulu vyvolá systémový reset a inicializuje pouze dostupné periferie
- běh programu v MCU je signalizován blikáním rezervních LED
- v programu jsou řešeny funkce pro nastavení přenosové rychlosti sběrnice CAN a ovládání terminace sběrnic CAN a LIN

Složka projektu testovacího firmware je součástí příloh k diplomové práci na CD.

3 Závěr

Dle zadání diplomové práce bylo hlavním cílem navrhnout měřicí zařízení, které bude vysílat zprávy na sběrnici CAN s nastavitelným obsahem zpráv skrze rozhraní USB a parametrizovatelnými analogovými a digitálními vstupy. V úvodu práce uvádím, že na základě domluvy s vedoucím této práce, Ing. Kamilem Kosturikem, PhD. a konzultantem práce Ing. Václavem Aubrechtem (zástupce zadávající firmy), bylo zadání diplomové práce pozměněno.

Novými cíly práce tedy byly oživení hardwaru a vývoj řídicího firmware měřicího zařízení, které bylo předmětem loňské diplomové práce Ing. Jakuba Hrdličky.

Na předloženém hardware bylo při oživovacím procesu nalezeno mnoho závažných chyb znemožňující jeho správnou funkci, proto bylo přikročeno ke zcela novému návrhu tohoto zařízení a vývoji testovacího firmware pro ověření jeho uvažovaných funkcionalit.

Byl tedy realizován nový hardware s rozhraním CAN, LIN a USB s rozšířenými funkcemi zařízení oproti hardware Ing. J. Hrdličky. Tento hardware byl kompletně oživen pomocí testovacího firmware.

Během testování byly nalezeny tři drobné chyby v návrhu, týkající se neošetření vstupů obvodu pro snížení napětí vstupních dat s technologií CMOS, nevhodného zapojení funkce SPLIT CAN High speed budiče a nevhodného zapojení USB izolátoru, který neumožňoval napájení zařízení s rozhraním USB. V příloze na CD je uveden současný projekt spolu s jeho revizí návrhového prostředí Altium Designer v10.7, ve kterém jsou zmíněné chyby opraveny. Všechny nalezené chyby byly rovněž opraveny i na DPS a byla zajištěna plná funkčnost hardware.

Vhodným předmětem k dalšímu řešení, navazující na tuto diplomovou práci, je vývoj řídicího firmware a vývoj software – grafického uživatelského rozhraní pro PC umožňující parametrizaci vysílaných zpráv na sběrnici a konfigurovatelnost nastavení měřicího zařízení.

Použitá literatura

- [1] POLÁK, Karel. *Sběrnice CAN*. CAN - Controller Area Network [online]. 16.6.2003, [cit. 2013-04-30]. Dostupné z:
<http://www.elektrorevue.cz/clanky/03021/index.html>
- [2] KOSTURIK, Kamil. *CAN BUS [intranet]*. v Plzni, 2013 [cit. 2013-04-30].
Dostupné z:
https://portal.zcu.cz/wps/PA_Courseware/DownloadDokumentu?id=79883
- [3] TEDIA: *Obecné vlastnosti komunikačních prostředků*. TEDIA SPOL. S.R.O. TEDIA [online]. 2013, 4.2.2013 [cit. 2013-04-30]. Dostupné z:
<http://www.tedia.cz/podpora/komunikace-obecne-vlastnosti.html>
- [4] NXP. *PESD2CAN: CAN bus ESD protection diode [online]*. Rev. 2 — 27 September 2012. 2012 [cit. 2013-04-30]. Dostupné z:
http://www.nxp.com/documents/data_sheet/PESD2CAN.pdf
- [5] NXP. *PESD1LIN: LIN-bus ESD protection diode [online]*. Rev. 3 — 31 May 2011. 2011 [cit. 2013-04-30]. Dostupné z:
http://www.nxp.com/documents/data_sheet/PESD1LIN.pdf
- [6] SEMTECH. *Protection Design Guide for Telecom & Networking Interfaces [online]*. 2011 [cit. 2013-04-30]. Dostupné z:
<http://www.semtech.com/images/mediacenter/collateral/telecom-tvs-design-guide-us.pdf>
- [7] HRDLIČKA, Jakub. *Zařízení pro vysílání zpráv na sběrnici CAN*. v Plzni, 2012. Diplomová práce. Západočeská univerzita v Plzni, Fakulta elektrotechnická, Katedra aplikované elektroniky a telekomunikací. Vedoucí práce Ing. Michal Kubík, PhD.
- [8] ST MICROELECTRONICS. *Description [online]*. 2012 [cit. 2013-04-30].
Dostupné z:
<http://www.st.com/st-web-ui/static/active/en/resource/technical/document/datasheet/CD00237391.pdf>
- [9] KOSTURIK, Kamil. *LIN BUS [intranet]*. v Plzni, 2013 [cit. 2013-04-30].

Seznam použitých obrázků a tabulek

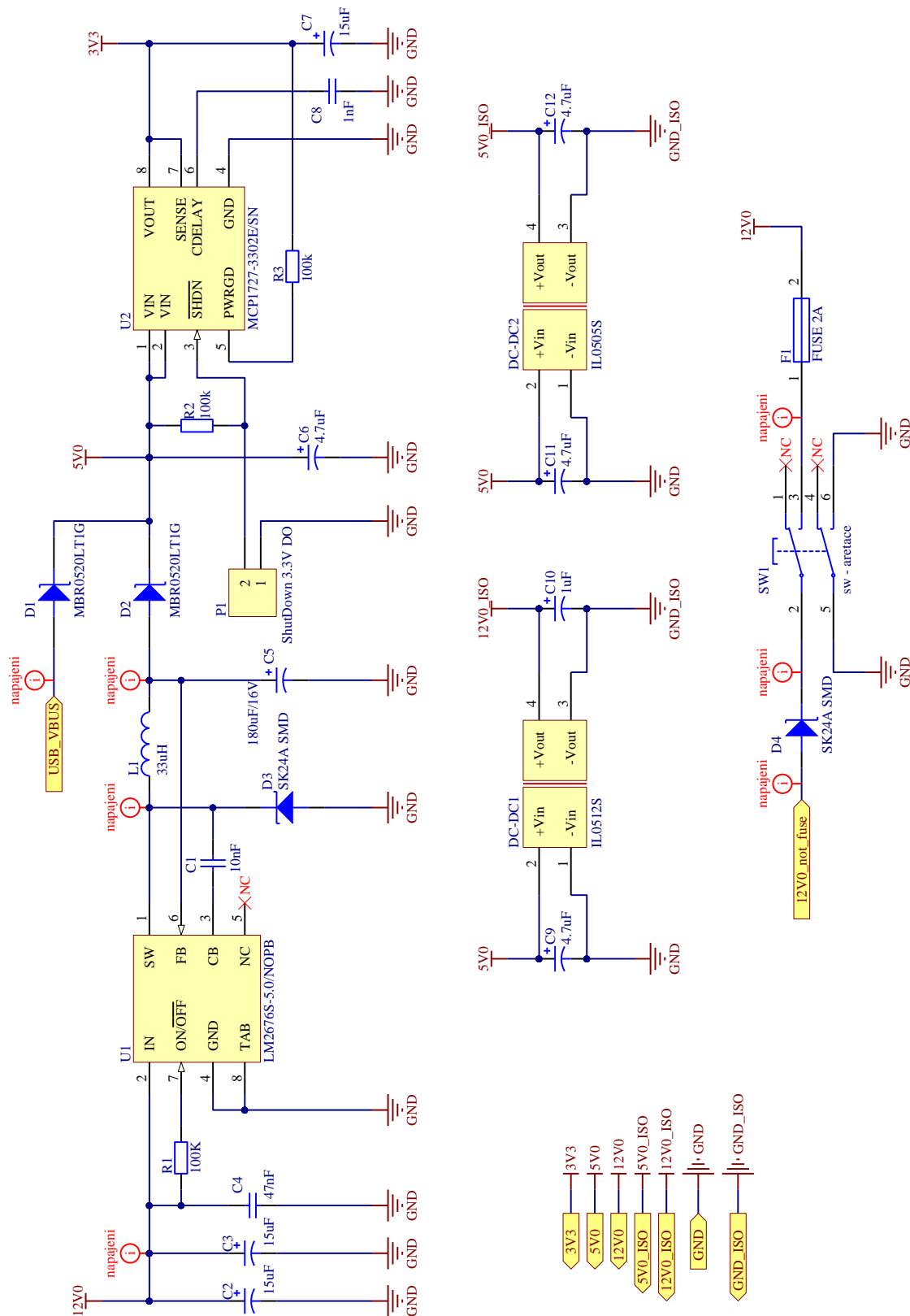
obr. 1.1: Principiální schéma sběrnice CAN.....	13
obr. 1.2: Napěťové úrovně budičů sběrnice CAN – LS a CAN – HS	14
obr. 1.3 Rámec LIN zprávy	17
obr. 1.4: Průběh testovacího proudu	20
obr. 1.5: Dioda PESD2CAN a její vnitřní zapojení.....	20
obr. 1.6: Doporučení zapojení ESD diody dle výrobce (převzato z [4])	20
obr. 1.7: Dioda PESD1LIN.....	21
obr. 1.8: Doporučení zapojení ESD diody dle výrobce (převzato z [5])	21
obr. 2.1: Schéma zapojení napájecího zdroje (převzato z [7]).....	23
obr. 2.2: Izolovaný DC – DC měnič 12V – 12V (převzato z [7])	24
obr. 2.3: Izolovaný DC – DC měnič 5V – 5V (převzato z [7])	24
obr. 2.4: Schéma zapojení hlavního vypínače a proudové pojistky (převzato z [7]).....	25
obr. 2.5: Zapojení MCU (převzato z [7]).....	27
obr. 2.6: Schéma zapojení CAN speed select a Boot select vypínačů (převzato z [7])	27
obr. 2.7: Schéma zapojení resetovacího obvodu (převzato z [7]).....	28
obr. 2.8: Schéma zapojení elektronických prepínačů (převzato z [7])	29
obr. 2.9: Schéma zapojení převodníků napěťových úrovní (převzato z [7])	29
obr. 2.10: Testování připojení 2. komunikačního modulu (převzato z [7]).....	30
obr. 2.11: Konfigurace připojovacích konektorů komunikačních modulů (převzato z [7])	31
obr. 2.12: Konfigurace napájecích konektorů komunikačních modulů (převzato z [7]).....	31
obr. 2.13: Schéma komunikačního obvodu sběrnice LIN (převzato z [7]).....	33
obr. 2.14: Schéma zapojení komunikačního obvodu CAN – High speed (převzato z [7]) .	34
obr. 2.15: Schéma zapojení komunikačního obvodu CAN – Low speed (převzato z [7]) ..	34
obr. 2.16: Blokové schéma napájecího zdroje	38
obr. 2.17: Principiální schéma využitých periférií MCU.....	39
obr. 2.18: blok HW konfigurace MCU	40
obr. 2.19: blokové schéma komunikace mezi MCU a PC	41
obr. 2.20: blokové schéma komunikačních modulů 1, 2	42
obr. 2.21: Celkové blokové schéma CANtron II v2.0	43
obr. 2.22: Aplikační schéma CANtron II v2.0.....	44
tab. 1.1: Úrovně napětí a proudů dle IEC 61000-4-2 (převzato z [6]).....	19

Přílohy

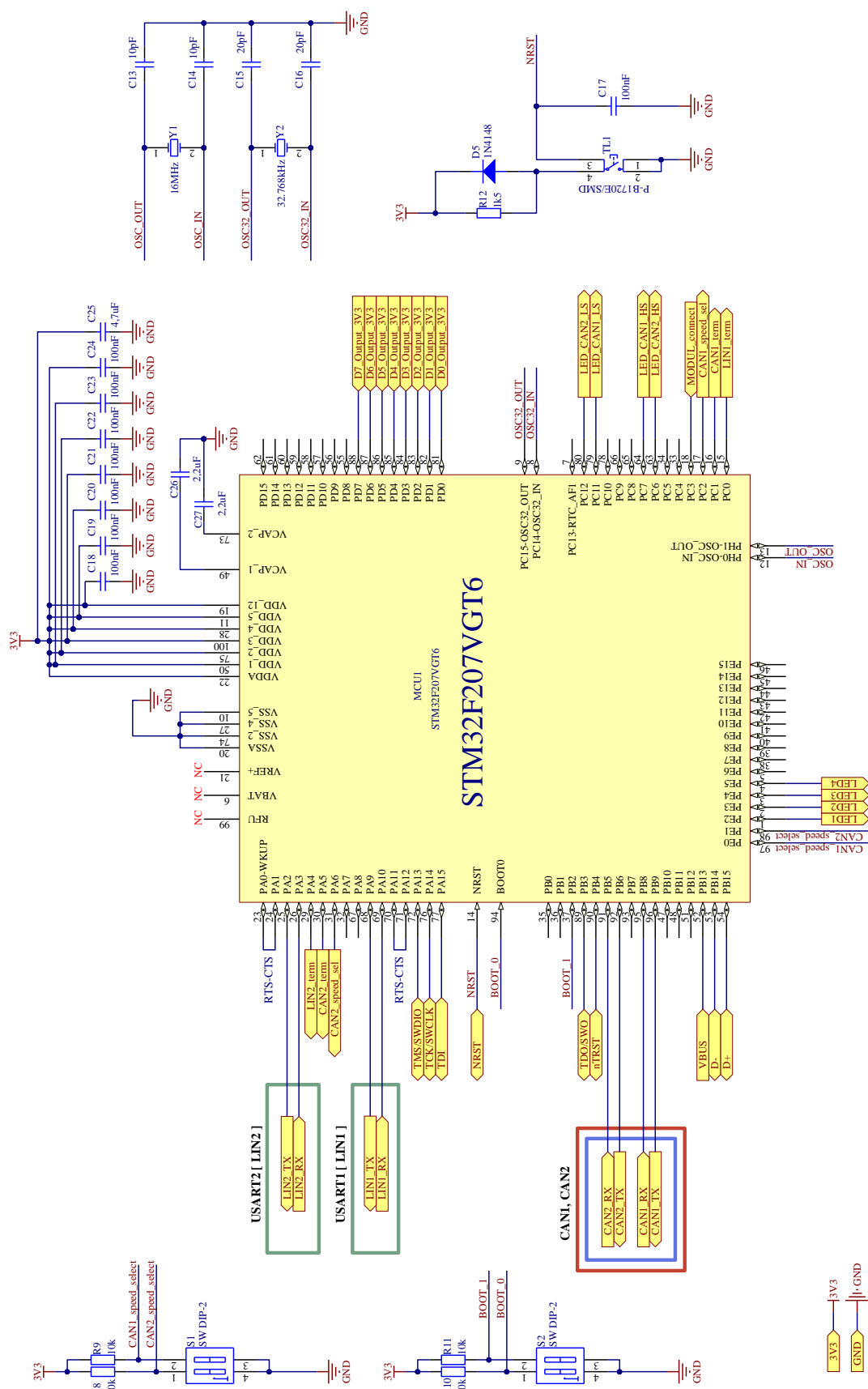
Příloha 1: Schéma zapojení CANtron II v2.0.....	II
Příloha 2: Výstupní soubory	XVII
Příloha 3: Seznam použitých součástek.....	XXIII
Příloha 4: obsah příloženého CD:	

- návrh DPS CANtron II v2.0 vytvořený v prostředí Altium Designer v10.7 obsahuje:
 - projekt návrhu DPS
 - vygenerovanou integrovanou knihovnu použitých součástek
 - výstupní soubory GERBER
- seznam součástek ve formátu XLS
- datasheety použitých součástek
- diplomovou práci ve formátu PDF
- testovací firmware vytvořený v Atollic TrueSTUDIO for ARM Lite v3.3.0.

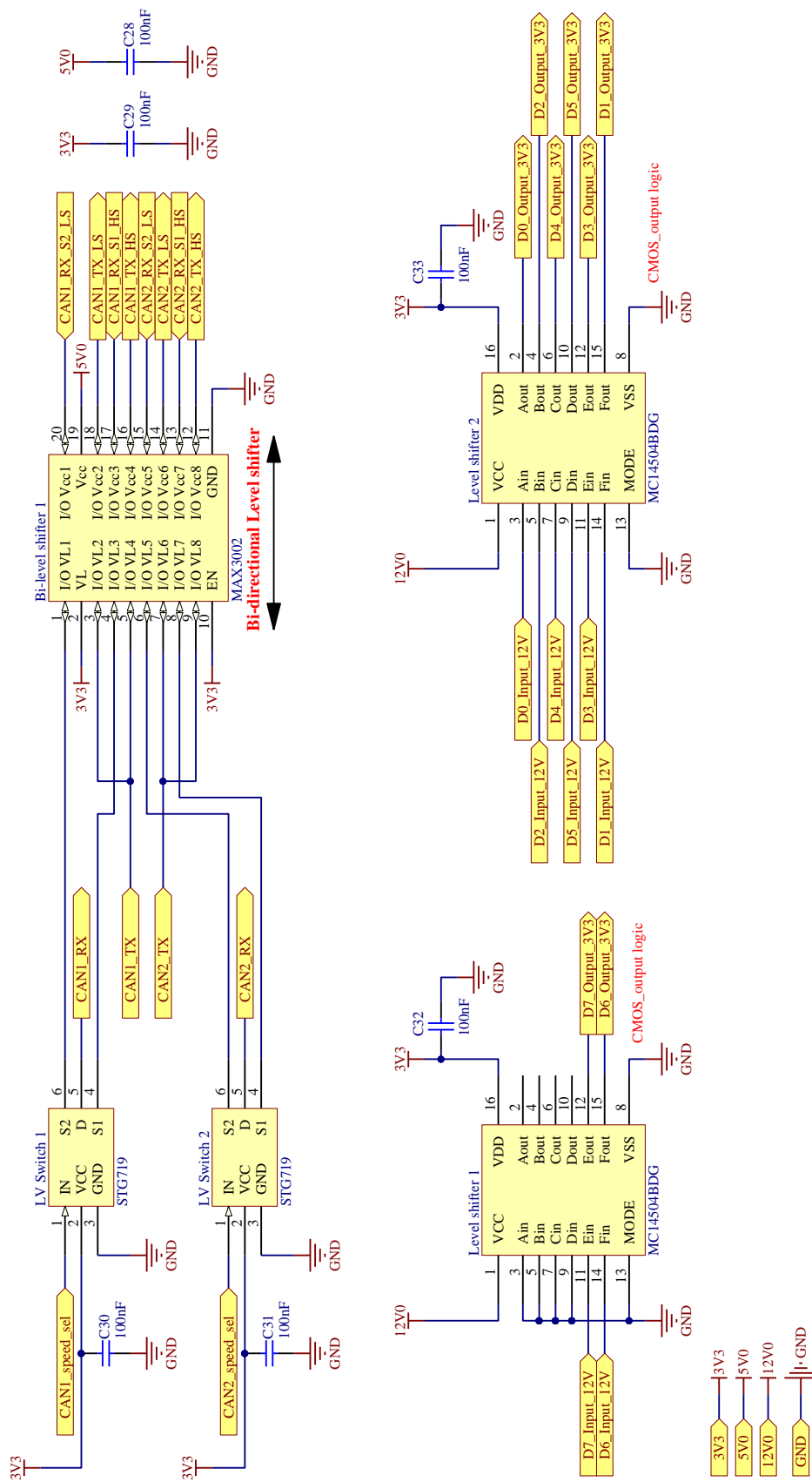
1.2. Schéma zapojení - Napájecí zdroj



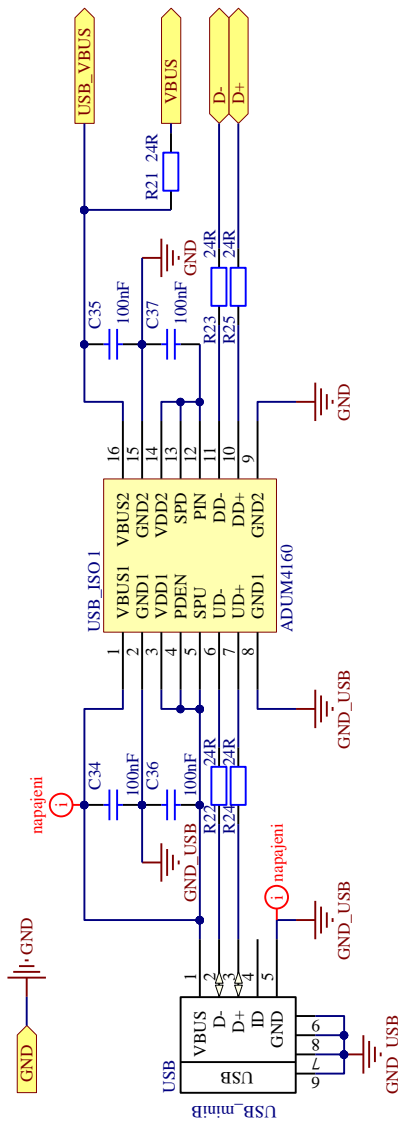
1.3. Schéma zapojení - MCU



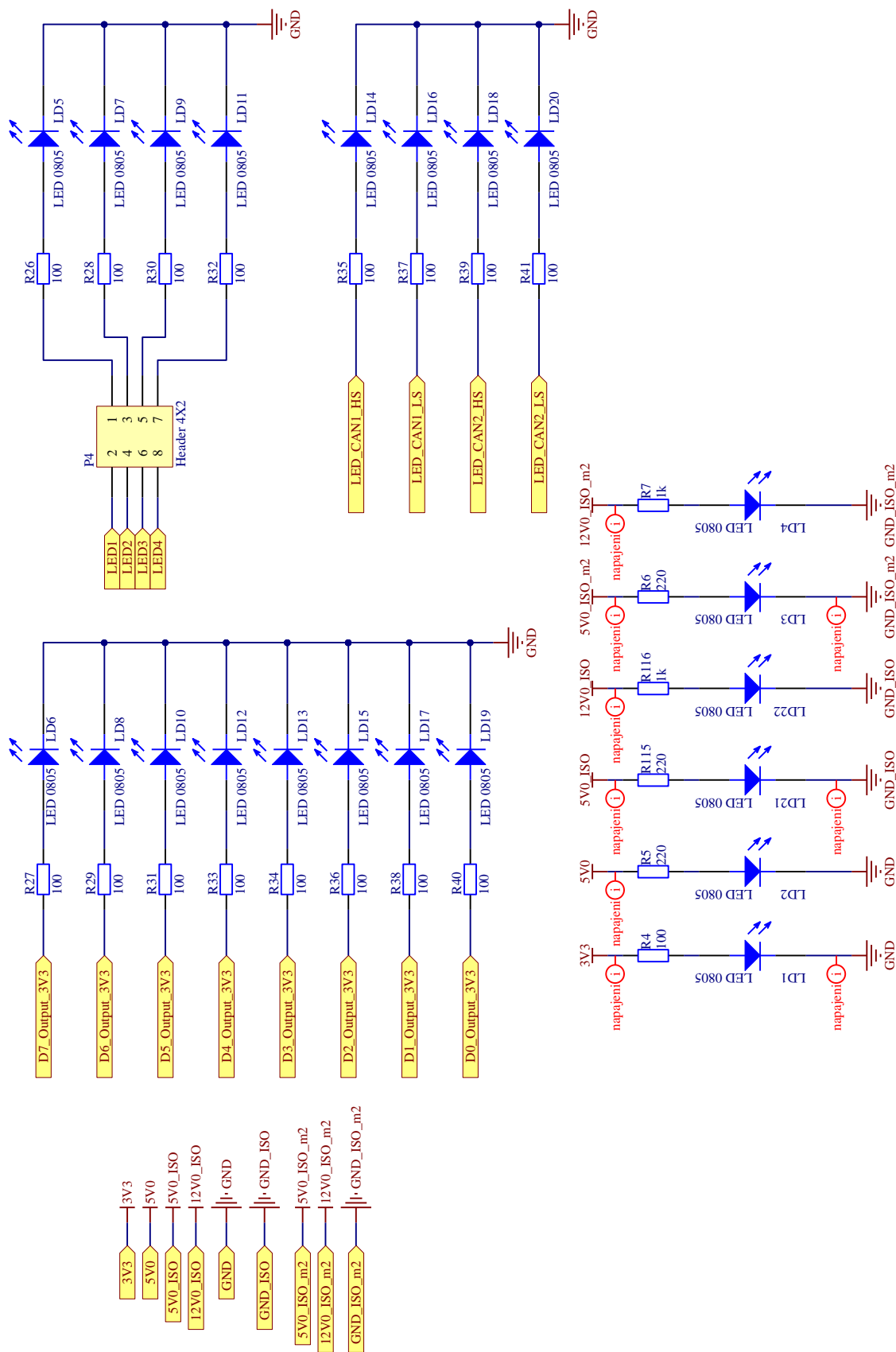
1.4. Schéma zapojení – Level shifters, přepínače



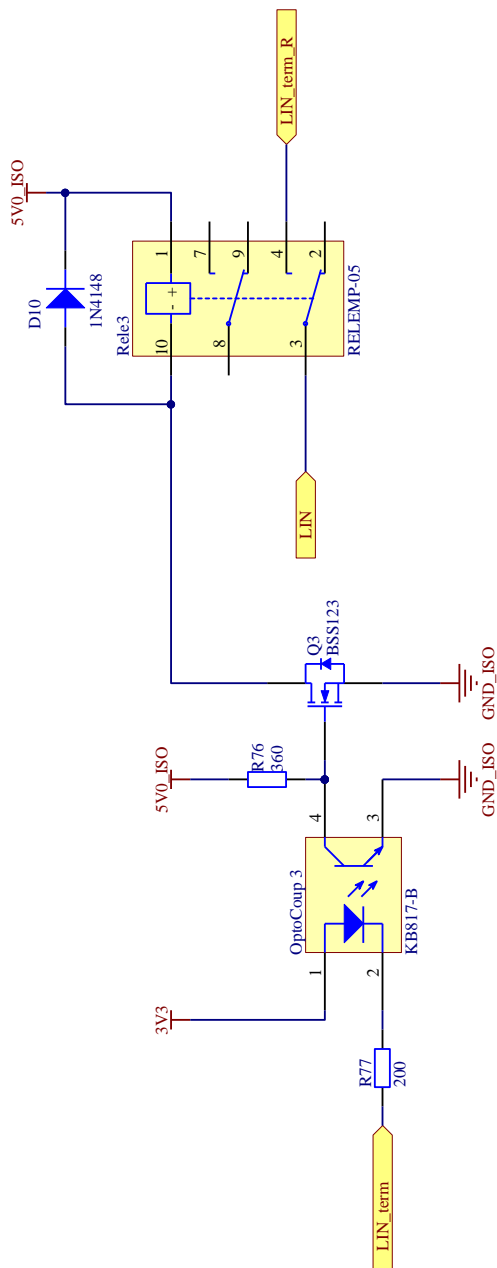
1.5. Schéma zapojení - USB



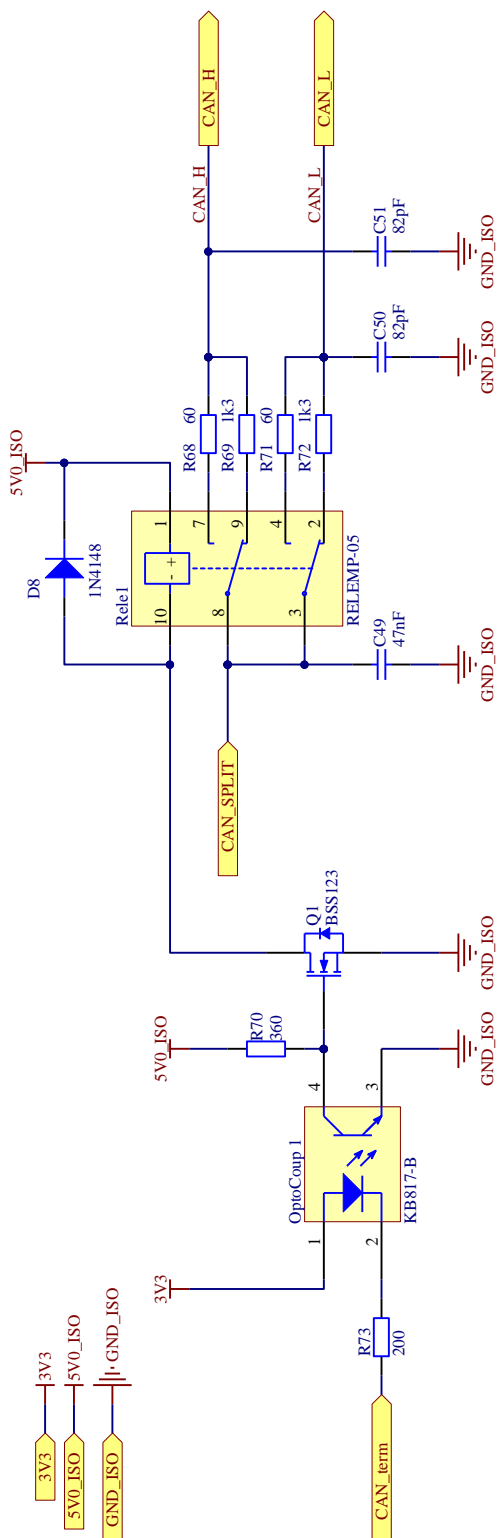
1.6. Schéma zapojení – signalizace



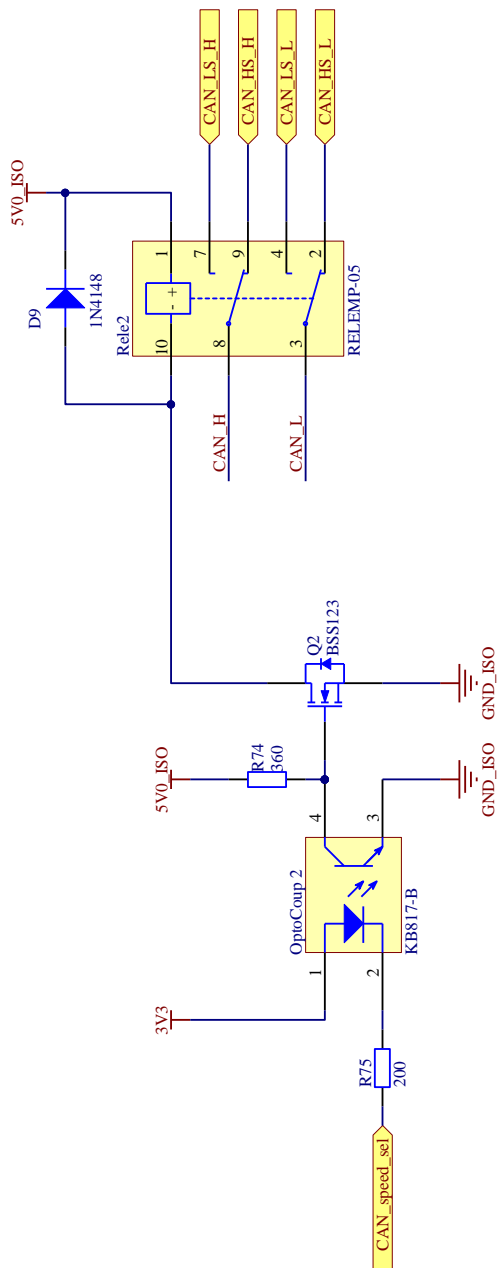
1.7. Schéma zapojení – terminace sběrnice LIN



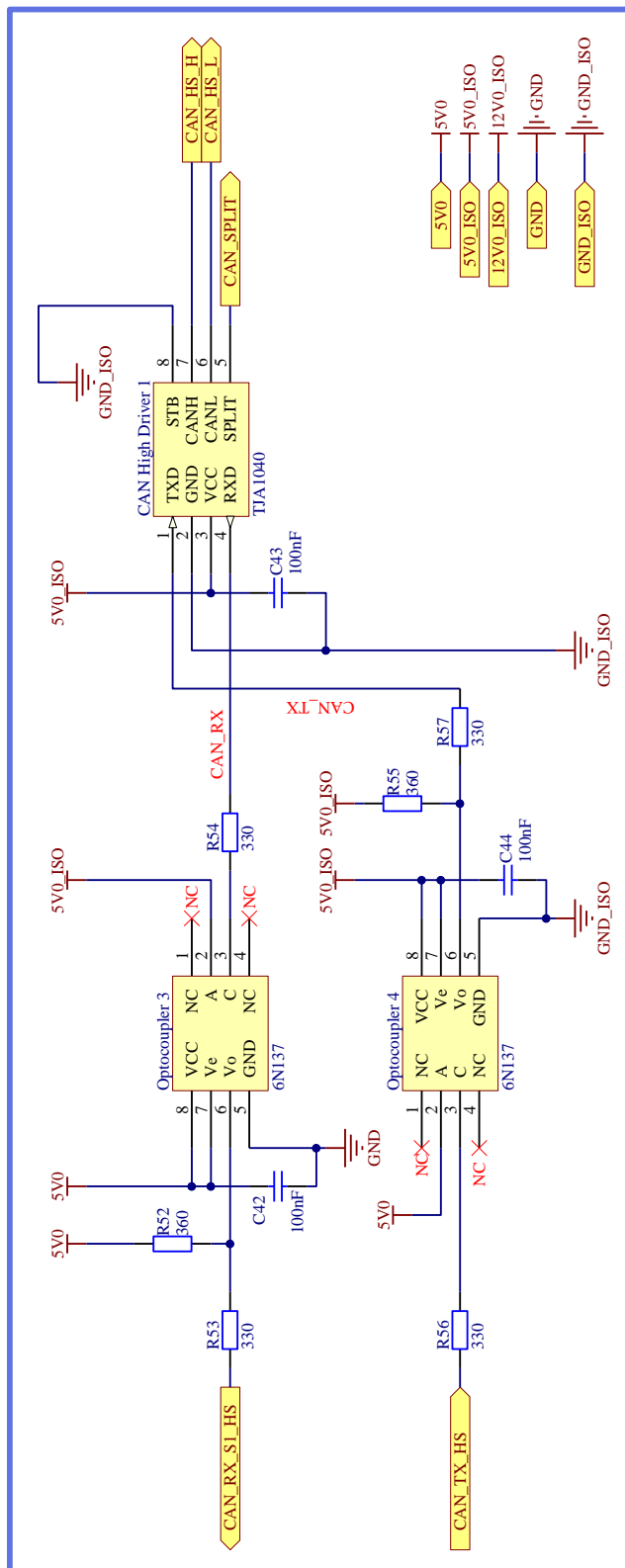
1.8. Schéma zapojení – terminace sběrnice CAN



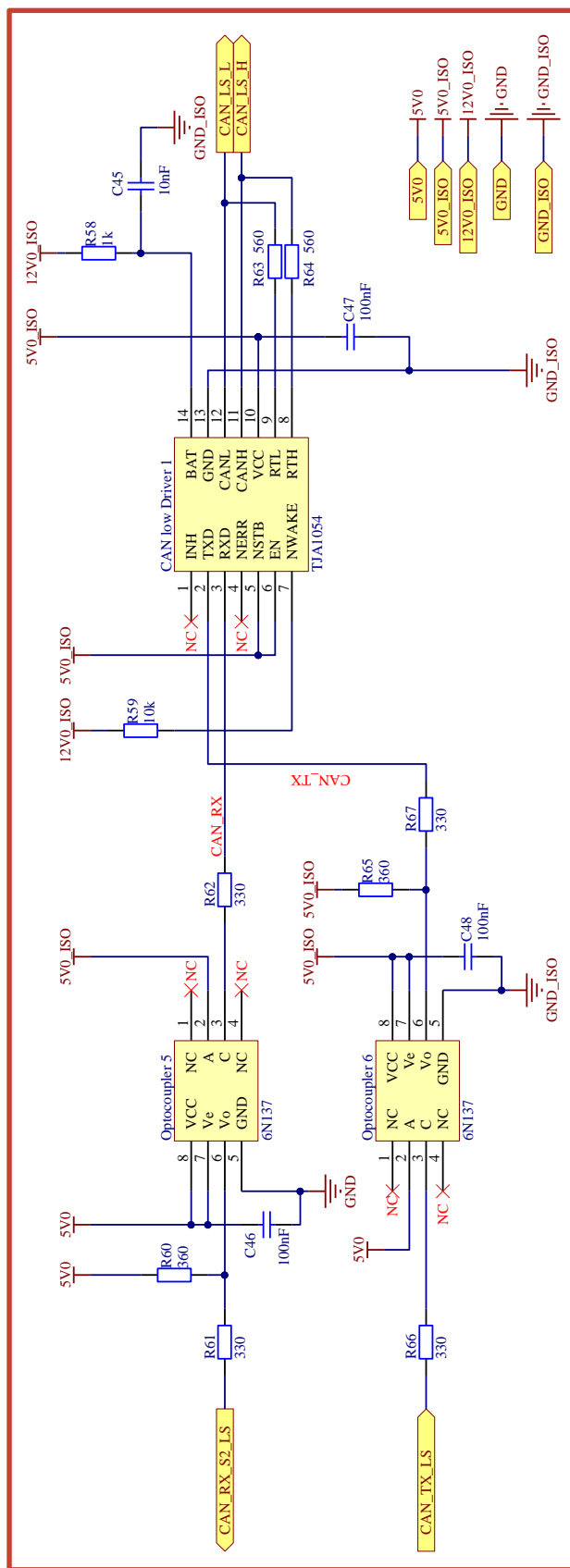
1.9. Schéma zapojení – přepínač CAN - HS, CAN - LS



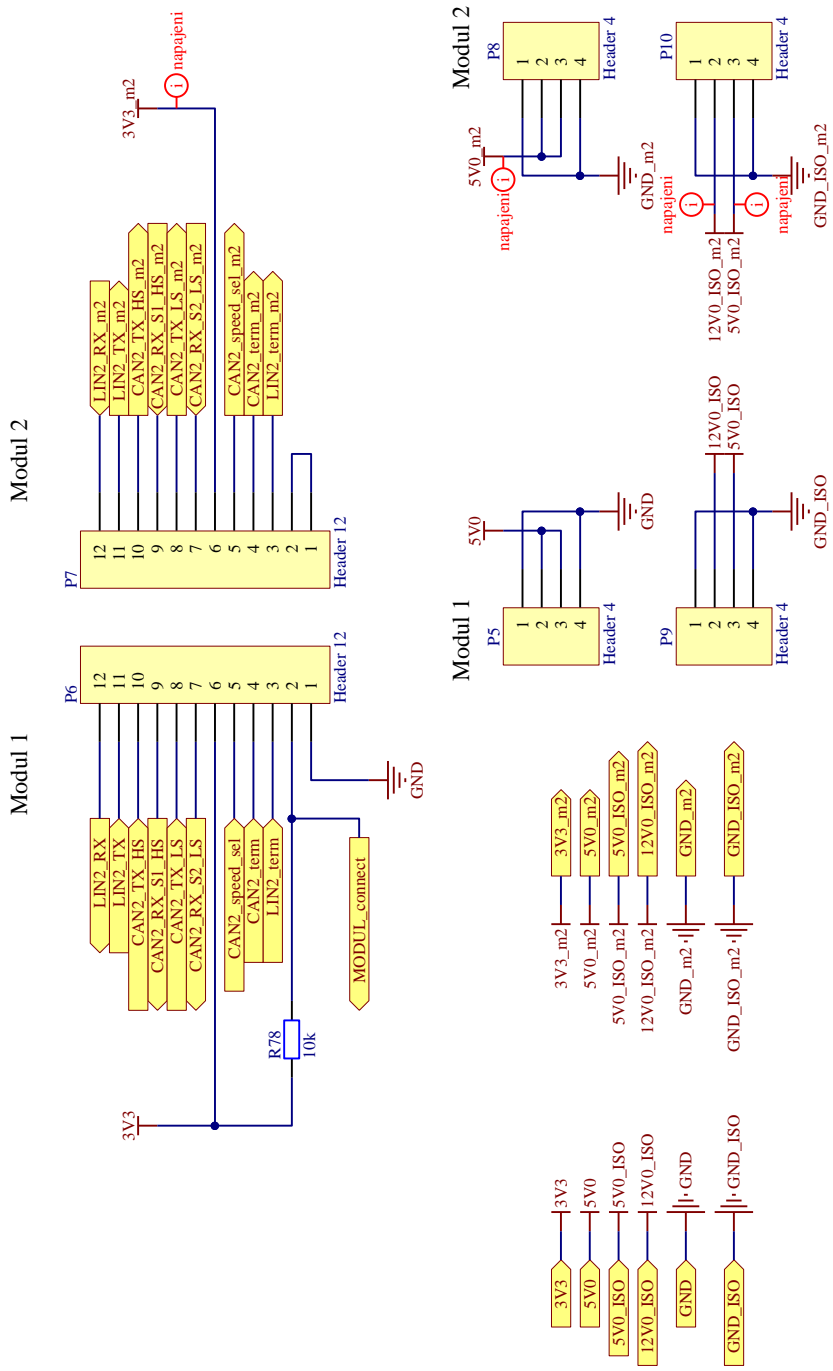
1.11. Schéma zapojení – komunikační modul CAN - High speed



1.12. Schéma zapojení – komunikační modul CAN - Low speed



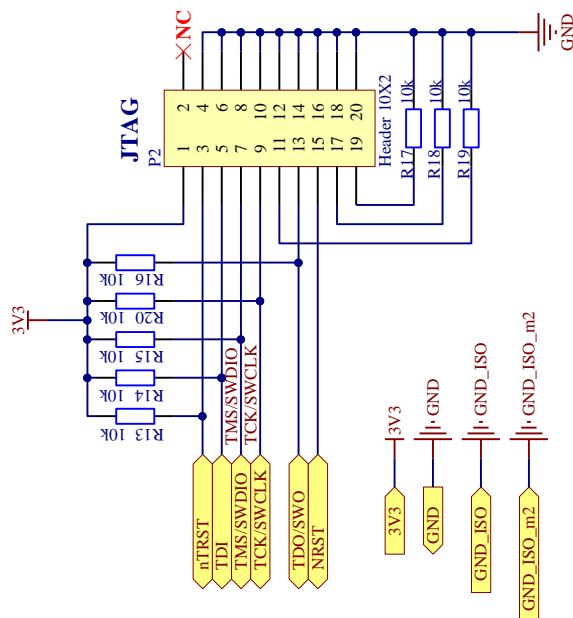
1.13. Schéma zapojení – Header konektory



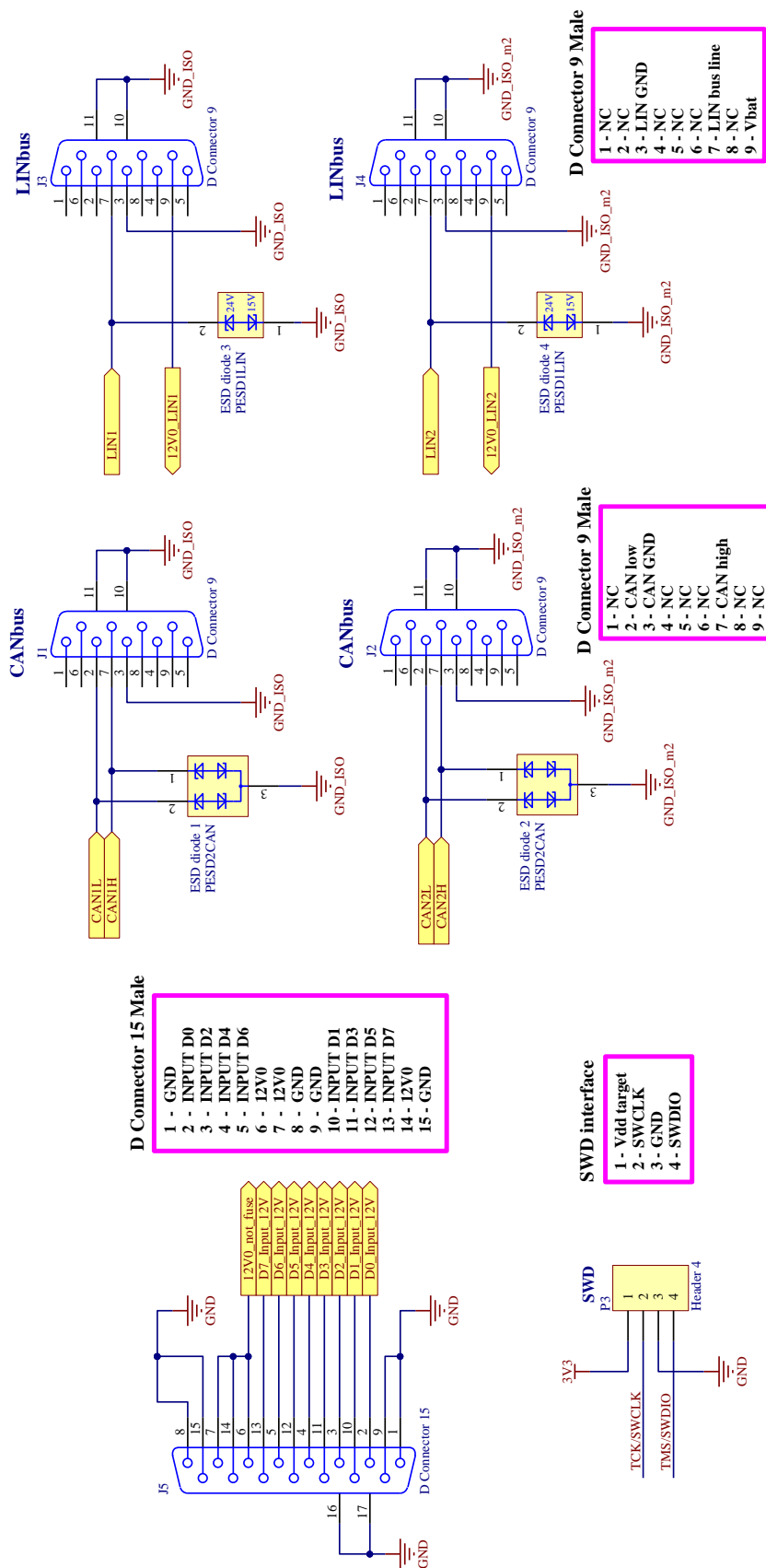
1.14. Schéma zapojení – JTAG

JTAG - ARM 20 Pin Connector Pin Out

[1] (VTREF) Voltage Target Reference	[2] (NC) No Connect
[3] (nTRST) Test Reset	[4] (GND) Ground
[5] (TDI) Test Data In	[6] (GND) Ground
[7] (TMS / SWDIO) Test Mode Select / Serial Wire Data IO	[8] (GND) Ground
[9] (TCK / SWCLK) Test Clock / Serial Wire Clock	[10] (GND) Ground
[11] (RTCK) Return Test Clock	[12] (GND) Ground
[13] (TDO / SWO) Test Data Out / Serial Wire Output	[14] (GND) Ground
[15] (nSRST) System Reset	[16] (GND) Ground
[17] (DBGREQ) Debug Request	[18] (GND) Ground
[19] (DBGACK) Debug Acknowledge	[20] (GND) Ground



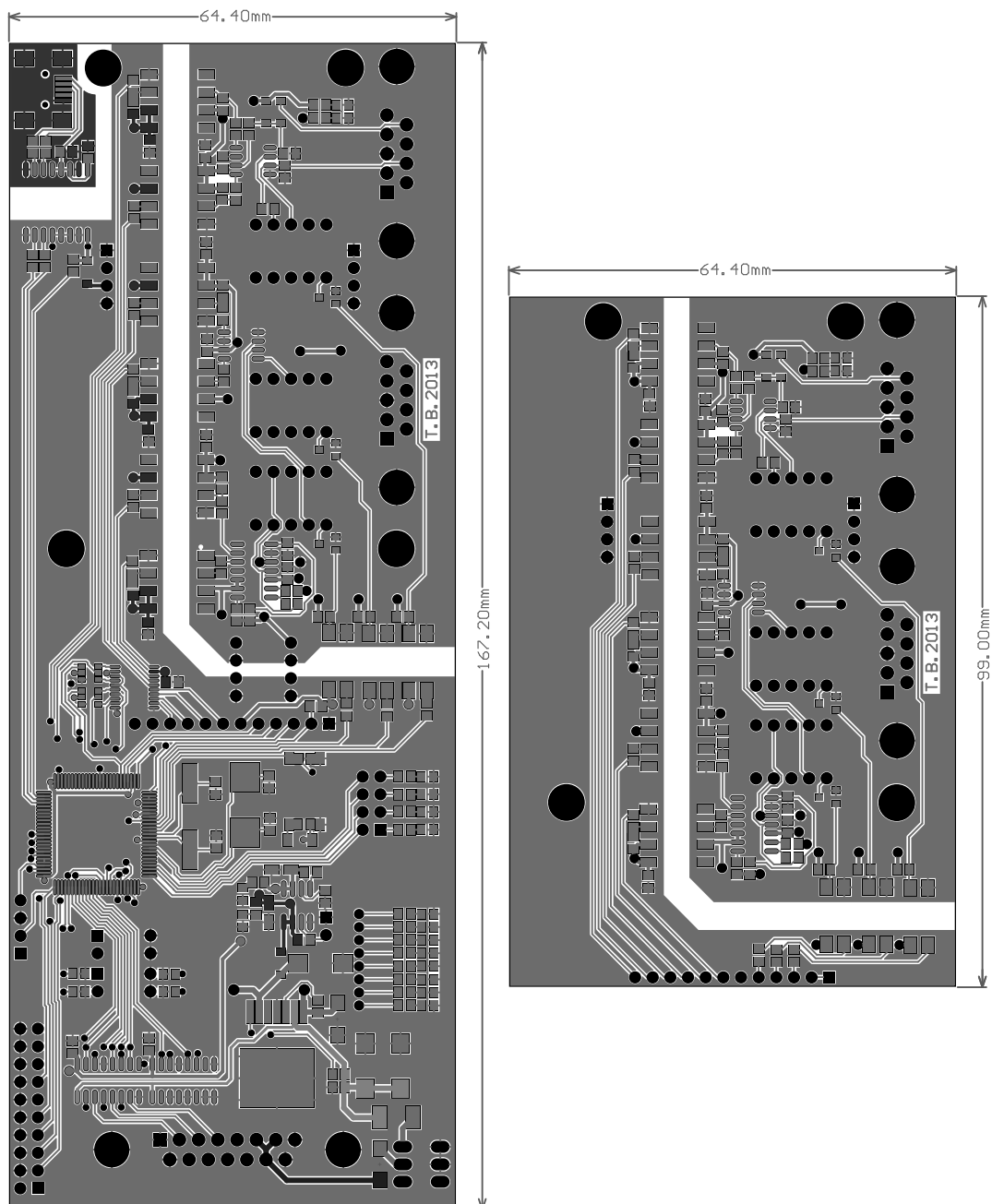
1.15. Schéma zapojení – konektory



Příloha 2: Výstupní soubory

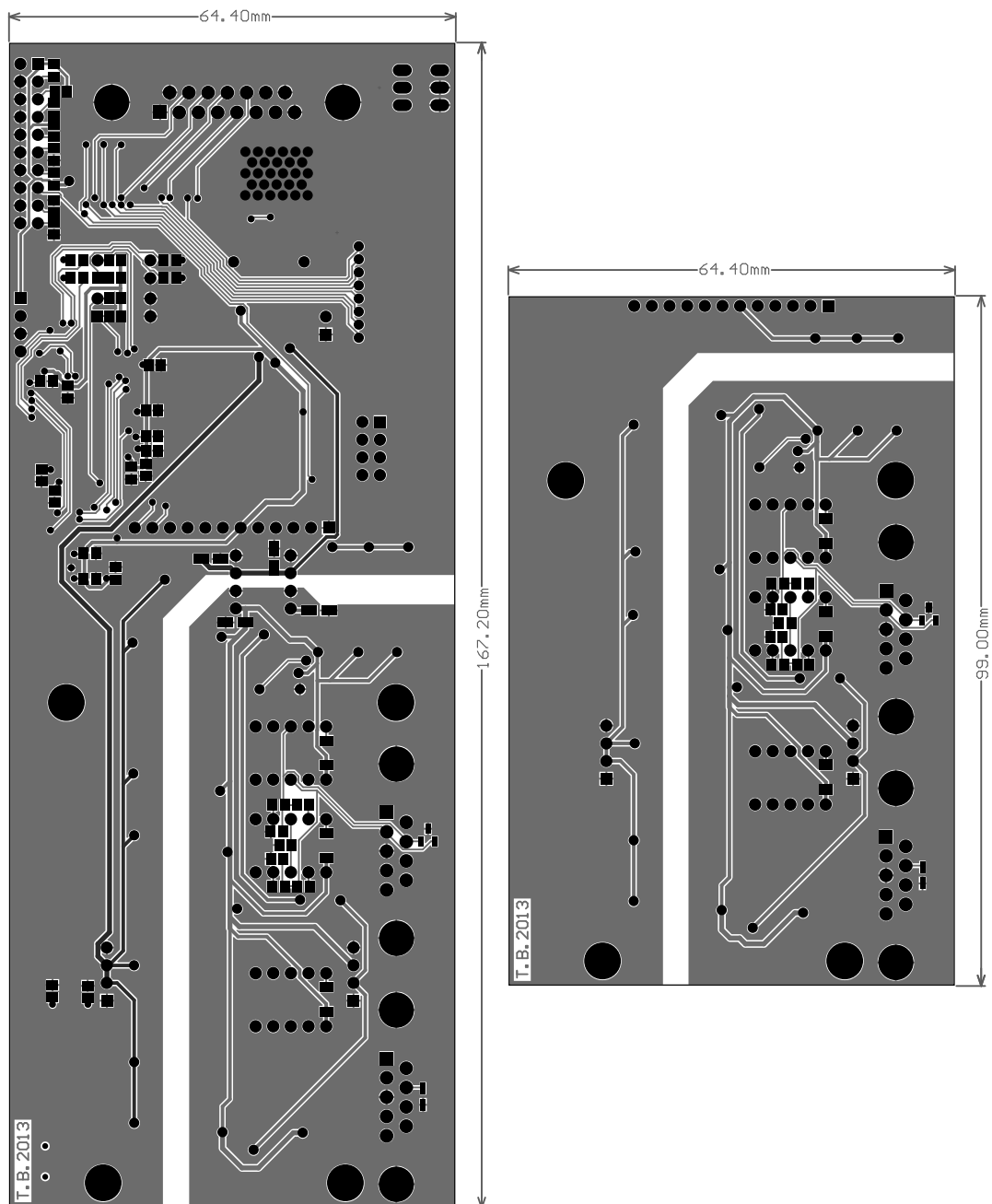
2.1. CANtron II v2.0 - Top layer

(pohled shora)

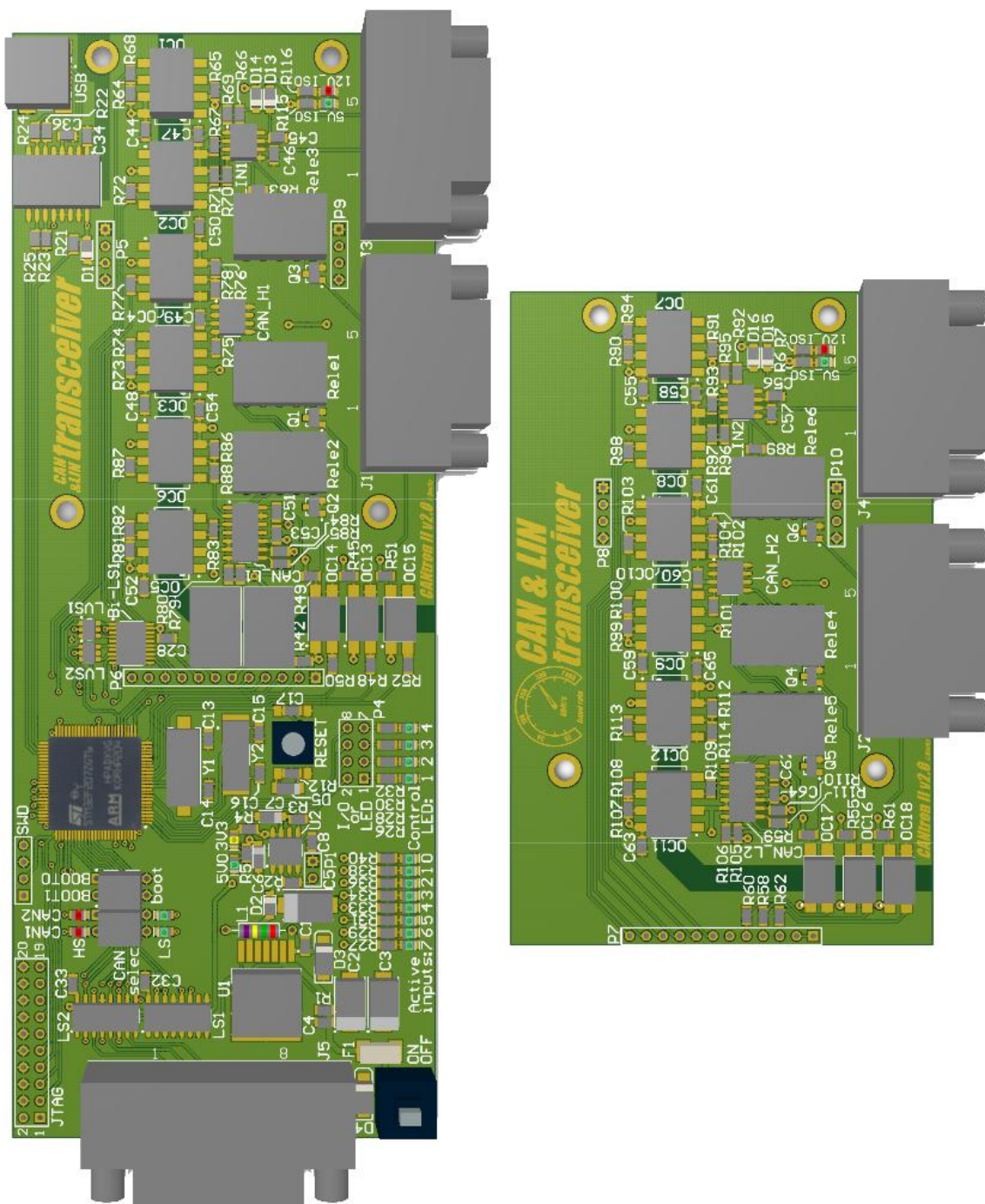


2.2. CANtron II v2.0 - Bottom layer

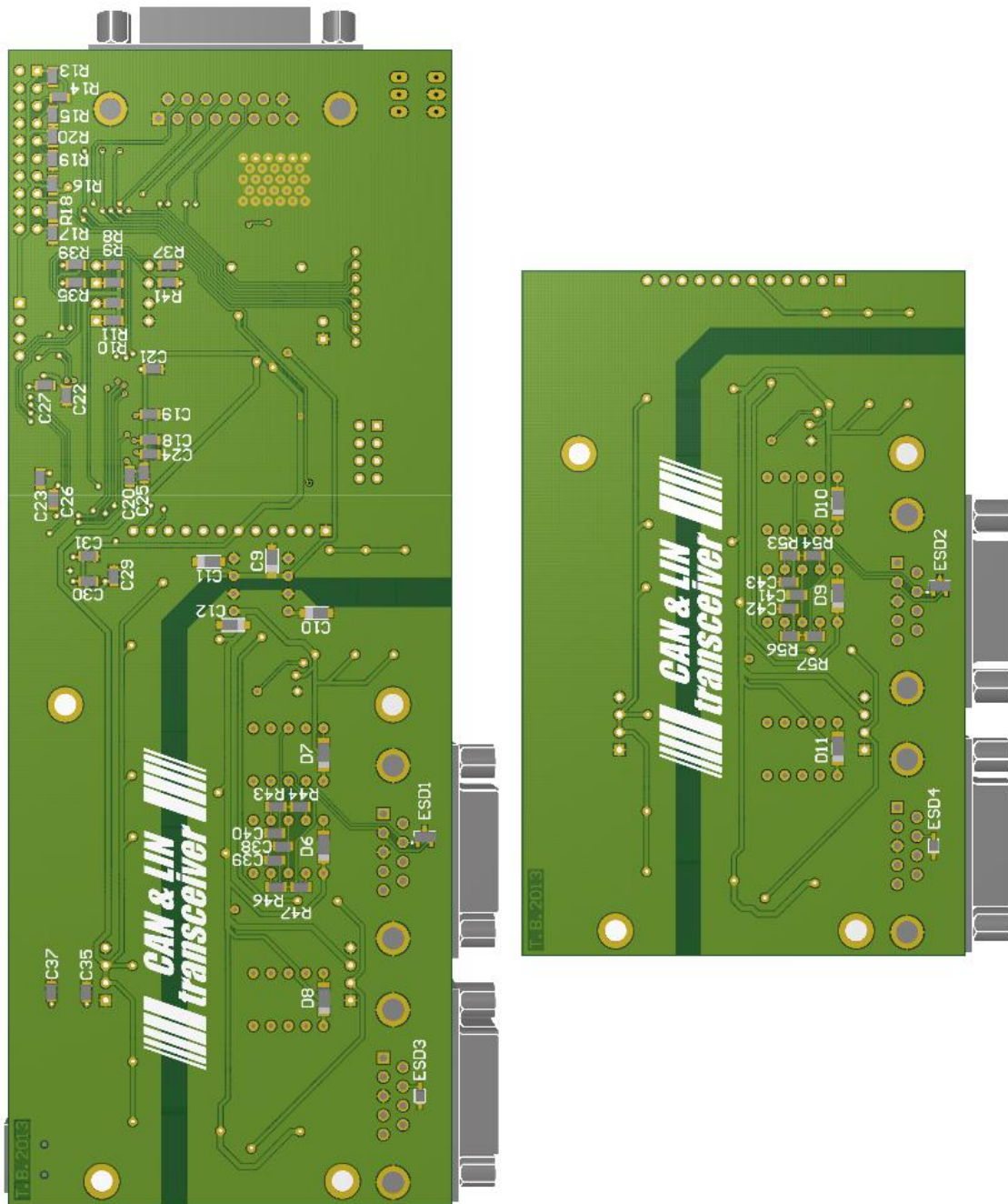
(pohled zdola)



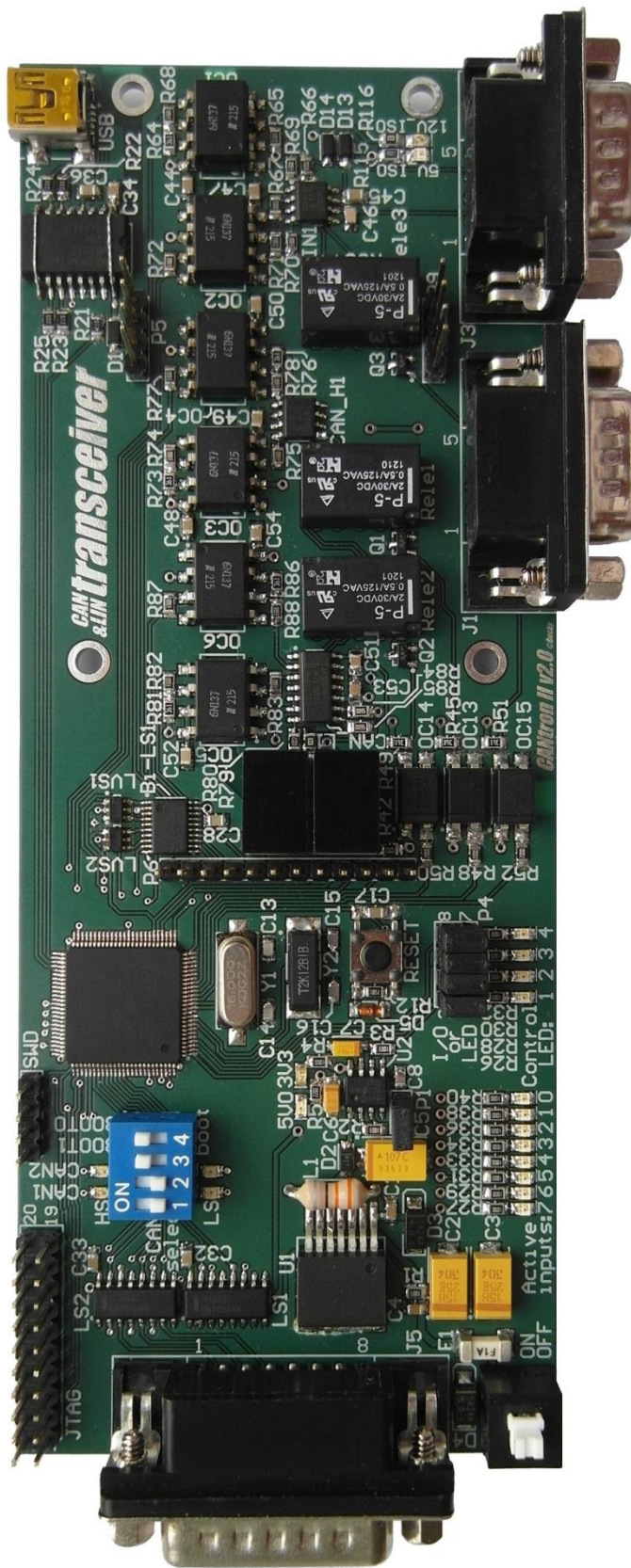
2.3. CANtron II v2.0 - 3D Top layer

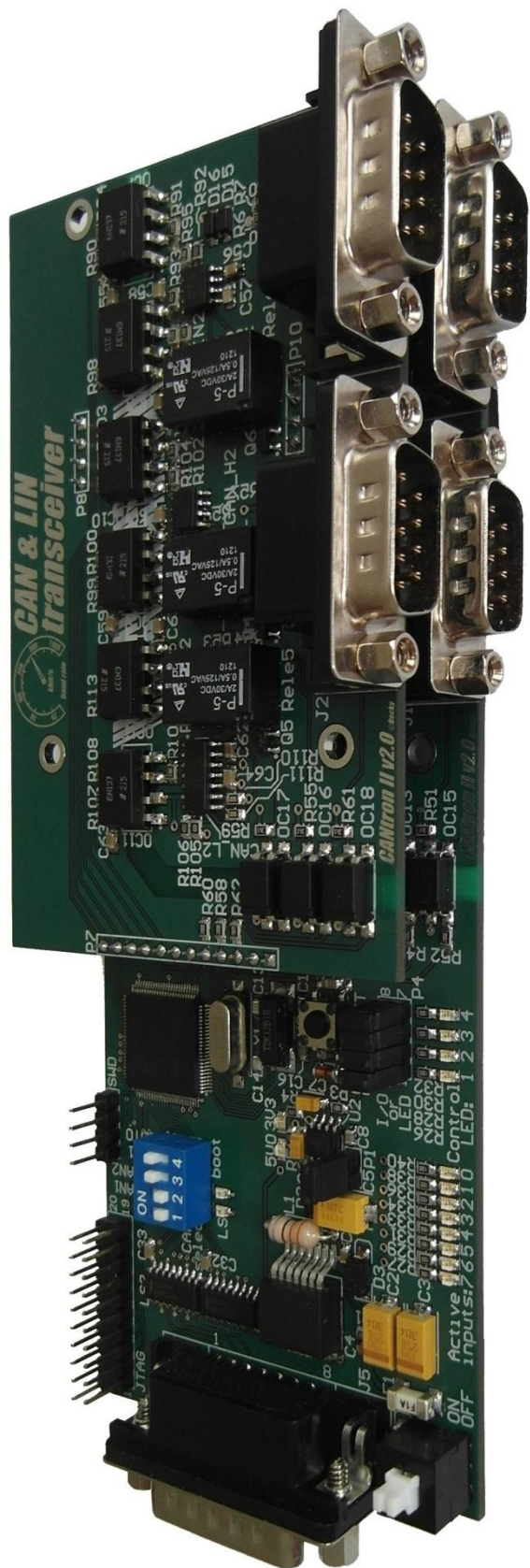


2.4. CANtron II v2.0 – 3D Bottom layer



2.5. CANtron II v2.0 – foto





Příloha 3: Seznam použitých součástek

Typ	Název	hodnota	Pouzdro	Počet
MAX3002	Bi-LS1		TSSOP20EP_L	1
TJA1040	CAN_H1, CAN_H2		SOIC127P600-8AL	2
TJA1054	CAN_L1, CAN_L2		SOP-14	2
MBR0520LT1G	D1, D2, D13, D14, D15, D16		SOD123	6
SK24A SMD	D3, D4		DSO-C2/Z6.7	2
1N4148	D5, D6, D7, D8, D9, D10, D11		MELF-D3513-1405	7
IL0512S	DC-DC1		SIP 4	1
IL0505S	DC-DC2		SIP 4	1
PESD2CAN	ESD1, ESD2		SOT23-3L	2
PESD1LIN	ESD3, ESD4		SOD-323	2
FUSE 1A	F1		FUSE	1
D Connector 9	J1, J2, J3, J4		DSUB1.385-2H9C	4
D Connector 15	J5		DSUB1.385-2H15A	1
Inductor	L1		AXIAL-0.4	1
LED 0805	LD1, LD2, LD3, LD4, LD5, LD6, LD7, LD8, LD9, LD10, LD11, LD12, LD13, LD14, LD15, LD16, LD17, LD18, LD19, LD20, LD21, LD22		0805 LED	22
TJA1020	LIN1, LIN2		SOIC127P600-8AL	2
MC14504BDG	LS1, LS2		SOIC16_L	2
STG719	LVS1, LVS2		SOT23-6_L	2
STM32F207VGT6	MCU1		LQFP100_M	1
6N137	OC1, OC2, OC3, OC4, OC5, OC6, OC7, OC8, OC9, OC10, OC11, OC12		SMD-8	12
KB817-B	OC13, OC14, OC15, OC16, OC17, OC18		SMD-4	6
ShutDown 3.3V DO	P1		HDR1X2	1
Header 10X2	P2		HDR2X10	1
Header 4	P3, P5, P8, P9, P10		HDR1X4	2
Header 4X2	P4		HDR2X4	1
Header 12	P6, P7		HDR1X12	1
BSS123	Q1, Q2, Q3, Q4, Q5, Q6		SOT23	6
RELEMP-05	Rele1, Rele2, Rele3, Rele4, Rele5, Rele6		DIL 10 RELEMP	6
SW DIP-2	S1, S2		DIP-4	2
sw - aretace	SW1		SW-pin6	1
P-B1720E/SMD	TL 1		P-B1720E/SMD	1
LM2676S-5.0/NOPB	U1		TS7B_N	1
MCP1727-3302E/SN	U2		SOIC-SN8_N	1
USB_miniB	USB		USB/SM0.8-6H5	1
ADUM4160	USB_ISO1		SOIC127P1030-16BN	1
16MHz	Y1		HC49/4H_SMX	1
32.768kHz	Y2		91SMX	1

Typ	Název	hodnota	Pouzdro	Počet
Cap Semi	C1, C51, C62	10nF	C0805	3
Cap Semi	C4, C38, C41	47nF	C0805	3
Cap Semi	C8	1nF	C0805	1
Cap Semi	C13, C14	10pF	C0805	2
Cap Semi	C15, C16	20pF	C0805	2
Cap Semi	C17, C18, C19, C20, C21, C22, C23, C24, C28, C29, C30, C31, C32, C33, C34, C35, C36, C37, C44, C45, C47, C48, C49, C50, C52, C53, C54, C55, C56, C58, C59, C60, C61, C63, C64, C65	100nF	C0805	36
Cap Semi	C25	4,7uF	C0805	1
Cap Semi	C26, C27	2,2uF	C0805	2
Cap Semi	C39, C40, C42, C43	82pF	C0805	4
Cap Semi	C46, C57	3.3nF	C0805	2
Cap Pol3	C7	15uF	TC3216-1206	1
Cap Pol1	C6, C9, C11, C12	4.7uF	TC3216-1206	4
Cap Pol1	C10	1uF	TC3216-1206	1
Cap Pol3	C2, C3	15uF	TC7343-2917	2
Cap Pol3	C5	180uF/16V	TC7343-2917	1
Res2	R1, R2, R3	100K	6-0805_L	3
Res2	R4, R26, R27, R28, R29, R30, R31, R32, R33, R34, R35, R36, R37, R38, R39, R40, R41	100	6-0805_L	17
Res2	R5, R6, R115	220	6-0805_L	3
Res2	R7, R63, R79, R89, R105, R116	1k	6-0805_L	6
Res2	R8, R9, R10, R11, R13, R14, R15, R16, R17, R18, R19, R20, R42, R66, R67, R80, R92, R93, R106	10k	6-0805_L	19
Res2	R12	1k5	6-0805_L	1
Res2	R21, R22, R23, R24, R25	24R	6-0805_L	5
Res2	R43, R46, R53, R56	60	6-0805_L	4
Res2	R44, R47, R54, R57	1k3	6-0805_L	4
Res2	R45, R49, R51, R55, R59, R61, R64, R73, R76, R81, R86, R90, R99, R102, R107, R112	360	6-0805_L	16
Res2	R48, R50, R52, R58, R60, R62	200	6-0805_L	6
Res2	R65, R71, R91, R97	2k2	6-0805_L	4
Res2	R68, R69, R70, R72, R74, R75, R77, R78, R82, R83, R87, R88, R94, R95, R96, R98, R100, R101, R103, R104, R108, R109, R113, R114	330	6-0805_L	24
Res2	R84, R85, R110, R111	560	6-0805_L	4