

**ZÁPADOČESKÁ UNIVERZITA V PLZNI  
FAKULTA ELEKTROTECHNICKÁ**

**Katedra aplikované elektroniky a telekomunikací**

# **DIPLOMOVÁ PRÁCE**

**Předzpracování signálu z polovodičového detektoru  
radiace**

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2012/2013

## ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Martin PODEŠVA**  
Osobní číslo: **E10N0210P**  
Studijní program: **N2612 Elektrotechnika a informatika**  
Studijní obor: **Dopravní elektroinženýrství a autoelektronika**  
Název tématu: **Předzpracování signálu z polovodičového detektoru radiace**  
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

### Z á s a d y p r o v y p r a c o v á n í :


1. Seznamte se s běžnými polovodičovými detektory radiace a charakterem výstupních signálů.
2. Navrhněte vhodné obvody pro zesílení a tvarování výstupního signálu z detektoru. V návrhu tvarovacích obvodů uvažujte jak analogové tak digitální zpracování signálů.
3. Proveďte analogové a číslicové simulace navržených obvodů.
4. Sestavte navržené obvody a ověřte jejich funkčnost.
5. Změřte charakteristiky navržených obvodů a porovnejte je s výsledky získanými pomocí simulací.

Rozsah grafických prací: **dle doporučení vedoucího**  
Rozsah pracovní zprávy: **dle doporučení vedoucího**  
Forma zpracování diplomové práce: **tištěná/elektronická**  
Seznam odborné literatury:

**Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.**

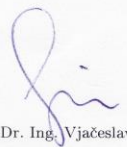
Vedoucí diplomové práce: **Ing. Michael Holík**  
Katedra aplikované elektroniky a telekomunikací  
Konzultant diplomové práce: **Ing. Michael Holík**  
Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **15. října 2012**  
Termín odevzdání diplomové práce: **9. května 2013**

  
Doc. Ing. Jiří Hammerbauer, Ph.D.  
děkan



L.S.

  
Doc. Dr. Ing. Vjačeslav Georgiev  
vedoucí katedry

V Plzni dne 15. října 2012

## **Anotace**

Předkládaná diplomová práce je zaměřena na problematiku předzpracování signálu z polovodičového detektoru radiace. Úvod práce je zaměřen na obecný popis polovodičových detektorů radiace - principu jejich funkce a charakteru výstupního signálu. Další část práce se zabývá simulací a návrhem obvodů pro analogové a digitální předzpracování signálu z polovodičového detektoru radiace. Další část práce popisuje realizaci navržených obvodů, ověření jejich funkce a odměření jejich parametrů, potřebných pro porovnání analogového a digitálního předzpracování signálu z polovodičového detektoru radiace. V závěru práce je provedeno porovnání analogového a digitálního předzpracování signálu z polovodičového detektoru radiace na základě změřených parametrů. Porovnání je provedeno z hlediska vhodnosti použití.

## **Klíčová slova**

Polovodičový detektor radiace, nábojový zesilovač, tvarování signálu, zpracování signálu, signálová filtrace.

## **Abstract**

The master thesis is focused on the signal preprocessing originating from the semiconductor radiation detector. Introduction is aimed on a general description of semiconductor radiation detectors and a description of the principle and function of semiconductor radiation detectors and a description of the output signal from the detector. Another section deals with design and computer simulation of analog and digital circuits for signal preprocessing of a semiconductor radiation detector. Another part of the work concerns the implementation of the proposed circuit, verification of their functions and measuring the parameters of the proposed circuits, important to compare analog and digital signal preprocessing of semiconductor radiation detector. In conclusion of the master thesis is compared analog and digital signal preprocessing of semiconductor radiation detector according to the measure results.

## **Key words**

Semiconductor radiation detector, charge amplifier, the signal shaping, signal processing, signal filtering.

## **Prohlášení**

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 7.5.2013

Jméno příjmení

.....

## **Poděkování**

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Michaelu Holíkovi za cenné profesionální rady, připomínky a metodické vedení práce.

# Obsah

<b>OBSAH</b> .....	<b>8</b>
<b>ÚVOD</b> .....	<b>1</b>
<b>SEZNAM SYMBOLŮ</b> .....	<b>2</b>
<b>1 OBECNÝ POPIS POLOVODIČOVÝCH DETEKTORŮ RADIACE</b> .....	<b>3</b>
1.1 RADIOAKTIVITA.....	3
1.2 PRINCIP FUNKCE POLOVODIČOVÉHO DETEKTORU RADIACE .....	3
1.3 PŘEDPRACOVÁNÍ SIGNÁLU Z POLOVODIČOVÉHO DETEKTORU RADIACE OBECNĚ .....	6
<b>2 MĚŘÍCÍ METODA, NÁVRH A SIMULACE OBVODŮ</b> .....	<b>9</b>
2.1 KONCEPT .....	9
2.2 POPIS VÝSTUPNÍHO SIGNÁLU Z POLOVODIČOVÉHO DETEKTORU RADIACE A JEHO PARAMETRY .....	9
2.3 POPIS GENEROVANÉHO SIGNÁLU POUŽITÉHO K TESTOVÁNÍ A POPIS POSTUPU TESTOVÁNÍ.....	10
2.4 NÁVRH FILTRŮ A NÁBOJOVÉHO ZESILOVAČE .....	12
2.5 SIMULACE.....	44
2.6 NÁVRH HARDWARU .....	57
2.7 DESKA PLOŠNÉHO SPOJE .....	83
2.8 SOFTWARE.....	86
<b>3 MĚŘENÍ A VYHODNOCENÍ NAMĚŘENÝCH VÝSLEDKŮ</b> .....	<b>93</b>
3.1 OŽIVENÍ ZAŘÍZENÍ .....	93
3.2 DOLADĚNÍ HODNOT SOUČÁSTEK – NESHODY OPROTI NÁVRHU .....	93
3.3 POŽADAVKY A PARAMETRY MĚŘENÍ.....	94
3.4 VLASTNÍ MĚŘENÍ .....	96
3.5 VYHODNOCENÍ VÝSLEDKŮ MĚŘENÍ .....	97
<b>4 ZÁVĚR</b> .....	<b>119</b>
<b>5 SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ</b> .....	<b>122</b>
<b>6 PŘÍLOHY</b> .....	<b>123</b>



## Úvod

Předkládaná práce je zaměřena na porovnání analogového a digitálního předzpracování signálu z polovodičového detektoru radiace z hlediska vhodnosti použití. Pro tento účel bylo provedeno studium problematiky předzpracování signálu z polovodičových detektorů radiace, poznatky z tohoto studia jsou obsaženy v první části práce. Dále byly navrženy a simulovány obvody pro analogové a digitální předzpracování signálu z polovodičového detektoru radiace. Simulace a návrh jsou v diplomové práci podrobně rozebrány ve druhé části. Na návrh obvodů navazuje realizace a měření parametrů, potřebných pro porovnání analogového a digitálního předzpracování signálu z hlediska vhodnosti použití. Na základě změřených parametrů je provedeno porovnání. Realizace, měření a porovnání jsou rozebrány v poslední části práce a na základě porovnání je práce v závěru zhodnocena.

## Seznam symbolů

AD převodník	Analogově digitální převodník, analogově digitální konvertor
...	A tak dále
LSB	Nejméně významný bit (Least significant bit)
MSB	Nejvýznamnější bit (Most Significant Bit)
SMD	Surface mount device – součástka pro povrchovou montáž
THT	Through hole technology – součástka pro montáž skrz otvor
DPS	Deska plošných spojů
FWHM	Full Width at Half Maximum

# 1 Obecný popis polovodičových detektorů radiace

## 1.1 Radioaktivita

[1] Radioaktivita neboli radioaktivní rozpad je samovolná přeměna jader nestabilních nuklidů na jiná jádra, při níž vzniká ionizující záření (radiace). Změní-li se počet protonů v jádře, dojde ke změně prvku. Radioaktivitu objevil v roce 1896 Henri Becquerel u solí uranu. K objasnění podstaty radioaktivity zásadním způsobem přispěli francouzští fyzikové Pierre Curie a Maria Curie-Sklodowska. Radioaktivita se běžně rozděluje na radioaktivitu přirozenou a umělou.

Přirozená radioaktivita je důsledkem samovolného rozpadu atomového jádra. Přirozeně radioaktivních je mnoho látek v přírodě (takové látky se pak označují jako radioaktivní látky), včetně tkání živých organismů.

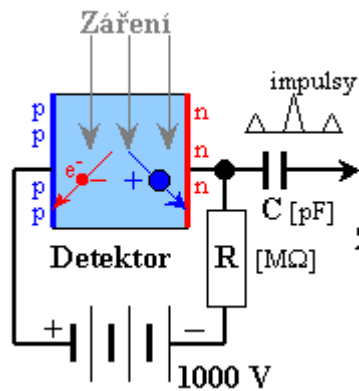
Umělou radioaktivitu získávají prvky transmutací, vlivem řetězové reakce nebo působením urychlených částic.

Příkladem je Rentgenové záření. Je to forma elektromagnetického záření o vlnových délkách 10 nm až 100 pm. Jedná se o formu ionizujícího záření, které může být pro živé organismy nebezpečné.

## 1.2 Princip funkce polovodičového detektoru radiace

[3] Z elektronického hlediska je polovodičový detektor v podstatě dioda zapojená v závěrném směru přes rezistor o velké ohmické hodnotě v elektrickém obvodu s velkým napětím (přibližně desítky až stovky voltů). Obvodem v klidovém stavu protéká pouze prosakující proud (řádově nA, pA).

Vnikne-li do aktivní vrstvy detektoru, vyprázdněné oblasti PN přechodu (oblast bez volných nosičů náboje) kvantum ionizujícího záření, ionizační energie způsobí v polovodiči přeskok elektronů do vodivého pásma a vznik elektron-děrových párů. Na obrázku 1.2.0 [3] je zobrazen PN přechod při zasažení částicí.



Obrázek 1.2.0 [3] - výřez z obrázku ze zdroje [3] Uvolnění náboje na PN přechodu při zasažení PN přechodu částicí

Počet vytvořených nábojových párů je úměrný energii interagujícího ionizujícího záření a ionizační energii pro daný materiál. Volný náboj se v elektrickém poli okamžitě začne pohybovat (elektrony ke kladné elektrodě a díry k záporné).

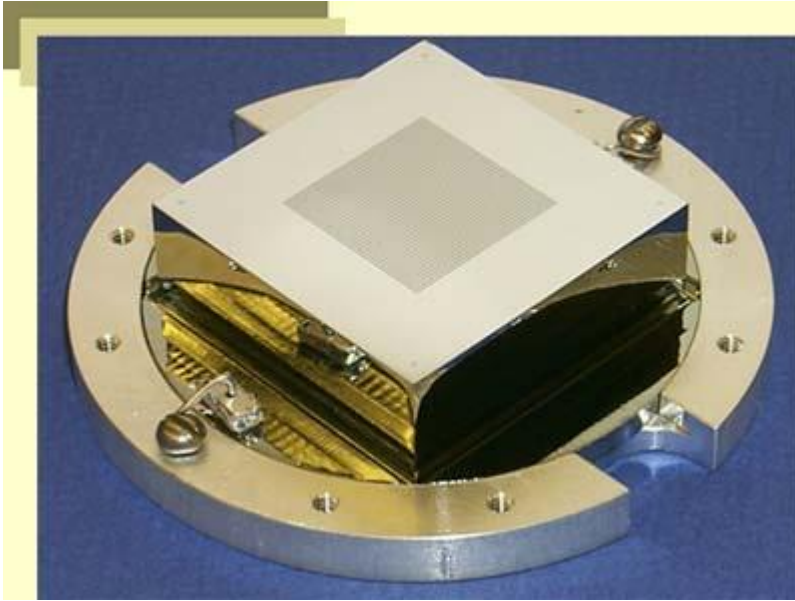
Pro vnější elektrický obvod se tento děj projeví jako průchod krátkého proudového impulsu. Na odporu  $R$  zapojeném v sérii s polovodičovým detektorem radiace vznikne úbytek napětí. Přes kondenzátor  $C$  se provede navázání signálového pulsu do obvodu pro předzpracování signálu. Na obrázku 1.2.3 je zobrazeno zjednodušené schéma k tomuto popisu.

Následují praktické příklady polovodičových detektorů radiace.

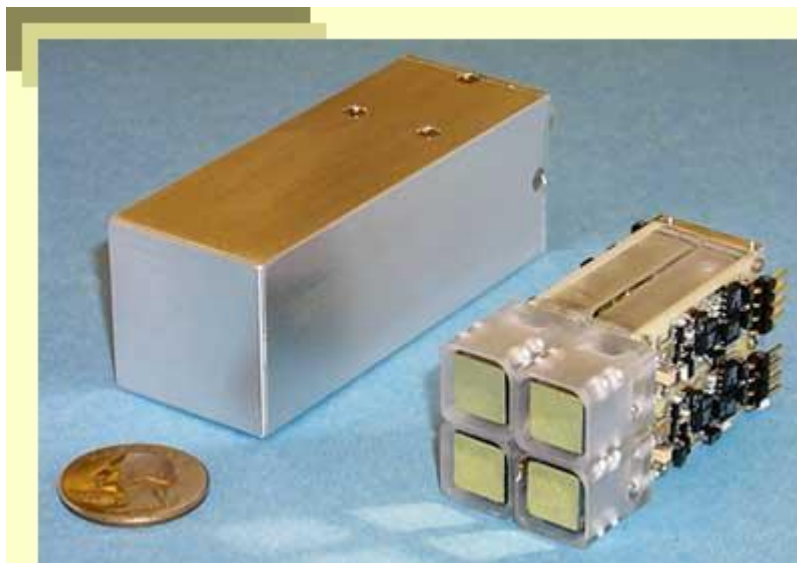
Na obrázku 1.2.1 [7] je příklad germaniového detektoru o rozměrech 40 x 40 pixelů. Jeden pixel má rozměr 0,3 mm x 0,3 mm. Pixely jsou umístěny 0,5 mm od sebe (vzdálenost od středu ke středu). Text vznikl překladem informací k obrázku ze zdroje [7].

Na obrázku 1.2.2 [7] je zobrazen příklad detektorového pole, sestaveného ze 4 modulů detektoru. Každý detektor obsahuje CdZnTe detektor a front-end electronics, což je elektronika pro předzpracování signálu z detektoru. Velká detektorová pole mohou být konstruována tímto způsobem pro dosažení vysoké účinnosti detekce, což je požadováno v některých aplikacích. Text vznikl překladem informací k obrázku ze zdroje [7].

Detektory na obrázcích 1.2.1[7] a 1.2.2[7] jsou vyráběny výrobcem The Ernest Orlando Lawrence Berkeley National Laboratory Semiconductor Detector Group (SDG).



Obrázek 1.2.1 [7] Germaniový pixelový detektor radiace



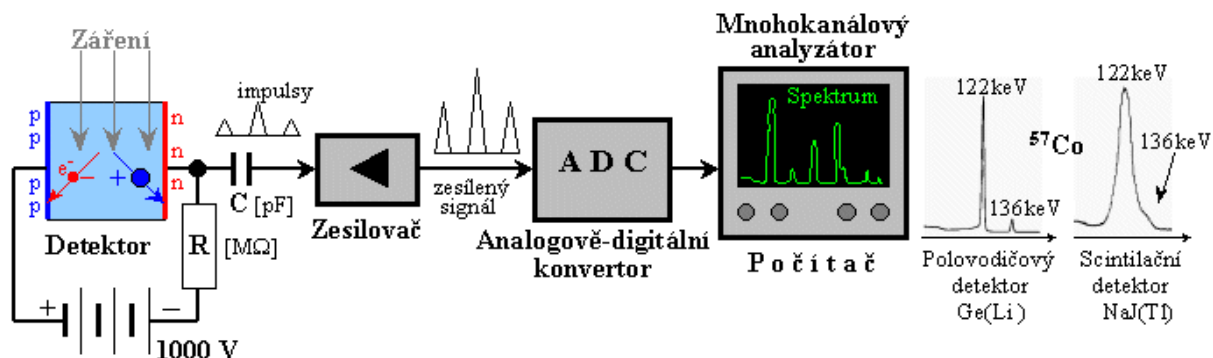
Obrázek 1.2.2 [7] Detektorové pole

Pro využití signálu z polovodičového detektoru radiace je potřeba signál zpracovat a vyhodnotit, je pro to využít obvod pro předzpracování signálu z polovodičového detektoru radiace.

Obvod pro předzpracování signálu (spektroskopická trasa na obrázku 1.2.3 od předzesilovače) pracuje následujícím způsobem. Amplituda (resp. časový integrál) impulsu na výstupu nábojového zesilovače je přímo úměrná celkovému sebranému náboji a tedy energii

detekovaného záření, přesněji řečeno náboji, který byl uvolněn v aktivní oblasti detektoru při interakci záření.

Předzesílené impulsy se vedou na vstup AD převodníku a odtud převedené do digitální podoby se ukládají do paměti mnoho-kanálového analyzátoru, realizovaného v počítači, v jehož paměti se střeďává výsledné spektrum. Amplitudovou analýzou výstupních impulsů můžeme získat spektroskopickou informaci o energii detekovaného záření. Příklad spektroskopické trasy s polovodičovým detektorem radiace je na obrázku 1.2.3 [3].

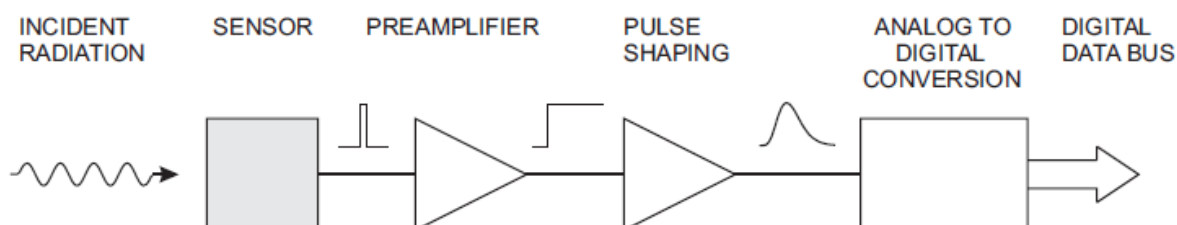


Obrázek 1.2.3 [3] Příklad spektroskopické trasy s polovodičovým detektorem radiace

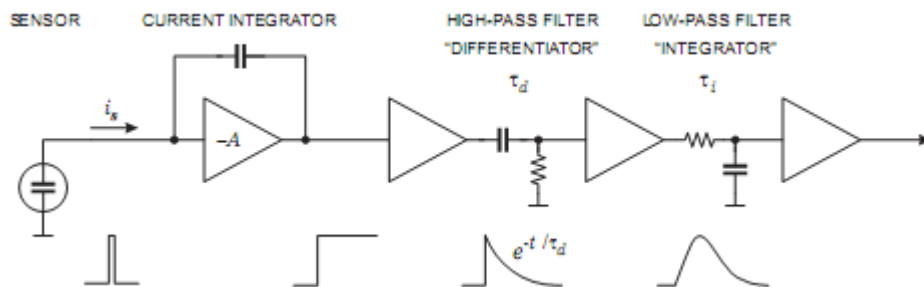
### 1.3 Předpracování signálu z polovodičového detektoru radiace obecně

Impuls, který je získán na výstupu detektoru nemá vhodné parametry pro přímé využití. Signál je proto potřeba vhodně upravit. K tomu slouží řetězec pro předpracování (dále jen zpracování) signálu.

Základní znázornění řetězce pro zpracování signálu z polovodičového detektoru radiace je na obrázku 1.3.1 [5], detailnější znázornění je na obrázku 1.3.2 [5].



Obrázek 1.3.1 [5] Řetězec pro zpracování signálu z polovodičového detektoru radiace



Obrázek 1.3.2 [5] Podrobnější schéma obvodu pro zpracování signálu z polovodičového detektoru radiace

Následující popis vznikl citací, přeložením a úpravou literatury ze zdroje [5].

Radiace je absorbována senzorem a převedena na elektrický signál. Tento nízkourovňový signál je zesílen a integrován v předzesilovači. Následně je signál přiveden do tvarovacího obvodu. Poté je analogový signál převeden do digitální podoby, umožňující uložení dat a provedení analýzy naměřených dat.[5]

Popis jednotlivých bloků a jejich účel v řetězci:

- **Senzor**

Senzor převede energii dopadajícího ionizujícího záření na elektrický signál. Energie dopadajícího ionizujícího záření je absorbována polovodičem, ve kterém vytvoří volné nosiče náboje (páry elektron-díra). Elektrické pole působící na senzor stáhne nosiče náboje k elektrodám. Počet párů elektron-díra je úměrný energii interagující částice v materiálu. Integrováním proudu tedy získáme náboj, který je úměrný energii interagující částice. Proudové pulzy získané ze senzoru mohou být velice krátké (řádově jednotky ps).[5]

- **Předzesilovač**

Náboj senzoru (signál ze senzoru) může být velmi malý, v rozmezí  $5 \cdot 10^{-17} C$  až  $4 \cdot 10^{-15} C$ . Například při interakci ionizující částice s energií 1keV se uvolní náboj přibližně  $5 \cdot 10^{-17} C$ . Signál proto musí být zesílen. Předzesilovač musí být navržen tak, aby se dosáhlo potřebného zesílení signálu a minimalizoval se šum. Kritický parametr je kapacita paralelně ke vstupu, kapacita senzoru, vstupní kapacita zesilovače.

Protože je vstupní signál v podobě náboje a výstupní signál v podobě napětí, tak jako předzesilovač je využit nábojový zesilovač (známé zapojení s operačním zesilovačem). [5]

- ***Tvarovací obvod***

Hlavní funkcí tvarovacího obvodu je změnit tvar signálu z výstupu nábojového zesilovače. Tvar signálu se mění proto, aby u něj bylo možné co nejpřesněji měřit amplitudu (měření probíhá pomocí AD převodníku). Tvarovací obvod je frekvenční filtr, protože tvar signálu souvisí s jeho frekvenčním spektrem. Omezení frekvenčního spektra signálu umožní měření pomalejším AD převodníkem. [5]

Všechny zesilovače mají omezené frekvenční pásmo, takže každý zesilovač současně funguje i jako tvarovací obvod (platí i pro operační zesilovače).

Existují dva přístupy k tvarování signálu. Prvním přístupem je tvarování signálu analogovým filtrem a druhým přístupem je tvarování signálu digitálním filtrem. Pro tvarování je tedy možno použít analogové filtry (nejčastěji aktivní analogové filtry s operačními zesilovači) nebo digitální filtry realizované v číslicovém obvodu (hradlové pole, realizace v počítači). [5]

- ***AD převodník.***

AD převodník převede neustále se měnící amplitudu na diskrétní úrovně a každé úrovni odpovídá jeden výstupní kód. AD převodník se vybírá podle kompromisu mezi rychlostí a rozlišením. Lze použít paralelní AD převodník. [5]

- ***Elektromechanická konstrukce.***

Musí se zabezpečit odvod tepla, zamezit přeslechům, zamezit vnějšímu rušení. [5]



## 2 Měřicí metoda, návrh a simulace obvodů

### 2.1 Koncept

Blokové schéma konceptu je zobrazeno na obrázku 2.1.1.



Obrázek 2.1.1 Blokové schéma konceptu obvodu

Cílem práce je navrhnout a zkonstruovat obvody pro analogové a digitální zpracování signálu z polovodičového detektoru radiace a porovnat vhodnost použití analogového nebo digitálního zpracování signálu. Pro tento účel byl zvolen následující koncept. Vstupní signál je veden z polovodičového detektoru radiace, zesílen nábojovým zesilovačem a následně je tvarován buď analogově, nebo digitálně s možností volby.

Polovodičový detektor lze pro účely testování chování obvodu nahradit generátorem signálu nebo fotodiodou. Tyto prvky umožňují simulovat funkci polovodičového detektoru radiace, avšak nedokáží ho plně nahradit. V této diplomové práci je pro testování navržených obvodů použit generátor signálu. Signál z generátoru je navázán přes kapacitní vazbu.

V případě analogového tvarování je signál z nábojového zesilovače digitalizován až po průchodu tvarovacími obvody.

V případě digitálního tvarování signálu je provedena digitalizace hned za nábojovým zesilovačem a tvarovaný signál se získá na výstupu číslicového filtru.

Tvarovaný signál je poté přenesen do počítače. Zde se provádí následná analýza a vyhodnocení vhodnosti jednotlivých způsobů (analogového vs. digitálního) zpracování signálu. Software pro vyhodnocování vlastností a parametrů určujících vhodnost jednotlivých metod zpracování signálu je součástí této práce.

### 2.2 Popis výstupního signálu z polovodičového detektoru radiace a jeho parametry

Výstupní signál z polovodičového detektoru radiace je v podobě elektrického náboje (proudový signál). Velikost náboje se pohybuje v rozmezí 50 aC až 4 fC (dle literatury [5]).

Pulsy ze senzoru mohou být velice krátké, v řádu ns nebo kratší. Výskyt pulsů je náhodný, souvisí s dopadajícím zářením - jeho vznikem při rozpadu materiálu. V případě nahrazení polovodičového detektoru radiace generátorem signálu lze zajistit periodicky přicházející pulsy bez nechtěného překrytí.

Příklad výpočtu náboje, který se uvolní v polovodičovém detektoru radiace při dopadu částice s energií 10MeV je ve výpočtu 2.1.1. Energie 10MeV je reálný příklad energie částice. Pro upřesnění  $1\text{eV}=1,602 * 10^{-19} \text{ J}$ .

Výpočet počtu uvolněných elektronů, vzorec pro 2.1.1 je ze zdroje [9]

$$Q = \frac{E * e}{\varepsilon} = \frac{10 * 10^6 * 1,602 * 10^{-19}}{3,665} = 0,437 \text{ pC} \quad (2.1.1)$$

kde E je energie částice v eV, e je elementární náboj elektronu [C],  $\varepsilon$  je energie [eV] potřebná pro vytvoření páru elektron – díra. Například pro křemík se  $\varepsilon$  pohybuje v rozsahu 3,62eV (pro teplotu 300K) až 3,71eV (pro teplotu 77K). Pro výpočet byla použita hodnota ze středu rozsahu, tedy  $\varepsilon = 3,665\text{eV}$ .

Z výpočtu vyplývá, že 0,437 pC je náboj, který je přiveden na vstup nábojového zesilovače.

### 2.3 Popis generovaného signálu použitého k testování a popis postupu testování

Jako zdroj signálu pro testování odezvy navrhovaných obvodu se použije generátor signálu, který částečně nahradí polovodičový detektor radiace. V této metodě není třeba dodržet šířku pulzu, jde především o dodržení stejných parametrů hrany signálu (konstantní strmost a výška hrany v průběhu času testování) – kvalitní generátor má náběžnou hranu například 5ns, často nabízí možnost nastavení strmosti hrany. Generátor se nastaví tak, aby co nejvěrněji simuloval výstupní signál z polovodičového detektoru radiace. To znamená nastavení tvaru signálu, amplitudy a frekvence. Tvar signálu se nastaví na obdélníkový stejnosměrný signál, frekvence se nastaví na 1 kHz (nábojový zesilovač reaguje na vzestupnou i sestupnou hranu obdélníkového signálu, na výstupu nábojového zesilovače se pulsy objeví s dvojnásobnou frekvencí). Tato hodnota frekvence byla stanovena po konzultaci s vedoucím práce jako optimální pro tuto testovací metodu a zároveň pro konkrétní návrh konceptu. Frekvenci je možno snížit v případě, že by se po sobě následující pulsy po průchodu řetězcem pro analogové nebo digitální zpracování překrývaly.

Amplituda signálu se nastaví tak, aby se na vstup nábojového zesilovače přes vazební kondenzátor (v návrhu a schématech označen jako C1) přivedl náboj, odpovídající náboji z polovodičového detektoru radiace (při zasažení částicí s požadovanou energií). Příslušné schéma je zobrazeno na obrázku 2.4.2. Kondenzátor C1 tedy převede napětí z generátoru na náboj o dané velikosti, který se přivede na vstup nábojového zesilovače. Následující výpočet 2.3.1 ukazuje výpočet vazebního kondenzátoru (C1), přes který se signál z generátoru signálu naváže na vstup nábojového zesilovače. Výstupní napětí generátoru je zvoleno 100mV, protože toto napětí generátor bez problémů poskytne. Výpočet se provede pro případ, kdy je polovodičový detektor radiace zasažen částicí s energií 10MeV. Tomu odpovídá náboj  $0,534 pC$ , tato hodnota uvolněného náboje je vypočtena v kapitole 2.2.

$$\begin{aligned}
 Q &= C_1 U \\
 Q &= 4,37 * 10^{-13} C \\
 U &= 100 mV \\
 C_1 &= ? \\
 C_1 &= \frac{Q}{U} = \frac{4,37 * 10^{-13}}{0,1} = 4,37 * 10^{-12} F = 4,37 pF
 \end{aligned}
 \tag{2.3.1}$$

Konkrétní hardwarové řešení (volba reálné součástky - zařazení kondenzátoru do příslušné řady vyráběných součástek) je provedeno v kapitole návrh hardwaru.

### *Postup testování*

Po správném nastavení generátoru signálu se nejprve zvolí možnost analogového zpracování signálu. Po připojení napájení se osciloskopem ověří průběhy napětí na výstupu nábojového zesilovače a řetězce pro analogové zpracování signálu. Data z řetězce pro analogové zpracování signálu jsou následně odeslána do počítače – tuto funkci automaticky zajistí navržený koncept.

Dále se zvolí možnost digitálního zpracování signálu. Data z řetězce pro digitální zpracování signálu jsou následně odeslána do počítače – tuto funkci automaticky zajistí navržený koncept.

Přenos dat je přes RS232, komunikaci zajistí v případě analogového zpracování signálu procesor, který má UART, pro převod úrovní se využije integrovaný obvod z řady MAX.

V případě digitálního zpracování signálu komunikaci zajistí hradlové pole (v jazyku VHDL je v něm vytvořen blok zajišťující komunikaci) a pro převod úrovní se využije integrovaný obvod z řady MAX.

V počítači se přijatá data uloží do souborů. Jeden soubor pro data z řetězce pro analogové zpracování signálu a jeden soubor pro data z řetězce pro digitální zpracování signálu. Oba soubory obsahují navzorkované části výstupních signálů z řetězce pro analogové/digitální zpracování signálu (tedy vzorky napětí z výstupních průběhů v hexadecimálním kódu).

Potřebný počet vzorků je dán statistickou odchylkou (přesností měření / výsledného porovnání). Hodnota pro první měření byla stanovena na 1000 navzorkovaných pulzů, při praktickém měření se prověří možnost realizace, podle toho bude hodnota případně upravena.

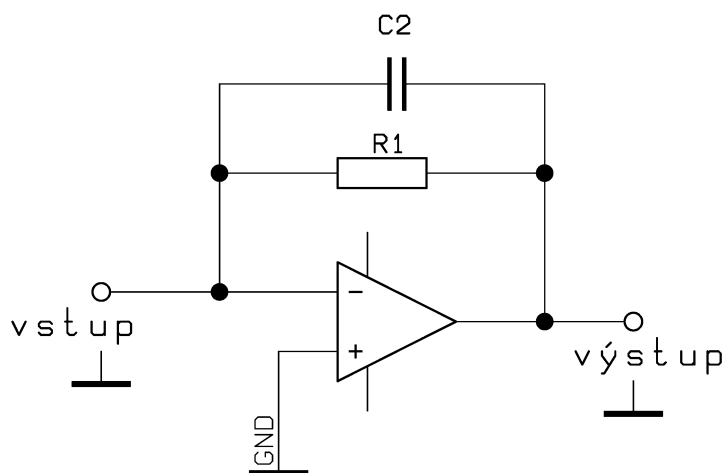
Soubory se následně zpracují tak, že se z dat v programu MATLAB (pomocí v Matlabu vytvořeného softwaru) vyberou jednotlivé pulzy, ze kterých se určí maxima amplitud, sestaví se histogramy ze získaných maximálních hodnot, dále se vypočte rozptyl z maximálních hodnot a pološířka. Vhodnost použití analogového nebo digitálního zpracování signálu se určí porovnáním získaných vypočtených parametrů a porovnáním histogramů, kde histogram s menší pološířkou znamená lepší výsledek, tedy metoda je vhodnější.

## 2.4 Návrh filtrů a nábojového zesilovače

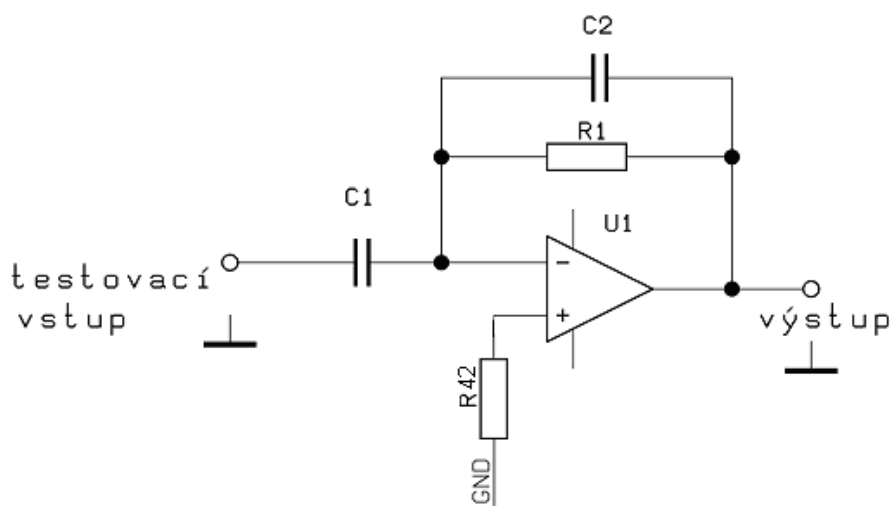
V následujícím textu je podrobně probraná volba nábojového zesilovače a návrhy filtrů. Nejprve je proveden návrh nábojového zesilovače, protože návrhy filtrů jsou podmíněné znalostí výstupního signálu z nábojového zesilovače.

### *Návrh nábojového zesilovače*

Schémata nábojového zesilovače jsou zobrazena na obrázcích 2.4.1 a 2.4.2. Na obrázku 2.4.2 je zobrazen nábojový zesilovač s kondenzátorem C1, přes který je na vstup nábojového zesilovače přiveden signál z generátoru signálu.



Obrázek 2.4.1 Nábojový zesilovač



Obrázek 2.4.2 Nábojový zesilovač s testovacím vstupem pro připojení generátoru

Hodnota kondenzátoru C2 se na základě teorie o nábojovém zesilovači volí řádově v pF (dle literatury [4]). Velikost kapacity ve zpětné vazbě je zvolena podle velikosti náboje na vstupu a požadovaného výstupního napětí (tedy požadovaného zesílení). Kondenzátor C2 převede vstupní náboj na napětí. Jedná se o invertující zapojení, proto je výstupní napětí záporné. Následuje příklad výpočtu kondenzátoru C2 pro požadované výstupní napětí - 0,1V. Výstupní napětí je zvoleno takto z důvodu dostatečného výstupního napětí a dostupného kondenzátoru C2 pro tuto hodnotu (dokazuje to výpočet kondenzátoru C2). Vstupní náboj je zvolen  $Q = 0,437 \text{ pC}$ , jedná se tedy o případ kdy je detektor zasažen částicí s energií 10MeV(to navazuje na předchozí výpočty).

Výstupní napětí nábojového zesilovače se spočítá následujícím způsobem – výpočet 2.4.3 (vzorec pro 2.4.3 je ze zdroje [9]):

$$A = \frac{U_{out}}{Q_{in}} = \frac{-\frac{Q_{in}}{C_2}}{\frac{Q_{in}}{1}} = -\frac{1}{C_2} \quad (2.4.3)$$

kde  $A$  je zesílení nábojového zesilovače (bezrozměrná veličina),  $U_{out}$  je výstupní napětí nábojového zesilovače (je záporné protože zapojení je invertující),  $Q_{in}$  je vstupní náboj nábojového zesilovače.

Výpočet kapacity  $C_2$  pro výstupní napětí - 0,1V – výpočet 2.4.4:

$$\begin{aligned} U_{out} &= -0,1V \\ Q_{in} &= 4,37 * 10^{-13} C \\ U_{out} &= A * Q_{in} = -\frac{1}{C_2} * Q_{in} \\ C_2 &= -\frac{Q_{in}}{U_{out}} = \frac{-4,37 * 10^{-13}}{-0,1} = 4,37 * 10^{-12} F \end{aligned} \quad (2.4.4)$$

Proto je zvolen  $C_2=4,37\text{pF}$ , dle výpočtu. Hodnota časové konstanty  $\tau$  se kterou se vybíjí kondenzátor se spočte následujícím způsobem – výpočet 2.4.5.

$$\begin{aligned} \tau &= R_1 C_2 \\ \tau &= R_1 C_2 = 10 * 10^6 * 4,37 * 10^{-12} = 43,7 * 10^{-6} s \end{aligned} \quad (2.4.5)$$

Dále je nutné zajistit přizpůsobení výstupu z nábojového zesilovače řetězci pro digitální zpracování signálu.

V případě vybíjení bude v čase  $t=\tau$  kondenzátor nabitý přibližně na 63 %. Tato časová konstanta  $\tau$  je důležitá z toho důvodu, že na výstup nábojového zesilovače bude připojen řetězec pro digitální zpracování signálu. Tento řetězec začíná AD převodníkem LTC2253 (před ním je ještě obvod THS 4131, přítomnost tohoto obvodu se pro výpočty při návrhu neuvažuje). Vzorkovací rychlost tohoto převodníku je 105Msps. Z toho vyplývá, že čas  $\tau = 43,7 * 10^{-6} s$  bude pokryt 4588 vzorky. Časová konstanta tedy odpovídá možností AD převodníku, s počtem vzorků na pulz roste i přesnost měření.

Z teorie o nábojovém zesilovači (zdroje [4] , [5]) vyplývá, že se pro vybíjení kondenzátoru  $C_2$  může použít spínač (kondenzátor se zkratuje a tím se vybije). Tato metoda je

však komplikovaná, je třeba zajistit přesně časované vybíjení, přesně řízený spínač. Další možností vybíjení je použití rezistoru ve zpětné vazbě operačního zesilovače. Hodnota zpětnovazebního rezistoru  $R_1$  se pohybuje řádově v  $M\Omega$ .

Rezistor  $R_{42}$  slouží ke kompenzaci vstupního proudu.

Pro rezistor  $R_1 = 0 \Omega$  by došlo k tomu, že by se kondenzátor  $C_2$  nenabil. Pro rezistor  $R_1 = R$  se kondenzátor  $C_2$  vybíjí s časovou konstantou  $\tau = R \cdot C$ . Pro rezistor  $R_1 = \infty \Omega$  by se kondenzátor  $C_2$  nevybíjel (v reálném zapojení by se přesto vybíjel přes parazitní odpor kondenzátoru), výstupní napětí by bylo konstantní.

Proto je zvolena výchozí hodnota  $R_1 = 10M\Omega$ . Přesná hodnota bude doladěna pomocí simulace v programu PSPICE (simulace popsané v kapitole 2.4) a dále doladěna v konkrétním hardwarovém zapojení.

Přesné hodnoty  $C_2$  a  $R_1$  budou dále odladěny v simulaci v programu PSPICE (popsané v kapitole Simulace - 2.5) a dále doladěny v konkrétním hardwarovém zapojení.

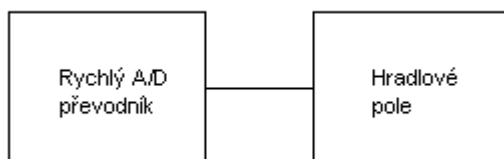
Operační zesilovač  $U_1$  je třeba volit tak aby byl dostupný na trhu, cenově přijatelný, měl požadované parametry. Požadované parametry na operační zesilovač v nábojovém zesilovači jsou: rychlost přeběhu SR, šířka pásma, nízký vstupní proud. Rychlost přeběhu a šířka pásma souvisí se schopností zesilovače zpracovat úzký (časově) puls. Takovýto puls obsahuje široké spektrum frekvencí. Vstupní proud musí být nízký, protože klidový proud teče přes rezistor  $R_1$  ve zpětné vazbě ( $R_1$  má vysokou hodnotu) a díky tomu způsobuje na tomto rezistoru velký úbytek napětí, to posouvá celou úroveň výstupního signálu z nábojového zesilovače. Z dostupných operačních zesilovačů byly vytipovány AD8014, AD8065, ADA4817. V následující tabulce 2.4.6 jsou přehledně znázorněny parametry těchto operačních zesilovačů.

	AD8014	ADA4817	AD8065
šířka pásma [MHz]	400	1050	145
klidový proud [A]	5 $\mu$ A	2pA	1pA
rychlost přeběhu SR [V/ $\mu$ s]	4000	870	180

Tabulka 2.4.6 Vybrané parametry operačních zesilovačů

Operační zesilovač ADA4817 z nich má nejlepší parametry (šířku pásma, klidový proud, rychlost přeběhu dostatečná), proto byl zvolen. Součástka  $U_1$  z obrázku 2.4.2 je tedy ADA4817.

### Návrh digitálního filtru



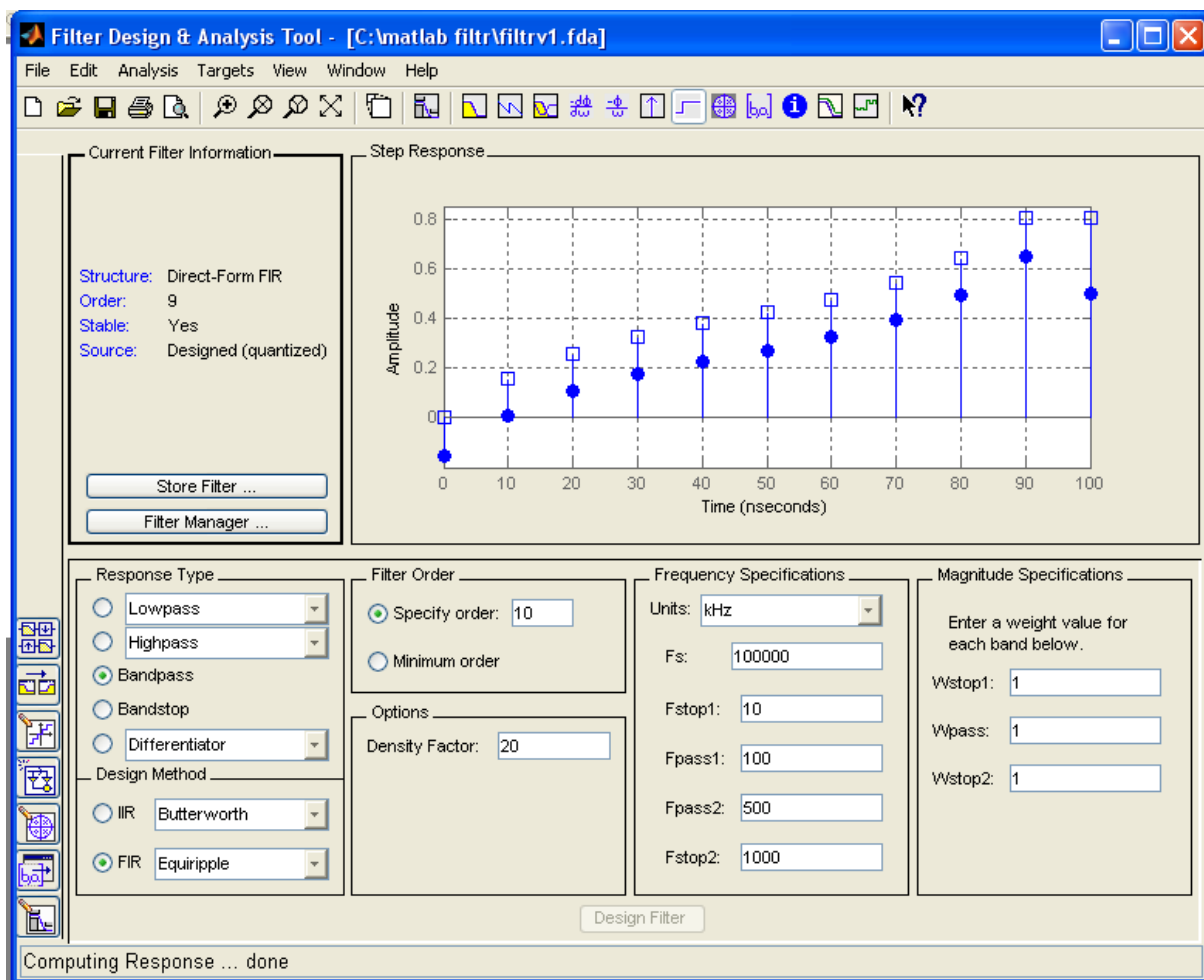
**Obrázek 2.4.7** Blokové schéma řetězce pro digitální zpracování signálu

Digitální filtr je realizován v hradlovém poli ALTERA CYCLONE II (typ EP2C8T144C6).

Toto hradlové pole bylo zvoleno z důvodu, že jsem obdržel desku s tímto hradlovým polem a dvěma rychlými AD převodníky, kterou mohu připojit k mnou navržené desce popsané v kapitole Návrh hardwaru. Předpokladem pro toto uspořádání je, že užitečný signál na výstupu nábojového zesilovače je výrazně zkreslen šumem, proto je nutno tento signál filtrovat před měřením amplitudy. Filtrováním se zajistí potřebná přesnost měření.

Návrh digitálního filtru je proveden v univerzálním programu Matlab, pomocí nástroje fdatool. Ukázka návrhového prostředí je na obrázku 2.4.8.

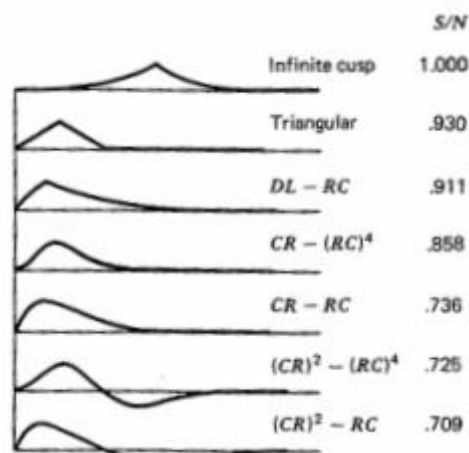




Obrázek 2.4.8 Ukázka prostředí fdatool

Filtr je navrhován pro vzorkovací frekvenci 100MHz. Návrh koeficientů filtru je prováděn ve formátu pevné řádové čárky. Při návrhu se určí typ filtru – filtr typu FIR (na základě konzultace s vedoucím práce), typ pásmová propust, nastaví vzorkovací frekvence – 100 MHz, nastaví se zlomové kmitočty propustného a zádržného pásma. Dále se nastaví řád filtru. S vyšším řádem filtru klesá šum (filtr lépe odstraní přídatný šum), ale zároveň roste náročnost na využití prostředků hradlového pole. Dosažitelný řád filtru je tímto omezen. Výchozí řád filtru byl stanoven na 20 na základě konzultace s vedoucím práce (pro účely návrhu a simulace). Po nastavení všech parametrů se filtr navrhne (vygenerují se koeficienty filtru) a exportuje do prostředí Matlabu. Zde se pomocí programu „filtr“ (uvedeno v příloze práce) simuluje funkce filtru. Do filtru se přivede vstupní signál v podobě matice o rozměrech dva sloupce a n řádků, kde první sloupec obsahuje časy a druhý sloupec hodnoty napětí v daném čase. Takto je možné do filtru přivést libovolný signál. Výsledek simulace se zobrazí jako graf. Nejvhodnější je přivést signál takový, který odpovídá konkrétnímu výstupnímu signálu z nábojového zesilovače a sledovat časový průběh signálu na výstupu navrženého

číslicového filtru. Postup návrhu filtru (změna parametrů) se opakuje, dokud výstupní časový průběh číslicového filtru neodpovídá požadovanému průběhu. Požadovaný průběh (jeho tvar) je zvolen z průběhů na obrázku 2.4.9.



Obrázek 2.4.9 [4] Tvary signálů a jejich odstup signál/šum

Je zvolen průběh s odstupem  $S/N=0.736$  a při návrhu je požadováno alespoň přibližné dosažení tohoto průběhu. Tento průběh byl zvolen z důvodu dostatečného odstupu  $S/N$  a dále proto, že analogový filtr bude mít stejný nebo podobný průběh výstupního napětí, bude tedy možné provést částečné srovnání analogového a digitálního filtru (není to ale cíl práce, cíl práce je srovnat celé řetězce pro dva způsoby zpracování signálu, srovnatelné parametry filtrů tedy nejsou pro splnění cíle práce klíčové).

Signál z výstupu nábojového zesilovače se získá při simulaci funkce nábojového zesilovače v programu PSPICE, popsané v kapitole Simulace (tedy simulace nábojového zesilovače předcházela návrhu filtrů, pro přehlednost popisu jsou ale zvlášť popisovány návrhy a zvlášť simulace). Signál se z programu PSPICE (popsáno v kapitole Simulace) exportuje do textového souboru (\*.txt). Textový soubor se importuje do programu Microsoft Excel (nebo Open Office Calc). Zde se nahradí desetinná čárka desetinnou tečkou (desetinná tečka je používána v Matlabu), data se převedou na jiný formát, příklad :  $2,0000000000005e-005 \rightarrow 0,00002000000000005$ . Takto upravená data lze načíst do programu Matlab přes program „filtr“. Data se načtou do matice, kde první sloupec obsahuje časy a druhý sloupec napětí.

K ideálnímu průběhu signálu (protože simulací ideálních součástek se získá ideální průběh) je třeba ještě přidat náhodný šum. Na průběhu výstupního signálu z číslicového filtru bude poté vidět, jak si který filtr poradil s přidáním šumem. Šum se k signálu přidá tak, že se

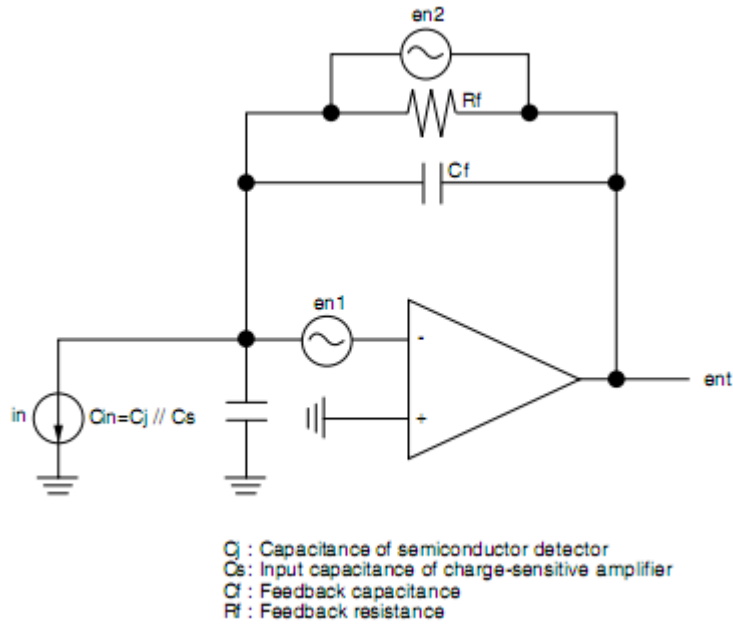
v matici obsahující data signálu vybere sloupec s napětím a k němu se přičte matice s napětím šumu pro jednotlivé časy. Matice s napětím šumu se získá generováním náhodných čísel v potřebném rozsahu (funkce `rand` v Matlabu), signál je tak možno doplnit šumem o úrovni například 10 % užitečného signálu. Tato úroveň se použije pro testování (zvoleno na základě konzultace s vedoucím práce).

Cílem je navrhnout takový filtr, který účinně potlačí šum - dosáhne požadovaného výstupního průběhu. Proto se v práci provede návrh několika různých filtrů, jejich výstup se porovná a vybere se ten nejvhodnější. Výsledný návrh – navržené koeficienty a řád filtru je nutné otestovat v programu Quartus – přidat jako součást k číslicovému systému v hradlovém poli, zkusit syntetizovat číslicový návrh a vyhodnotit výsledek (popsáno v kapitole Návrh software). Výsledkem je zjištění, zda je možné filtr společně s celým číslicovým systémem v hradlovém poli realizovat (po návrhu filtru je již známé, jakou část hradlového pole číslicový filtr potřebuje k realizaci). Pokud realizace není možná, je nutno opakovat návrh filtru - snížit řád, změnit typ filtru.

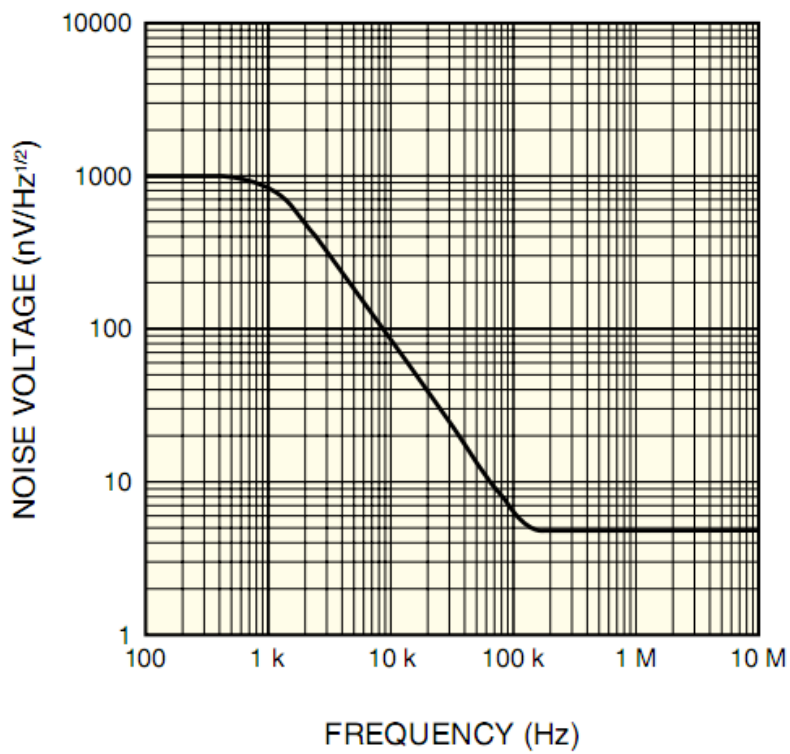
#### Nastavení zlomových kmitočtů filtrů

Nastavení zlomových kmitočtů filtru lze provést buď pokusně, což však může zabrat velmi dlouhou dobu s nejistým výsledkem nebo zlomové kmitočty určit podle toho, jaké kmitočty je třeba odfiltrovat. Tyto kmitočty můžeme určit z frekvenčního spektra ideálního signálu z výstupu nábojového zesilovače s přidaným šumem.

Šum je nutno přidat proto, že reálné zapojení tento šum obsahuje. Na obrázku 2.4.10 je náhradní schéma nábojového zesilovače se zdroji šumu. Jedná se o teplotní a Shottkyho šum.

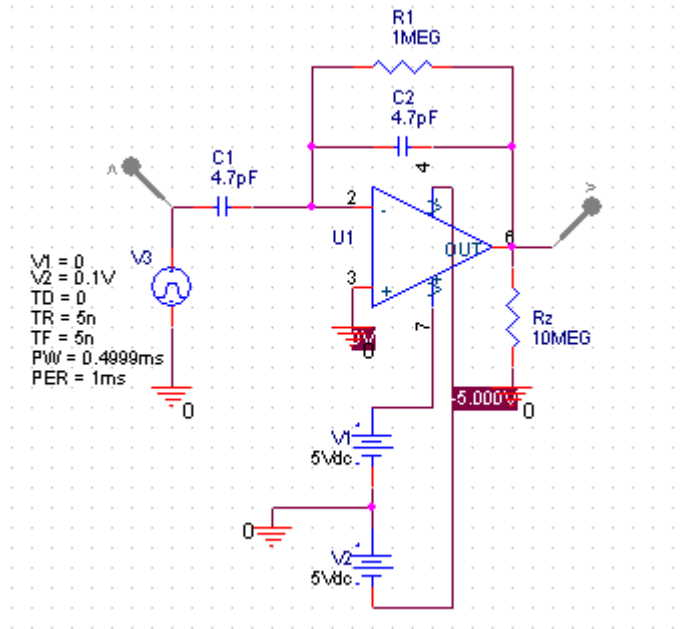


Obrázek 2. 4. 10 [9] Náhradní schéma nábojového zesilovače se zdroji šumu



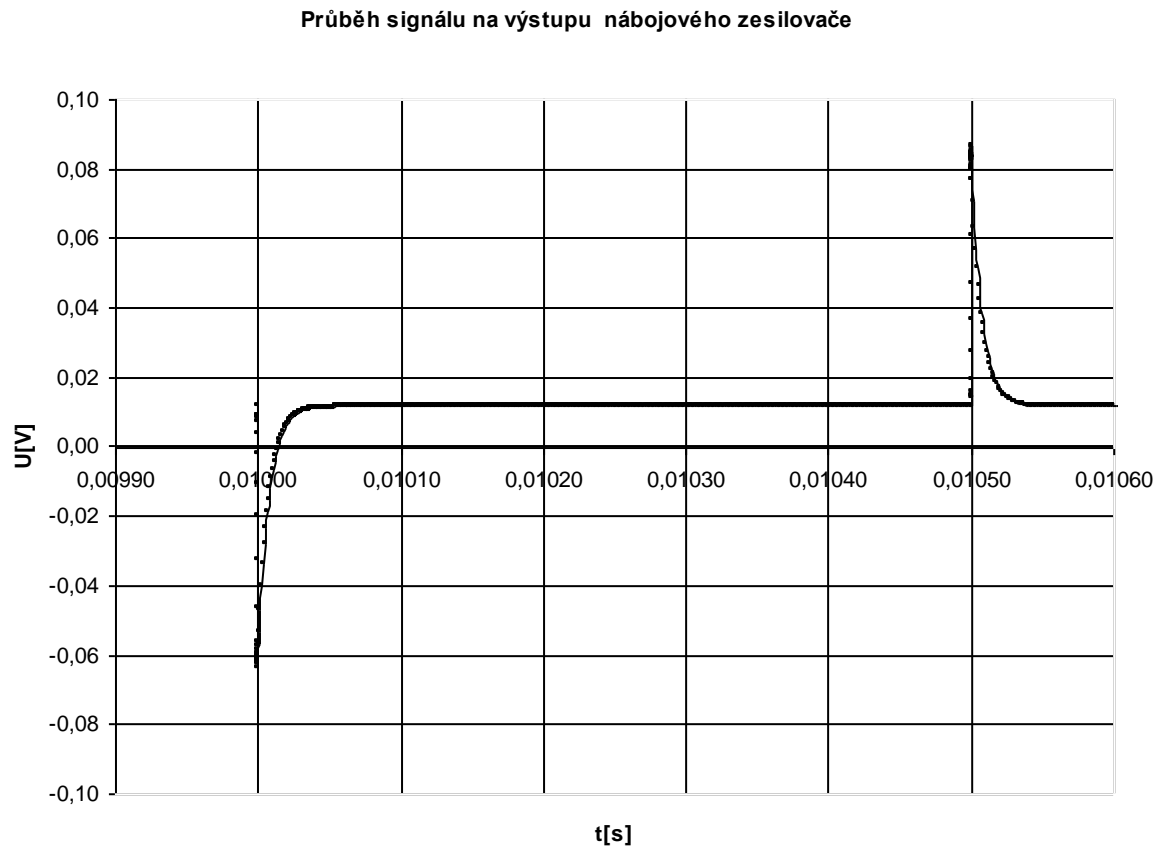
Obrázek 2. 4. 11[9] Spektrum šumu nábojového zesilovače

Na obrázku 2.4.11b je zobrazena ukázka simulace nábojového zesilovače v programu PSPICE (obrázek je dále upraven v grafickém editoru pro lepší přehlednost a zobrazení).



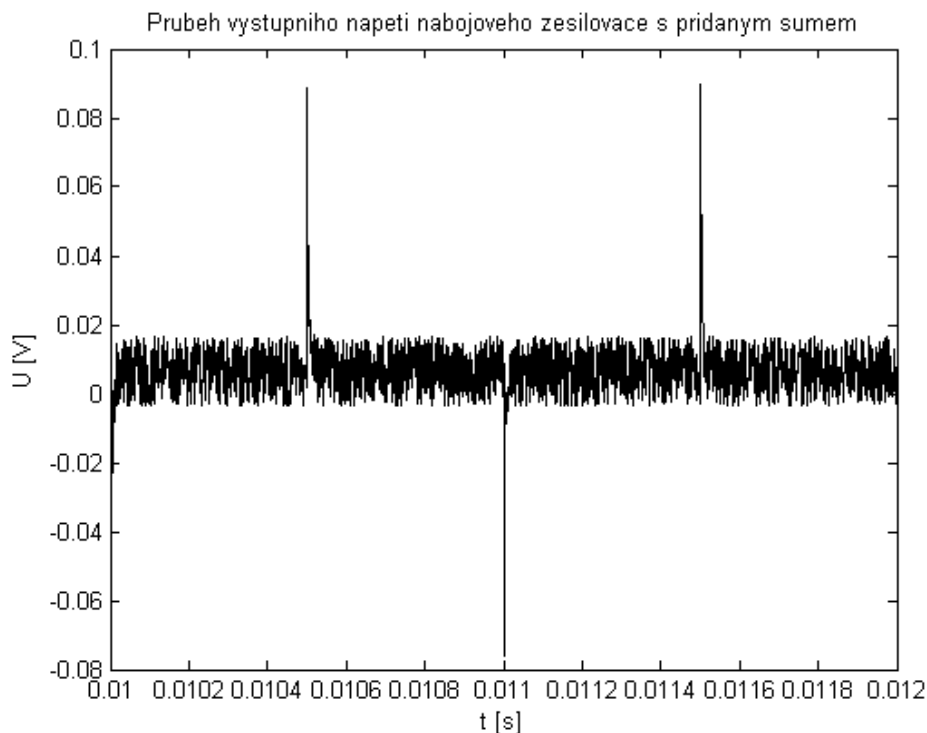
**Obrázek 2.4.11b** Ukázka simulace nábojového zesilovače v programu PSPICE – obrázek byl upraven v grafickém editoru

Následují obrázky průběhů signálu na výstupu nábojového zesilovače (výstup z programu PSPICE).



**Obrázek 2. 4. 12 Průběh signálu na výstupu nábojového zesilovače (průběh ze simulace s ideálními součástkami)**

Na obrázku 2.4.12 je vidět průběh signálu na výstupu nábojového zesilovače bez přidaného šumu. Na obrázku 2.4.13 je vidět průběhu signálu na výstupu nábojového zesilovače s přidaným šumem v Matlabu, přidal se 10 % šum (maximum se vezme  $\pm 0,1V$  a z toho se vypočítá maximálně 10 % šum).

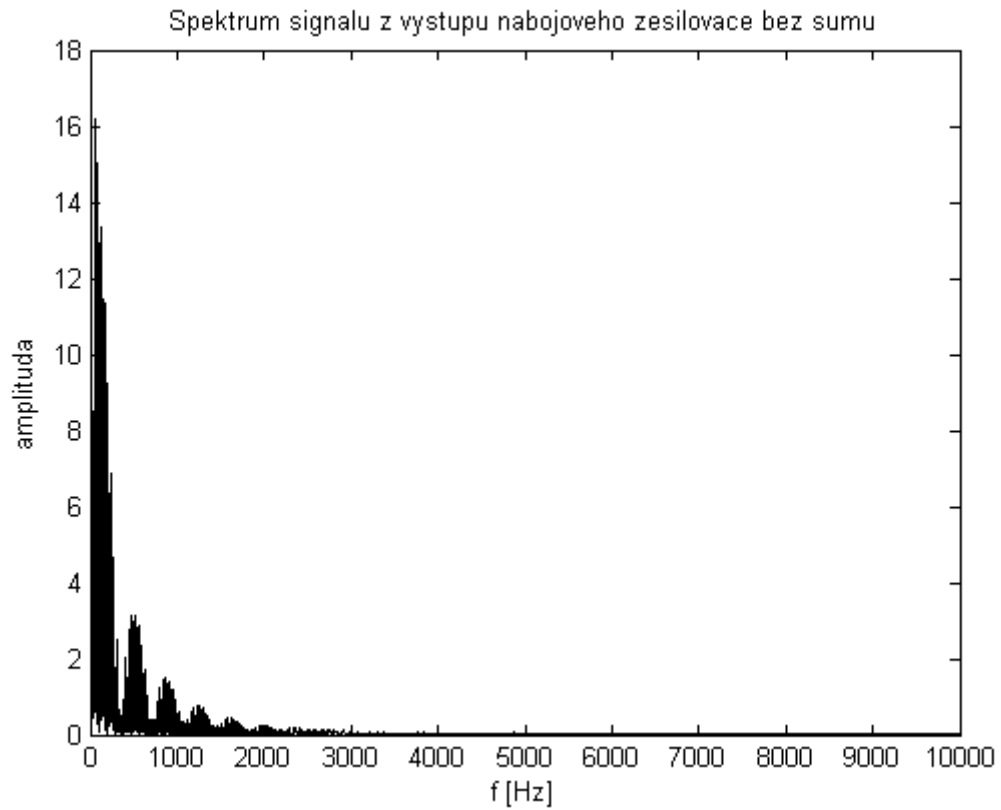


**Obrázek 2. 4. 13 Průběh signálu na výstupu nábojového zesilovače s přidaným šumem**  
Poznámka: v Programu Matlab nelze popsat grafy s českou diakritikou.

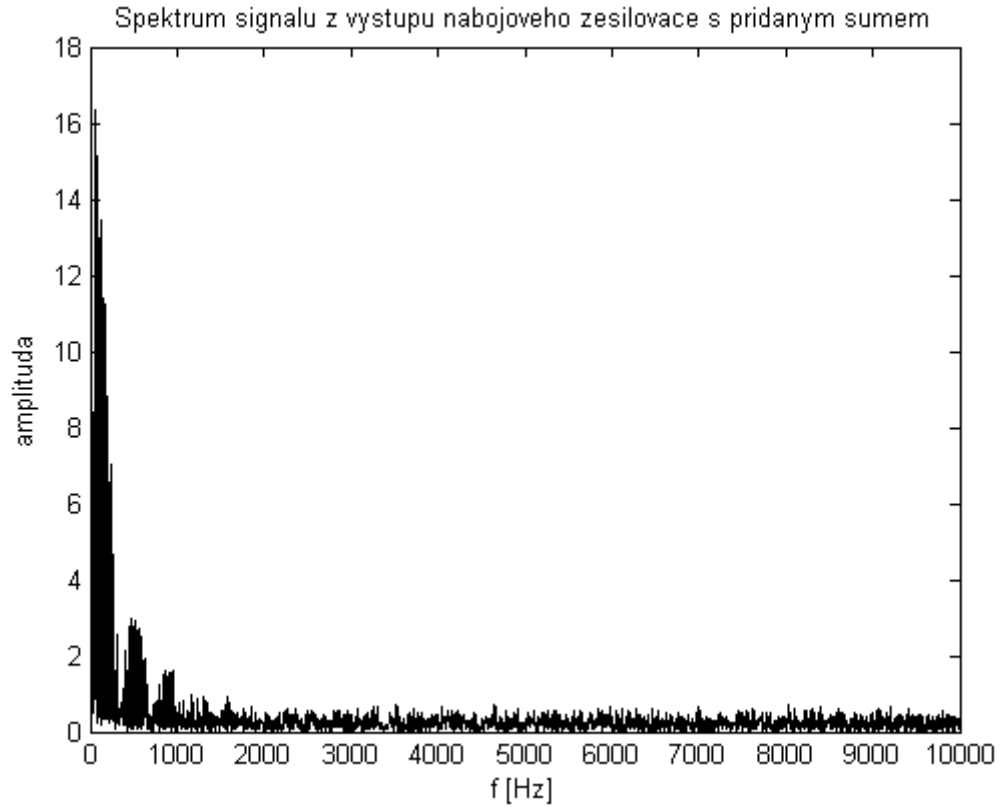
#### Kmitočtové spektrum signálu

Kmitočtové spektrum se určí v programu Matlab. Z předchozí části návrhu digitálního filtru lze využít signál z výstupu nábojového zesilovače simulovaný v PSPICE, načtený do Matlabu. Pomocí programu „spektrum“ (v příloze diplomové práce) se určí spektrum signálu se šumem a bez šumu, obě spektra se zobrazí a je možné je porovnat.

Spektrum signálu bez šumu je na obrázku 2.4.14. Spektrum signálu se šumem je na obrázku 2.4.15.



Obrázek 2.4.14 Spektrum signálu z výstupu nábojového zesilovače bez šumu, jednotka amplitudy je [V]

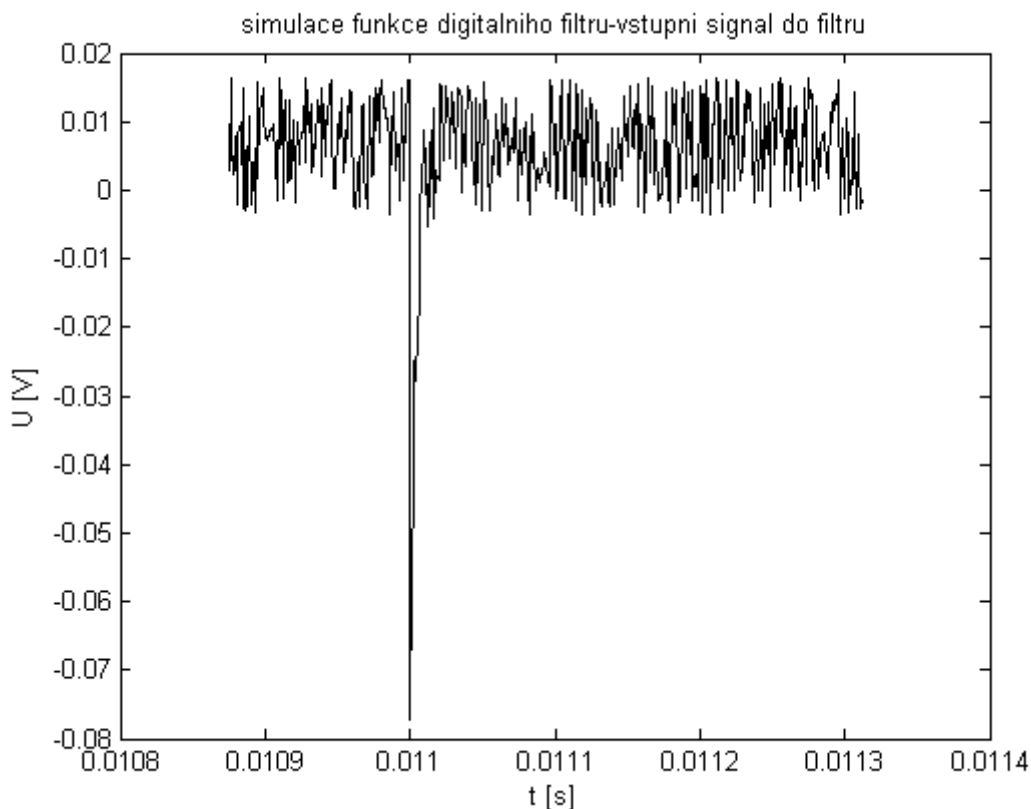


Obrázek 2. 4. 15 Spektrum signálu z výstupu nábojového zesilovače se šumem jednotka amplitudy je [V]



Ze spekter signálu se šumem a bez šumu vyplývá, že užitečný signál je rozložen v rozsahu 10Hz až 3000 Hz. Spodní frekvence je 10Hz proto, že signál obsahuje stejnosměrnou složku, která je neužitečná, je daná neideálním operačním zesilovačem. Tuto složku je třeba oddělit, proto se pásmo pod frekvenci 10Hz odfiltruje. Od 3000 Hz výše je jen neužitečný šum (užitečný signál zde má zanedbatelnou amplitudu). Z toho vyplývá horní zlomový kmitočet pásmové propusti 3000 Hz. Návrh filtru je proveden ve formátu pevné řádové čárky.

Následuje zobrazení funkce filtru pomocí programu „filtr“ a porovnání výsledků různých filtrů. Na obrázku 2.4.16 je vidět signál přivedený na vstup filtru. Obrázek je výřezem z obrázku 2.4.13.

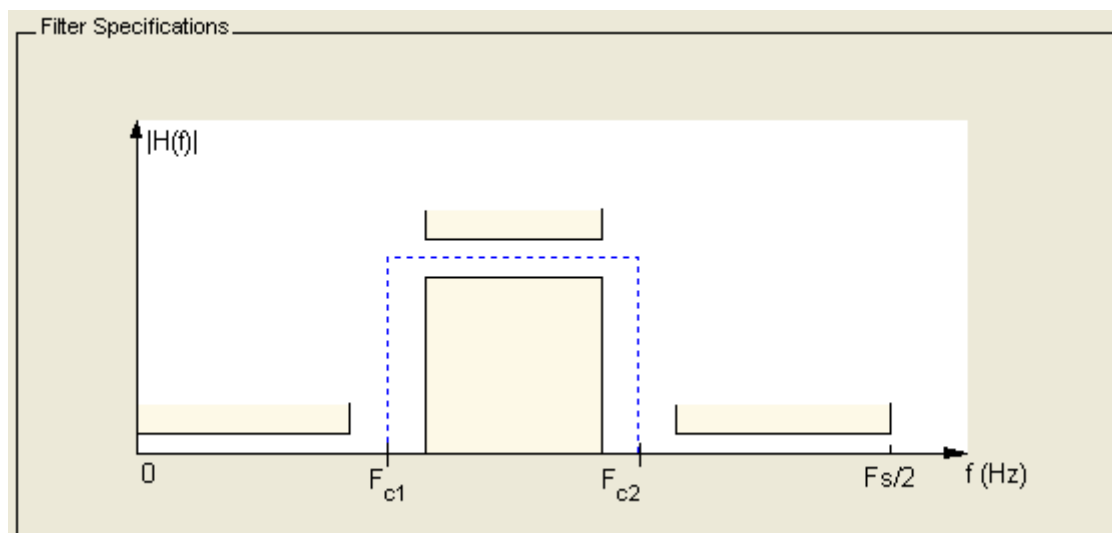


**Obrázek 2. 4. 16** Signál přivedený na vstup filtru, detailní zobrazení

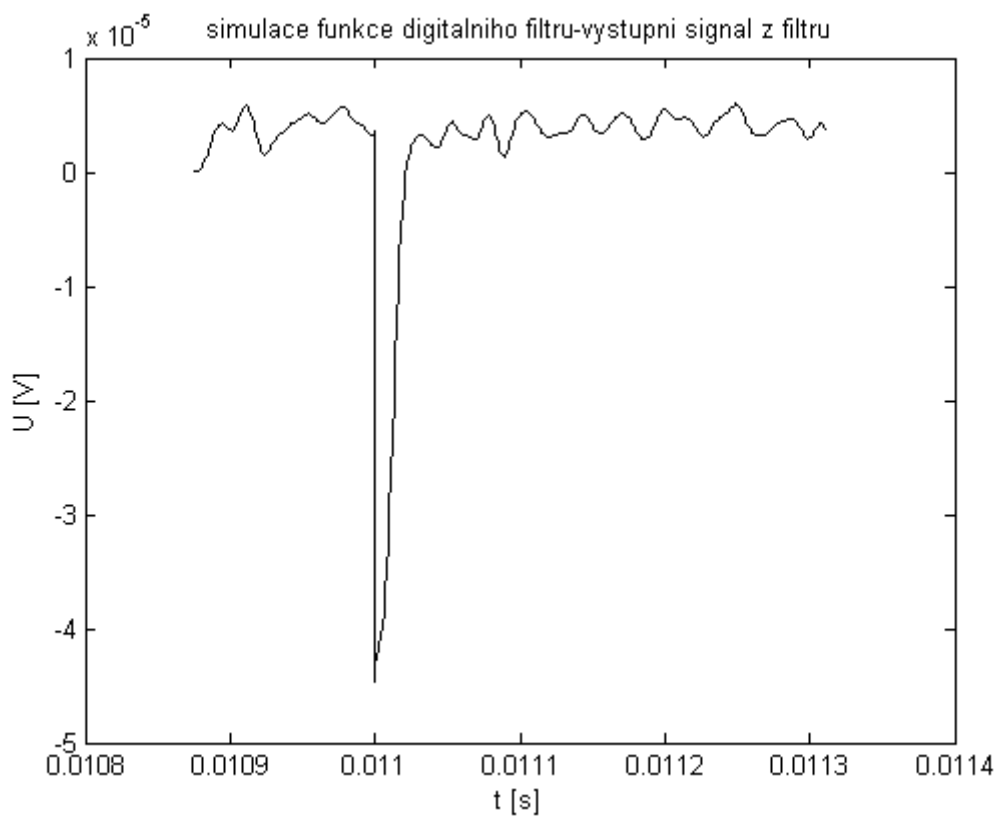
Dále následuje otestování několika typů filtrů programem „filtr“ a vyhodnocení výsledku této simulace vzhledem ke vhodnosti využití pro digitální zpracování signálu.

- 1) Filtr 1. Filtr typu FIR, pásmová propust, navržený metodou Window, Window typu

Hamming, řád filtru je 20.  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu.  $F_s=100\text{MHz}$ . První zlomový kmitočet  $f_{c1}=10\text{Hz}$ , druhý zlomový kmitočet  $f_{c2}=3000\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).



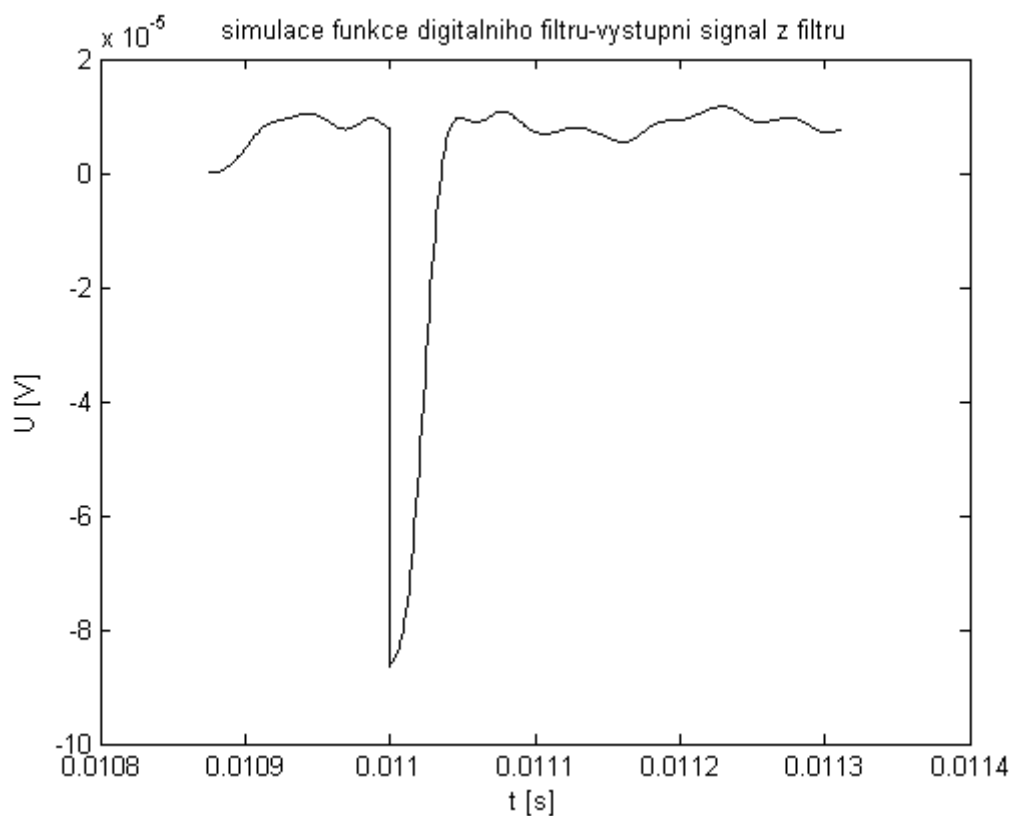
Obrázek 2. 4. 17 Zobrazení významu jednotlivých zlomových kmitočtů filtru 1,2,3



Obrázek 2. 4. 18 Výstupní signál z filtru 1

Na obrázku 2.4.18 zobrazující výstupní signál filtru 1 je vidět, že filtr signál nezesiluje a nedojde k požadovanému potlačení šumu (při porovnání se vstupním signálem je pouze celý průběh včetně užitečného signálu silně utlumen). Filtr nedovede signál invertovat.

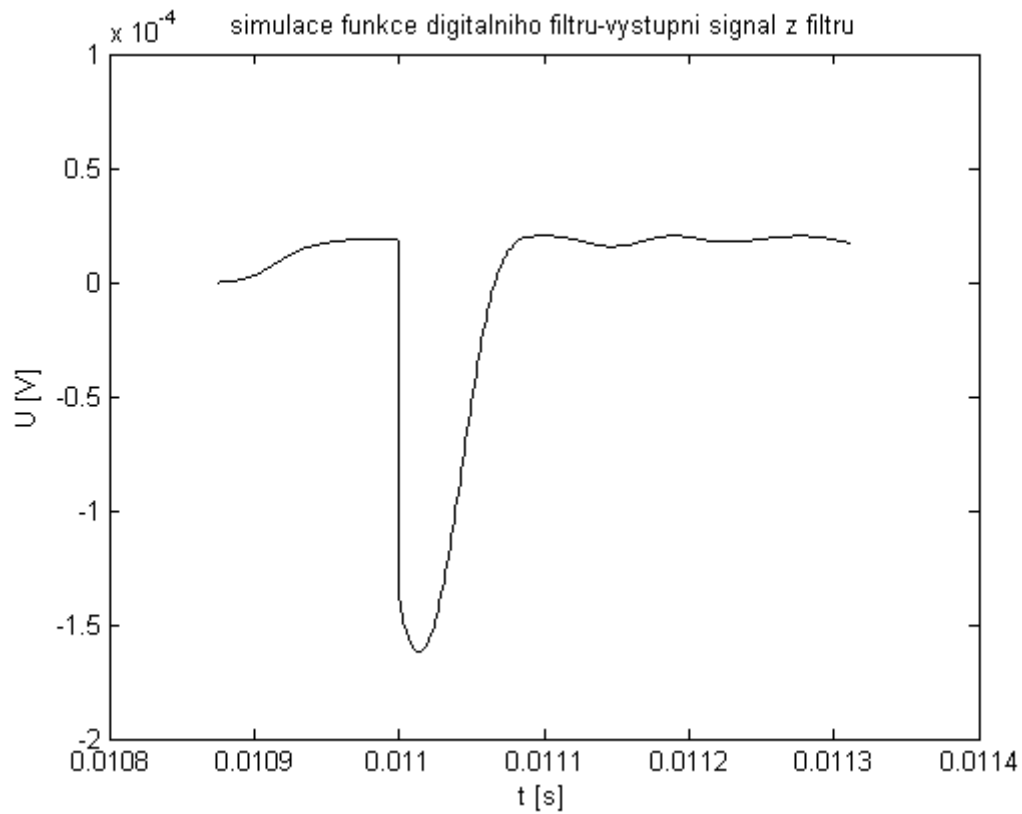
2) Filtr 2. Filtr stejný jako v případě filtru 1, řád filtru změněn na 40.



**Obrázek 2. 4. 19** Výstupní signál z filtru 2

Na obrázku 2.4.19 zobrazující výstupní signál filtru 2 je vidět, že filtr s rostoucím řádem lépe potlačuje šum, potlačení však není dostatečné, oproti předchozímu případu má signál přibližně dvojnásobnou amplitudu.

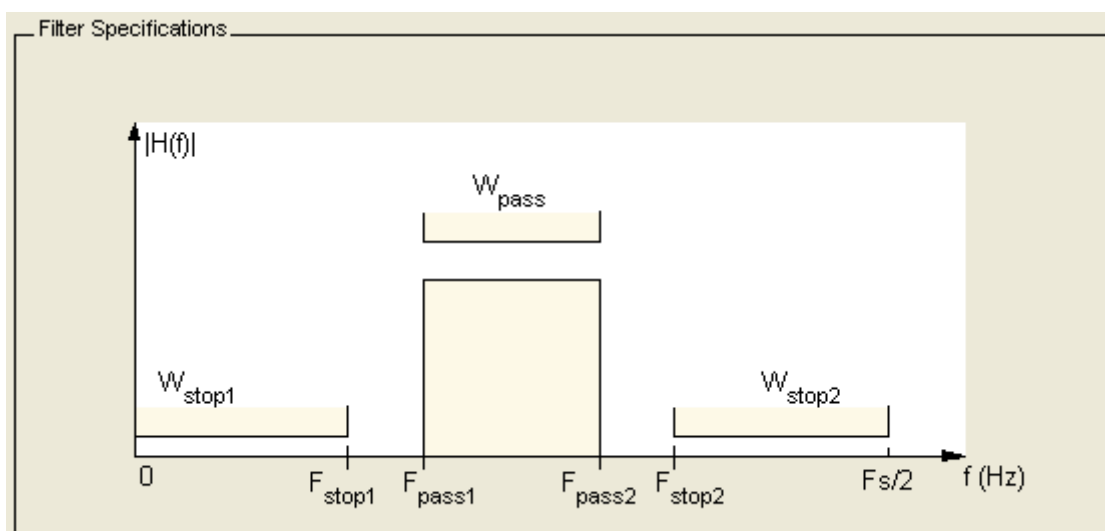
3) Filtr 3. Filtr je stejný jako filtr 1, řád filtru je změněn na 80.



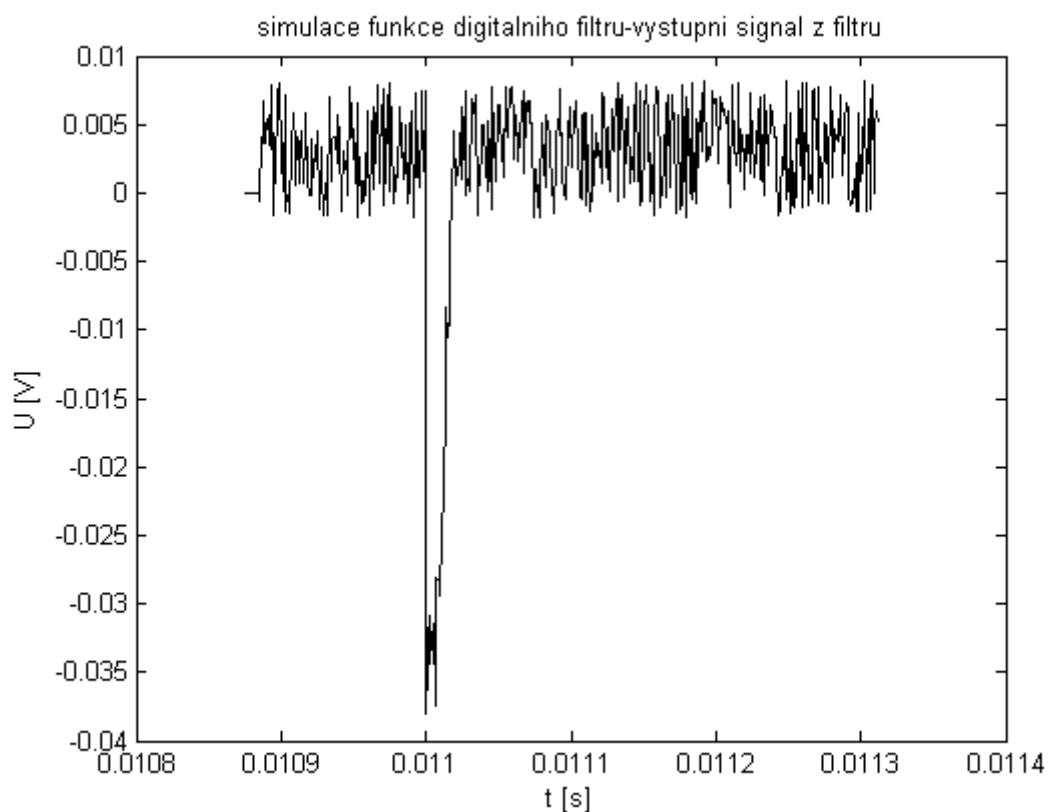
**Obrázek 2. 4. 20 Výstupní signál z filtru 3**

Na obrázku 2.4.20 zobrazující výstupní signál filtru 3 je vidět, že přenos filtru je větší než u filtru 2, filtr lépe potlačuje šum. Tvar pulsu přibližně odpovídá požadovanému průběhu, zvoleného z obrázku 2.4.9.

4) Filtr 4. Filtr typu FIR, pásmová propust, navržený metodou Equiripple, řád filtru je 20.  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu.  $F_s = 100\text{MHz}$ . Zlomové kmitočty:  $f_{\text{stop}1} = 9\text{Hz}$ ,  $f_{\text{pass}1} = 10\text{Hz}$ ,  $f_{\text{pass}2} = 3000\text{Hz}$ ,  $f_{\text{stop}2} = 3001\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).



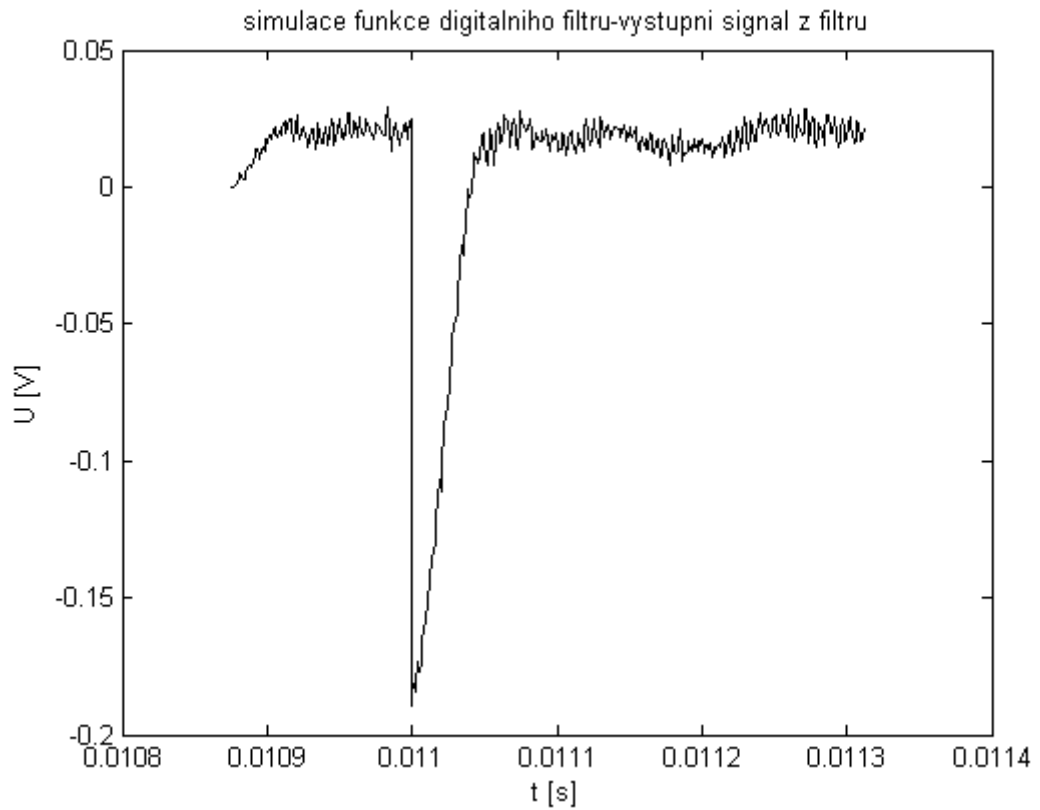
Obrázek 2.4.21 Zobrazení významu jednotlivých zlomových kmitočtů filtru 4,5,6



Obrázek 2.4.22 Výstupní signál z filtru 4

Na obrázku 2.4.22 zobrazující výstupní signál filtru 4 je vidět, že filtr signál tlumí. Přenos filtru je vyšší oproti předchozím variantám (přenos všech zde navržených filtrů - metoda Equiripple má vyšší přenos než metoda Window), ale nedojde k požadovanému potlačení šumu. Filtr nedovede signál invertovat.

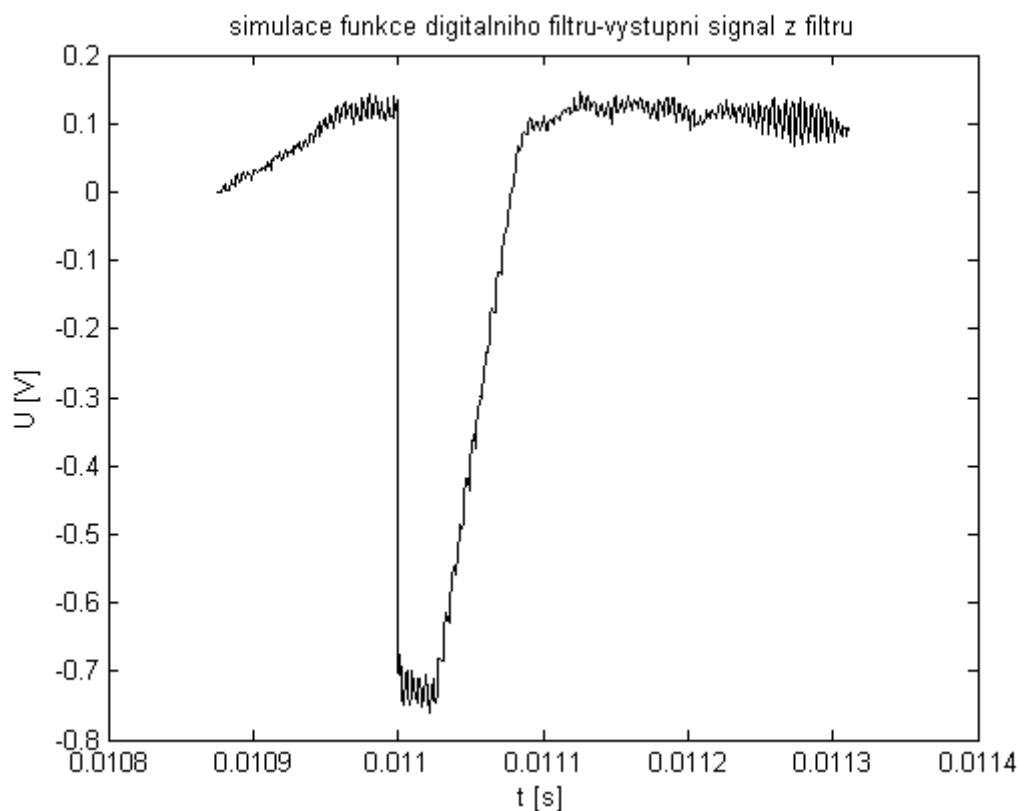
5) Filtr 5. Filtr je stejný jako filtr 4, řád filtru změněn na 40.



**Obrázek 2.4.23** Výstupní signál z filtru 5

Na obrázku 2.4.23 zobrazující výstupní signál filtru 5 je vidět, že filtr potlačuje dostatečně šum, dochází k časovému prodloužení a částečnému tvarování pulsu.

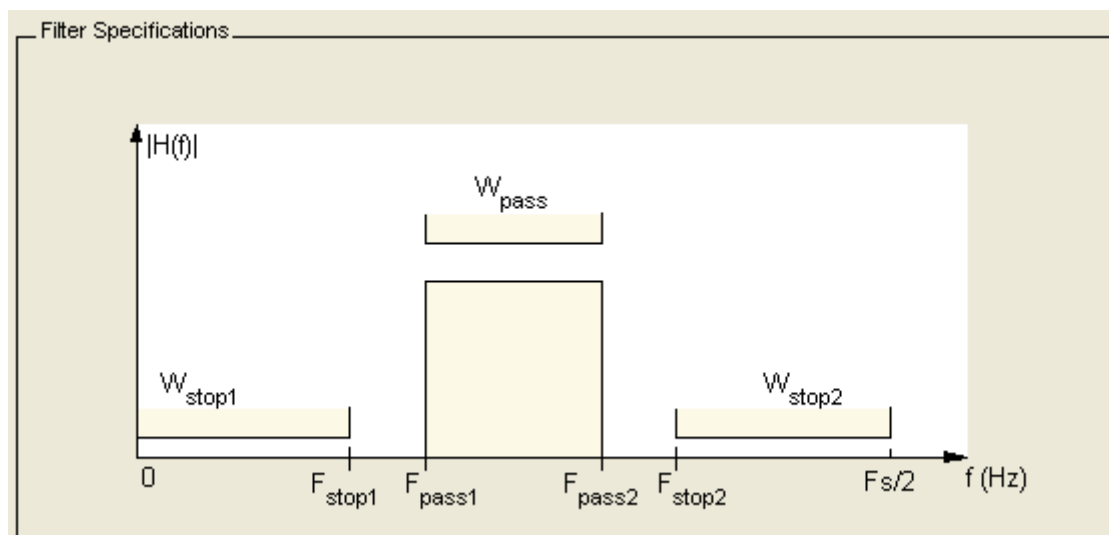
6) Filtr 6. Filtr je stejný jako filtr 4, řád filtru je změněn na 80.



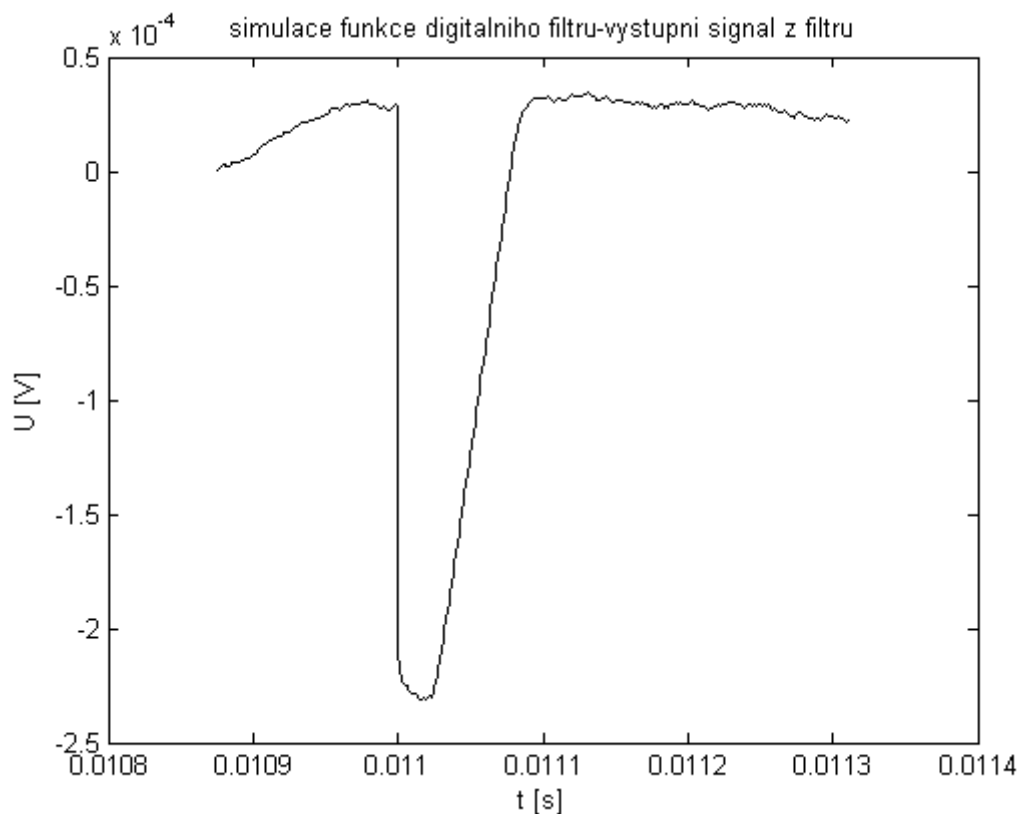
Obrázek 2.4.24 Výstupní signál z filtru 6

Na obrázku 2.4.24 zobrazující výstupní signál filtru 6 je vidět, že filtr potlačuje dostatečně šum, dochází k delšímu časovému prodloužení než v případě filtru 4. Při porovnání s filtrem 3 zjistíme, že v případě filtru 3 je lépe potlačen šum a průběh více odpovídá požadovanému průběhu.

7) Filtr 7. Filtr typu FIR, pásmová propust, navržený metodou Least-squares, řád filtru je 80 (nižší řády již nejsou testovány, protože z předchozích průběhů vyplývá, že vyšší řád lépe potlačuje šum a lépe tvaruje signál).  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu.  $F_s = 100\text{MHz}$ . Zlomové kmitočty:  $f_{\text{stop1}} = 9\text{Hz}$ ,  $f_{\text{pass1}} = 10\text{Hz}$ ,  $f_{\text{pass2}} = 3000\text{Hz}$ ,  $f_{\text{stop2}} = 3001\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).



Obrázek 2.4.25 Zobrazení významu jednotlivých zlomových kmitočtů filtru 7



Obrázek 2.4.26 Výstupní signál z filtru 7

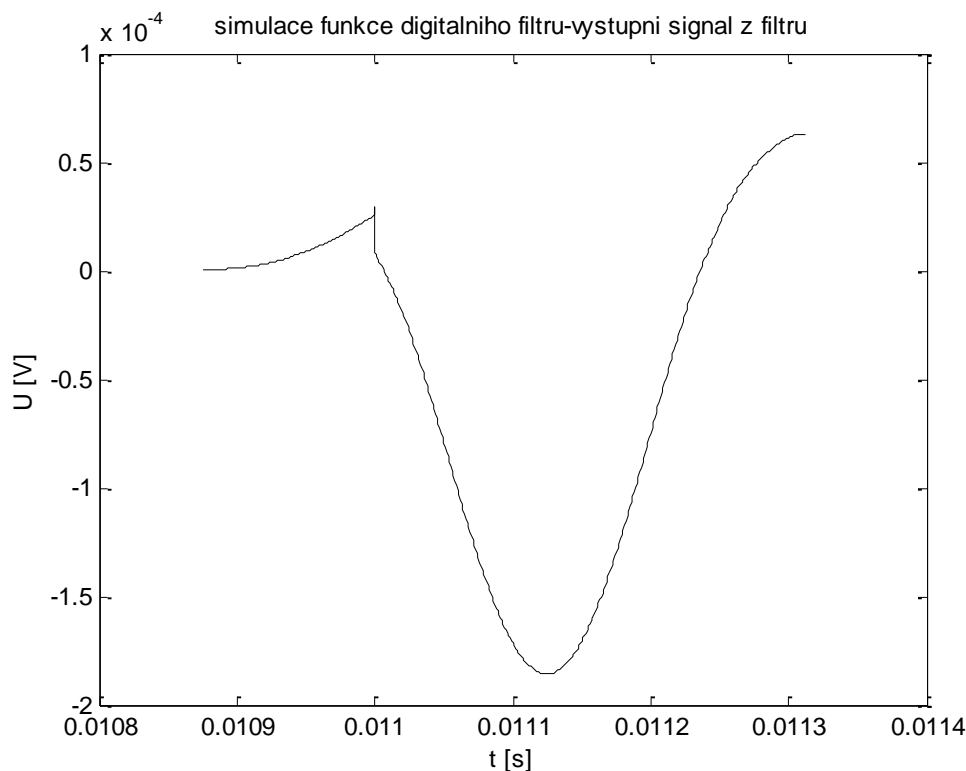
Na obrázku 2.4.26 zobrazující výstupní signál filtru 7 je vidět, že šum je dostatečně potlačen, filtr 3 má však lepší průběh (více se blíží požadovanému – nižší šum z hlediska časového průběhu i z hlediska tvaru), přenos filtru je srovnatelný s filtrem 3.



Výsledný navržený filtr je tedy filtr 3:

Filtr typu FIR, pásmová propust, navržený metodou Window, Window typu Hamming, řád filtru je 80.  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu,  $F_s = 100\text{MHz}$ . První zlomový kmitočet  $f_{c1} = 10\text{Hz}$ , druhý zlomový kmitočet  $f_{c2} = 3000\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).

Na obrázku 2.4.27 je příklad téhož filtru s řádem 300. Cílem je tedy zvolit filtr tohoto druhu, co nejvyššího možného řádu jaký lze v hradlovém poli realizovat (omezené velikostí ostatních bloků číslicového systému v hradlovém poli a možnostmi hradlového pole). Filtry ostatních druhů mohou mít horší, ale i lepší parametry (na srovnatelných řádech), není však možné otestovat všechny kombinace. Tento filtr (filtr 3) je dostatečný a proto byl zvolen. Dále je třeba ověřit možnost návrhu v programu Quartus (popsáno v kapitole Návrh software), v případě neúspěchu návrh opakovat se změněnými parametry. V případě potřeby využít filtr s větším přenosem je možno využít filtr 6, ale za současného nižšího potlačení šumu.



**Obrázek 2.4.27 Výstupní signál z filtru 3 s řádem změněným na 300**

Nástrojem fdatool se vygenerovali koeficienty navrženého filtru, které se využijí

k realizaci filtru pomocí jazyku VHDL (popsáno v kapitole Návrh software). Koeficienty, parametry a charakteristiky navrženého filtru jsou uvedeny v příloze diplomové práce.

V případě digitálního zpracování signálu bylo zvaženo umístění aliasingového filtru na výstup nábojového zesilovače, tato možnost byla po konzultaci s vedoucím práce a po vyhodnocení vlastností navrženého digitálního filtru a spektra vstupního signálu zamítnuta (vzhledem ke kmitočtu a tvaru vzorkovaného signálu). Případný aliasingový filtr je tvořen obvodem, který slouží pro převod signálu na diferenciální úroveň (obvod obsahuje operační zesilovač, který má omezené pásmo).

### *Návrh analogového filtru*



**Obrázek 2. 4. 28** Blokové schéma části řetězce pro analogové zpracování signálu

Analogový filtr je realizován na navržené desce, popsané v kapitole Návrh hardware. Návrh analogového filtru se provede na základě znalosti teorie zpracování signálu z polovodičového detektoru radiace a na základě znalosti frekvenčního spektra signálu, který se bude filtrovat.

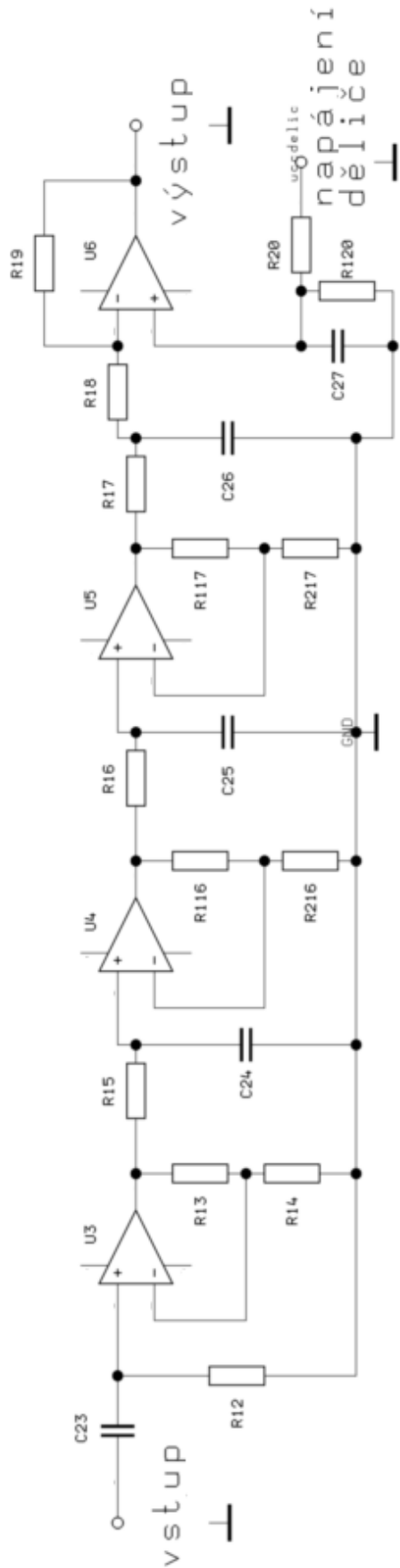
Při návrhu analogového filtru je dle teorie nutné použít aktivní filtry z toho důvodu, aby nedocházelo k útlumu vstupního signálu, ale naopak došlo k jeho dalšímu zesílení. Je tedy možné realizovat i filtry vyšších řádů – aktivní. Volí se filtr typu pásmová propust. Filtr musí odfiltrvat šum, stejnosměrnou složku a vhodně tvarovat vstupní signál tak, aby výstupní signál měl takové parametry, že je možno ho převést do digitální podoby běžně dostupným AD převodníkem. Na základě teorie je možné použít filtr CR – RC třetího řádu (CR-RC<sup>3</sup>). Takovýto filtr je částečně srovnatelný s navrženým digitálním filtrem (porovnání výstupního průběhu z hlediska tvaru). Výstupní průběh je zvolen z obrázku 2.4.9 - je zvolen výstupní průběh s odstupem  $S/N = 0.736$  a při návrhu je požadováno alespoň přibližné dosažení tohoto průběhu. Tento průběh byl zvolen z důvodu dostatečného odstupu  $S/N$  a dále proto, že ho lze dosáhnout poměrně jednoduchým filtrem CR – RC třetího řádu.

Zvolený A/D převodník je součástí mikroprocesoru MSP430F5438A. Jeho maximální vzorkovací frekvence je 0,7MHz, dle Shannonova teorému je tedy maximální vzorkovaná frekvence 350 kHz. V tomto případě díky použitému analogovému filtru není třeba uvažovat využití aliasingového filtru.

Výběr operačních zesilovačů.

Lze použít stejný operační zesilovač jako pro nábojový zesilovač. Z důvodu finanční úspory je možné použít méně kvalitní operační zesilovač. Parametry rychlost přeběhu SR, šířka pásma, klidový proud nejsou již tolik kritické, protože signál je již prodloužen (časově šířka pulzu) nábojovým zesilovačem (není tedy třeba tak velká šířka pásma a rychlost přeběhu jako u nábojového zesilovače). Klidový proud není kritický parametr, protože se v zapojení analogového filtru nepočítá s nutností použít rezistory velké ohmické hodnoty - řádově M $\Omega$  (na kterých by i při malém klidovém proudu vznikl velký úbytek napětí).

Při výběru tohoto operačního zesilovače bylo využito toho, že operační zesilovač pro nábojový zesilovač je od firmy ANALOG DEVICES, takže i tento operační zesilovač do analogového filtru jsem volil z nabídky ANALOG DEVICES a to tak, aby měli stejné pouzdro (SOP8), stejné zapojení vývodů pouzdra – je tedy možné udělat libovolnou záměnu operačních zesilovačů v hardwarovém zapojení. Byly zvoleny operační zesilovače AD8014 a AD8065, které se původně zvažovali pro použití v nábojovém zesilovači. Schéma navrženého filtru je na obrázku 2.4.29.



Obrázek 2. 4. 29 Schéma analogového filtru CR-RC<sup>3</sup>

Popis filtru.

První blok je CR článek  $C_{23}, R_{12}$ . Následuje neinvertující zapojení operačního zesilovače

se zesílením :  $A_1 = 1 + \frac{R_{13}}{R_{14}}$ . Následuje první RC článek  $R_{15}, C_{24}$ , dále neinvertující zapojení

operačního zesilovače se zesílením :  $A_2 = 1 + \frac{R_{116}}{R_{216}}$ . Následuje druhý RC článek  $R_{16}, C_{25}$ ,

dále neinvertující zapojení operačního zesilovače se zesílením :  $A_3 = 1 + \frac{R_{117}}{R_{217}}$ . Následuje třetí RC článek  $R_{17}, C_{26}$ .

Neinvertující zapojení s operačními zesilovači jsou použity proto, že mají vyšší vstupní impedanci než invertující zapojení.

Následuje invertující zapojení s operačním zesilovačem se zesílením  $A_4 = -\frac{R_{19}}{R_{18}}$ , za předpokladu, že je kondenzátor  $R_{120} = 0\Omega$  a  $R_{20} = \infty \Omega$  (neosazen). Zde je invertující zapojení použito proto, že vstupní signál do celého řetězce (začíná nábojovým zesilovačem) je kladný, proto je vhodné signál invertovat, aby i výstupní signál byl kladný.

Vstup pro napájení děliče a napěťový dělič  $R_{20}, R_{120}$  slouží k tomu, aby bylo možné posunout celou úroveň výstupního napětí z tohoto analogového filtru. Úroveň lze posouvat změnou hodnot  $R_{120}$  a  $R_{20}$ . Tento posun napětí je potřeba pro přizpůsobení výstupního napětí použitému AD převodníku.

Přizpůsobení průběhu výstupního napětí AD převodníku.

AD převodník využitý v řetězci pro analogové zpracování signálu má omezený rozsah vstupního napětí 0V až  $V_{cc}$ .  $V_{cc}$  je napájecí napětí analogové části procesoru,  $V_{cc} = 3,3V$  (napětí takto zvoleno z povoleného rozsahu pro napájení procesoru a kvůli napájení dalších obvodů, podrobněji popsáno v kapitole Návrh hardware). V případě, použití externí reference pro AD převodník je nutné, aby se napětí pohybovalo v rozsahu 0 až  $V_{ref}$  pro správný převod. V zařízení je možnost použití externího přesného referenčního napětí + 2,5V, proto je třeba navrhovat přenos řetězce pro tuto hodnotu. Celkové zesílení řetězce dané vztahem  $A = A_1 * A_2 * A_3 * A_4$  nesmí způsobit, že výstupní tvarovaný signál přesáhne požadovaný rozsah. Při volbě zesílení třeba brát v úvahu, že na jednotlivých CR a RC článcích dochází k útlumu signálu (to je frekvenčně závislé a nelze jednoduše spočítat pro neharmonický

průběh). Posledním blokem se zesílením A4 je pak třeba posunout celý výstupní průběh tak, aby byl v intervalu požadovaného rozsahu. Lze vyjít z hodnoty výstupního napětí nábojového zesilovače. Dle návrhu nábojového zesilovače se nábojový zesilovač navrhoval tak, aby na výstupu bylo při maximálním vybuzení vstupu napětí 0,1V. To bylo ověřeno simulací v kapitole Simulace. Následujícím výpočtem 2.4.30 získáme zesílení jednotlivých bloků. Zesílení je vhodné rozložit postupně, aby po útlumu signálu na pasivním CR nebo RC článku byl tento signál opět zesílen.

$$A = A_1 * A_2 * A_3 * A_4$$

$$U_{out} = 2,4V$$

$$U_{in} = -0,1V$$

$$\frac{U_{out}}{U_{in}} = A_1 * A_2 * A_3 * A_4 \quad (2.4.30)$$

$$\frac{2,4}{-0,1} = -24 = 2 * 2 * 2 * (-3)$$

Napětí  $U_{out}$  bylo voleno podle referenčního napětí +2,5V, které se nesmí přesáhnout, z důvodu bezpečnosti se toto napětí snížilo na 2,4V. U zesílení je možná i jiná kombinace než zde zvolená.

Výpočet rezistorů nastavující zesílení operačních zesilovačů je proveden ve výpočtu 2.4.31.

$$A = A_1 = A_2 = A_3 = A_4 = 1 + \frac{R_2}{R_1}$$

$$2 = 1 + \frac{R_2}{R_1} = 1 + \frac{10000\Omega}{10000\Omega} \quad (2.4.31)$$

$$R_1 = R_{14} = R_{216} = R_{217} = 10k\Omega$$

$$R_2 = R_{13} = R_{116} = R_{117} = 10k\Omega$$

Hodnota rezistorů 10kΩ byla zvolena proto, aby obvody netekly velké proudy.

Ve výpočtu 2.4.32 je proveden výpočet rezistorů pro poslední operační zesilovač. Zesílení  $A_4 = -3$  bylo zvoleno ve výpočtu 2.4.30.

$$\begin{aligned}
 A_4 &= -\frac{R_{19}}{R_{18}} \\
 -3 &= -\frac{30000\Omega}{10000\Omega} \\
 R_{19} &= 30000\Omega \\
 R_{18} &= 10000\Omega
 \end{aligned}
 \tag{2.4.32}$$

Výchozí hodnoty rezistorů  $R_{20}$  a  $R_{120}$  jsou pro zvoleny  $R_{120} = 0\Omega$  a  $R_{20} = \infty \Omega$  (neosazen). Hodnoty jsou doladěny v simulaci (kapitola Simulace) tím způsobem, že pokud je výstupní napětí potřeba posunout o určitou úroveň, bude tato potřebná úroveň nastavena těmito rezistory.

Doba trvání pulsu (doba tvarování pulsu)

Doba trvání pulsu musí být taková, aby vycházelo alespoň 10 vzorků na puls, za pomoci simulace je zjištěna doba trvání pulsu. Tato doba trvání pulsu musí být nejméně  $t_{\min}$  (tedy při simulaci zjištěná doba musí odpovídat zde vypočtené době  $t_{\min}$ ).

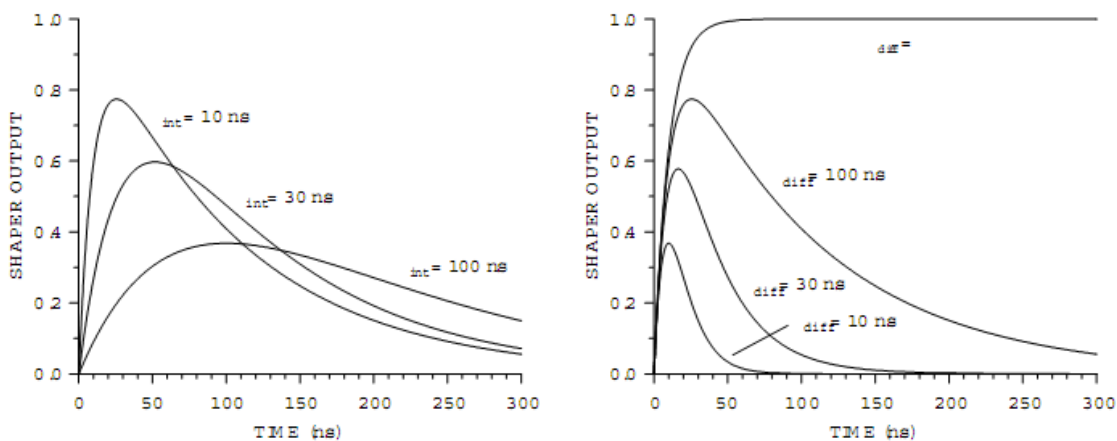
$$\begin{aligned}
 f &= 1\text{MHz} \\
 n &= 10 \\
 T &= \frac{1}{f} = \frac{1}{1*10^6} = 1*10^{-6} \text{ s} \\
 t_{\min} &= n*T = 10*1*10^{-6} \\
 t_{\min} &= 10\mu\text{s}
 \end{aligned}
 \tag{2.4.33}$$

Kde  $n$  je počet vzorků na puls,  $t_{\min}$  je minimální doba trvání pulsu. Pokud je simulací zjištěno, že doba trvání pulsu je kratší než  $t_{\min}$  je třeba návrh opakovat - po simulaci bylo zjištěno, že návrh odpovídá požadavku.

Volba pasivních součástek CR článku a RC článků.

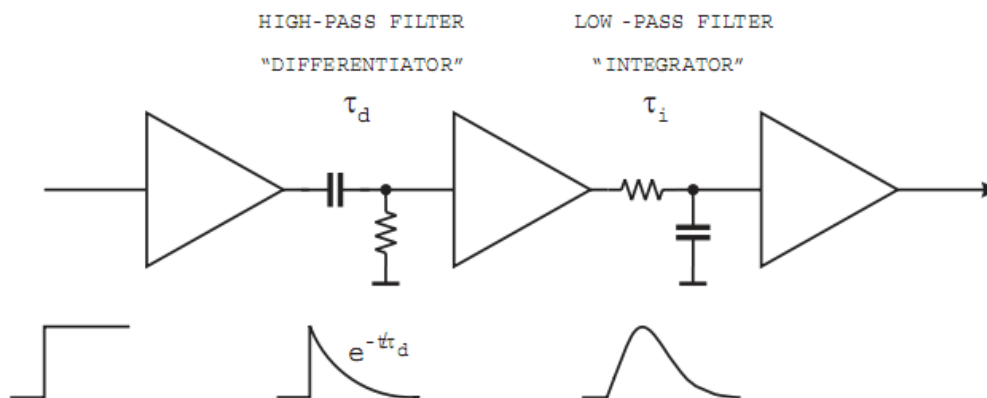
Horní propust (CR článek, derivační článek) nastaví dobu trvání pulzu, zavedením konstanty  $\tau$ . Dolní propust (RC článek, integrační článek) zvýší dobu náběhu (náběžnou hranu) aby se omezila šířka pásma šumu (RC článek má také svojí konstantu  $\tau$ ). Změna časových konstant CR a RC článků způsobuje změnu frekvenčního spektra šumu a změnu

amplitudy pulzu, jak ukazuje obrázek 2. 4. 34[5].



Obrázek 2. 4. 34 [5] Obrázek ukazuje změnu amplitudy v závislosti na změně časové konstanty integračního članku, pro konstantní časovou konstantu derivačního članku 100ns v levé části obrázku. Dále zobrazuje změnu amplitudy v závislosti na změně časové konstanty derivačního članku, pro konstantní časovou konstantu integračního članku 10ns v pravé části obrázku.

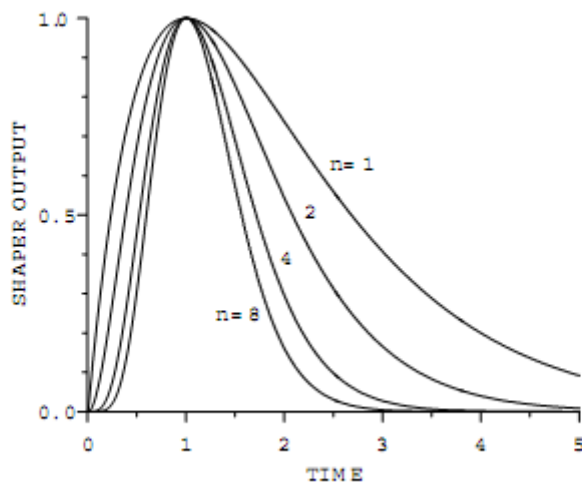
Obrázek 2.4.35 [5] ukazuje, jak se změní obdélníkový puls po průchodu pásmovou propustí. Je vidět, že časová konstanta CR članku stanoví dobu trvání pulsu.



Obrázek 2. 4. 35[5]. Zobrazení tvaru signálu po průchodu jednotlivými bloky pásmové propusti.

Obrázek 2.4.36 [5] ukazuje závislost tvaru pulsu na počtu RC článků v pásmové propusti, kde  $n$  je počet RC článků. Je vidět, že počet integrátorů zmenšuje dobu, kdy se signál z vrcholu navrácí k nulové hodnotě.



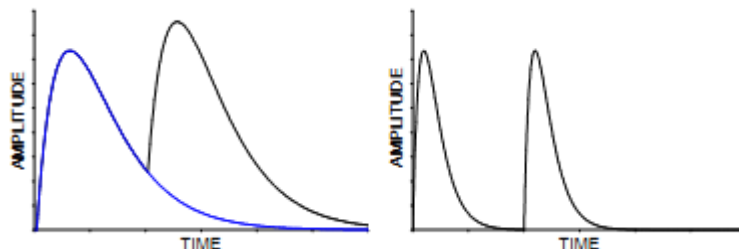


Obrázek 2. 4. 36 [5] Závislost tvaru pulzu na počtu RC článků.

Z toho důvodu, aby se signál včas navrátil k nulové hodnotě je volen počet RC článků = 3.

V případě, že se signál nestihne navrátit zpátky včas, nastávají následující negativní jevy:

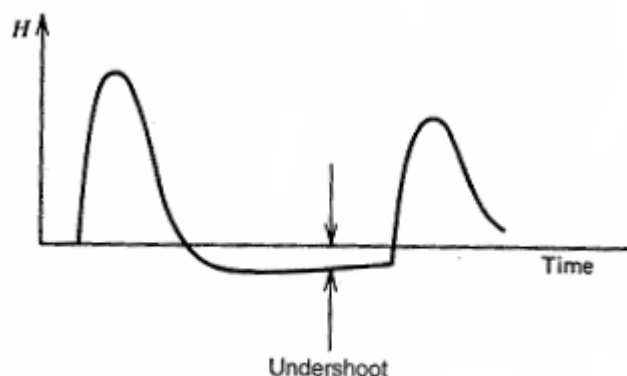
Amplitude pile-up (překrytí).



Obrázek 2. 4. 37 [5] Amplitude pile-up

Amplitude pile-up volně přeloženo znamená překrytí se dvou po sobě následujících pulsů, příklad je na obrázku 2.4.37 [5] vlevo. Problém je způsoben přílišnou dobou trvání pulsu brzkým příchodem pulsů po sobě. Při měření amplitudy druhého pulsu získáme špatnou hodnotu. Problém se eliminuje zkrácením doby trvání pulsu (správnou volbou doby trvání pulsu). Na obrázku 2.4.37 [5] vpravo je příklad zkrácení doby trvání pulsu, amplituda pile-up v tomto případě nenastává.

## Baseline undershoot



Obrázek 2. 4. 38 [4] Baseline undershoot

Baseline undershoot volně přeloženo znamená podtečení pulsu pod úroveň 0V. Při měření amplitudy druhého pulsu získáme špatnou hodnotu. Příklad je vidět na obrázku 2.4.38 [4]. Problém se rovněž eliminuje zkrácením doby trvání pulsu (správnou volbou doby trvání pulsu).

Tyto negativní jevy (Pile up a Baseline undershoot) se eliminují použitím více RC článků, počet je omezený požadavky na konstrukci hardware (jednoduchost z důvodu ladění parametrů součástek a nižší přidaný šum při použití menšího počtu součástek).

Výpočet hodnot C a R pro CR článek (výpočet 2.4.39).

Z obrázku 2.5.6 pro simulaci nábojového zesilovače konfigurace 2 vyplývá, že doba trvání pulsu v této konfiguraci je přibližně 0,03ms (doba trvání pulsu na výstupu nábojového zesilovače). Pro prodloužení doby trvání pulsu je zvolena konstanta  $\tau = 0,3\text{ms}$  (10ti násobek původní hodnoty).

$$\tau = 0,3\text{ms}$$

$$C = 100\text{nF}$$

$$\tau = R * C$$

$$R = \frac{\tau}{C} = \frac{0,3 * 10^{-3}}{100 * 10^{-9}} = 3000\Omega$$

(2.4.39)

Tento návrh bezpečně funguje (z hlediska vzorkování) pro situaci, kdy je na vstupu CR článku obdélníkový signál. To ovšem není tento případ, tak je nutno brát návrh jako

orientační pro stanovení výchozích hodnot. Další hodnoty jsou upraveny za pomoci simulace v PSPICE a popsané v kapitole Simulace.

Výpočet hodnot R a C pro RC články (výpočet 2.4.40).

Je využit návrh z frekvenčního spektra signálu, tento způsob byl již využit při návrhu digitálního filtru. Spektrum signálu se šumem je stejné v obou případech. Je třeba odfiltrovat šum a podle toho jsou zvoleny zlomové kmitočty. Zlomový kmitočet CR a RC článku je

$f = \frac{1}{2 * \pi * R * C}$ . Zlomový kmitočet dolní propusti (RC články) je třeba nastavit tak, aby filtrovala šum, tedy  $f = 3\text{kHz}$ . Následuje výpočet této dolní propusti, kondenzátor je zvolen z řady vyráběných součástek  $C=100\text{nF}$ .

$$f = 3\text{kHz}$$

$$C = 100\text{nF}$$

$$f = \frac{1}{2 * \pi * R * C} \tag{2.4.40}$$

$$R = \frac{1}{f * 2 * \pi * C} = \frac{1}{3000 * 2 * \pi * 100 * 10^{-9}} = 530,79\Omega$$

Zlomový kmitočet horní propusti (CR článek) se zjistí výpočtem 2.4.41.

$$f = ?$$

$$C = 100\text{nF}$$

$$R = 3\text{k}\Omega$$

$$f = \frac{1}{2 * \pi * R * C} \tag{2.4.41}$$

$$f = \frac{1}{2 * \pi * 3000 * 100 * 10^{-9}} = 530,79\text{Hz}$$

Z výpočtu je patrné, že horní propust zasáhne do spektra užitečného signálu. Vzhledem ke zlomovému kmitočtu CR článku je zřejmé, že analogový a digitální filtr nemají stejné zlomové kmitočty. Je třeba si uvědomit, že se v této diplomové práci nejedná o porovnání filtrů, ale o porovnání způsobů zpracování. Pro toto porovnání je přijatelné, aby mezi filtry byly rozdíly.

Z návrhu analogového filtru vyplývá, že doba trvání pulsu je dostatečná i bez prodloužení signálu filtrem (výpočet 2.4.33 při porovnání s dobou trvání signálu na výstupu nábojového zesilovače podle příslušné simulace). Prodloužení je přesto použito pro získání příznivějšího

tvaru signálu (pro přesnější měření maximálního napětí) a pro možnost použití pomalejšího AD převodníku.

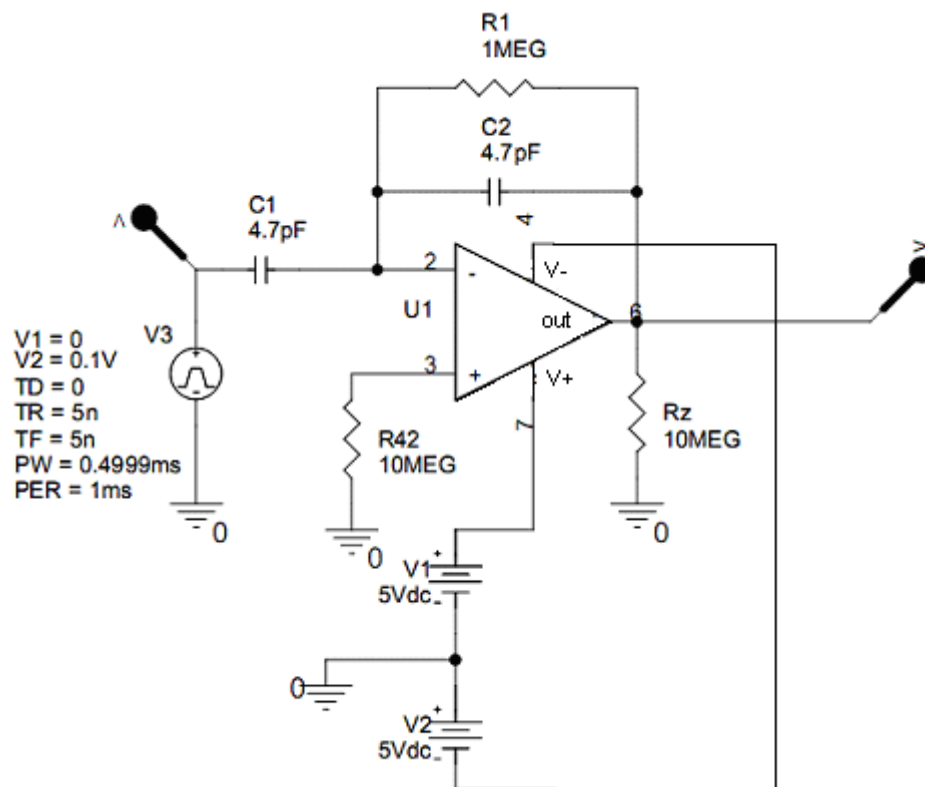
Parametry navrženého filtru byli ověřené simulací. V příloze práce jsou uvedeny charakteristiky.

## 2.5 Simulace

Pro ověření funkce nábojového zesilovače, získání průběhu výstupního signálu z nábojového zesilovače, ověření parametrů navrženého analogového filtru a doladění hodnot součástek v nábojovém zesilovači a analogovém filtru se využije počítačová simulace s využitím známého programu PSPICE, jenž dovoluje v krátkém čase vyzkoušet mnoho konfigurací navrhovaných obvodů a simulovat jejich parametry pomocí různých analýz (ac, dc, transientní, ...). Tím odpadá nutnost navrhované obvodu sestavovat na univerzálních zkušebních deskách, nepájivých polích a následně reálně měřit, návrh se tak urychlí, zlevní a celkově zefektivní.

### *Simulace nábojového zesilovače*

Simulace byly prováděny v režimu transientní analýzy. Výsledky simulací nejsou zobrazeny od nulového času, protože od nulového času nastávají přechodové jevy a ty je potřeba vynechat pro přehledné zobrazení. Výsledky simulací je možno porovnat. Výsledky byly z PSPICE exportovány do Excelu, kde byly následně vytvořeny přehledné grafy (přehlednější než v PSPICE). Dle výsledků simulací je možno doladit pasivní součástky v navržených zapojeních a především je možno doladit výsledky pro použití reálných součástek z vyráběných řad součástek.



Obrázek 2.5.1 Schéma pro simulaci nábojového zesilovače

V tabulce 2.5.2 jsou uvedeny konfigurace zapojení nábojového zesilovače 1 až 5. Jednotlivé konfigurace mají záměrně pozměněné hodnoty některých součástek. Volba součástek vychází ze schématu na obrázku 2.5.1.

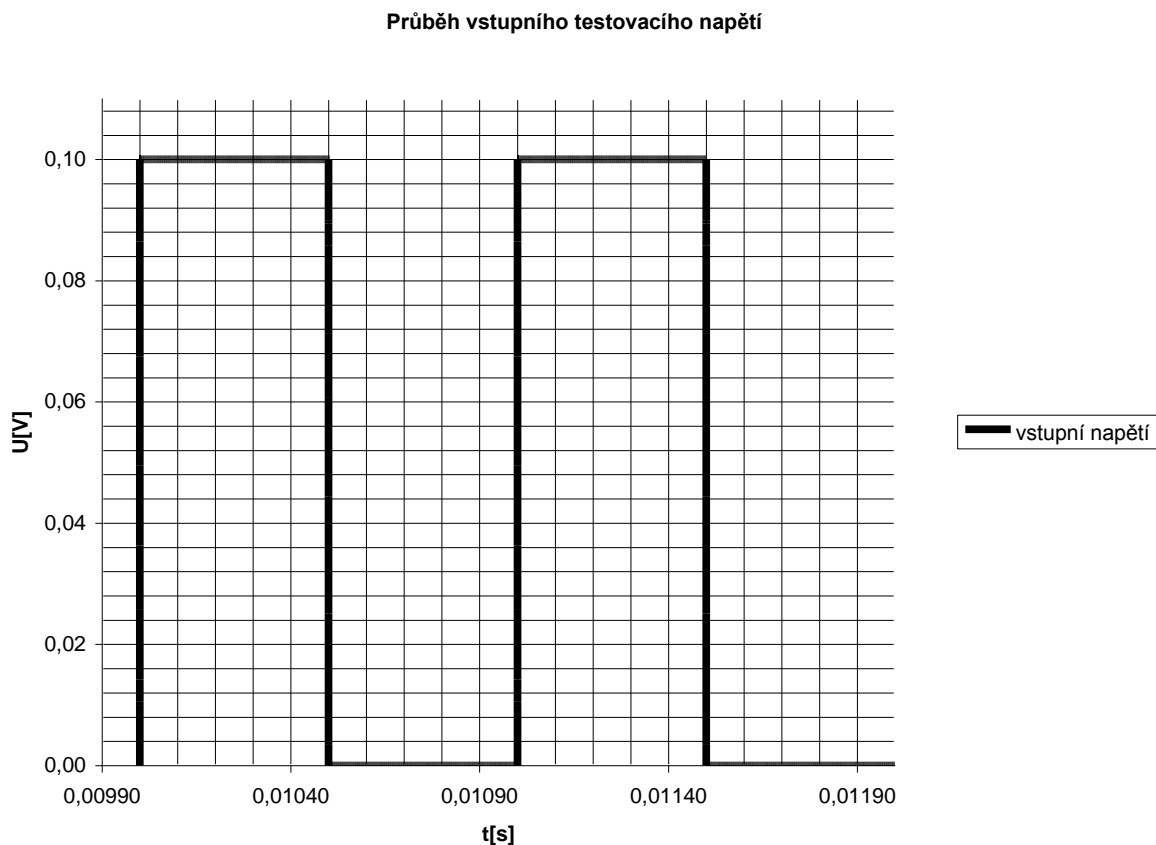
konfigurace	C <sub>1</sub> [pF]	C <sub>2</sub> [pF]	R <sub>1</sub> [MΩ]
konfigurace 1	4,37	4,37	10
konfigurace 2	4,7	4,7	10
konfigurace 3	4,7	4,7	1
konfigurace 4	4,7	10	10
konfigurace 5	4,7	2,2	10

Tabulka 2.5.2 Konfigurace nábojového zesilovače

Poznámka: Grafy nejsou umístěny ve společném grafu z toho důvodu, že by to bylo nepřehledné. Na počítači lze data zobrazit přehledně v jednom grafu, ale z důvodu černobílého tisku není možné využít barevné rozlišení jednotlivých konfigurací a rozlišení jiným typem čáry není možné z důvodu příliš velkého množství datových bodů (značky pak nejsou mezi příliš blízko rozloženými body patrné).

Následují simulace jednotlivých konfigurací.

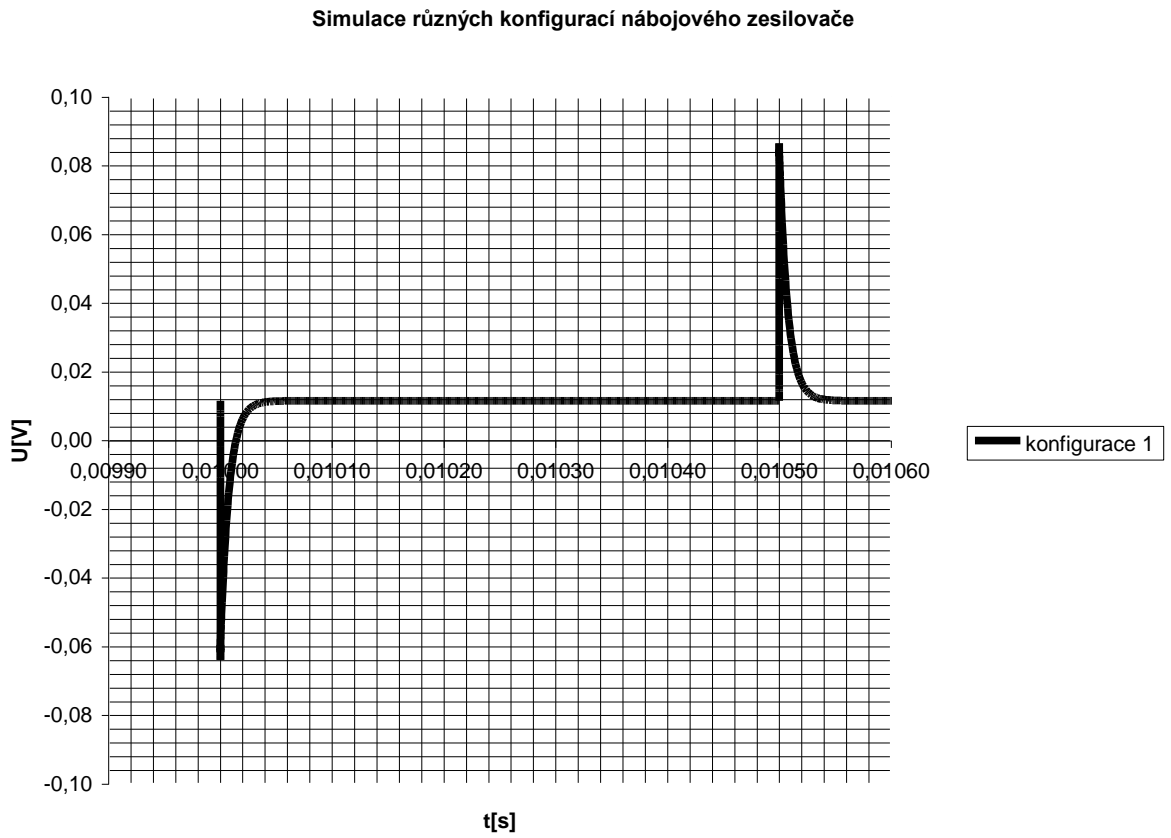
Vstupní napětí (napětí zdroje V3) je zobrazeno na obrázku 2.5.3, je to napětí z generátoru signálu.

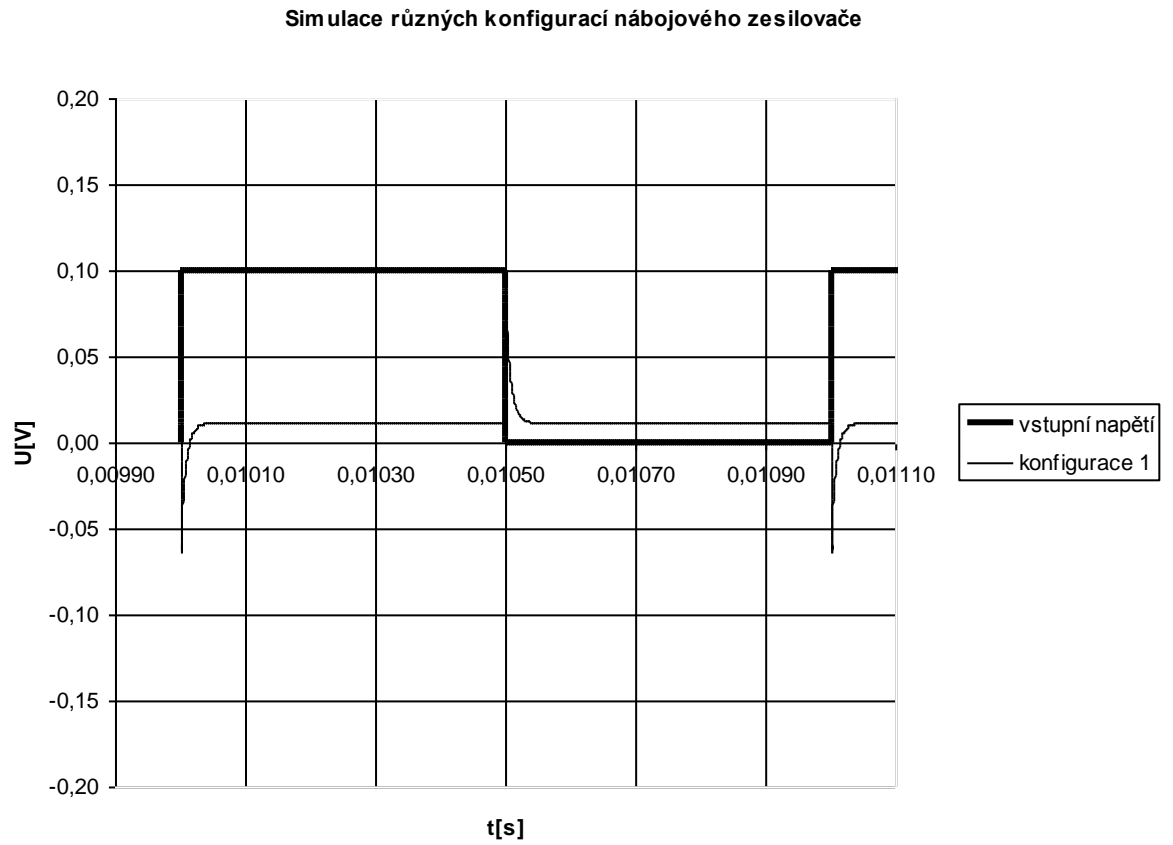


**Obrázek 2.5.3** Vstupní napětí (napětí z generátoru signálu)

### Konfigurace 1

V konfiguraci 1 jsou testované navržené hodnoty součástek. Průběh je zobrazen na obrázku 2.5.4 a odpovídá teoretickým předpokladům z návrhu a kapitoly 1. Hodnoty kondenzátorů však nejsou obsaženy ve vyráběných řadách těchto součástek. Na průběhu je vidět reakce nábojového zesilovače na vzestupnou i sestupnou hranu signálu. Zobrazení výstupního signálu nábojového zesilovače současně se vstupním signálem je zobrazeno na obrázku 2.5.5.

**Obrázek 2.5.4 Simulace konfigurace 1**

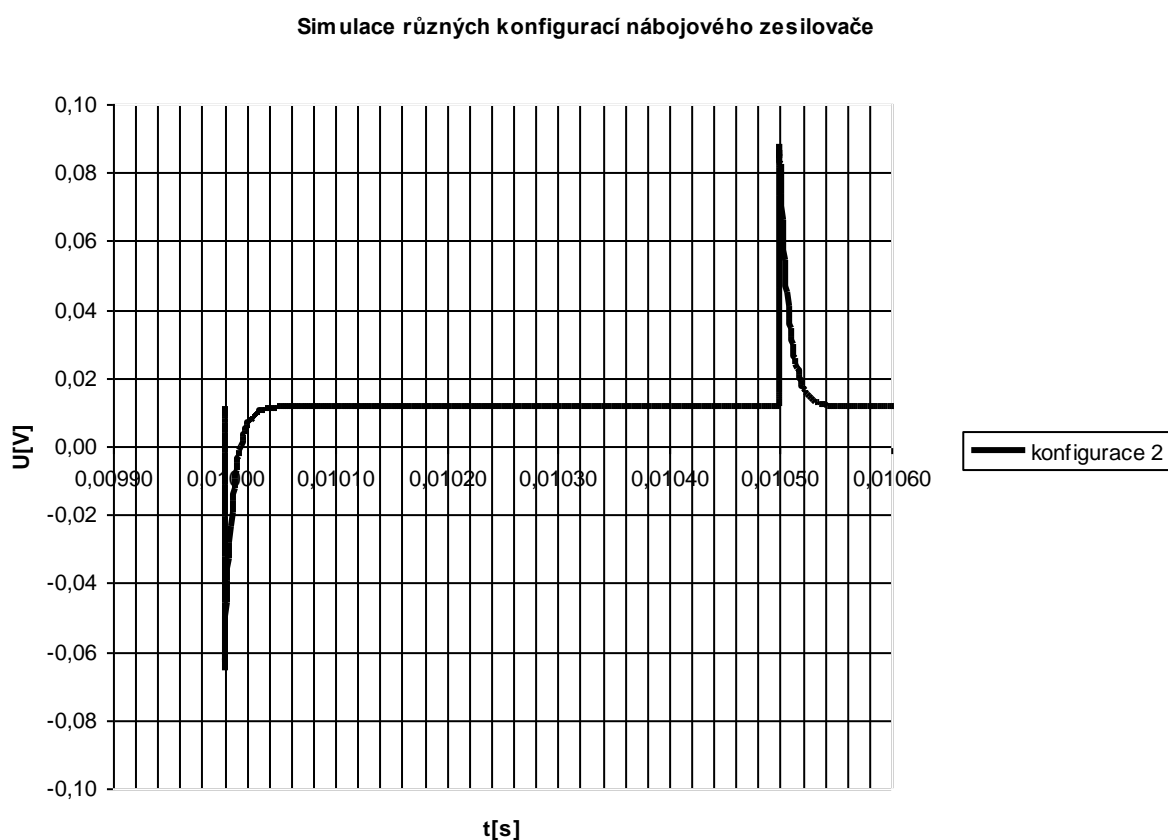


**Obrázek 2.5.5 Simulace konfigurace 1 se současným zobrazením vstupního signálu**



## Konfigurace 2

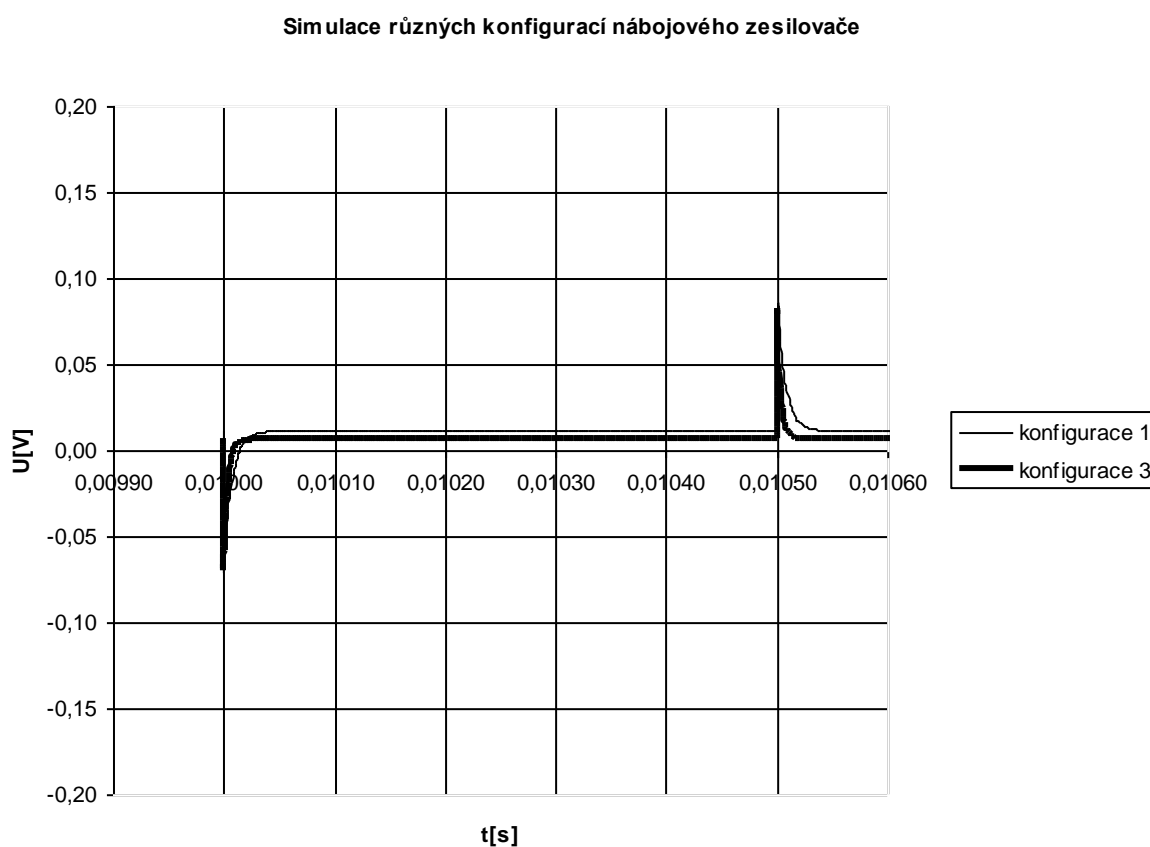
V konfiguraci 2 jsou použity hodnoty součástek takové, že se vzaly navržené hodnoty a vybraly se hodnoty vyráběných součástek, které se k nim co nejvíce blíží. Průběh pro konfiguraci 2 je zobrazen na obrázku 2.5.6. Průběh je totožný (rozdíl je nepatrný) s průběhem v konfiguraci 1, proto je možné bez problémů využít součástky zobrazené v tabulce 2.5.2 pro konfiguraci 2. Je třeba počítat s tím, že změnou kondenzátoru C1 se změní hodnota náboje přivedeného na vstup nábojového zesilovače. Změna je minimální oproti hodnotě využité při návrhu proto není potřeba náboj přepočítávat pro účely splnění zadání.



**Obrázek 2.5.6 Simulace konfigurace 2**

### Konfigurace 3

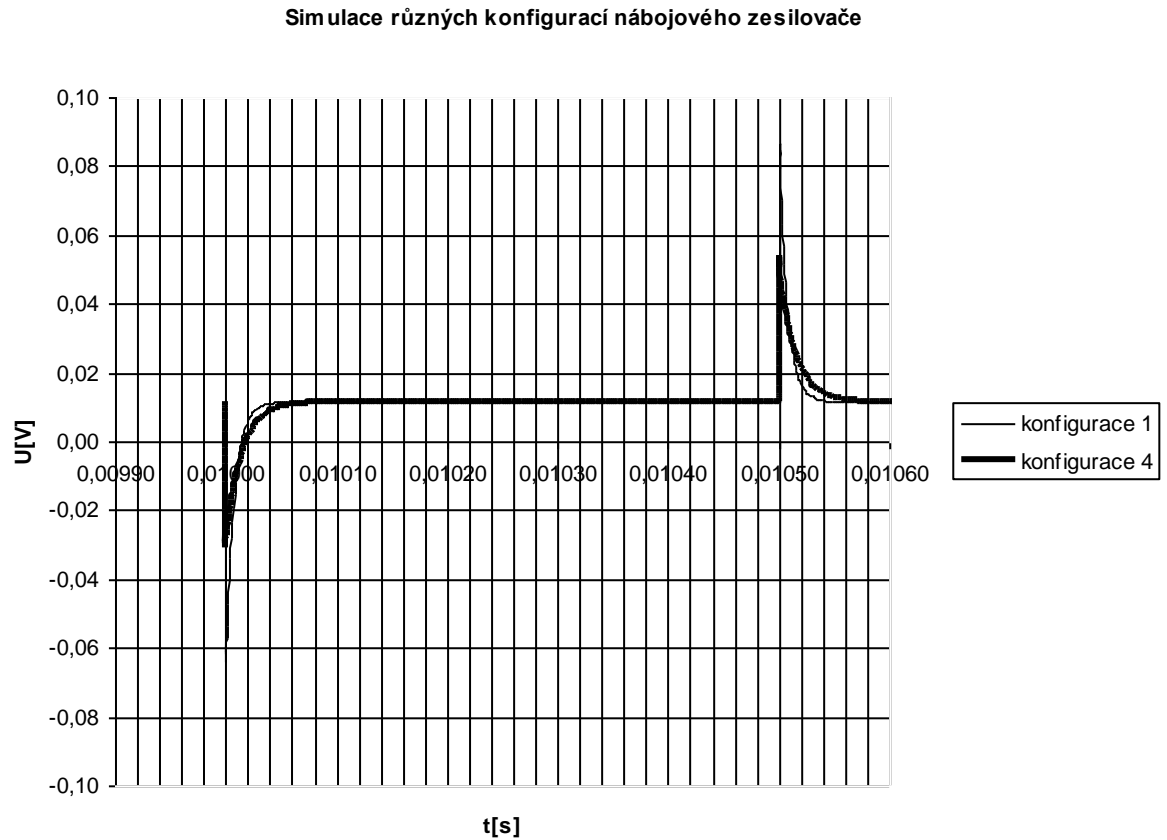
V konfiguraci 3 je provedena změna hodnoty rezistoru R1. Průběh pro konfiguraci 3 je zobrazen na obrázku 2.5.7. Má to za následek rychlejší vybíjení kondenzátoru C2. Průběh se však navrácí více k nulové ose. To je způsobeno tím, že se vlivem klidového proudu na rezistoru vytvoří menší úbytek, pokud má rezistor nižší hodnotu oproti ostatním konfiguracím. Tohoto lze s výhodou využít, protože rychlost AD převodníku v řetězci pro digitální zpracování signálu je dostatečná i pro zkrácení doby  $\tau$  (doba vybíjení kondenzátoru C2) přibližně na polovinu.



**Obrázek 2.5.7** Simulace konfigurace 3, porovnání s konfigurací 1

#### Konfigurace 4

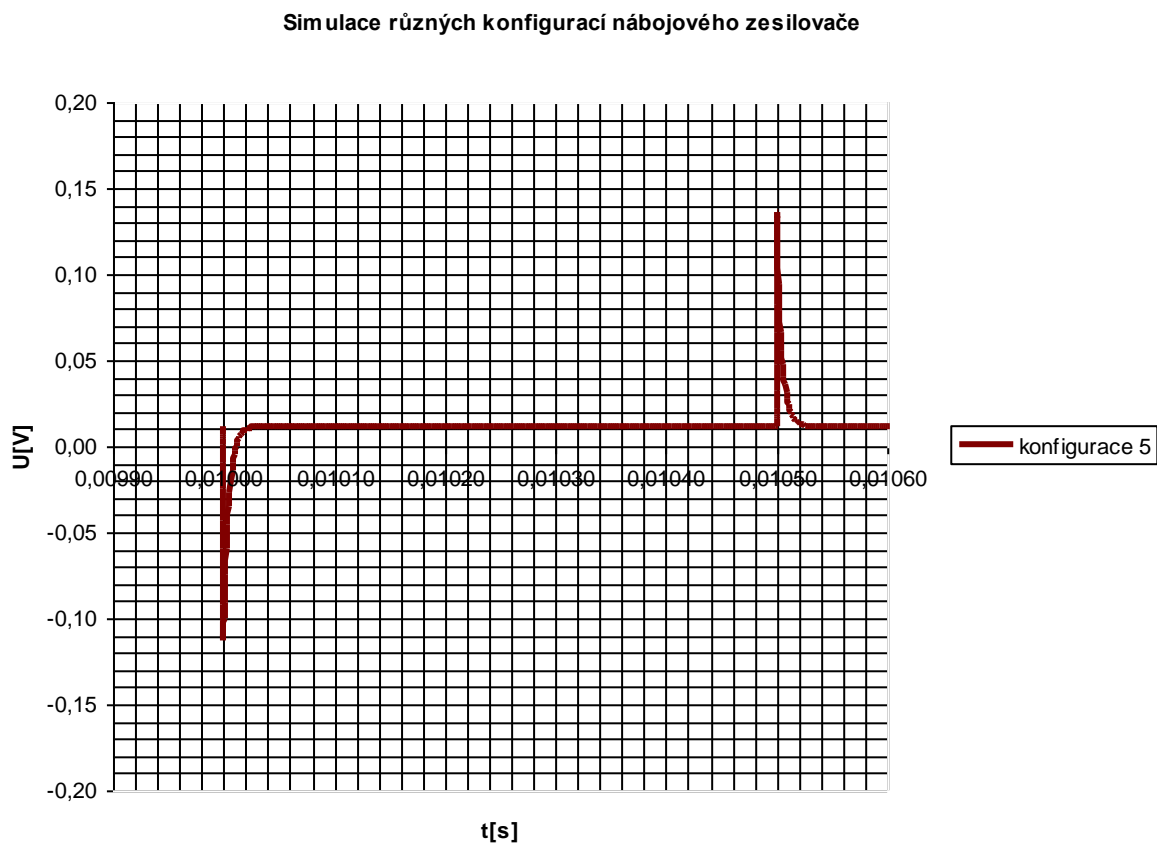
V konfiguraci 4 je patrný vliv velikosti kondenzátoru C2 na zesílení nábojového zesilovače. Průběh pro konfiguraci 4 je zobrazen na obrázku 2.5.8. Výstupní napětí je menší než v ostatních konfiguracích, odpovídá to výpočtům při návrhu nábojového zesilovače.



**Obrázek 2.5.8 Simulace konfigurace 4, porovnání s konfigurací 1**

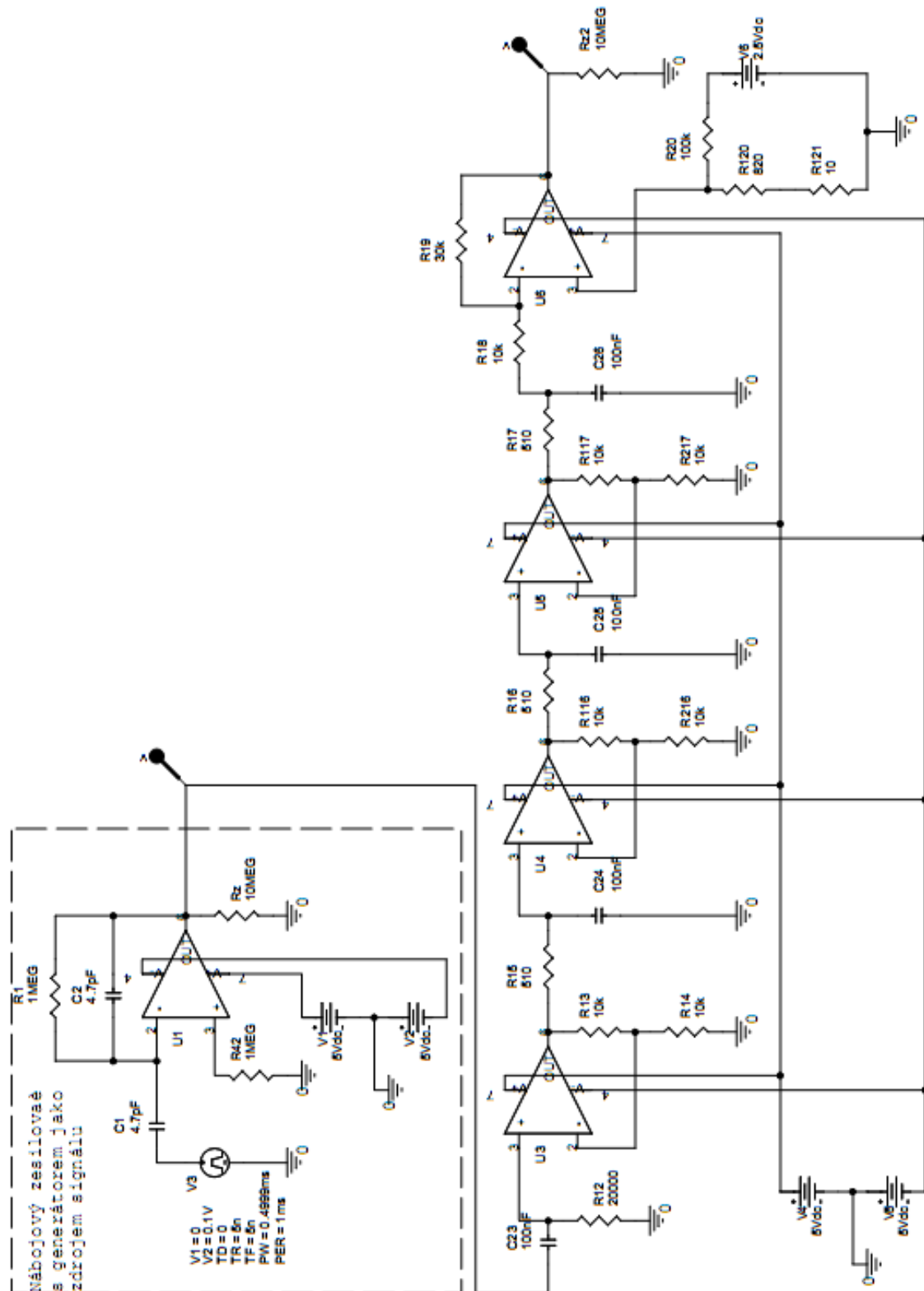
## Konfigurace 5

V konfiguraci 5 je patrný vliv velikosti kondenzátoru C2 na zesílení nábojového zesilovače. Průběh pro konfiguraci 5 je zobrazen na obrázku 2.5.9. Výstupní napětí je větší než v ostatních konfiguracích, odpovídá to výpočtům při návrhu nábojového zesilovače.



**Obrázek 2.5.9 Simulace konfigurace 5**

Výsledek po simulacích různých konfigurací nábojového zesilovače je výsledná konfigurace, která bude použita pro praktickou realizaci. Doladění součástek simulacemi pro výslednou konfiguraci je tedy:  $C_1 = C_2 = 4,7\text{pF}$  ;  $R_1 = 1\text{M}\Omega$  .

Simulace analogového filtru CR-RC<sup>3</sup>

Obrázek 2. 5. 10 Schéma pro simulaci funkce analogového filtru CR-RC třetího řádu

Požadavky na analogový filtr jsou: potlačení šumu, dostatečně velké zesílení

v požadovaném rozsahu (popsané v kapitole Návrh analogového filtru), vysoká vstupní impedance, prodloužení periody signálu na dobu potřebnou k dalšímu zpracování, vhodný tvar výstupního signálu (popsáno v kapitole Návrh analogového filtru filtru).

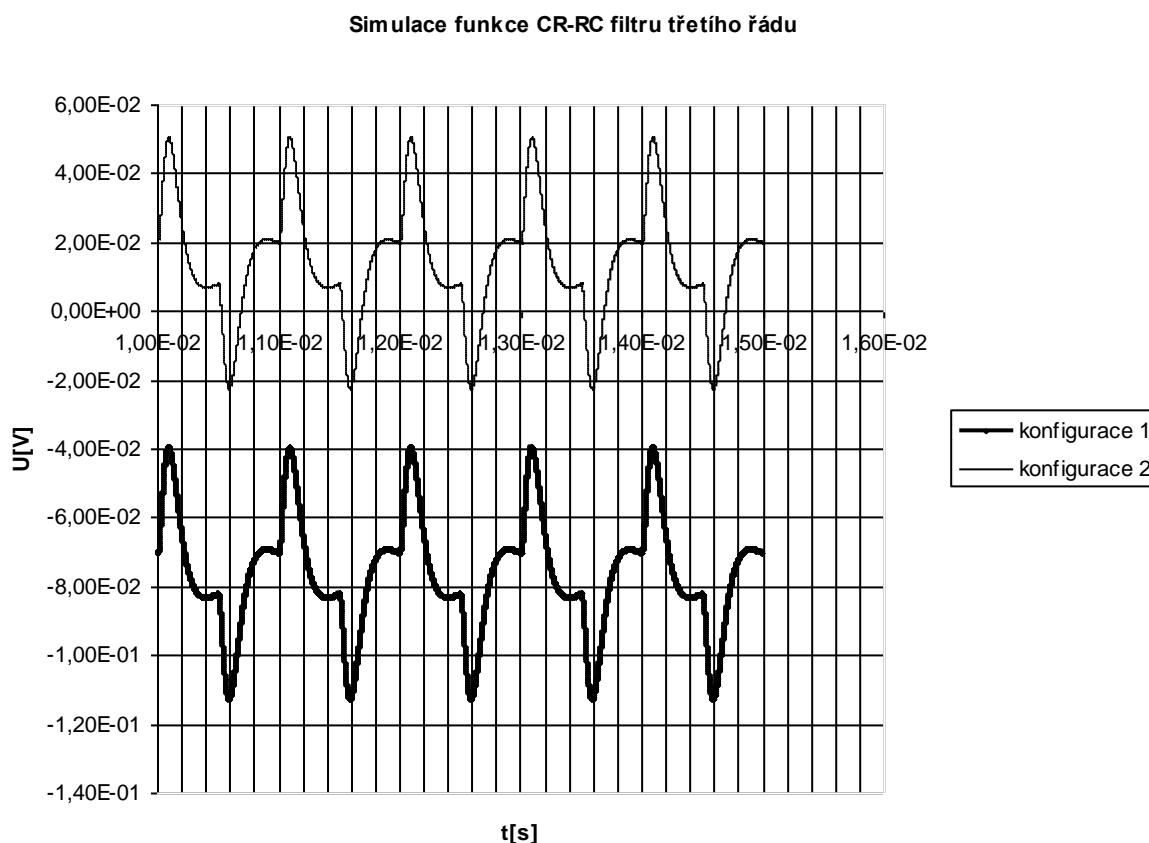
Analogový filtr je při simulacích připojen na výstup nábojového zesilovače, testování tedy probíhá se stejným vstupním signálem jako v případě simulací samotného nábojového zesilovače. Tabulka 2.5.11 ukazuje různé konfigurace analogového filtru. Více konfigurací vzniklo proto, že výchozí konfigurace plně neodpovídala požadavkům na eliminaci nežádoucích jevů - Baseline undershoot.

konfigurace	$R_{20}[\text{k}\Omega]$	$R_{120}[\text{k}\Omega]$	$R_{12}[\text{k}\Omega]$	$R_{15}[\Omega]$	$R_{16}[\Omega]$	$R_{17}[\Omega]$
konfigurace 1	10000	0,000001	3	530,79	530,79	530,79
konfigurace 2	100	0,9	3	530,79	530,79	530,79
konfigurace 3	100	0,85	20	530,79	530,79	530,79
konfigurace 4	100	820	20	510	510	510

**Tabulka 2. 5. 11 Konfigurace filtru CR-RC<sup>3</sup>**

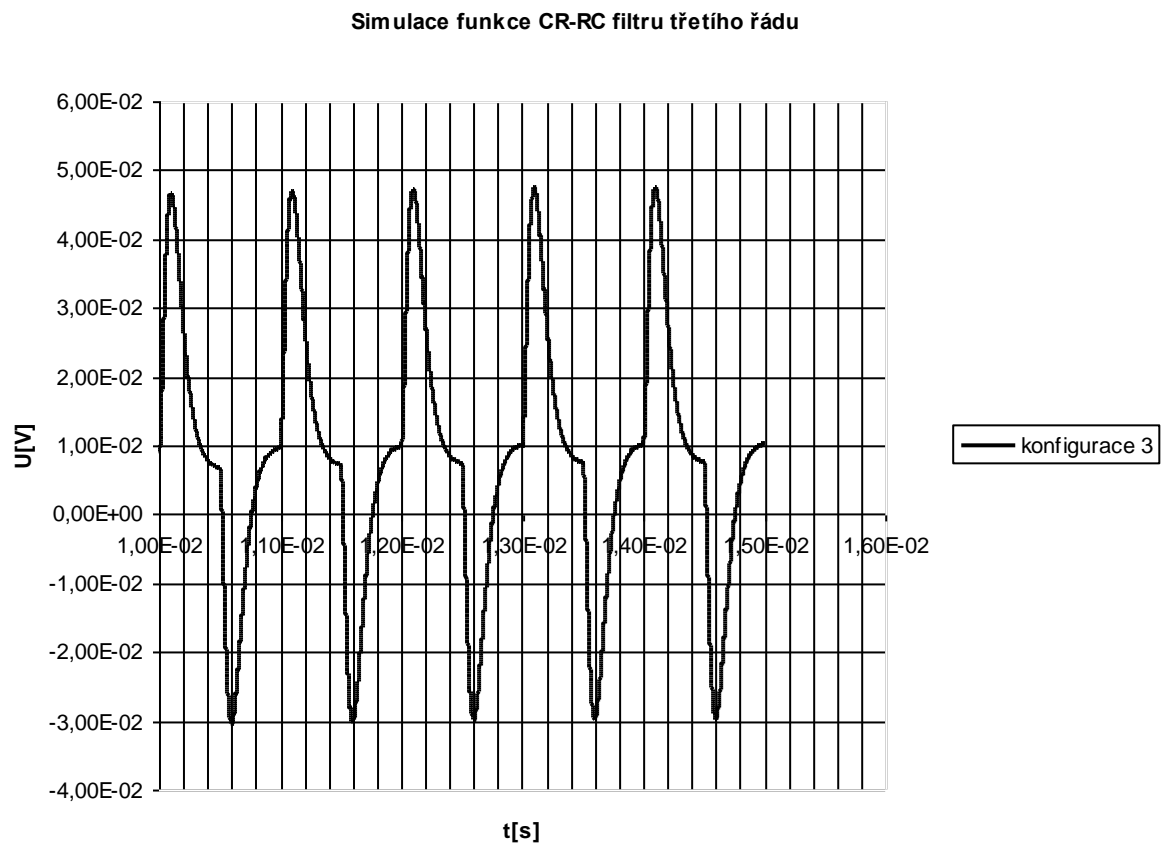
Následují simulace jednotlivých konfigurací.

Na obrázku 2.5.12 jsou vidět výstupní průběhy filtru v konfiguraci 1 a 2. Konfigurace 1 je nepoužitelná, protože celý průběh je pod úrovní 0V, není ho tedy možné použitým AD převodníkem navzorkovat. Tento problém je vyřešen v konfiguraci 2. Průběh je pomocí operačního zesilovače U6 posunut do kladných hodnot, změnou součástí  $R_{20}$  a  $R_{120}$  se průběh posune. V této konfiguraci však nastává příliš výrazný baseline undershoot (nežádoucí jev), proto bylo třeba hledat další konfigurace s lepšími parametry.



**Obrázek 2. 5. 12 Simulace analogového filtru v konfiguraci 1 a 2**

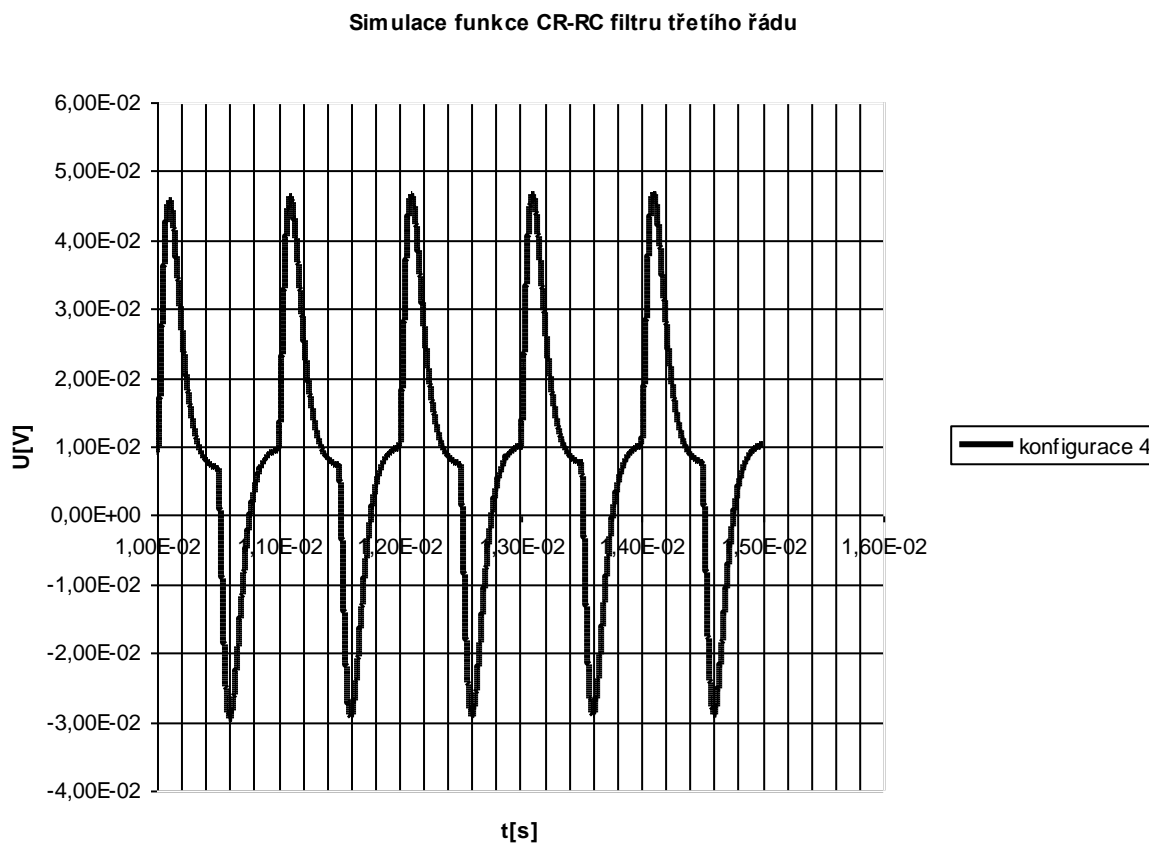
Na obrázku 2.5.13 jsou vidět výstupní průběhy filtru v konfiguraci 3. V této konfiguraci byly změněny parametry CR článku. Doba trvání pulsu byla prodloužena. Zároveň se eliminoval baseline undershoot. Průběh byl ale posunutý jinak oproti konfiguracím 1 a 2, proto bylo potřeba upravit i hodnoty součástek, které zajišťují posuv celé úrovně výstupního signálu. Tato konfigurace vyhovuje požadavkům: doba prodloužení pulsu je dostatečná, tvar pulsu přibližně odpovídá požadavkům, napětí je v požadovaném rozsahu (zpracovány budou pouze kladné pulsy, záporné nebudou vzorkovány).



**Obrázek 2. 5. 13 Simulace analogového filtru v konfiguraci 3**

Na obrázku 2.5.14 jsou vidět výstupní průběhy filtru v konfiguraci 4. Tato konfigurace je pouze doladění vyhovující konfiguraci 3 pro použití s reálnými součástkami.





**Obrázek 2. 5. 14 Simulace analogového filtru v konfiguraci 4**

Výsledek simulací analogového filtru je ten, že pro realizaci bude použita konfigurace 4.

Frekvenční amplitudová charakteristika navrženého analogového filtru je uvedena v příloze diplomové práce.

## 2.6 Návrh hardwaru

Jedná se o realizaci navrženého konceptu. Vlastnosti navrženého zapojení jsou následující. Zapojení umožňující provést jak analogové, tak digitální zpracování vstupního signálu. Na vstup obvodu je možné přivést buď signál z polovodičového detektoru radiace přes SMB konektor (pokud by byl detektor využit pro měření), nebo testovací signál z generátoru přes BNC konektor.

Zapojení umožňuje široký rozsah vstupního napájecího napětí (podrobně popsáno v popisu napájecího zdroje 1 a 2. Je možnost připojení desky na desku s hradlovým polem a dvěma AD převodníky.

Doplňkové funkce jsou: volitelná signalizace pomocí led diod, volitelné ovládání pomocných funkcí pomocí tlačítek, reset tlačítko pro procesor, možnost využití zdroje

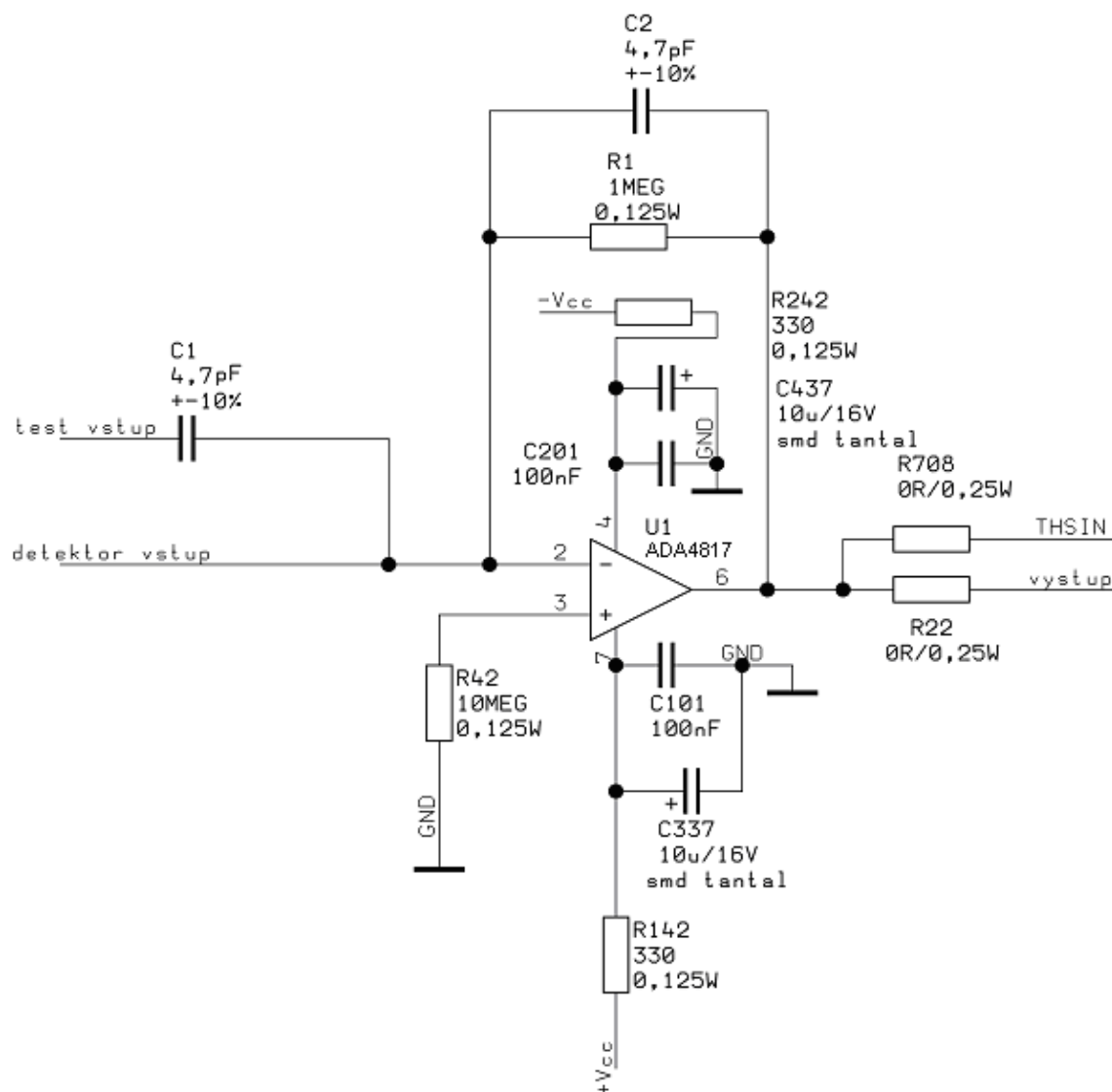
referenčního napětí pro AD převodník (místo vnitřní reference procesoru), komunikace s počítačem přes komunikační rozhraní RS232, je možno vyvedení výstupního signálu analogového filtru na BNC konektor a sledování výstupního signálu analogového filtru osciloskopem, je možno v různých bodech řetězce pro analogové zpracování signálu převést signál do digitální podoby.

Zapojení umožňuje osadit nebo neosadit některé součástky tak, že je možno tímto způsobem vytvořit více konfigurací zapojení. Tímto způsobem lze: změnit napájecí napětí operačních zesilovačů a procesoru díky použitím regulovatelných stabilizátorů v napájecích zdrojích (při využití této funkce je třeba vzít ohled na další obvody připojené na stejné napájení), je možno úplně oddělit napájení analogové a digitální části a využít přímé napájení pomocí externích zdrojů. Je umožněno měnit konfigurace nábojového zesilovače a analogového filtru.

Pro kreslení schématu a desky plošného spoje je využit návrhový software FORMICA. Deska lze provozovat ve více konfiguracích (variant osazení), pro přehlednost jsou všechny schémata uvedena pouze v aktuální využívané konfiguraci.

Dále následuje kompletní popis jednotlivých funkčních bloků včetně schémat.

## Nábojový zesilovač



Obrázek 2.6.1 Nábojový zesilovač

Schéma nábojového zesilovače je na obrázku 2.6.1. Základ tvoří operační zesilovač ADA4817, tento typ byl zvolen na základě návrhu. Pouzdro tohoto operačního zesilovače je SOP8. Operační zesilovač je napájen symetrickým napájecím napětím  $\pm 5$  V. Napájecí napětí je přivedeno přes RC filtr a je blokováno blokovacími kondenzátory. RC filtr je navržen tak, aby odstranil kmitočty 50 Hz a vyšší. Frekvence 50 Hz byla zvolena proto, aby se odfiltroval síťový kmitočet a vyšší kmitočty z důvodu zamezení vnějšího rušení. Vnějšímu rušení je třeba zamezit proto, že nábojový zesilovač je prvním funkčním blokem řetězce pro předzpracování signálu z polovodičového detektoru radiace a je nejnáchylnější na vnější rušení. Například by mohla nastat situace, kdy by se rušivé signály objevily ve frekvenčním rozsahu užitečného

signálu, následný analogový nebo digitální filtr by pak toto rušení neodfiltroval. Kontrolní výpočet frekvence je proveden ve výpočtu 2.6.2.

$$f = ?$$

$$C_{437} = 10 \mu F$$

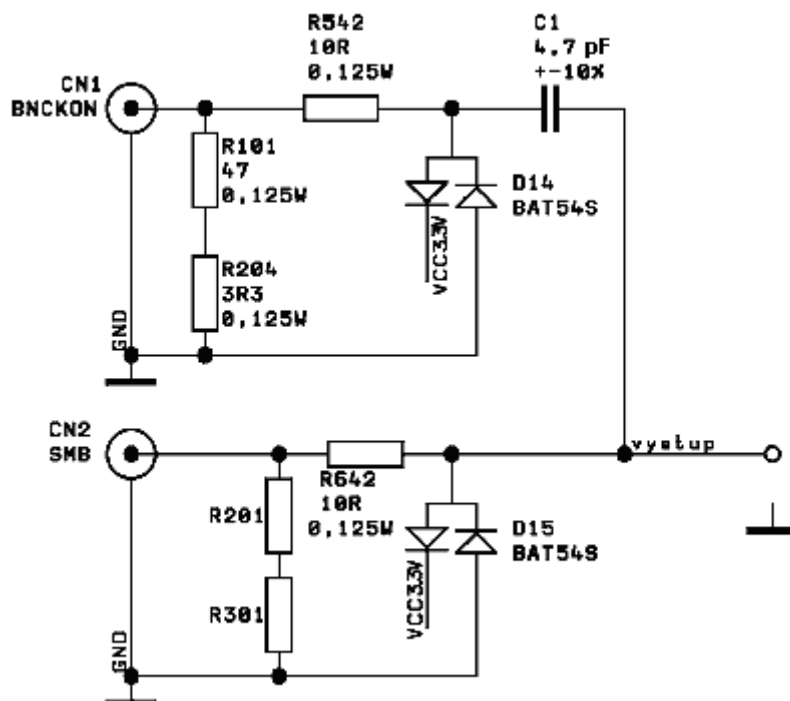
$$R_{242} = 330 \Omega$$

$$f = \frac{1}{2 * \pi * R_{242} * C_{437}} \quad (2.6.2)$$

$$f = \frac{1}{2 * \pi * 330 * 10 * 10^{-6}} = 48,25 Hz$$

Rezistor  $R_{42}$  kompenzuje vstupní proud, pokud je umístěn tak při nabíjení kondenzátoru  $C_1$  nenastane zkrat (operační zesilovač udržuje mezi vstupy virtuální nulu při uzavřené zpětné vazbě). Rezistory  $R_{708}$  a  $R_{22}$  slouží k volbě konfigurace zapojení (vždy se osadí jeden rezistor ze skupiny rezistorů a toto je aktuální konfigurace), osazením  $R_{22}$  se zvolí analogové zpracování signálu, osazením  $R_{708}$  se zvolí digitální zpracování signálu. Funkce rezistoru  $R_1$  a kondenzátorů  $C_1$  a  $C_2$  je podrobně popsána při návrhu nábojového zesilovače. Kondenzátor  $C_1$  je uveden i ve schématu vstupních obvodů, z důvodu přehlednosti.

### Vstupní obvody:



Obrázek 2.6.3 Vstupní obvody

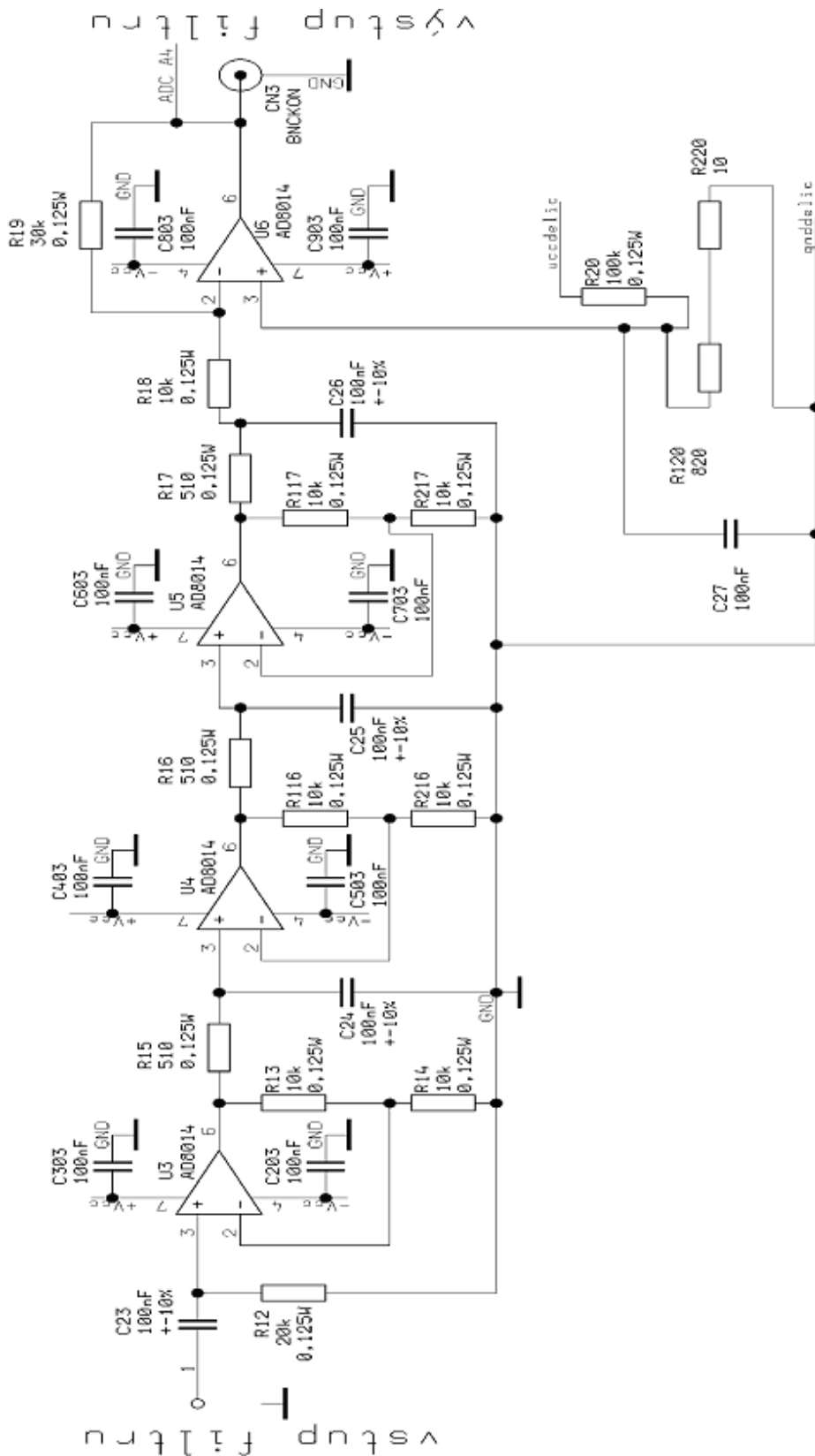
Schéma vstupních obvodů je na obrázku 2.6.3. Vstup pro signál z polovodičového detektoru radiace je zajištěn prostřednictvím SMB konektoru (CN2) – příprava konektoru, pokud by byl detektor využit pro měření. Vstup pro testovací signál z generátoru je zajištěn prostřednictvím BNC konektoru (CN1). Je připojen vždy jen jeden vstup, detektor nebo generátor. V případě připojení generátoru signálu jsou osazeny terminační rezistory  $R_{101}$ ,  $R_{204}$ . Rezistory  $R_{101}$ ,  $R_{204}$  jsou navrženy tak, aby jejich sériové spojení dávalo hodnotu přibližně  $50 \Omega$ , pro potlačení překmitů na nepřizpůsobeném vedení (koaxiální kabel od generátoru signálu). V tomto případě je výsledná hodnota odporu sériového spojení  $R_{101}$  a  $R_{204}$  rovna  $50,3 \Omega$ . Dva rezistory jsou použity proto, že v řadě vyráběných rezistorů požadovaného pouzdra a z dostupné nabídky není rezistor s přesnou hodnotou  $50 \Omega$ . Vzhledem k 10 % toleranci rezistorů je však hodnota  $50,3 \Omega$  dostatečná. Přesnější přizpůsobení by bylo možné vyřešit umístěním potenciometru a doladěním přesné hodnoty. Od toho bylo upuštěno z důvodu nižší spolehlivosti součástky, možného vyššího šumu atd. Při praktickém měření (ověření) s generátorem signálu bylo zjištěno, že terminační odpory je nutno použít, aby nedošlo ke zkreslení vstupního signálu. Při připojení polovodičového detektoru radiace by se terminační odpory neosadily z toho důvodu, aby se neutlumil slabý signál z detektoru. Rezistory  $R_{201}$ ,  $R_{301}$  – navrženy do schématu pro případ jiného využití tohoto vstupu. Dvojitě diody  $D_{14}$ ,  $D_{15}$  společně s rezistory  $R_{542}$ ,  $R_{642}$  tvoří přepět'ovou ochranu vstupu. To je z toho důvodu, že použité operační zesilovače (například operační zesilovač v nábojovém zesilovači) mají omezené vstupní napětí. Z každé dvojice diod je jedna napájena napájecím napětím  $3,3V$  a jedna připojena na zem (GND). Pokud napětí přesáhne rozsah  $(0V-U_d)$  až  $(3,3V+U_d)$  dojde k omezení napětí na hodnoty  $(0V-U_d)$  a  $(3,3V+U_d)$ .  $U_d$  je prahové napětí Schottkyho diody a je přibližně rovno  $0,3V$ . Napájecí napětí pro diody bylo takto zvoleno proto, aby byl chráněn vstup operačního zesilovače s dostatečnou rezervou (maximální hodnota vstupního napětí je  $-5,5V$  až  $5,5V$  při symetrickém napájení operačního zesilovače napětím  $\pm 5V$ ). Rezistory  $R_{542}$  a  $R_{642}$  jsou umístěny proto, aby se omezil proud diodou  $D_{14}$  nebo  $D_{15}$ . Maximální dovolený proud diodou ( $D_{14}$  nebo  $D_{15}$ ) v propustném směru je  $200mA$ , dle katalogového listu. Maximální příkon diody je  $290mW$ , dle katalogového listu.

Rezistory  $R_{542}$  a  $R_{642}$  omezí proud diodou na přijatelnou hodnotu do vstupního napětí maximálně  $6V$  (dle teoretického výpočtu, prakticky je vhodné považovat za maximální vstupní napětí  $\pm 5V$ ). Při tomto napětí dokáží rezistory zabránit překročení maximálního povoleného proudu diodou a maximálního povoleného příkonu diody.

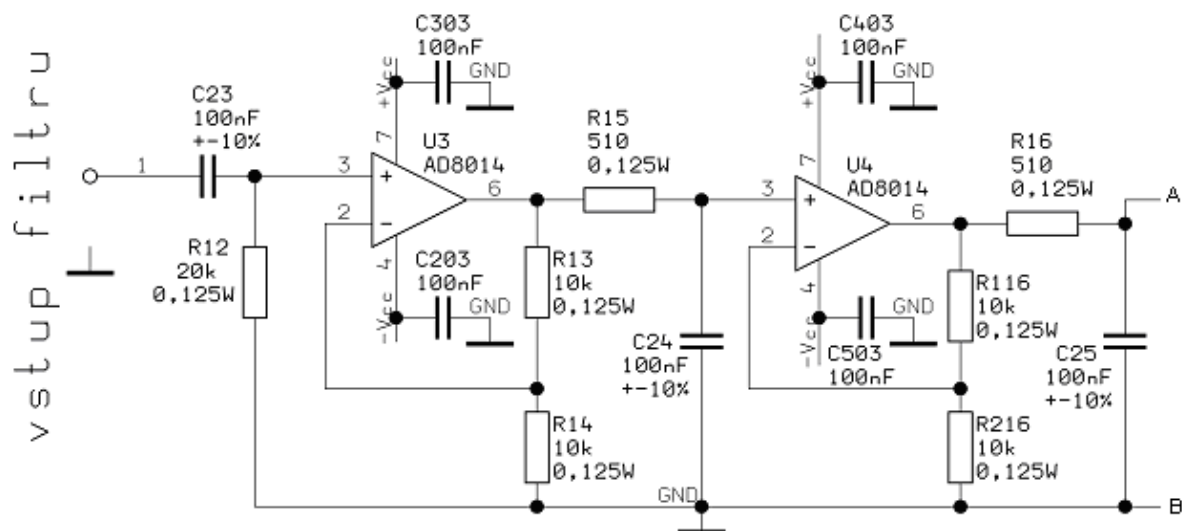
Při vyšším vstupním napětí může dojít k poškození diod, přepět'ová ochrana by se vyřadila z funkce a došlo by k poškození operačních zesilovačů.

Kondenzátor  $C_1$  je součást testovacího vstupu nábojového zesilovače a je součástí schématu na obrázku 2.6.1.

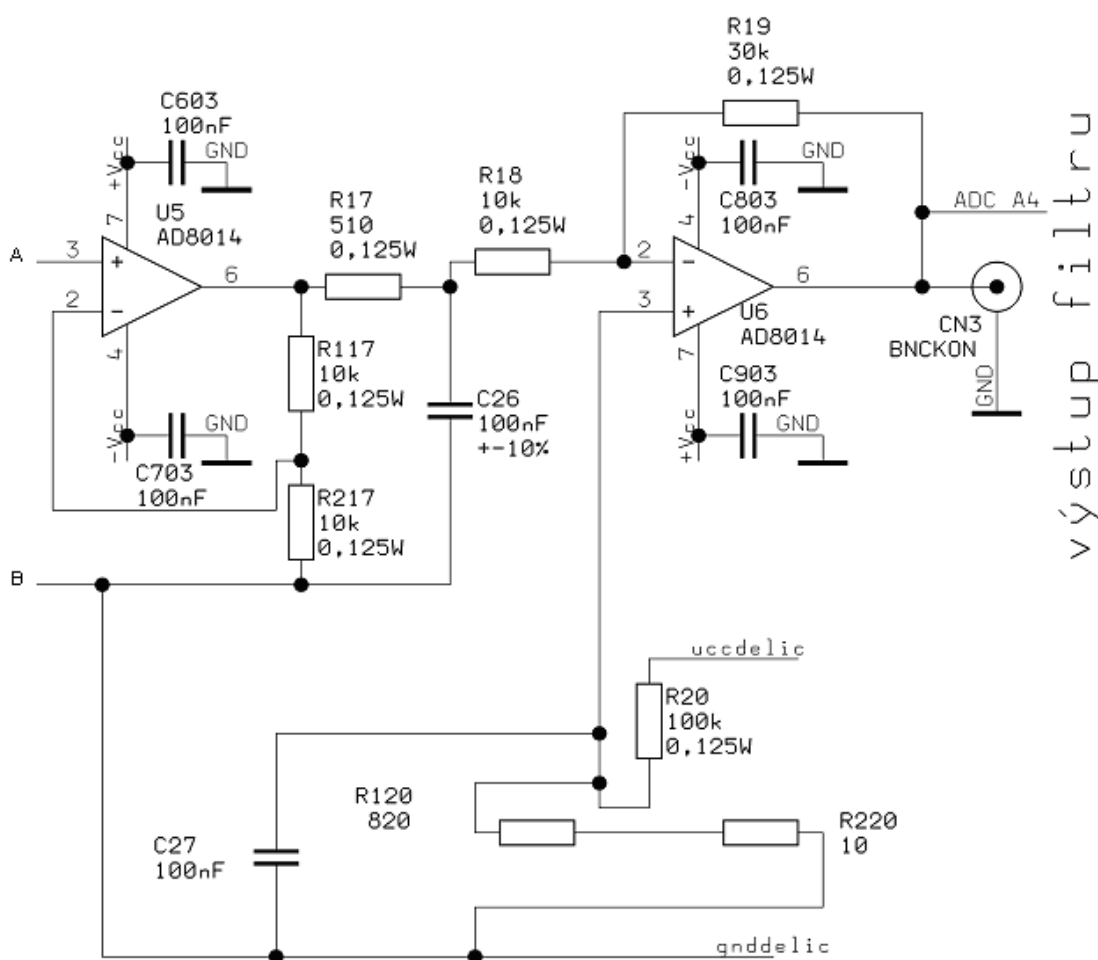
**CR-RC filtr třetího řádu**



Obrázek 2.6.4 CR-RC filtr třetího řádu



Obrázek 2.6.5 CR-RC filtr třetího řádu 1/2



Obrázek 2.6.6 CR-RC filtr třetího řádu 2/2

Schéma CR-RC filtru třetího řádu je na obrázku 2.6.4. Na obrázcích 2.6.5 a 2.6.6 je

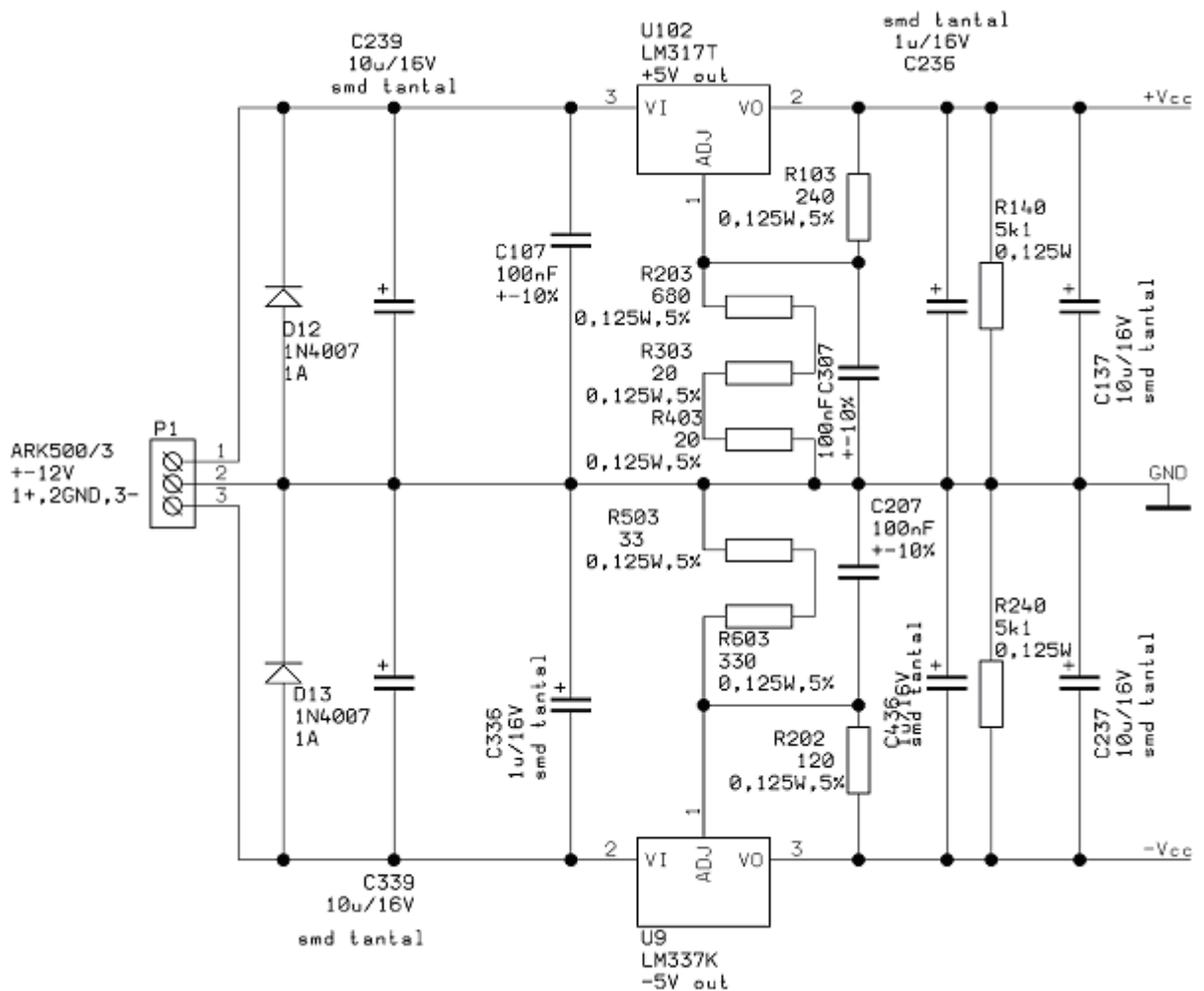
schéma CR-RC filtru třetího řádu rozdělené na dvě části pro detailnější zobrazení. Filtr je připojen na výstup z nábojového zesilovače. Výstup filtru je připojen na vstup AD převodníku (součást mikroprocesoru MSP430F5438A), dále na BNC konektor CN3.

Filtr je osazen operačními zesilovači AD8014 v pouzdře SOP8. Použité operační zesilovače umožňují záměnu za jiný typ se stejným pouzdrům a stejnou funkcí vývodů, jako v případě nábojového zesilovače (možno použít ADA4817 a AD8065).

Posuv celé hladiny výstupního napětí je možno nastavovat pomocí odporového děliče  $R_{20}$  a  $R_{120}$ ,  $R_{220}$ . Tento dělič je napájen referenčního napětí + 2,5V nebo - 2,5V, které je posílené operačním zesilovačem (schéma na obrázku 2.6.19). Další možnost je uzemnění neinvertujícího vstupu U6 přes rezistor  $R_{20}$ , pomocí konfigurace obvodu na obrázku 2.6.19.

Součástky jsou voleny na základě návrhu a simulace. Napájecí napětí operačních zesilovačů je blokováno blokovacími kondenzátory.

### Napájecí zdroj 1



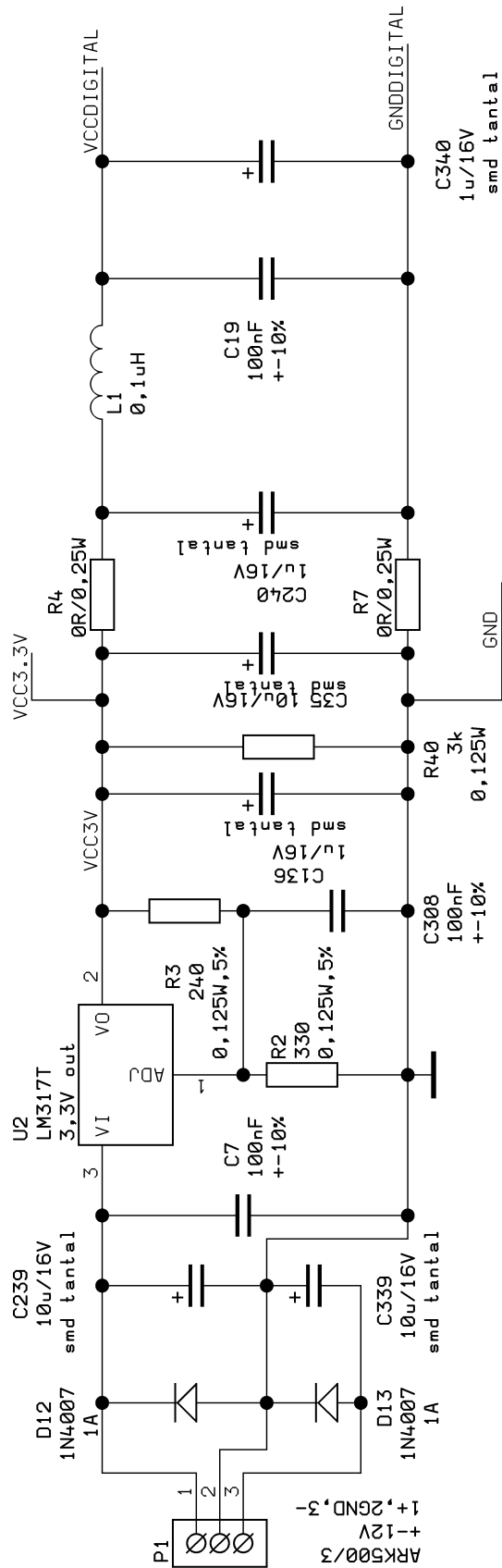
Obrázek 2.6.7 Napájecí zdroj 1



Schéma napájecího zdroje 1 je na obrázku 2.6.7. Zdroj je realizován jako symetrický zdroj s širokým rozsahem vstupního napětí – absolutní maximální hodnota vstupního napětí je  $\pm 43$  V (tato hodnota je kvůli výstupnímu napětí napájecího zdroje 2 na obrázku 2.6.8). Maximální prakticky použitelná hodnota vstupního napětí je  $\pm 30$  V (vzhledem k proudovému omezení obvodů LM317, LM337 při maximálním možném rozdílu vstupního a výstupního napětí obvodu). Výstupní napětí zdroje 1 je nastaveno na  $\pm 5$  V, hodnoty rezistorů byly stanoveny podle katalogových listů k obvodům LM317, LM337. Kondenzátory  $C_{107}$ ,  $C_{236}$ ,  $C_{336}$ ,  $C_{436}$  odpovídají katalogovému zapojení stabilizátorů. Ostatní kondenzátory byly doplněny pro zlepšení filtrace (pokles zvlnění) napájecího napětí. Hodnotu výstupního napětí je třeba dodržet přesně z důvodu maximálního napájecího napětí použitých operačních zesilovačů, to je maximálně  $\pm 5,3$  V (absolutní maximální hodnota) pro operační zesilovač ADA4817. Regulovatelné stabilizátory jsou zvoleny pro případ, že by bylo potřeba změnit napájecí napětí – například použití jiných operačních zesilovačů.

Na výstupu stabilizátorů musí být připojena minimální zátěž v podobě rezistorů  $R_{148}$  a  $R_{248}$  pro zajištění trvalého proudového zatížení, aby nemohlo výstupní napětí překročit požadovanou hodnotu v případě nízkého zatěžovacího proudu. Přivedení napájení desky je řešeno klasickou svorkovnicí do plošného spoje. Využití zdroje (pro napájení celého zařízení) se správně nastavenou proudovou pojistkou (proudová pojistka nastavena těsně nad odběr zařízení) je velice důležité pro správnou funkci diod  $D_{12}$  a  $D_{13}$ , které zabezpečují ochranu proti přepólování vstupního napětí. Zdroj je využit pro napájení analogových obvodů - operačních zesilovačů, napěťové reference.

**Napájecí zdroj 2**



Obrázek 2.6.8 Napájecí zdroj 2

Schéma napájecího zdroje 2 je na obrázku 2.6.8. Obvod je napájen ze stejného vstupu jako napájecí zdroj 1. Součástky  $P_1$ ,  $D_{12}$ ,  $D_{13}$ ,  $C_{239}$ ,  $C_{339}$  jsou již popsány ve schématu napájecího zdroje 1, zde jsou zobrazeny jen pro přehlednost. Je zde využit integrovaný stabilizátor LM317. Zdroj je navržen podle stejného principu jako napájecí zdroj 1. Výstupní napětí stabilizátoru je nastaveno na hodnotu 3,3 V.

Navržené zapojení odděluje napájecí napětí pro analogovou a digitální část procesoru LC filtrem ( $L_1$ ,  $C_{19}$ ). LC filtr byl zvolen proto, že na něm vzniká menší úbytek napětí na rozdíl od RC filtru. Návrh filtru proběhl dle výpočtu 2.6.9 a 2.6.10.

$$\begin{aligned}
 f &= 1\text{MHz} \\
 L_1 &= 0,1\mu\text{H} \\
 C_{19} &= ? \\
 f &= \frac{1}{2 * \pi * \sqrt{L * C}} \\
 C_{19} &= \frac{\left(\frac{1}{2 * \pi * f}\right)^2}{L_1} \\
 C_{19} &= \frac{\left(\frac{1}{2 * \pi * 1 * 10^6}\right)^2}{0,1 * 10^{-6}} = 253,6\text{nF}
 \end{aligned} \tag{2.6.9}$$

Ve výpočtu 2.6.9 je zlomový kmitočet zvolen 1MHz z důvodu odfiltrování kmitočtu na kterém běží krystalový oscilátor pro mikroprocesor (12MHz). Z důvodu, že hodnota  $C_{19}$  byla vypočtena 253,6nF a že se v zapojení využívají nejčastěji keramické kondenzátory o hodnotě 100nF, je ve výpočtu 2.6.10 vypočten zlomový kmitočet LC filtru pro  $C_{19} = 100\text{nF}$  (z praktického důvodu).

$$\begin{aligned}
 f &= ? \\
 L_1 &= 0,1\mu\text{H} \\
 C_{19} &= 100\text{nF} \\
 f &= \frac{1}{2 * \pi * \sqrt{L * C}} \\
 f &= \frac{1}{2 * \pi * \sqrt{L_1 * C_{19}}} = \frac{1}{2 * \pi * \sqrt{0,1 * 10^{-6} * 100 * 10^{-9}}} \\
 f &= 1,59\text{MHz}
 \end{aligned} \tag{2.6.10}$$

Z výpočtu 2.6.10 vyplývá, že je vhodné zvolit  $C_{19} = 100\text{nF}$  a  $L_1 = 0,1\mu\text{H}$ . Zlomový kmitočet je 1,59 MHz, což je dostatečné pro vyfiltrování kmitočtu krystalového oscilátoru. Hodnota indukčnosti  $L_1$  byla zvolena s ohledem na dostupné hodnoty v lokálních obchodech.

Použití indukčnosti v provedení SMD v pouzdře 0805 umožňuje případné nahrazení indukčnosti rezistorem. Je tedy možné zkusit, která varianta filtru (RC nebo LC) bude lépe potlačovat rušení z napájecích přívodů. Výstupní napětí napájecího zdroje pro analogové obvody je označeno jako VCC3.3V (případně i VCC3V) a GND, výstupní napětí pro napájení digitálních obvodů je označeno jako VCCDIGITAL a GNDDIGITAL.

Tento zdroj je určen k napájení analogové a digitální části procesoru.

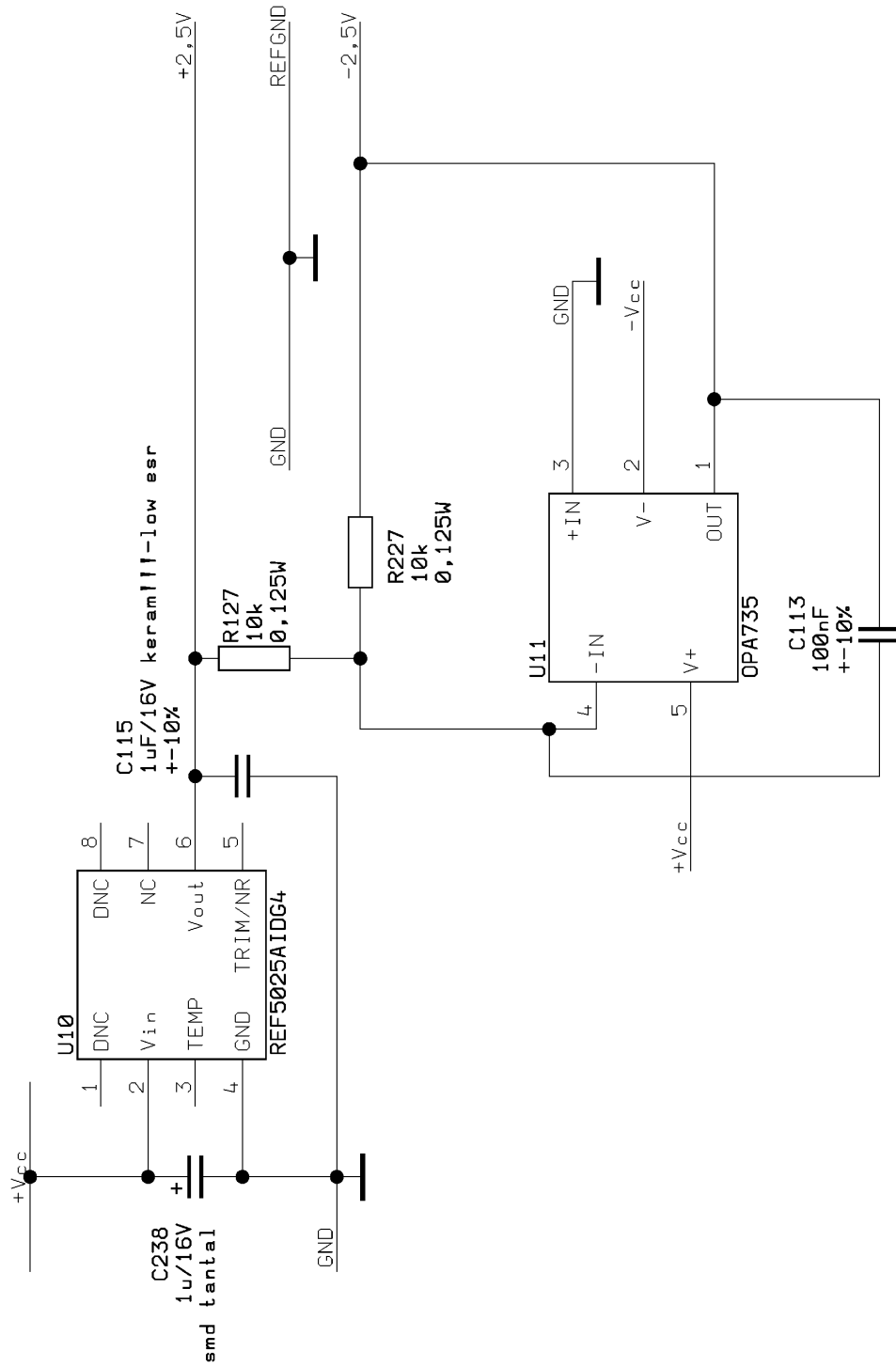
Napájení pro digitální část procesoru je rovněž využito pro napájení obvodu komunikace přes rozhraní RS 232.

### ***Napěťová reference***

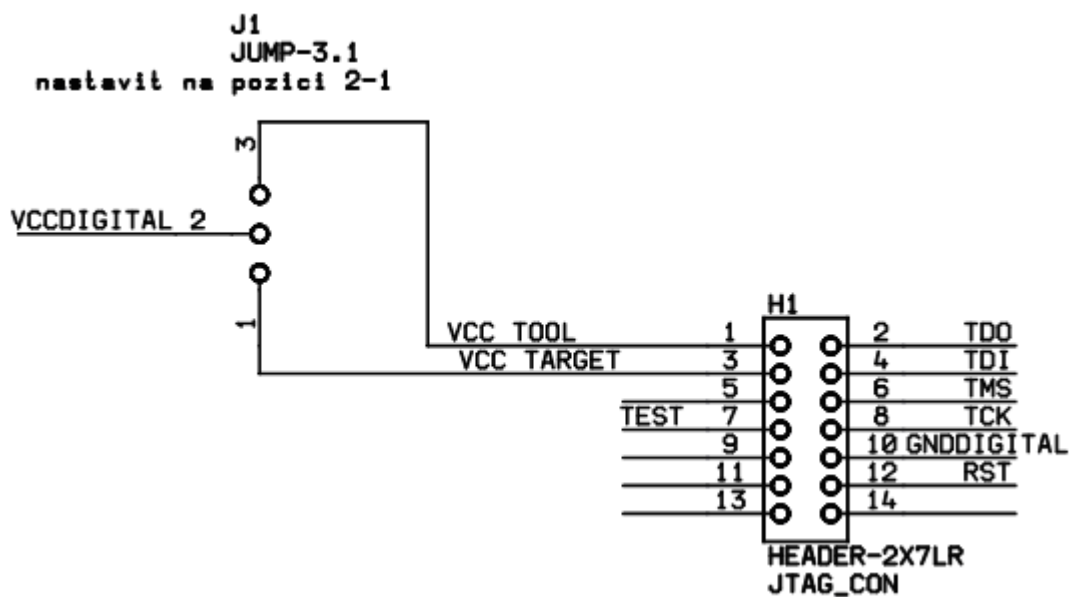
Schéma obvodu napěťové reference je na obrázku 2.6.11. Je využit obvod REF5025A v katalogovém zapojení, kde operační zesilovač OPA735 je doporučen pro získání záporného referenčního napětí. Napěťová reference je napájena z analogového napájecího napětí. Výstupní napětí obvodu napěťové reference je  $\pm 2,5\text{ V}$ . Záporné výstupní napětí je vytvořeno z kladného výstupního napětí operačním zesilovačem U11 (typ OPA735) v invertujícím zapojení se zesílením -1.

Výstupní napětí je označeno jako +2,5V, -2,5V, REFGND.

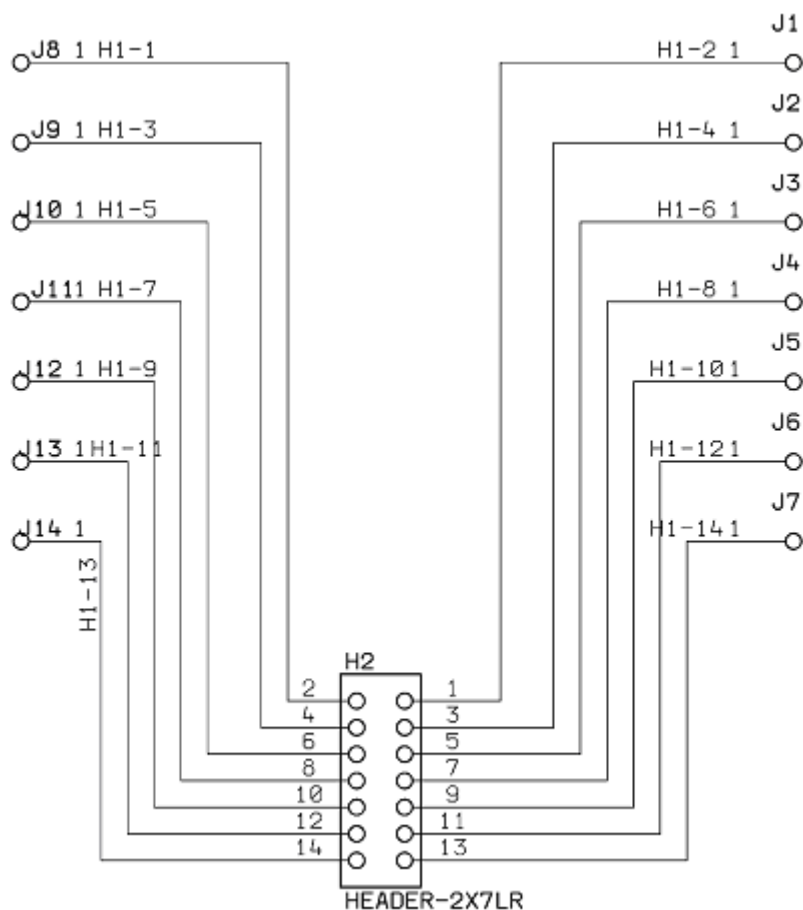
Napěťová reference je využita jako přesný zdroj napětí pro AD převodníky (pro procesor) z důvodu přesnosti převodu – napěťová reference je dále využita pro možnost posuvu klidové hladiny výstupního napětí analogových filtrů.



Obrázek 2. 6. 11 Napěťová reference

**Programovací konektor JTAG****Obrázek 2.6.12a Programovací konektor JTAG**

Pro programování procesoru je využito rozhraní JTAG v zapojení doporučeném výrobcem procesoru. Schéma zapojení programovacího konektoru JTAG je na obrázku 2.6.12a. Po praktickém ověření bylo zjištěno, že zapojení konektoru H1 je zrcadlově otočené. Problém řeší kabelová redukce, jejíž schéma je nakresleno na obrázku 2.6.12b.

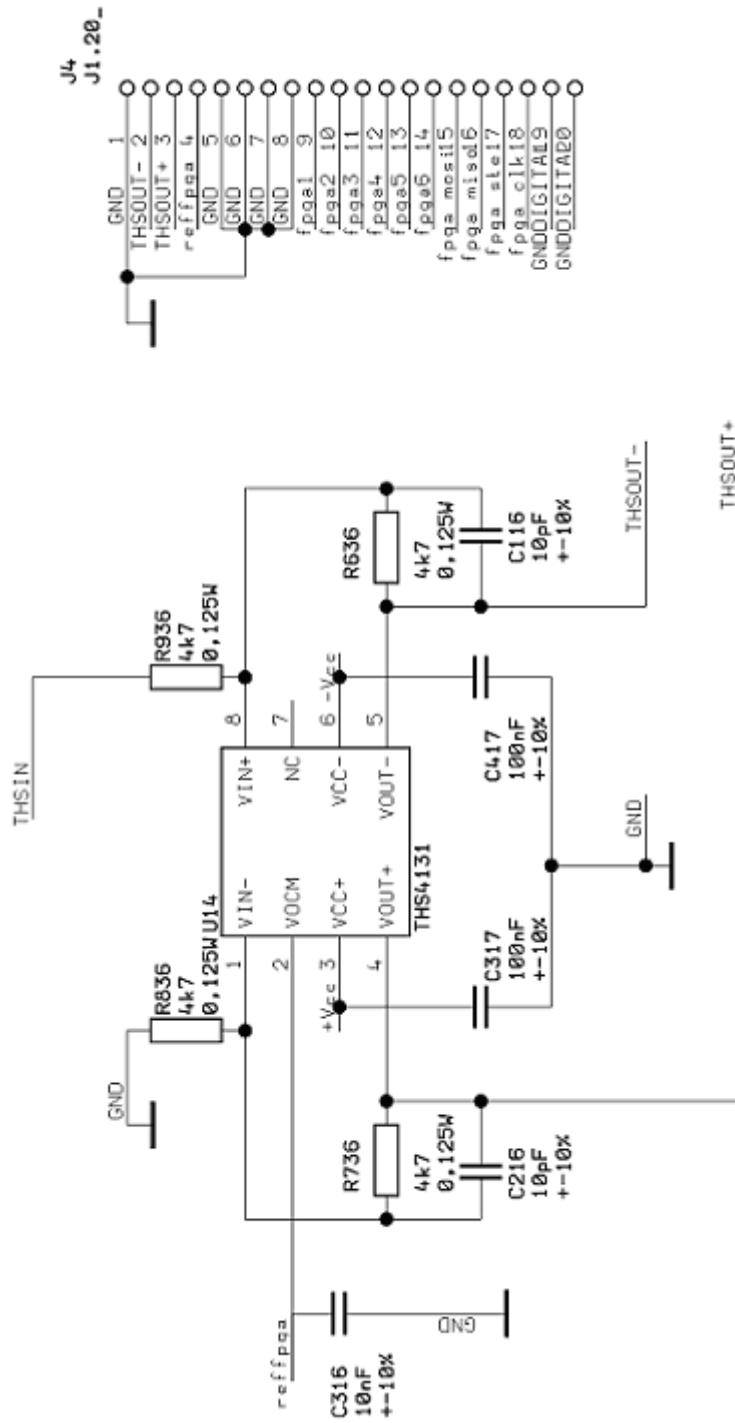


Obrázek 2.6.12b Kabelová redukce pro programovací konektor JTAG

### ***Propojení na desku s hradlovým polem***

Schéma propojení na desku s hradlovým polem je na obrázku 2.6.13. Hradlové pole realizuje část řetězce (obsahuje navržený digitální obvod včetně digitálního filtru) pro digitální předzpracování signálu. Rychlé AD převodníky na desce s hradlovým polem pracují pouze s diferenčním signálem. Aby bylo možné tyto převodníky využít, je potřeba provést převod signálu do diferenční podoby. Proto je deska vybavena diferenčním zesilovačem pro signálovou konverzi.

Je využít obvod THS4131 v katalogovém zapojení. Jako propojovací konektor je použita dvacetipinová dutinková lišta s roztečí 2,54mm. Z konektoru desky s hradlovým polem a rychlými převodníky je využít signál reffpga (stejnoseměrné napětí 1,5V proti GND), který určuje stejnosměrný posuv obou složek diferenčního signálu. Tento posuv je vyžadován rychlým AD převodníkem pro správnou funkci. Zesílení obvodu je nastaveno na 1.



Obrázek 2. 6. 13 Propojení na desku s hradlovým polem



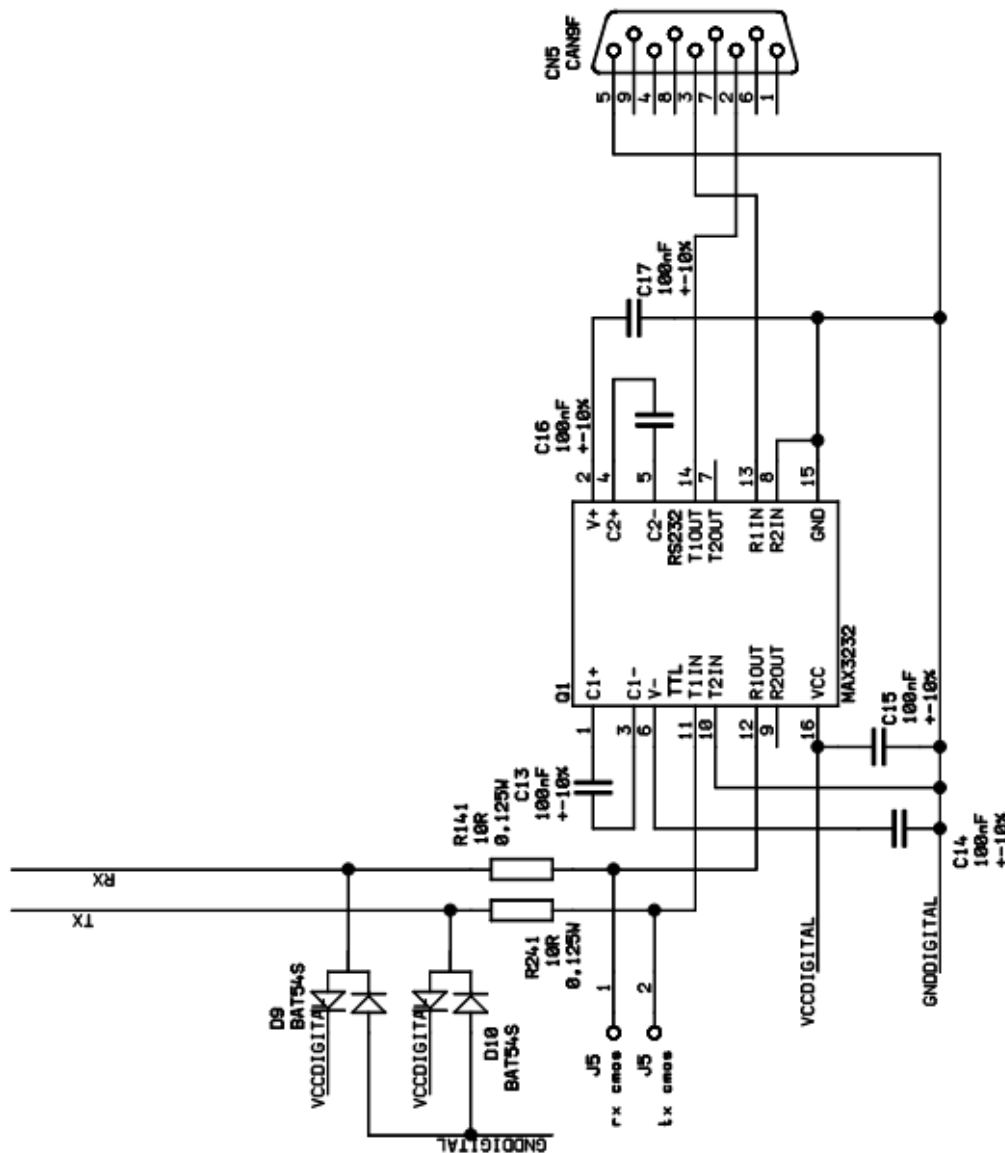
**Komunikace přes rozhraní RS 232****Obrázek 2. 6. 14** Komunikace přes rozhraní RS 232

Schéma obvodu komunikace přes rozhraní RS 232 je na obrázku 2.6.14. Pro komunikaci s počítačem bylo zvoleno rozhraní RS 232 z důvodu jednoduchosti. Desku lze k počítači připojit nekříženým kabelem CANON 9F - CANON 9M. Obvod MAX3232 provádí převod signálů mezi úrovněmi napětí, se kterými pracuje procesor (3,3 V) a úrovněmi RS 232.

Obvod MAX3232 je využit v katalogovém zapojení. Obvod komunikace přes RS232 je

napájen ze zdroje pro napájení digitální části desky (VCCDIGITAL, GNDDIGITAL). Vstupy/výstupy procesoru na které je připojen obvod komunikace přes rozhraní RS232 jsou chráněny přepět'ovou ochranou (diody D9, D10 a rezistory R141, R241), princip této přepět'ové ochrany je stejný jako u Vstupních obvodů na obrázku 2.6.3.

Vstupy/výstupy procesoru na které je připojen obvod komunikace přes rozhraní RS232 jsou navíc vyvedeny na pinovou lištu, pro umožnění snadného sledování komunikace osciloskopem v případě potřeby nebo pro jiné využití těchto pinů.

### **Procesor**

Schéma zapojení procesoru je na obrázku 2.6.16 (z důvodu horší čitelnosti schématu bylo dále rozděleno na dvě části, které jsou na obrázcích 2.6.17 a 2.6.18). Použitý procesor je typ MSP430F5438A. Procesor je zapojen v katalogovém zapojení. Tento typ procesoru byl vybrán, protože splňoval všechny požadavky kladené touto aplikací. Požadavky na tuto aplikaci jsou přehledně zobrazeny v tabulce 2.6.15.

Požadavek	Splnění požadavku použitým procesorem
komunikační rozhraní UART	obsahuje 4x
alespoň 12ti bitový vícekanálový AD převodník s dostatečně rychlým vzorkováním a s podporou externího referenčního napětí, z důvodu přesnosti měření signálu	obsahuje 14ti kanálový 12ti bitový AD převodník, umožňuje externí napájecí napětí, vzorkovací frekvence je 0,7 MHz, to je dostatečné pro testování se signálem o frekvenci 1 kHz.
dostatečně velká paměť pro navržený program	splňuje, program lze přeložit a jeho velikost nepřesahuje velikost paměti (256KB Flash, 16KB RAM)
programování pomocí rozhraní JTAG	Splňuje
vhodný software pro programování	výrobce Texas Instruments poskytuje software Code Composer Studio, který je vhodný pro vývoj složitých aplikací, pro tuto aplikaci tedy plně postačí
dostupnost ukázkových zdrojových kódů v jazyku C	splňuje
existující internetová fóra zabývající se problematikou tohoto typu procesoru	splňuje, je to vhodné zejména při řešení nejasností, neočekávaných problémů

**Tabulka 2. 6. 15 Požadavky na procesor pro aplikaci v obvodech pro předzpracování signálu z polovodičového detektoru radiace**

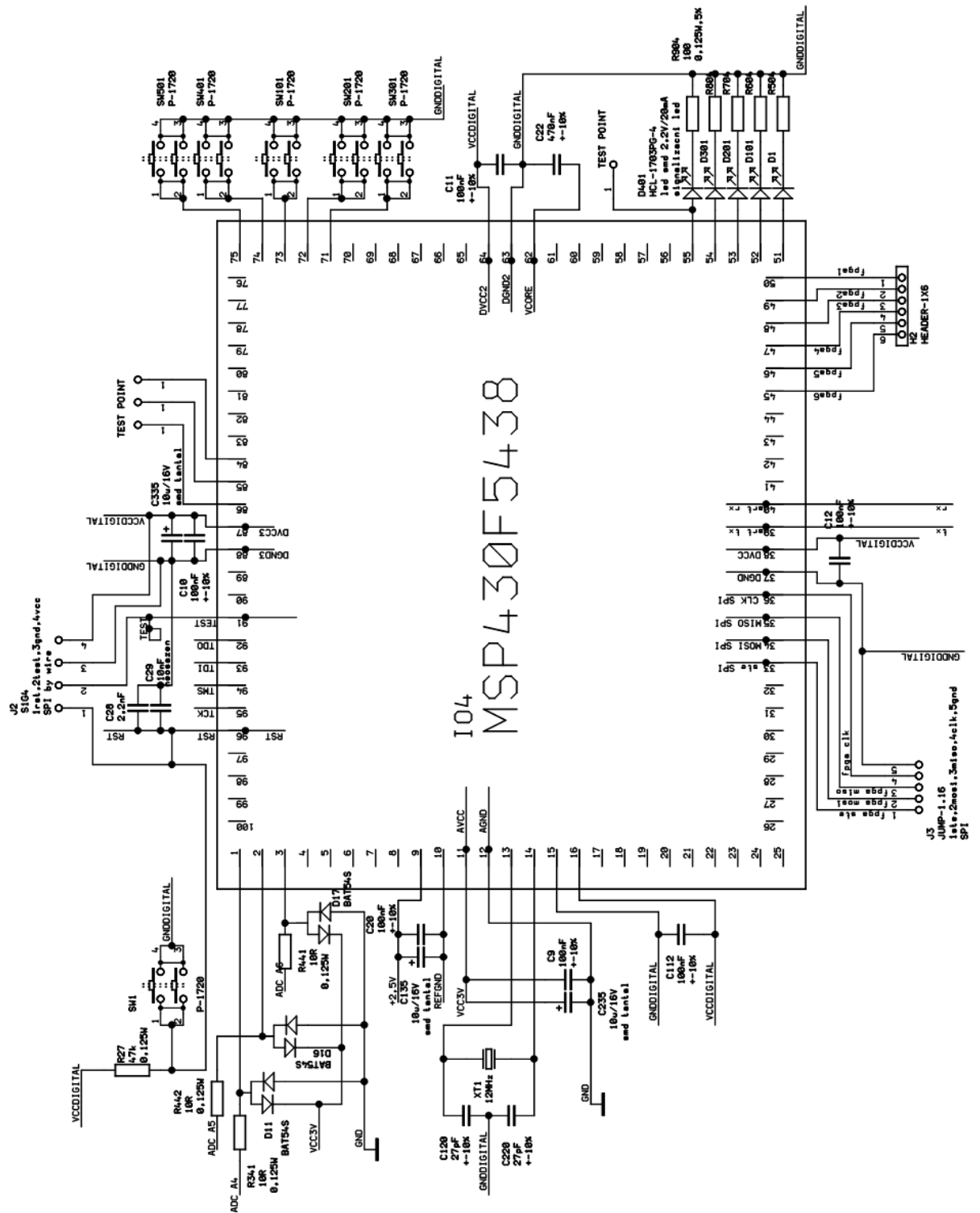
Další důvody pro volbu tohoto typu jsou: dostatek vstupně výstupních portů, možnost poskytnutí vzorku od výrobce a předchozí zkušenosti vedoucího diplomové práce s tímto typem procesoru v podobné aplikaci.

Z důvodu přesnosti analogově digitálního převodu je k procesoru připojena externí napěťová reference (obrázek 2.6.11). Vstupy AD převodníku jsou chráněny proti přepětí (diody  $D_{11}$ ,  $D_{16}$ ,  $D_{17}$  a rezistory  $R_{341}$ ,  $R_{441}$ ,  $R_{442}$ ), princip této přepět'ové ochrany je stejný jako u Vstupních obvodů na obrázku 2.6.3.

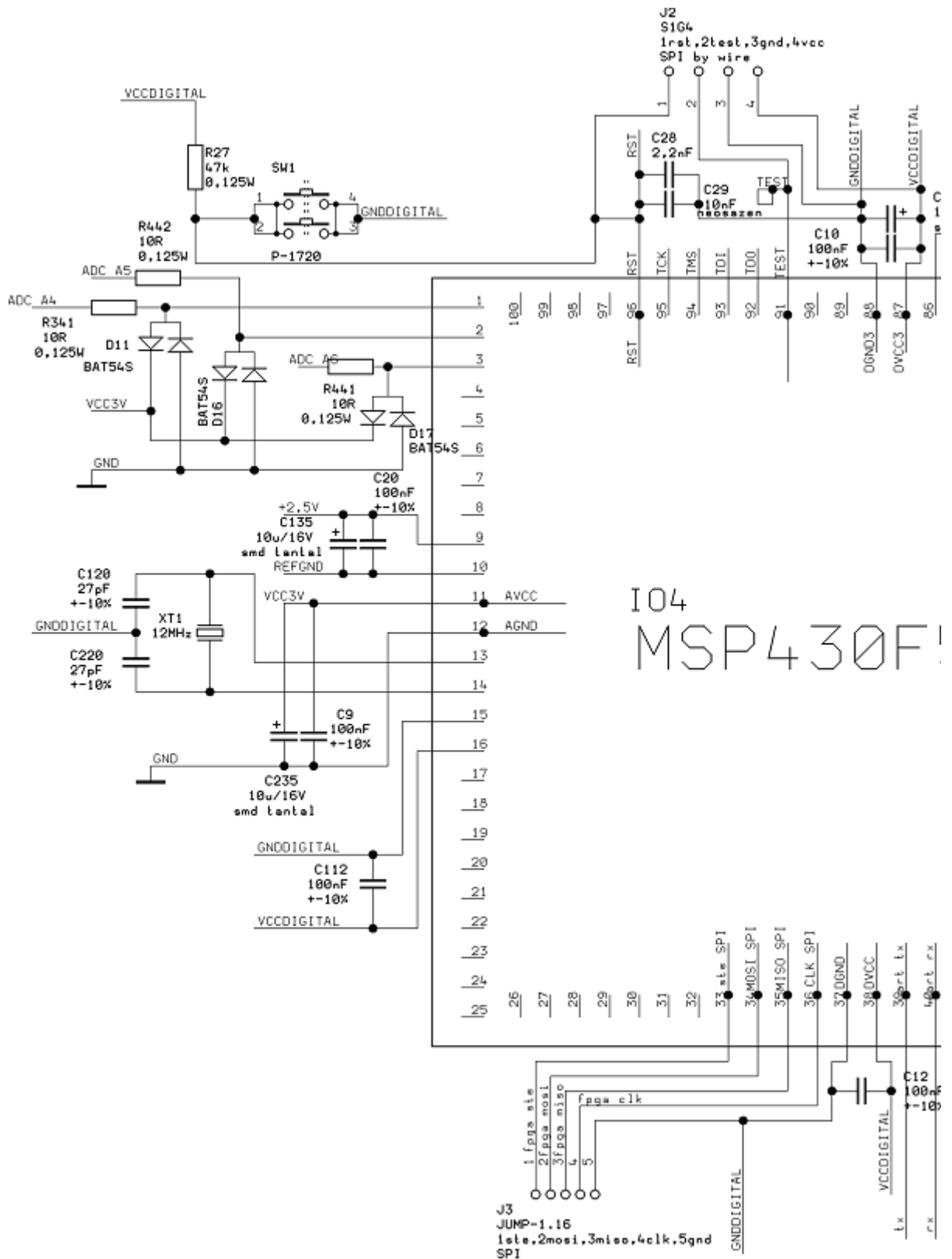
Pro zajištění správné funkce celého obvodu je pro taktování procesoru použit krystalový oscilátor 12 MHz.

Pro účely případného ladění programu procesoru je provedeno vyvedení signálů rozhraní SPI na pinovou lištu, také je vyvedeno několik vstupně výstupních pinů procesoru na testpointy plošného spoje (dle doporučení výrobce procesoru, pro možnost ověření některých funkcí - například přepnutí na externí krystalový oscilátor). Dále je vyvedené rozhraní SPI a SPI by Wire (lze také využít jako vstupně výstupní piny).

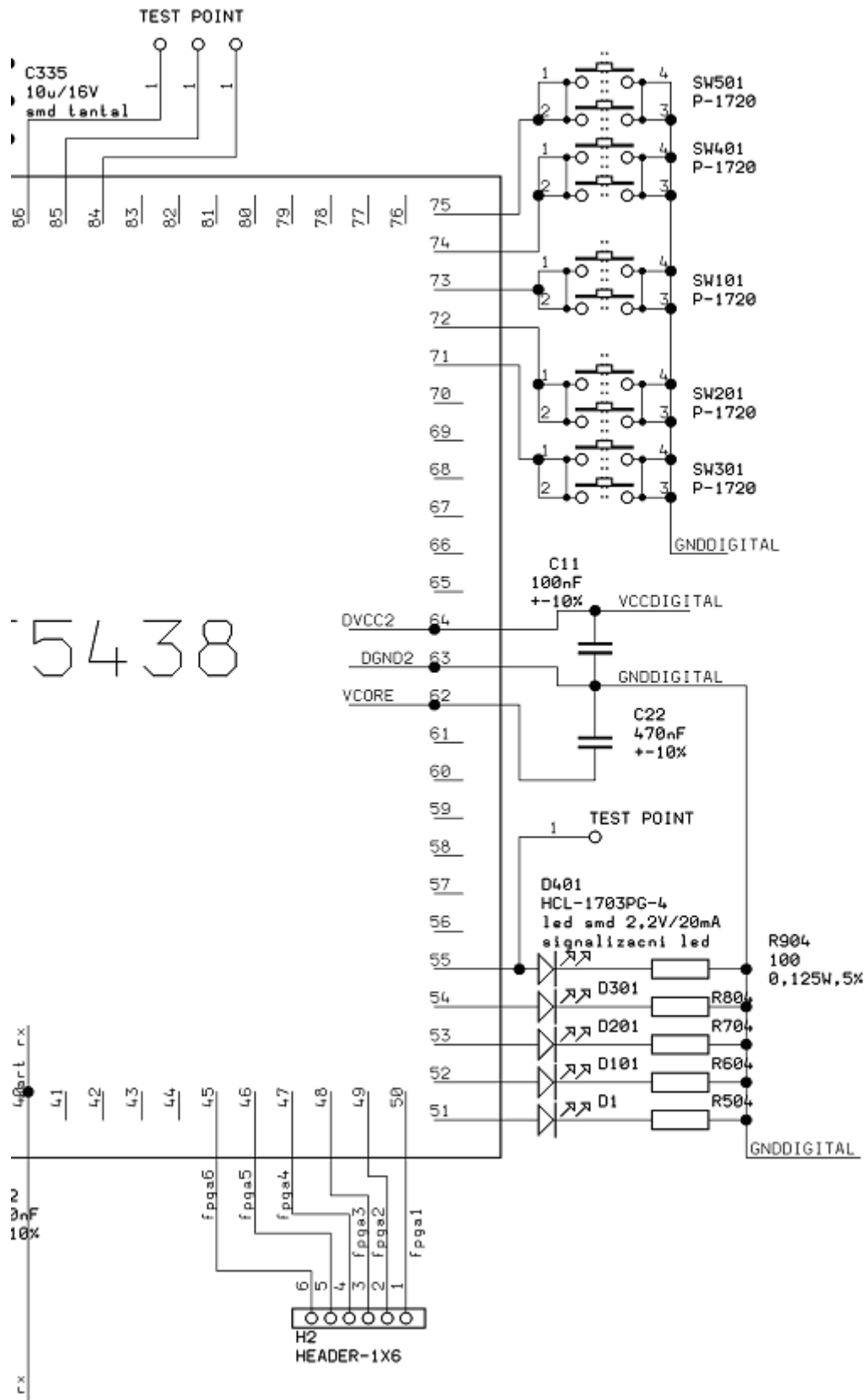
K procesoru jsou připojeny led diody pro možnost signalizace a tlačítka pro možnost ovládání pomocných funkcí. Reset procesoru je vyveden na tlačítko pro usnadnění ladění programu v procesoru.



Obrázek 2. 6. 16 Schéma zapojení procesoru



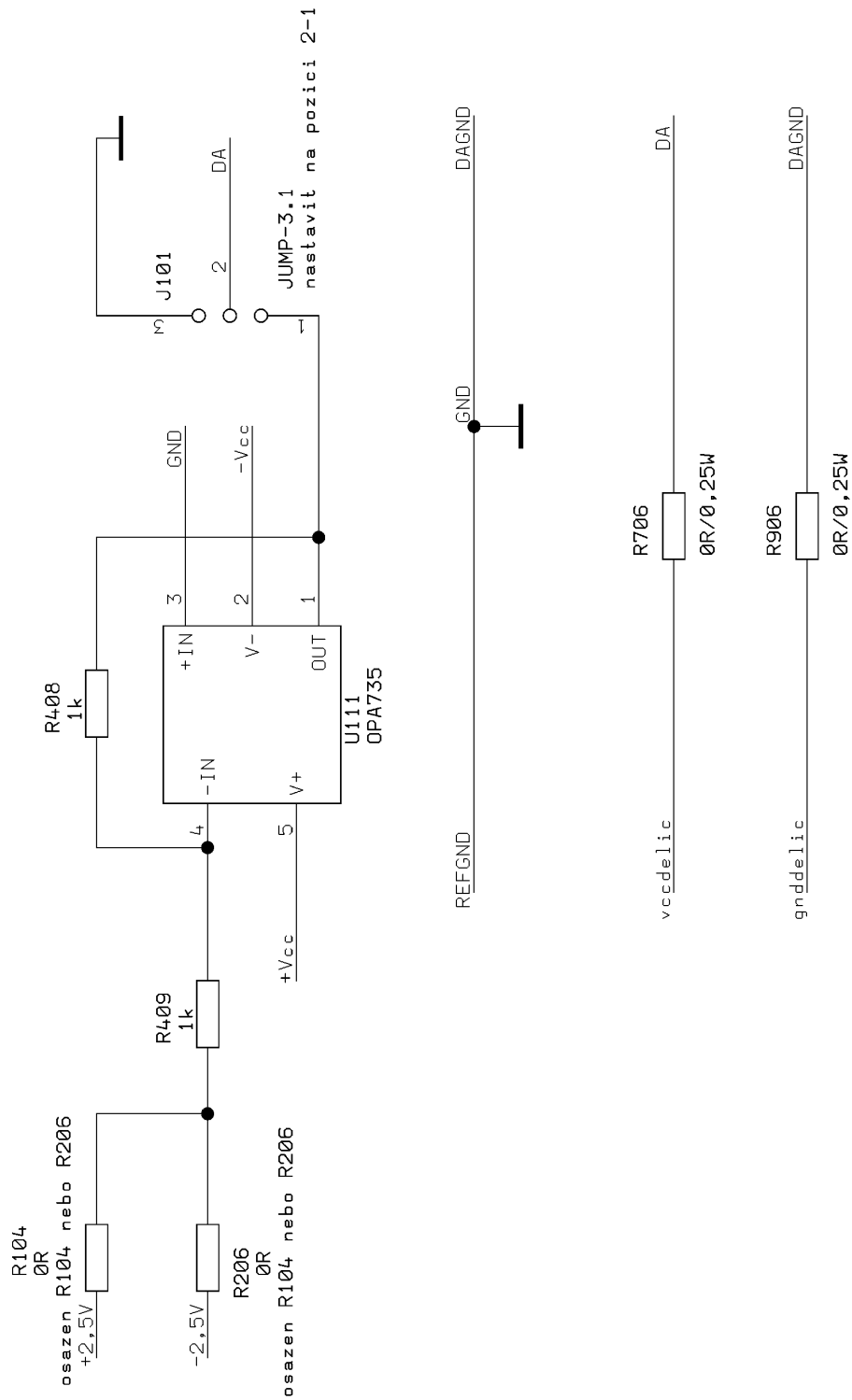
Obrázek 2. 6. 17 Schéma zapojení procesoru 1/2



Obrázek 2. 6. 18 Schéma zapojení procesoru 2/2

***Obvod umožňující využití napěťové reference pro posuv hladiny výstupního napětí analogového filtru***

Použitou napěťovou referenci je možné zatížit pouze určitým proudem (dle katalogového listu dodaného výrobcem obvodu napěťové reference), proto je využito zapojení s operačním zesilovačem U111 (typ OPA 735) na obrázku 2.6.19 pro získání tvrdšího zdroje referenčního napětí. Operační zesilovač U111 je zapojen v invertujícím zapojení se zesílením 1. Podle potřebného napětí na výstupu tohoto obvodu se osadí rezistor  $R_{104}$  nebo rezistor  $R_{206}$ . Jumper  $J_{101}$  je nastaven na pozici 2-1 (spojené vývody 2 a 1). Při nastavení na pozici 2-3 je tento obvod a příslušný vstup analogového filtru je uzemněn. Výhodou zapojení s operačním zesilovačem je možnost úpravy velikosti napětí změnou velikosti rezistorů  $R_{409}$  a  $R_{408}$ .



Obrázek 2. 19 Obvod pro posuv napěťové hladiny výstupního napětí analogových filtrů

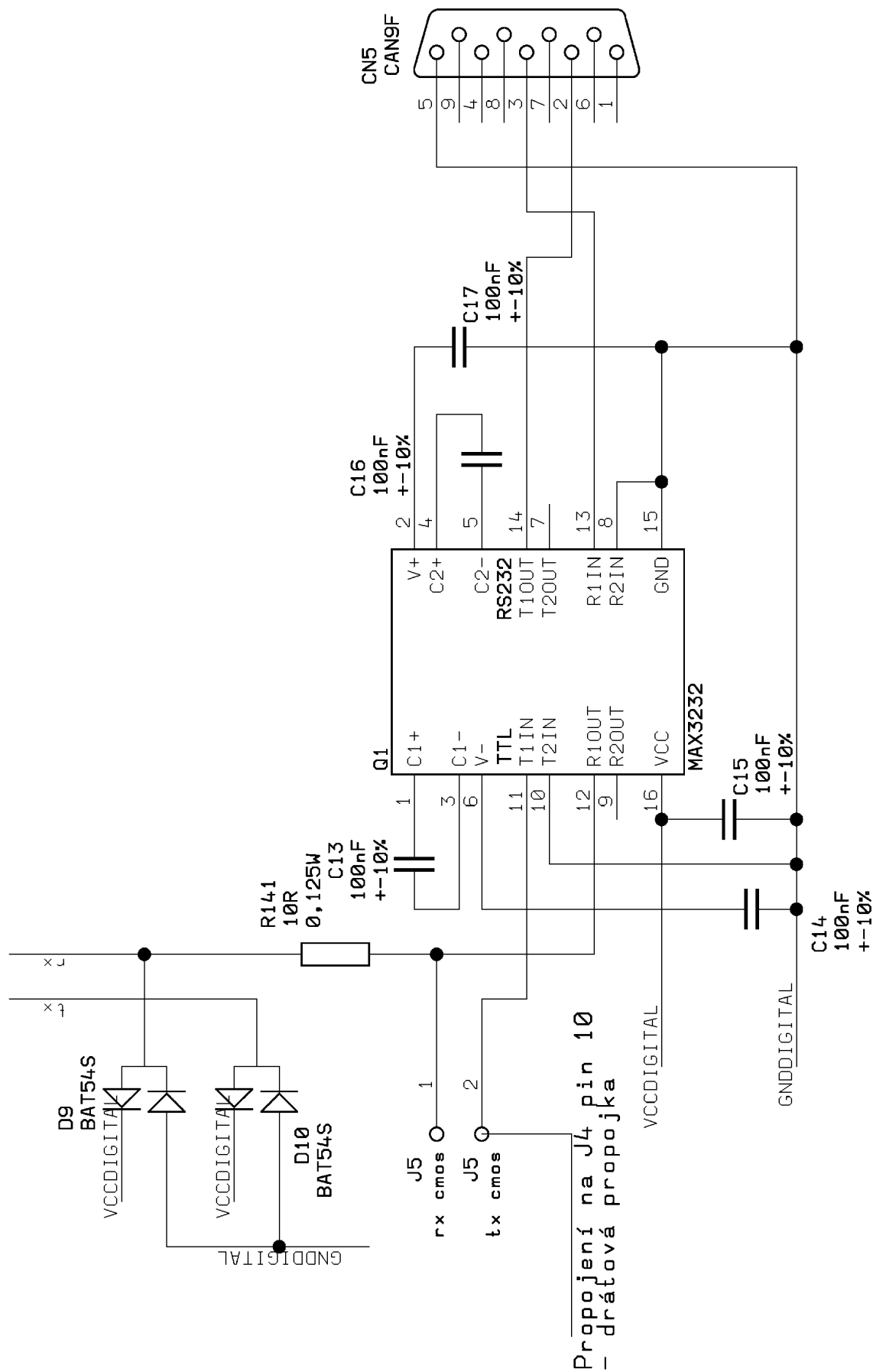


### ***Komunikace přes rozhraní RS 232 – upravená verze pro zajištění komunikace hradlového pole s počítačem***

Deska s hradlovým polem nemá vlastní převodník mezi úrovněmi CMOS (3,3V) a úrovněmi rozhraní RS232. Pro zajištění komunikace mezi deskou s hradlovým polem a počítačem je třeba použít převodník mezi těmito úrovněmi. Lze použít samostatný převodník na vlastní desce nebo lze s výhodou využít již sestavenou desku.

Rezistor  $R_{241}$  (ve schématu na obrázku 2.6.14) je v tomto případě z obvodu vyřazen. Tím se zajistí odpojení mikroprocesoru od obvodu MAX3232. Pin 2 pinové lišty J5 se využije jako vstup takto sestaveného převodníku. Pin 2 pinové lišty J5 se vodičem propojí s pinem 10 pinové lišty J4. Pin 10 pinové lišty J4 se v hradlovém poli nakonfiguruje jako výstup dat z navrženého obvodu (výstup na sériovou linku RS232).

Schéma obvodu Komunikace přes rozhraní RS 232 – upravená verze pro zajištění komunikace hradlového pole s počítačem je na obrázku 2.6.20. Kromě provedených změn jsou zapojení i funkce stejné jako v případě obvodu Komunikace přes rozhraní RS 232 (obrázek 2.6.14).



Obrázek 2. 6. 20 Komunikace přes rozhraní RS 232 - upravená verze pro zajištění komunikace hradlového pole s počítačem

### ***Propojení signálů navržené DPS a DPS s hradlovým polem a AD převodníky***

Tabulka 2.6.21 přehledně znázorňuje propojení mezi navrženou DPS a DPS s hradlovým polem a AD převodníky. Schéma DPS s hradlovým polem je uvedeno v příloze diplomové práce - autorem zapojení je Ing. Václav Krauz, schéma je uvedeno se souhlasem autora.

Tabulka propojení signálu mezi dvěma DPS	
DPS s hradlovým polem a AD převodníky	DPS s nábojovým zesilovačem
AGND	GND
A0+	THSOUT-
A0-	THSOUT+
A0_VCM	reffpga
AGND	GND
AGND	GND
AGND	GND
AGND	GND
ANALOG_PORT_5	fpga1
ANALOG_PORT_4	fpga2
ANALOG_PORT_3	fpga3
ANALOG_PORT_2	fpga4
ANALOG_PORT_1	fpga5
ANALOG_PORT_0	fpga6
ANAL_MOSI	fpga mosi
ANAL_MISO	fpga miso
ANAL_NCS	fpga ste
ANAL_CLK	fpga clk
GND	GNDDIGITAL
GND	GNDDIGITAL

**Tabulka 2. 6. 21** Propojení signálů mezi navrženou DPS a DPS s hradlovým polem a AD převodníky

## **2.7 Deska plošného spoje**

### *Parametry desky plošného spoje*

Propojení součástek je realizováno na čtyřvrstevném plošném spoji. Hlavní důvodem pro volbu čtyřvrstvého spoje je umožnění snazšího rozvedení napájecích napětí k součástkám (nízko-impedanční rozvod napájecího napětí vnitřními vrstvami vícevrstvého plošného spoje). Čtyřvrstvý plošný spoj s nízko-impedančním rozvodem napájení zajistí nižší vnitřní rušení zařízení a lepší odolnost proti vnějšímu rušení.

Nevýhoda vícevrstvého plošného spoje oproti dvouvrstvému je složitější návrh, není zde možnost další úpravy vyrobené desky (do desky díky vnitřním vrstvám není možno vrtat předem neplánované otvory) a vyšší výrobní cena.

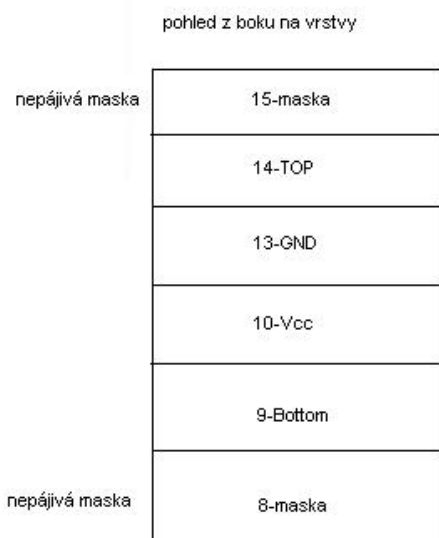
Základní technické údaje o navrženém plošném spoji jsou v tabulce 2.7.1

Parametr	Hodnota
rozměr desky	151mm x 93mm
minimální šířka spoje	0,2mm
minimální izolační vzdálenost	0,2mm
minimální průměr prokovených otvorů	0,7 mm
tloušťka měděných vrstev	17 $\mu$ m

**Obrázek 2.7.1 Základní technické parametry plošného spoje**

Navržená deska rozměrově přesahuje desku s hradlovým polem, pro účely měření v laboratoři to nevádí (navrhované zařízení je určeno pouze pro měření v laboratoři, nejedná se o finální produkt). Povrch desky je opatřen nepájivou maskou zelené barvy a plošky pro součástky jsou galvanicky pokovené zlatem pro lepší pájitelnost a větší odolnost při opakovaném pájení (při testování různých konfigurací DPS). Konektor pro připojení k desce s hradlovým polem a rychlými převodníky je jednořadá dvacetipinová dutinková lišta s roztečí 2,54 mm umístěná ve spodní části desky. Desky je možné vzájemně mechanicky přichytit pomocí distančních sloupků.

Na obrázku 2.7.2 jsou zobrazeny vrstvy navrženého plošného spoje a jejich význam. Motivy plošného spoje jsou umístěny v příloze diplomové práce. Vrstva bottom je využita pro rozmístění součástek napájecích zdrojů, vrstva top je využita pro rozmístění analogových obvodů a procesoru (tedy kompletního řetězce pro analogové předzpracování signálu včetně nábojového zesilovače). Vnitřní vrstvy jsou využity pro nízko-impedanční rozvod napájecího napětí.



**Obrázek 2.7.2 Význam jednotlivých vrstev plošného spoje**

### *Opatření pro dobré parametry plošného spoje z hlediska elektromagnetické kompatibility*

Vícevrstvá deska plošných spojů s nízko-impedančním rozvodem napájecího napětí a vedením některých důležitých spojů vnitřními vrstvami pro zamezení vnějšího rušení těchto spojů.

Většina součástek je v provedení SMD, to zlepšuje vlastnosti desky plošných spojů z hlediska elektromagnetické kompatibility (oproti THT součástkám).

Je využito „rozlití“ zemních a napájecích ploch a co největší možná šířka vodičů.

Rozložení součástek na desce je provedeno podle doporučených zapojení součástek udávaných v katalogových listech. Jedná se především o blokovací kondenzátory, které jsou umístovány co nejbližší napájecím pinům daných součástek.

Krystal je umístěn v těsné blízkosti procesoru a co nejdále od analogových obvodů.

Spoje jsou co nejkratší, aby tvořili co nejkratší a co nejmenší smyčky.

Primárně jsou využité ohyby spojů o 45° stupňů (ohyby o 90° zhoršují parametry desky plošných spojů).

Komunikace s počítačem probíhá v době, kdy neprobíhá analogově digitální převod, tak aby nedocházelo k ovlivnění analogových obvodů prostřednictvím případné vzájemné vazby.

## Změny na desce plošných spojů

Během osazení, oživení, měření a testování obvodů se provedly změny, které v původním návrhu DPS (včetně osazovacího plánu a seznamu součástek) nejsou obsažené (například dosažení potřebné hodnoty součástky složením z dostupných součástek jiných hodnot, využití nepoškozených míst pro osazení součástek, změny propojení součástek). Z toho vyplývá že DPS je v současné podobě využita jako testovací. Schémata uvedená v kapitole Návrh hardware, případně změny uvedené v kapitole 3.2 odpovídají konfiguraci v době měření.

## 2.8 Software

### Software v počítači

V počítači se ukládají a vyhodnocují naměřená data. Data do počítače se odesílají přes RS232. Přenášená data mají pevně zvolený formát. V počítači se provede vyhodnocení dat tak, aby výstupem zpracování bylo grafické zobrazení navzorkovaných pulsů. Z naměřených dat se dále vytvoří histogram z maximálních hodnot amplitud jednotlivých navzorkovaných pulzů, dále se určí rozptyl maximálních hodnot a pološířka tohoto histogramu.

Pro příjem dat přes RS232 je využit program Terminal software - version 1.9b 20040204. Program je volně dostupný ze zdroje [12]. Popis programu je možno najít na odkazu [13]. Data se ukládají na pevný disk počítače ve formátu \*.log.

AD převodník na navržené DPS i AD převodník na desce s hradlovým polem pracuje ve 12ti bitovém rozlišení. Při přenosu dat přes komunikační rozhraní RS232 lze najednou odeslat pouze 8bitů dat. Naměřená data je tedy potřeba odesílat ve dvou krocích, nejprve se odešle LSB a potom MSB (lze i naopak). Odesílaná data obsahují informace, zabezpečující přenos, rámce přenášených dat jsou zobrazeny v tabulce 2.8.1.

Software pro zpracování přijatých dat je napsán v programu MATLAB. Jedná se o program „Logread“, který je obsažen v příloze práce.

Formát datových rámců								
Bit:	7	6	5	4	3	2	1	0
Startbit + LSB	1	1	D5	D4	D3	D2	D1	D0
Startbit + MSB	1	0	D11	D10	D9	D8	D7	D6
LSB	0	1	D5	D4	D3	D2	D1	D0
MSB	0	0	D11	D10	D9	D8	D7	D6

Tabulka 2.8.1 Rámce přenášených dat

Následuje popis funkce programu pro zpracování dat.

Program načte data ze souboru ve formátu \*.log, název souboru musí odpovídat názvu načítaného souboru v programu. Data se načtou do matice, poté se vyhodnocují vždy bloky dat délky 250B začínající start bitem (nastavitelné 0-300B). Blokem dat se rozumí data odeslané do počítače, které obsahují navzorkovaný časový úsek známé délky. Délku bloku dat je vhodné přizpůsobit tak, aby jeden blok obsahoval jeden navzorkovaný pulz.

Program odstraní bity zabezpečující přenos, spojí se MSB a LSB. Vždy z jednoho bloku dat se nalezne maximální napětí. Postupně se do matice uloží maximální napětí ze všech bloků dat (pulsů). Z těchto maximálních hodnot se vytvoří histogram, spočte se rozptyl, FWHM, střední hodnota.

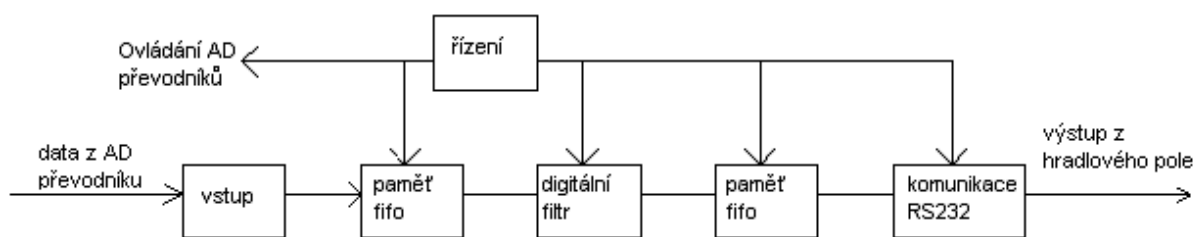
Pomocná, přesto velice důležitá funkce programu je zobrazení jednotlivých bloků dat v závislosti na čase – tedy zobrazení jednotlivých navzorkovaných pulzů v závislosti na čase. V programu je třeba vždy upravit časovou osu tak, aby odpovídala použité vzorkovací frekvenci pro aktuální měřený způsob zpracování signálu. Jednotlivé bloky jsou ohraničeny pevně nastavenou hodnotou 0 (v grafu jako napětí 0V), Nulová hodnota byla zvolena z důvodu, že neovlivní výsledky statistického vyhodnocení.

### *Číslicový systém v hradlovém poli*

K digitálnímu zpracování signálu je využita již navržená deska, poskytnutá vedoucím diplomové práce. Tato deska je osazena hradlovým polem ALTERA CycloneII (typ EP2C8T144C6). V tomto hradlovém poli je realizován digitální filtr navržený v kapitole návrh digitálního filtru. Deska komunikuje s počítačem prostřednictvím RS232. Použitá deska je dále osazena dvěma rychlými analogově digitálními převodníky (typ LTC2253). Vstupy analogově digitálních převodníků jsou vyvedeny na pinovou lištu, prostřednictvím které je možno připojit analogový signál. Stejným konektorem (proti-kusem k tomuto konektoru) je osazena nově navržená deska obsahující nábojový zesilovač a obvod THS 4131, aby umožňovala snadné připojení k desce s hradlovým polem. Schéma desky je uvedeno se souhlasem autora zapojení v příloze - autorem desky je Ing. Václav Krauz. Propojení zhoršuje parametry řetězce, v případě reálného využití digitálního zpracování signálu by bylo pro zlepšení parametrů potřeba umístit AD převodníky a hradlové pole na stejnou DPS s nábojovým zesilovačem, napájecími zdroji atd.

Navržená architektura v hradlovém poli neobsahuje pouze samotný digitální filtr. Současně s digitálním filtrem byly navrženy další pomocné obvody zajišťující navzorkování

pulsu z výstupu nábojového zesilovače, filtrování a odeslání vyfiltrovaných dat do počítače. Blokové schéma navrženého digitálního systému je na obrázku 2.8.2.



**Obrázek 2.8.2** Blokové schéma navrženého digitálního systému

Následuje popis jednotlivých bloků navrženého digitálního systému.

Blok řízení obsahuje Fázový závěs (PLL) a blok „řízení funkce“.

Fázový závěs zajišťuje hodinový signál o požadované frekvenci 100MHz. Na desce s hradlovým polem je k dispozici krystalový oscilátor o frekvenci 10MHz, tento kmitočet je třeba vynásobit za použití fázového závěsu. VHDL kód pro fázový závěs byl vygenerován pomocí MegaWizard plug-in manageru v programu Quartus, pro vygenerování kódu bylo potřeba zadat pouze požadované parametry pro fázový závěs (hlavní parametry jsou vstupní a výstupní frekvence).

Blok „řízení funkce“ - tento blok zajišťuje funkci číslicového programu dle popisu funkce (uvedeno dále v textu) a řízení AD převodníků (řízení AD převodníků jsou signály vyvedené z hradlového pro účely ovládání AD převodníků - zapnutí/vypnutí, přívod hodinového signálu).

Paměti typu fifo - VHDL kódy pro paměti typu fifo byly vygenerovány pomocí MegaWizard plug-in manageru v programu Quartus, pro vygenerování kódu bylo třeba zadat pouze požadované parametry pro paměti (velikost a bitová šířka). Volba těchto parametrů proběhla následujícím způsobem. Velikost vstupní fifo paměti musí být taková, aby se do paměti vešel alespoň jeden navzorkovaný puls. Pro návrh fifo paměti se uvažuje šířka pulsu  $5 \cdot 10^{-5}$ s. Tento čas byl zvolen dle návrhu a simulace. Použitý AD převodník má rychlost 100 Msps (dle kapitoly 2.3 a vstupní frekvence pro AD převodník, při přivedení frekvence 100 MHz z hradlového pole). Z toho vyplývá, že puls bude pokryt 5000 vzorky. Proto musí být šířka fifo paměti minimálně 5000 slov (5000 12ti bitových slov). Nejvyšší bližší vyšší hodnota je 8192 slov, tato hodnota je zvolena jako velikost fifo paměti.



Digitální filtr - VHDL kód pro digitální filtr byl vygenerován pomocí MegaWizard plugin manageru v programu Quartus, pro vygenerování kódu bylo třeba zadat navrhnuté parametry digitálního filtru.

Následuje popis funkce číslicového systému.

Zpracování vstupního pulsu probíhá následujícím způsobem. Je-li překročen nastavitelný prah vstupního napětí – v podobě výstupního kódu AD převodníku, data (vzorky) pro jeden vstupní puls se uloží do paměti typu fifo. Prah vstupního napětí se nastaví před měřením nad úroveň šumu. Úroveň šumu se změří orientačně osciloskopem na vstupu AD převodníku.

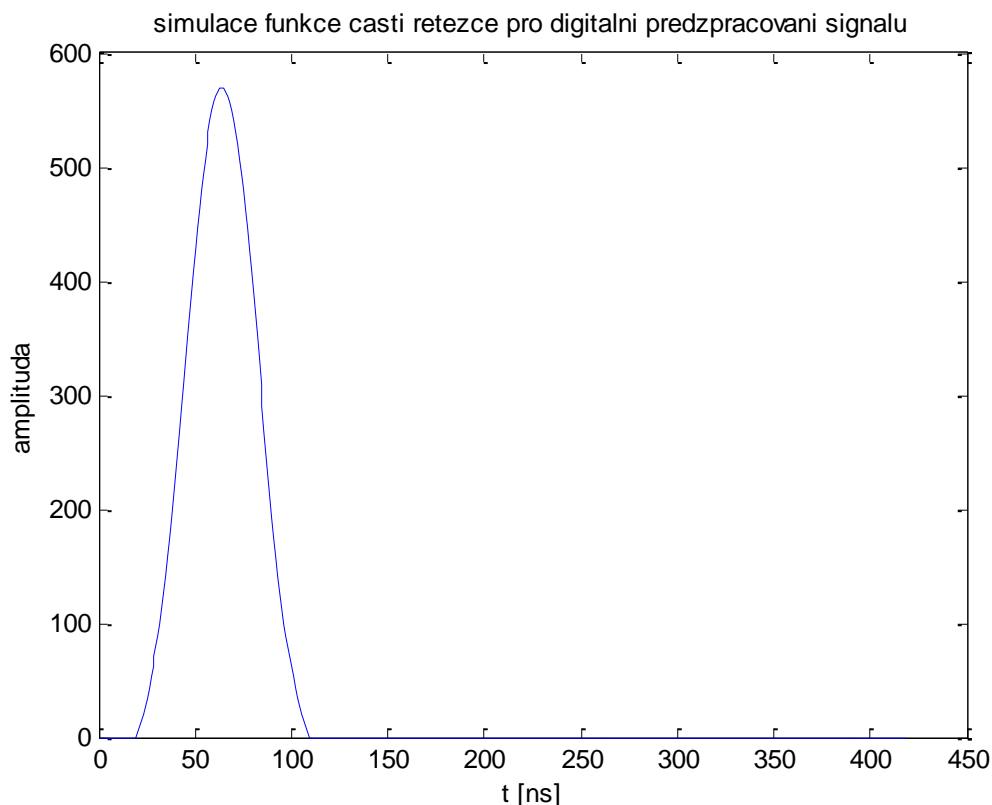
Po naplnění paměti fifo se ukončí ukládání do paměti a data se přesouvají přes filtr (to znamená, že se filtrují v režimu „offline“) do další paměti typu fifo o větší velikosti.

Z druhé paměti fifo, která obsahuje vyfiltrovaný puls se odebírají data a odesílají se přes rozhraní RS232 do počítače, kde se vyhodnotí.

Po vyprázdnění obou pamětí (tedy odeslání všech vyfiltrovaných dat pro jeden vstupní puls) se cyklus opakuje.

Po návrhu digitálního systému (dle obrázku 2.8.2) byly napsány VHDL kódy požadovaných funkcí. Psaní a simulace kódů bylo provedeno v prostředí ModelSim – Altera, simulace funkčnosti kódů probíhali během tvorby. VHDL kódy pro celý číslicový systém jsou součástí přílohy diplomové práce.

Simulacemi provedenými v prostředí ModelSim – Altera lze ověřit základní funkčnost číslicového systému, ale tímto způsobem nelze snadno přehledně ověřit, jestli digitální filtr skutečně pracuje dle předpokladů. Pro lepší ověření funkce filtru bylo využito možnosti záznamu výstupních filtrovaných dat do souboru s následnou analýzou v prostředí Matlab. Příslušné funkční bloky (jejich VHDL kódy) pro záznam dat do souboru jsou uvedeny v příloze diplomové práce. V této konfiguraci došlo k nahrazení bloku komunikace přes RS232 blokem ukládání dat do souboru. Na obrázku 2.8.2 je vidět demonstrace odezvy digitálního filtru na obdélníkový pulz. Z obrázku 2.8.2 je patrná funkce filtru, neboť tvar signálu je změněn oproti vstupnímu obdélníkovému pulsu (amplituda 1). Tvar přibližně odpovídá tvaru signálu z návrhu filtru v Matlabu (jedna z charakteristik filtru je odezva na obdélníkový pulz) a také požadovanému tvaru signálu.



**Obrázek 2.8.2** Odezva digitálního filtru na obdélníkový pulz

Po ověření funkce systému byly VHDL kódy jako celý projekt zkompileovány v programu Quartus. Dále bylo provedeno přiřazení vstupů a výstupů digitálního systému konkrétním pinům zvoleného hradlového pole.

Po prvním zkompileování projektu vyšlo najevo, že potřebná paměť pro celý projekt je větší než dostupná paměť v hradlovém poli. Před kompilací a bez předchozích zkušeností toto nebylo možno jednoduše ověřit před návrhem digitálního systému. Proto bylo nutno projekt upravit. Nejvíce místa v hradlovém poli zabrali dvě paměti typu fifo. Proto byla jejich velikost upravena dle možností hradlového pole, konkrétní velikosti jsou uvedené v příslušných VHDL kódech v příloze. Pro nové nastavení bylo možno projekt zkompileovat. Nová velikost první fifo paměti je taková, že se do ní nevejde celý nevzorkovaný pulz. Možností pro omezení požadavků na paměť je buď snížení vzorkovací frekvence, nebo navzorkování jen části pulsu. Bylo využito navzorkování jen části pulsu s tím, že pro vyhodnocení měření pro účely této diplomové práce je podstatná amplituda.

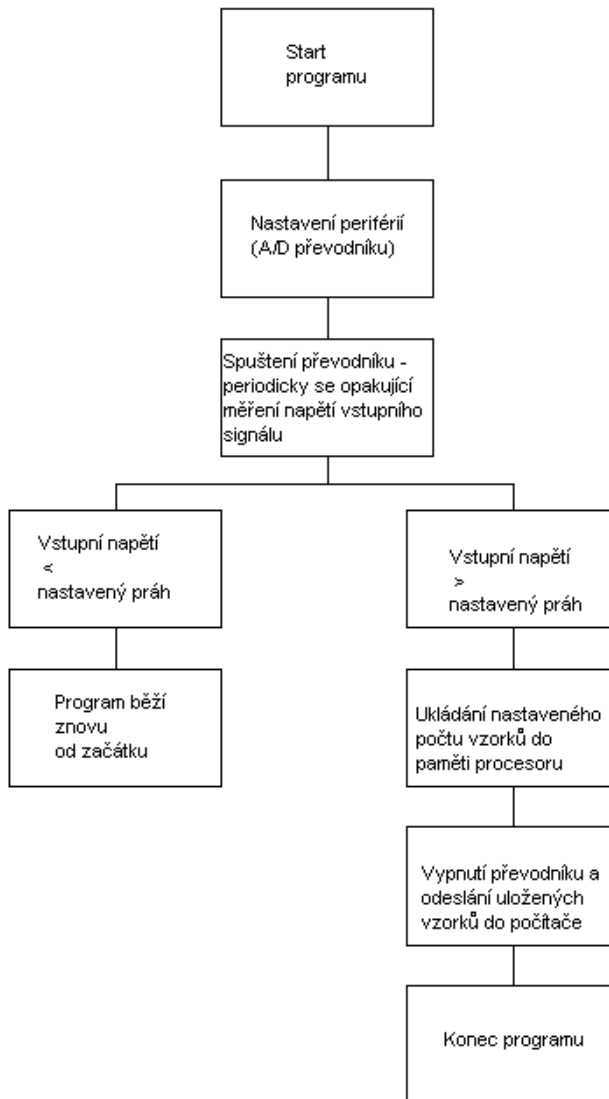
Pokud je celý VHDL projekt navržen tak, že k jeho realizaci je použité hradlové pole dostatečné, proběhne úspěšně kompilace projektu v programu Quartus. Výsledek kompilace je soubor s příponou \*.sof. Tento soubor je možné pomocí JTAG programátoru nahrát do hradlového pole a začít s měřením.

### *Software v procesoru MSP430F5438A*

Software pro procesor je napsán v programovacím jazyku C. K napsání a odladění kódu bylo použito vývojové prostředí Code Composer Studio, poskytované výrobcem mikroprocesoru, společností Texas Instruments. Zdrojový kód je součástí přílohy.

V základní konfiguraci plní procesor funkci AD převodníku a funkci komunikace s počítačem. Vzorkovací frekvence A/D převodníku je nastavena na 0,7 MHz. Rozlišení převodníku je zvoleno 12 ti bitové. Komunikace probíhá stejným způsobem jako u hradlového pole. Data jsou odesílána ve stejném formátu tak, aby bylo možno využít stejný software pro vyhodnocení. Naprogramovaná funkčnost procesoru je z části shodná s funkcí systému v hradlovém poli. Při překročení prahu vstupního napětí a současně náběžné hraně signálu dojde k navzorkování jednoho pulsu (možno i více pulsů), uložení vzorků do paměti procesoru, po navzorkování skončí ukládání vzorků a začne přenos bloku dat do počítače. Data jsou přenášena ve stejném formátu jako data z hradlového pole. Vývojový diagram programu v procesoru je znázorněn na obrázku 2.8.3.

Rychlost komunikace přes RS 232 je nastavena stejně jako v případě hradlového pole na 115 200 Bd.

**Obrázek 2.8.3** Vývojový diagram programu

## 3 Měření a vyhodnocení naměřených výsledků

### 3.1 Oživení zařízení

Zkonstruované zařízení se musí před vlastním měřením opatrně oživit tak, aby v případě chyby při ručním osazování součástek nebo chybě při návrhu zařízení nebyly poškozeny citlivé součástky. Některé hodnoty součástek je třeba reálně ověřit a případně doladit.

Postup oživení je následující:

- 1) Nastavení proudových ochran regulovatelných zdrojů, které jsou použité pro napájení, osazení napájecí části a ověření parametrů, ověření proudového odběru DPS a DPS s hradlovým polem (naprogramované, nenaprogramované).
- 2) Osazení procesoru, ověření programování přes JTAG a komunikace přes RS232 pomocí základního programu nahraného do procesoru.
- 3) Nastavení a ověření funkce AD převodníku. Do procesoru se nahraje program implementující AD převod z vybraných vstupů procesoru (program je součástí ukázkových kódů od výrobce). Připojením zkušebních napětí 0 V, poté 2,5 V na vstup AD převodníku (na příslušný vodič plošného spoje) a následným vyčtením obsahu příslušných registrů procesoru se zjistí, jestli hodnota uložená v registru odpovídá přivedenému napětí.
- 4) Osazení analogového filtru a nábojového zesilovače.
- 5) Připojení generátoru a ověření funkce jednotlivých bloků osciloskopem.
- 6) Připojení DPS s hradlovým polem, kontrola komunikace DPS s hradlovým polem – hradlové pole je naprogramované a funkce navržené DPS je změněna tak, aby sloužila jako převodník CMOS 3,3V / RS232 pro umožnění komunikace hradlového pole s počítačem.

Během celého postupu oživení se kontroluje proudový odběr zařízení.

### 3.2 Doladění hodnot součástek – neshody oproti návrhu

Po prvním otestování museli být hodnoty některých součástek doladěny – s tím počítal návrh i simulace. Zde je seznam provedených úprav včetně změn schémat a popsání důvodů pro změny parametrů a zapojení.

- 1) Změna konfigurace nábojového zesilovače na  $C1 = 100\text{pF}$  a  $C2 = 100\text{pF}$  (obrázek 2.6.1) z důvodu zajištění funkce, omezení vlastních kmitů.
- 2) Změna vstupního signálu z generátoru na 5mV p-p.
- 3) Změna náboje přivedeného na vstup nábojového zesilovače – důvodem jsou body 1 a 2.

- 4) Změna zesílení posledního bloku analogového filtru na 1 – důvodem bylo přebuzení AD převodníku v procesoru MSP430F5438A.
- 5) Změna zesílení obvodu THS na 1 z důvodu zajištění správného napětí pro rychlý AD převodník na DPS s hradlovým polem.
- 6) Změna referenčního napětí pro AD převodník v procesoru MSP430F5438A, změněno na 1,5V vnitřní referenční napětí – z důvodu zpřesnění měření.
- 7) Omezená velikost souborů \*.log z důvodu dlouhé doby vyhodnocení dat (na velikost cca 1MB) – program „Logread“ není optimalizován pro rychlý běh.
- 8) Omezená velikost kódu v programu Code Composer Studio (není to plná verze programu)

### 3.3 Požadavky a parametry měření

Cílem měření je porovnat vhodnost použití navržených způsobů předzpracování signálu z polovodičového detektoru radiace. Porovnání se provede z naměřených dat. Při měření se využije to, že pulsy na výstupu nábojového zesilovače jsou symetrické, lze tak zpracovat kladný i záporný puls. V analogovém řetězci se zpracovává záporný puls, v digitálním řetězci se zpracovávají kladné pulsy (lze zpracovávat i záporné pulsy díky tomu, že AD převodník v řetězci pro digitální zpracování signálu pracuje s diferenčním signálem na vstupu).

V případě analogového zpracování signálu použitý AD převodník díky svému vnitřnímu zapojení zajistí zpracování pouze kladných pulsů (záporné pulsy jsou navzorkovány jako napětí 0V). V případě digitálního zpracování signálu se vyhodnocení pouze kladných pulsů zajistí v programu pro zpracování dat (je to vyřešeno automaticky bez dalších úprav díky tomu, že se vyhodnocují maximální hodnoty pulsů a také díky prahování vstupního signálu).

Podle toho, který způsob zpracování se vyhodnocuje, se v programu pro zpracování a vyhodnocení dat nastaví časová osa zobrazovaných grafů tak, aby odpovídala použité vzorkovací frekvenci (ta se liší: analogové zpracování 0,7MHz a digitální zpracování 100 MHz).

Parametry, podle kterých se porovnají rozdílné způsoby zpracování signálu:

- Rozptyl z maximálních hodnot napětí jednotlivých zachycených pulsů na výstupu analogového nebo digitálního filtru dle vyhodnocované metody. Čím větší rozptyl je, tím horší je použitá metoda předzpracování signálu. Rozptyl je výstupem programu pro vyhodnocení dat. Rozptyl se spočítá dle následujícího vzorce 3.3.1:

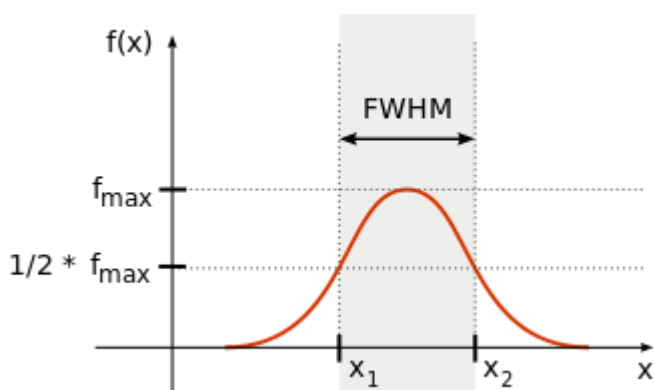
$$s^2 = \frac{1}{n-1} \sum_{i=1}^n (x_i - \bar{x})^2 \quad (3.3.1)$$

kde  $(n-1)$  je počet stupňů volnosti rozptylu,  $\bar{x}$  je aritmetický průměr souboru dat.

- histogram z maximálních hodnot napětí jednotlivých zachycených pulsů na výstupu analogového nebo digitálního filtru dle vyhodnocované metody. Histogram je v tomto případě grafické zobrazení četnosti výskytu jednotlivých intervalů napětí ve zpracovávaných datech. Čím rozprostřenější histogram je, tím horší je daná metoda. Histogramy jsou výstupem z programu Matlab, nejsou podrobné, protože z hlediska porovnání způsobů zpracování mají informativní charakter, respektive graficky zobrazí to, co číselně řekne rozptyl, FWHM a střední hodnota.
- Pološířka histogramu (FWHM) – výpočet pološířky je součástí softwaru pro vyhodnocení naměřených dat. Porovnání jednotlivých způsobů předzpracování signálu pomocí pološířky je lepší proto, že se odstraní chyby měření z naměřených dat (to jsou hodnoty, které mají nízké četnosti, tyto hodnoty napětí vznikly chybou měření, vnějším rušením). Grafické znázornění významu FWHM je na obrázku 3.3.3[11]. FWHM se spočítá podle následujícího vzorce 3.3.2:

$$FWHM = 2\sqrt{\ln 2} * \sigma \approx 2,3548200 * \sigma \quad (3.3.2)$$

Kde  $\sigma$  je směrodatná odchylka.



Obrázek 3.3.3[11] Grafické znázornění významu FWHM

Při exportování dat z Matlabu do Excelu je možné provést výpočty rozptylu, FWHM a střední hodnoty v Excelu pomocí běžně dostupných funkcí, slouží to jako kontrola správnosti výpočtu v Matlabu.

### 3.4 Vlastní měření

Blokové schéma zapojení pro měření je na obrázku 3.4.1. Při měření se nejprve provede volba metody zpracování, tomu se přizpůsobí zapojení a software, dle popisu v předchozích kapitolách.

Jako zdroj signálu je použit generátor signálu. Na testovací vstup zkonstruovaného zařízení pro zpracování signálu je přiveden obdélníkový signál o frekvenci 1kHz s amplitudou 100 mV a střídou 50 %. Zařízení je napájeno z laboratorního regulovatelného zdroje stejnosměrného napětí  $\pm 10$  V. Toto napětí je dostatečné pro napájení obvodu. Laboratorní zdroj je vybaven proudovou pojistkou, nastavenou na hodnotu přibližně 150 mA v obou větvích napájení. DPS s hradlovým polem a AD převodníky je napájena z laboratorního regulovatelného zdroje stejnosměrného napětí + 5 V, proudová pojistka zdroje nastavena na 300 mA.

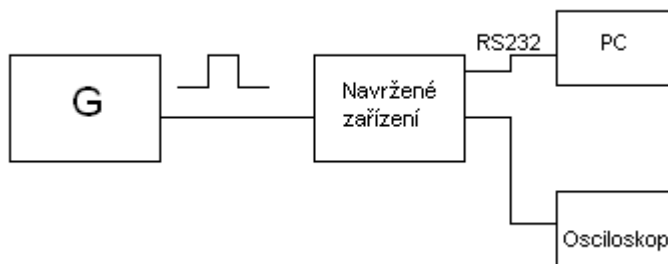
Při měření se znovu provede kontrola průběhu výstupního napětí analogového filtru a nábojového zesilovače osciloskopem. Testovaná výstupní napětí musí odpovídat simulacím a návrhu. Případné změny oproti návrhu jsou uvedeny v kapitole 3.2, kapitola 3.2 znamená aktuální konfiguraci pro měření.

Zařízení je připojeno k počítači přes rozhraní RS 232, s počítačem komunikuje rychlostí 115 200 Bd. Na počítači je spuštěn program zaznamenávající příchozí data přes virtuální COM port.

Pokud je vše v pořádku, postupně se naměří data pro oba dva způsoby zpracování signálu, data se poté vyhodnotí způsobem popsáním v kapitole Software v počítači. Software v počítači se použije ve dvou variantách, protože každý způsob zpracování má rozdílnou vzorkovací frekvenci, z toho vyplývá rozdílný krok časové osy, dále každý způsob zpracování má rozdílnou délku odesílaných dat. V příloze jsou uvedeny obě varianty programu pro zpracování. Soubory \*.log uložené v počítači je nutné před zpracováním upravit tak, že se odmaže hlavička souboru a záhlaví souboru tak, aby pro zpracování zůstala jen čistá data. Pro analogové zpracování signálu je na začátku programu proveden test komunikace, je tedy třeba odmazat z příslušného \*.log souboru testovací data (EE EE EE EE v hexadecimálním formátu) – důvod testu komunikace je ověření správného nastavení přenosové rychlosti v programu pro příjem dat v počítači.



## Schéma měření, použité přístroje



**Obrázek 3.4.1** Blokové schéma zapojení měření

Měření je vhodné provádět v odstíněném prostoru, pokud je to možné.

Při měření byli použiti následující přístroje:

- Osciloskop Hewlett Packard - 54645D
- Generátor Agilent 33250A
- Napájecí zdroj Diametral P230R51D
- Notebook s příslušným softwarem popsáním v kapitole 2.6
- Převodník RS 232/USB – no name
- Osciloskop Agilent MSO6054A

## 3.5 Vyhodnocení výsledků měření

První změřený parametr je odběr testovaného zařízení. Pro navrženou DPS s procesorem MSP je při napájení  $\pm 10\text{V}$  odběr ze záporné napájecí větve  $0,09\text{ A}$ , odběr z kladné větve je  $0,12\text{ A}$ .

Odběr DPS s hradlovým polem a rychlými AD převodníky je při jednom aktivním AD převodníku (DPS je naprogramovaná)  $300\text{mA}$ , pro napájecí napětí  $5\text{V}$ . Hodnoty jsou orientační – jsou změřené orientačním ampérmetrem na laboratorním zdroji Diametral P230R51D.

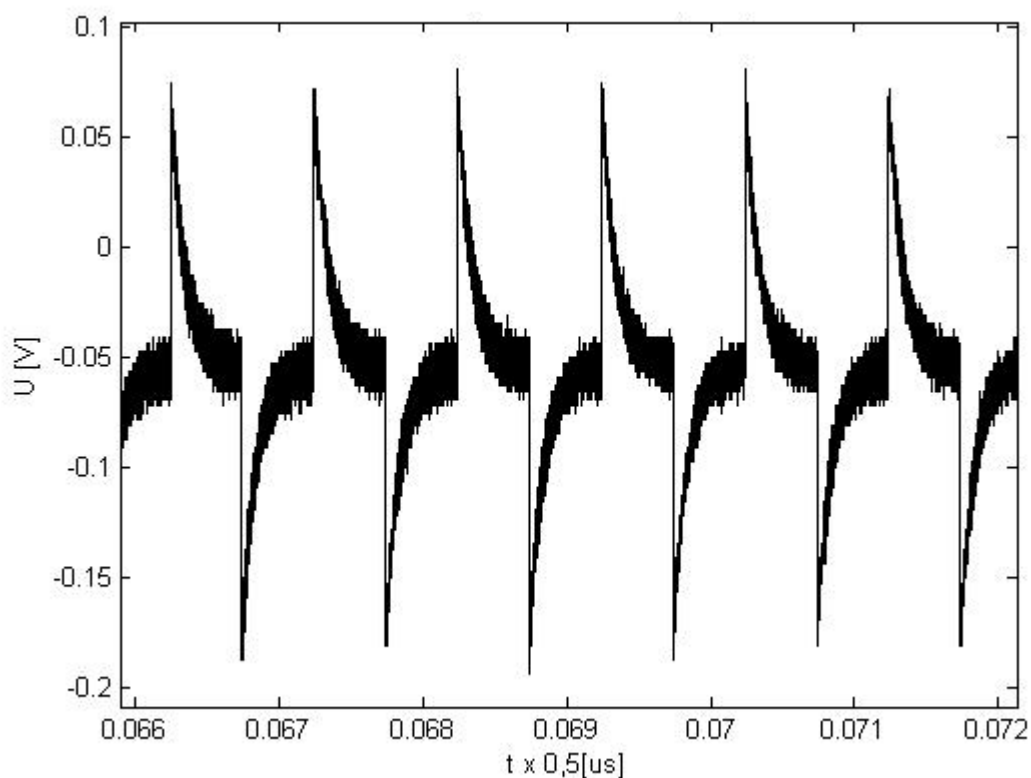
Hlavním výsledkem měření jsou data – navzorkované průběhy. Tyto data jsou při zpracování upravena a vyhodnocena tak, že výsledkem vyhodnocení jsou histogramy z maximálních hodnot vzorkovaných pulsů a určené statistické parametry.

*Digitální předzpracování* – konfigurace buzení signálem  $5\text{ mV}$ , obdélníkový tvar,  $1\text{kHz}$ , duty  $50\%$ , nastavení prahu v hradlovém poli na hodnotu  $0,74\text{V}$  (nastavení této hodnoty bylo v závěru práce vyhodnoceno jako chybné), změněna konfigurace schématu 2.6.1:  $C_1 = 100\text{pF}$ ,

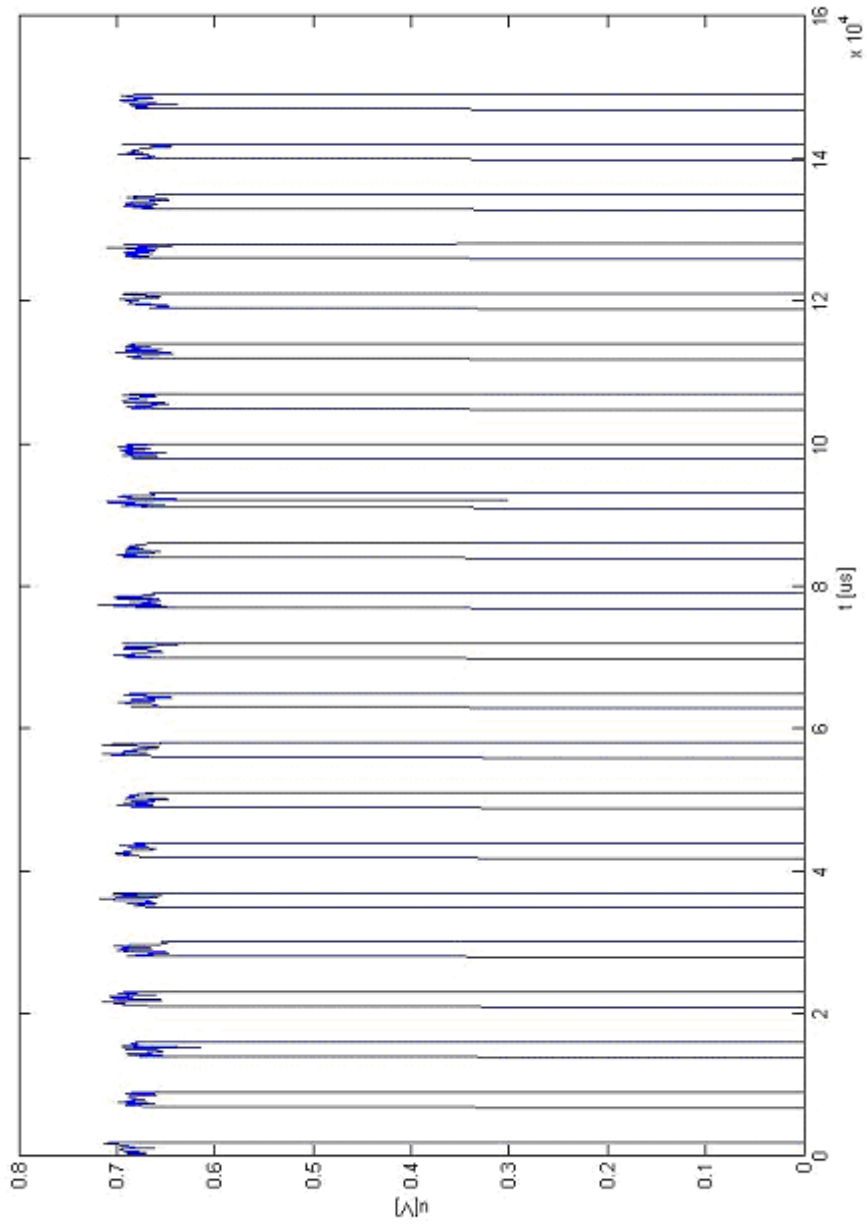
$C_2 = 100\text{pF}$ . Verze programu použitá pro zpracování a zpracovávaná data jsou uvedeny v přílohách diplomové práce. Následují nejprve naměřené průběhy a jejich vyhodnocení v podobě grafů, poté jsou grafy popsány. Signál z obvodu THS4131 je vstupním signálem pro AD převodník v řetězci pro digitální zpracování signálu.

Časové osy grafů vygenerovaných v programu Matlab odpovídají pouze pro bloky dat – konkrétní pulsy. Důvod je oddělení bloků dat – to je provedeno při vyhodnocení vložení nulové hodnoty.

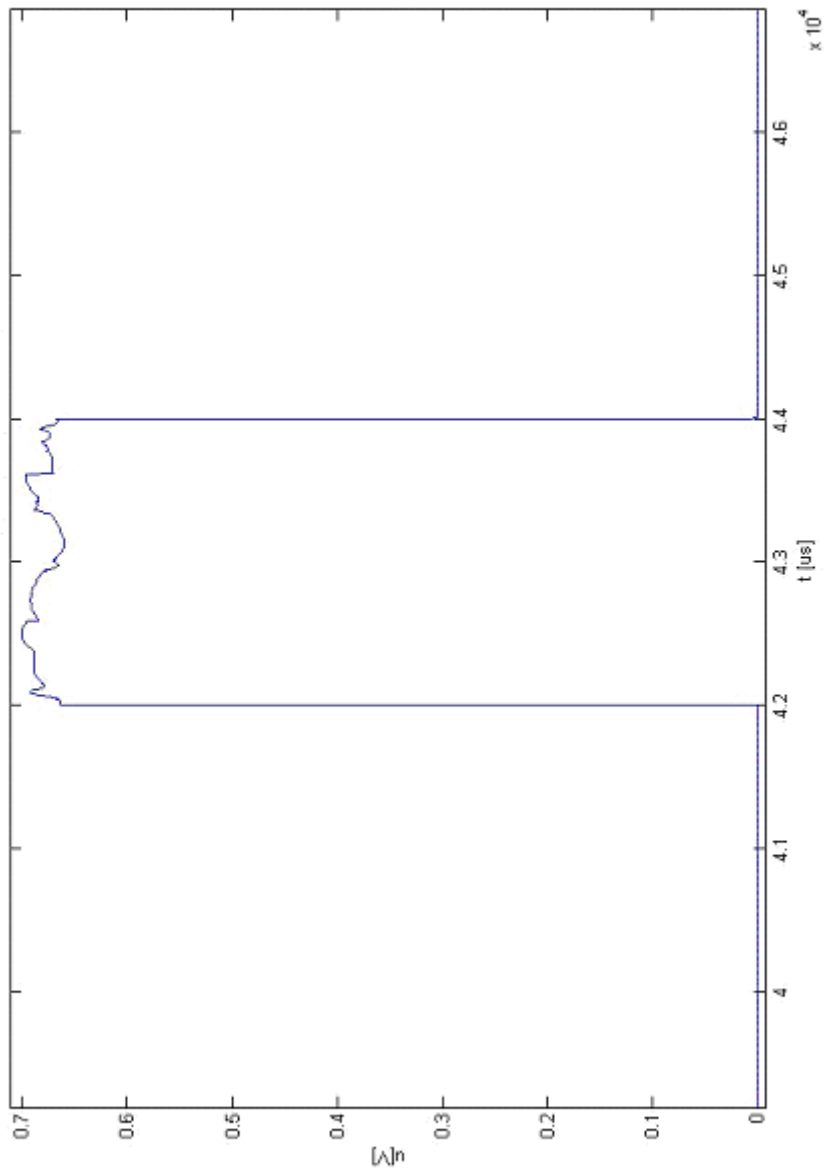
Vzorkované celé pulsy jsou při vyhodnocení v Matlabu prokládány bloky pro oddělení. Platí to pro grafy 3.5.2, 3.5.3, 3.5.4, 3.5.5.



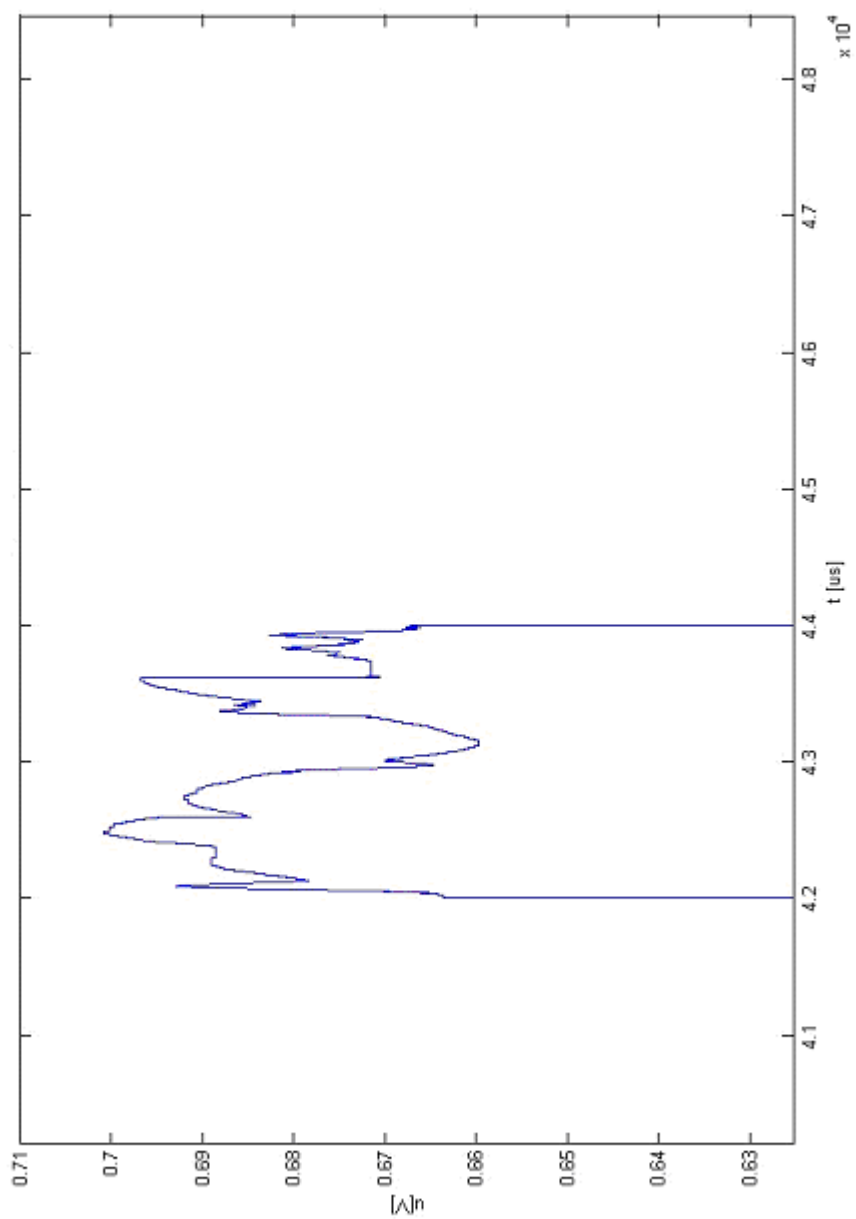
**Obrázek 3.5.1** Výstupní signál z nábojového zesilovače = vstupní signál pro obvod THS4131 (převod signálu na diferenční), z jehož výstupu je signál přiveden na AD převodník pro digitální zpracování signálu



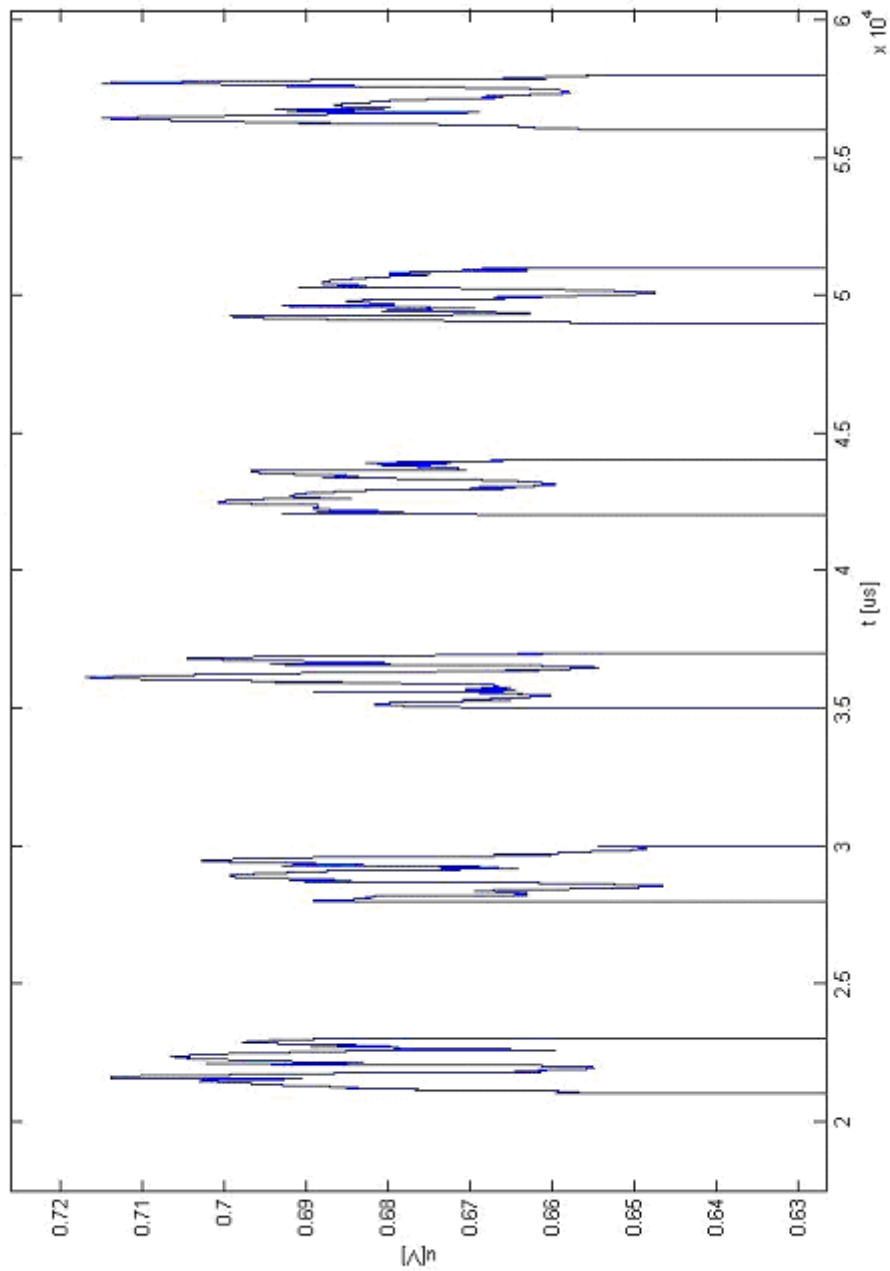
Obrázek 3.5.2 Výstupní signál z digitálního filtru - výstupní kód je převeden na odpovídající napětí



**Obrázek 3.5.3** Výstupní signál z digitálního filtru – zobrazení jednoho vyfiltrovaného pulsu – výřez z obrázku 3.5.2



Obrázek 3.5.4 Výstupní signál z digitálního filtru – detailní zobrazení pulsu z obrázku 3.5.3



**Obrázek 3.5.5** Výstupní signál z digitálního filtru – detailní zobrazení více pulsů z obrázku 3.5.2

Poznámka – výstupní signál z nábojového zesilovače není na vstup digitálního filtru přiveden přímo.

### *Popis, zhodnocení digitálního předzpracování signálu dle výše uvedených průběhů:*

Navzorkovaný průběh na obrázku 3.5.2 odpovídá očekávanému průběhu pouze částečně (očekávaný průběh vyplývá z předchozích kapitol – výstupní pulsy téměř neobsahují šum a tvar by měl přibližně odpovídat vstupnímu signálu). Z obrázku 3.5.4 je vidět, že je v průběhu obsažena jen část užitečného vyfiltrovaného signálu, odpovídající vstupnímu „zápornému“ pulsu (průběhu v rozmezí 0,5 až 1,5V). Z obrázku 3.5.5 vyplývá, že „pulsy jsou si podobné“. Na základě toho lze tvrdit, že řetězec pro digitální zpracování signálu pracuje, ale výstupní průběh neodpovídá simulovanému chování.

Při měření byl jako digitální filtr v hradlovém poli použit tento filtr - navržený filtr 3 (navržen v kapitole Návrh digitálního filtru), který má tyto parametry:

Filtr typu FIR, pásmová propust, navržený metodou Window, Window typu Hamming, řád filtru je 80.  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu,  $F_s = 100\text{MHz}$ . První zlomový kmitočet  $f_{c1} = 10\text{Hz}$ , druhý zlomový kmitočet  $f_{c2} = 3000\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).

Obdobných výsledků pro digitální zpracování signálu je dosaženo i pro filtr se stejnými zlomovými kmitočty, ale s nižším útlumem nebo pro filtr typu dolní propust s obdobnými parametry (odměření proběhlo pokusně a není uvedeno – nejedná se o předmět zkoumání diplomové práce).

Výpočet statistických parametrů pro digitální zpracování signálu není proveden, protože výstupní průběh neodpovídá simulovanému chování, výsledek vyhodnocení, by byl chybný (pokud by se naměřená data vyhodnotila). Z toho důvodu je digitální předzpracování signálu změřeno náhradním způsobem, v kapitole 3.5 – v části Náhradní měření – digitální předzpracování.

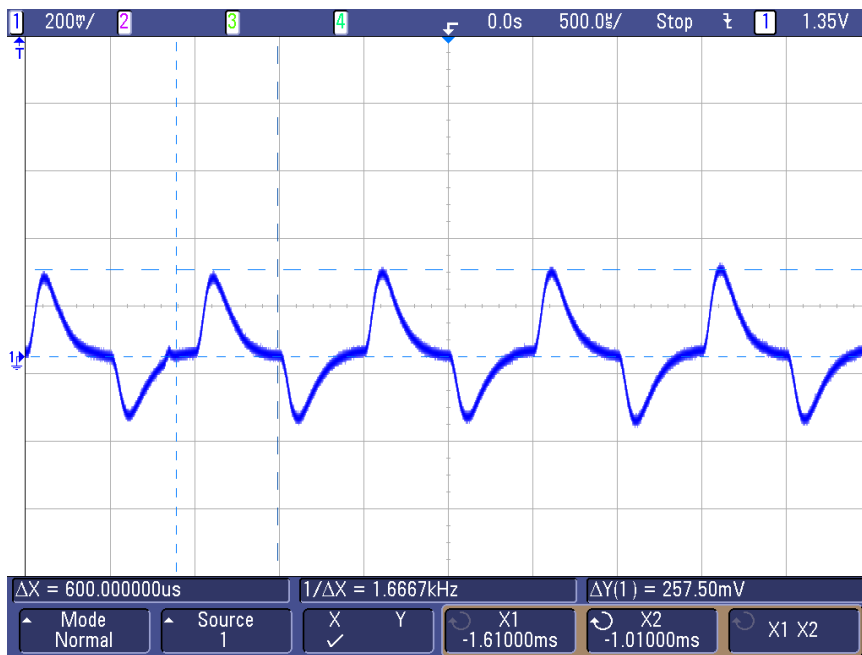
*Analogové předzpracování signálu* – konfigurace je buzení signálem 5mV, obdélníkový tvar, 1kHz, duty 50 %, nastavení prahu v procesoru MSP na hodnotu 0,037V, změněna konfigurace schématu 2.6.1:  $C_1 = 100\text{pF}$ ,  $C_2 = 100\text{pF}$ . Verze programu použitá pro zpracování a zpracovávaná data jsou uvedeny v přílohách diplomové práce. Následují nejprve naměřené průběhy a jejich vyhodnocení v podobě grafů, poté jsou grafy popsány.

Časové osy grafů vygenerovaných v programu Matlab odpovídají pouze pro bloky dat – konkrétní pulsy. Důvod je oddělení bloků dat – to je provedeno při vyhodnocení vložením

nulové hodnoty.

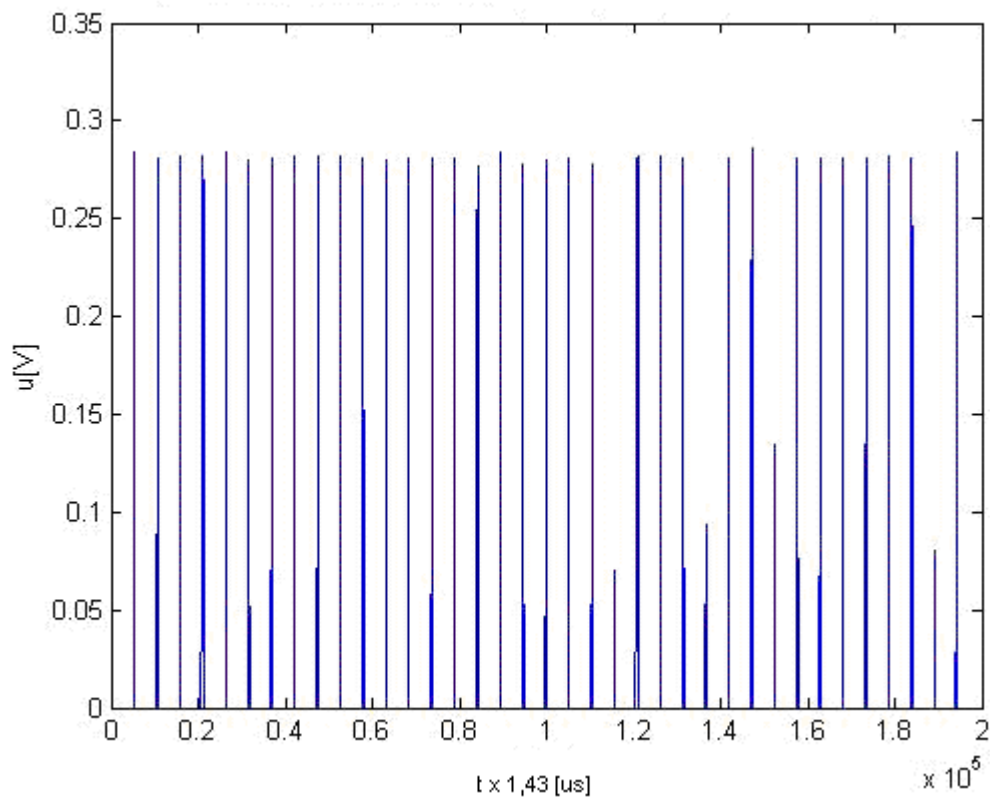
Vzorkované celé pulsy jsou při vyhodnocení v Matlabu prokládány bloky pro oddělení. Platí to pro grafy 3.5.7, 3.5.8.

Použitý filtr je filtr ze schématu 2.6.4.

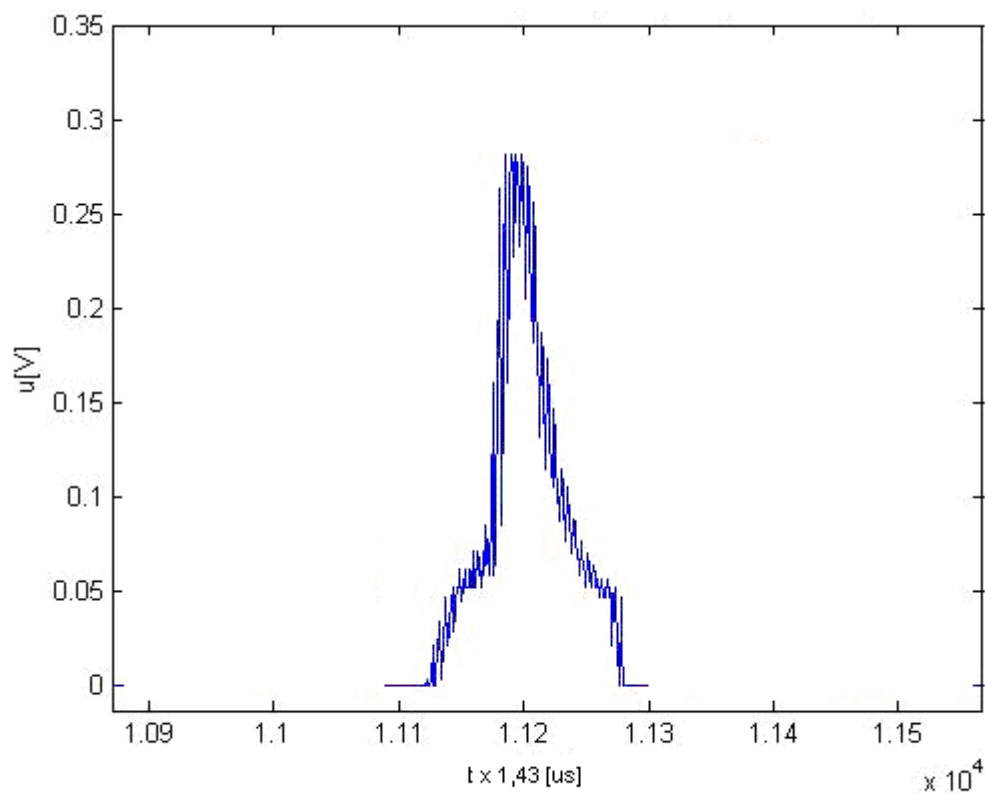


**Obrázek 3.5.6** Signál na výstupu analogového filtru – průběh z osciloskopu Agilent MSO6054A (blokové schéma připojení osciloskopu je na obrázku 3.4.1)

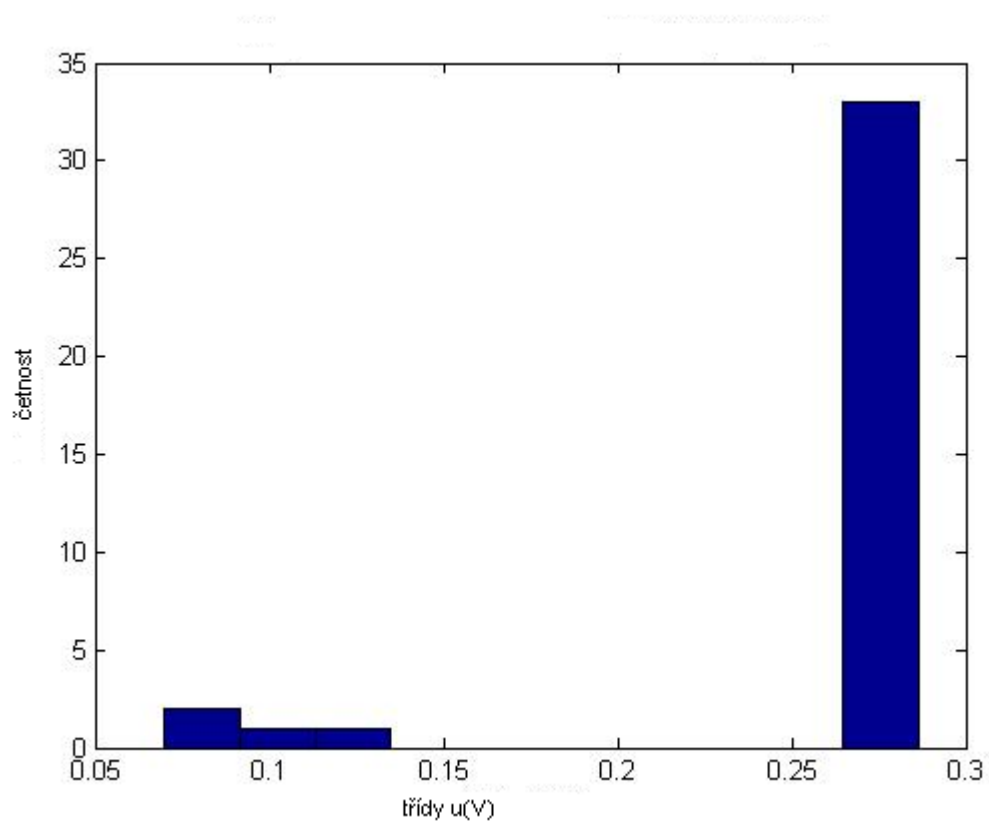




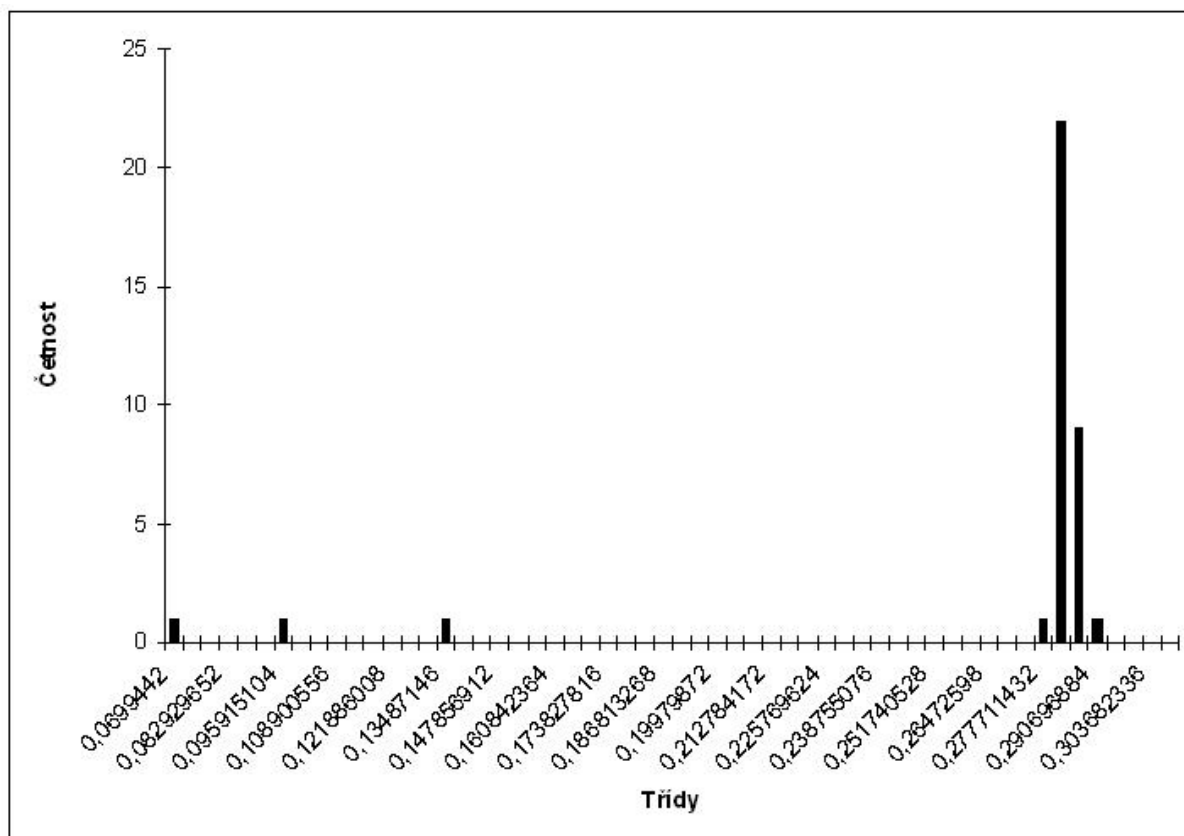
**Obrázek 3.5.7** Navzorkovaný signál na výstupu analogového filtru – celý navzorkovaný průběh. Formát časové osy je: hodnota na ose  $t$   $1,43 \times 10^5$  [ $\mu\text{s}$ ].



**Obrázek 3.5.8** Navzorkovaný signál na výstupu analogového filtru – jeden puls (vybraný samostatný a zvětšený puls z celého průběhu na obrázku 3.5.7). Formát časové osy je: hodnota na ose  $t$   $1,43 \times 10^4$  [ $\mu$ s].



**Obrázek 3.5.9** Histogram z maximálních hodnot naměřených pulsů pro analogové předzpracování – histogram z programu Matlab pro analogové předzpracování signálu



Obrázek 3. 5. 10 Histogram z maximálních hodnot naměřených pulsů pro analogové předzpracování – histogram z programu Excel – podrobnější histogram (data z Matlabu exportována do Excelu, kde byl vytvořen podrobnější histogram)

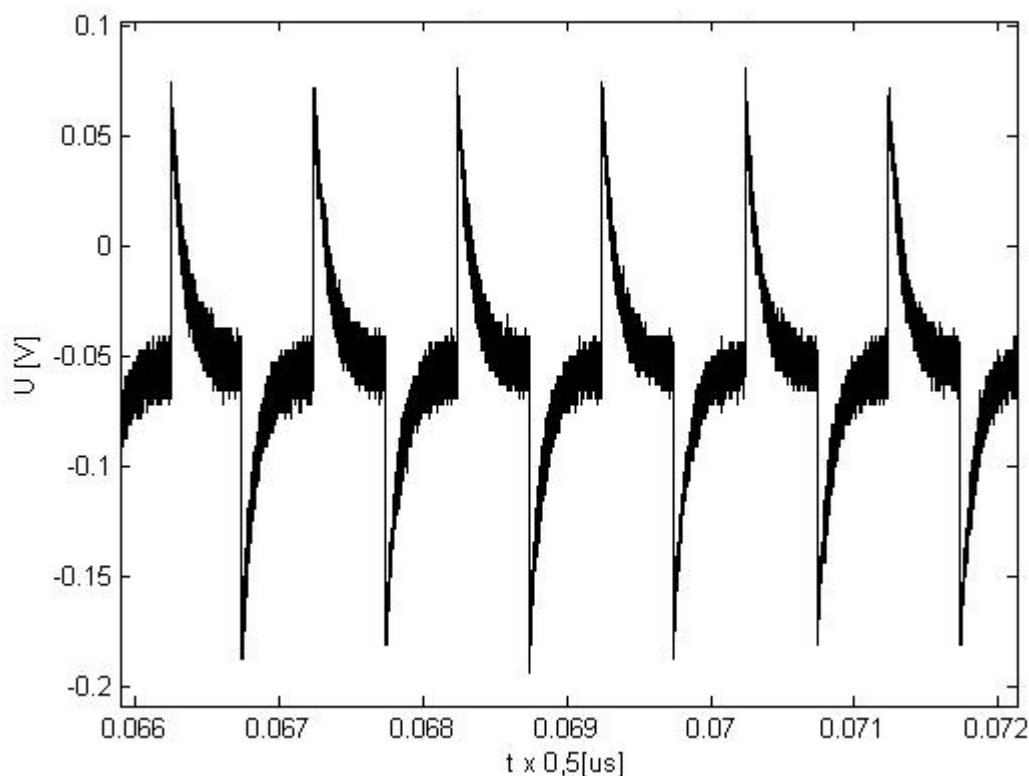
V tabulce 3.5.11 jsou zobrazeny výsledky měření. Vyhodnocení je provedeno z maximálních hodnot jednotlivých pulsů, které byly použity pro výpočet.

Rozptyl	0,0035 V
Střední hodnota	0,2812 V
FWHM	0,1398 V
Počet hodnot použitých pro vyhodnocení	37

Tabulka 3. 5. 11 Výsledky statistického vyhodnocení naměřených dat pro analogové předzpracování.

### Popis, zhodnocení:

Navzorkovaný průběh na obrázku 3.5.7 odpovídá tvarem průběhu na osciloskopu na obrázku 3.5.6. Šum není z užitečného signálu zcela odstraněn (porovnání obrázků 3.5.8 a 3.5.12).



**Obrázek 3. 5. 12** Výstupní signál z nábojového zesilovače = vstupní signál analogového filtru, průběh nezorkovaný osciloskopem a zobrazený v Matlabu

V procesoru bylo nastaveno vzorkování a následné odesílání dat pouze za podmínky překročení nastaveného prahu, délka bloku dat, který se navzorkuje, byla nastavena maximální možnou (vzhledem k maximální možné velikosti kódu v procesoru), při tomto nastavení bylo navzorkováno více pulsů v jednom bloku dat (všechny pulsy však nemusely být kompletní). Při vyhodnocení v počítači byly bloky dat zkráceny tak, aby byl zobrazen a vyhodnocen vždy jeden puls z celého bloku. Výhodou je přehlednost, nevýhodou je zahazování užitečných dat (z toho vyplývá potřeba většího množství dat).

### Náhradní měření

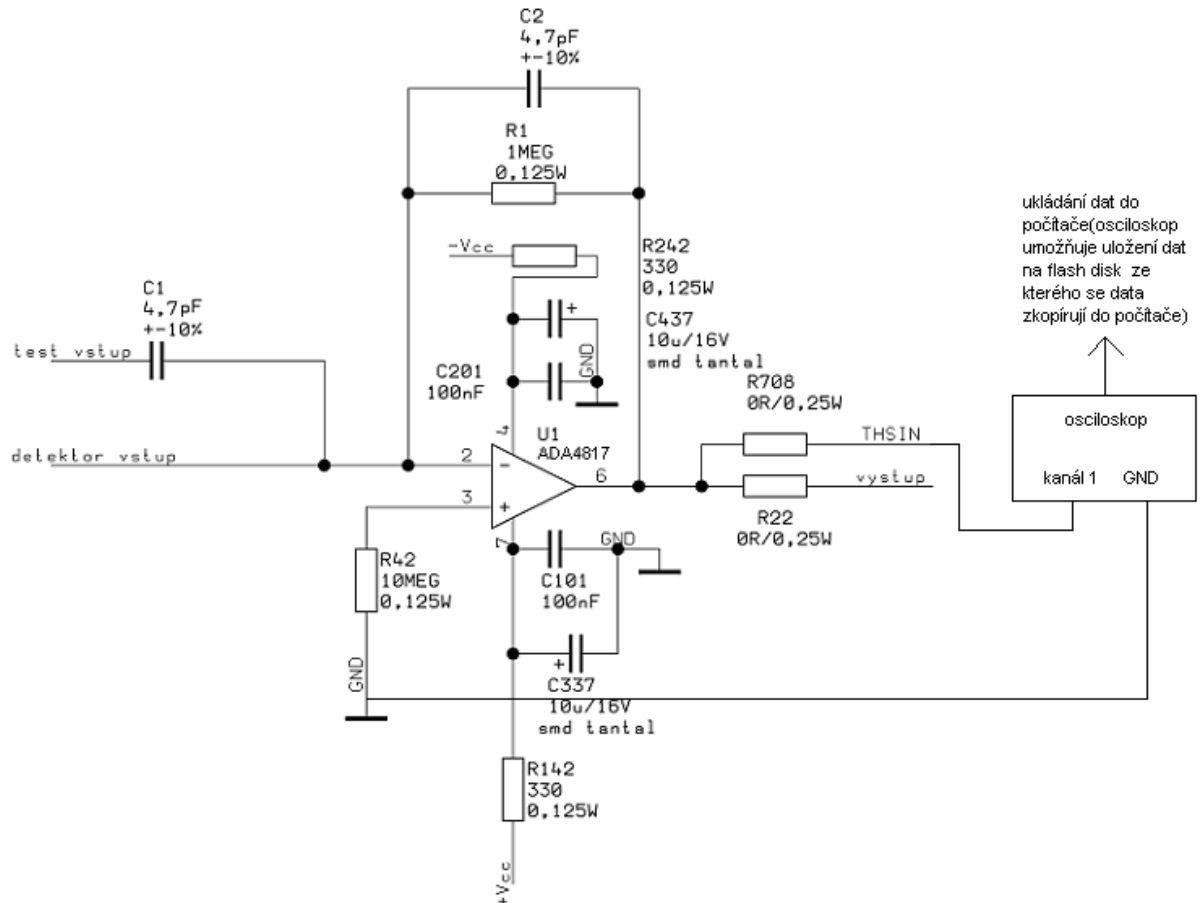
Náhradní měření digitálního zpracování je třeba provést proto, že chování řetězce pro digitální zpracování signálu s hradlovým polem neodpovídá simulovaným a navrženým parametrům.

Jako náhradní řešení bylo zvoleno navzorkování signálu na výstupu nábojového zesilovače osciloskopem s rychlým vzorkováním 200Mps. Navzorkovaný průběh je ve formátu \*.csv uložen do počítače. V počítači se v programu Matlab provede vyfiltrování signálu pomocí programu „Filtros“. Jedná se o upravenou verzi programu „Filtr“. Funkce je

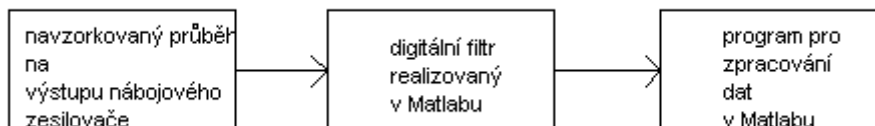
taková, že se signál načte do programu Matlab do matice, tato matice se použije jako vstupní signál pro digitální filtr, který je v Matlabu vytvořen (respektive vytvořen v Matlabu pomocí nástroje fdatool a exportován do Matlabu). Tento filtr je k dispozici, protože jeho tvorba byla součástí návrhu. Filtr je upraven – je změněná vzorkovací frekvence tak, aby odpovídala vzorkování 200Msps. Po filtrování následuje zpracování dat stejným způsobem jako v případě analogového předzpracování signálu. Protože jsou data již ve formátu napětí, je z programu vyhodnocení vynechána část zajišťující převod dat ze souboru \*.log na napětí. Schéma znázorňující připojení osciloskopu a blokové schéma znázorňující zpracování dat jsou na obrázku 3.5.13 a 3.5.14. Z každého souboru \*.csv je třeba odmazat hlavičku souboru před sloučením více souborů do jednoho a následným zpracováním.

Při měření byl jako digitální filtr v počítači v programu Matlab použit tento filtr - navržený filtr 3 (navržen v kapitole Návrh digitálního filtru), který má tyto parametry:

Filtr typu FIR, pásmová propust, navržený metodou Window, Window typu Hamming, řád filtru je 80.  $F_s$  je vzorkovací frekvence AD převodníku použitého v řetězci pro digitální zpracování signálu,  $F_s = 200\text{MHz}$ . První zlomový kmitočet  $f_{c1} = 10\text{Hz}$ , druhý zlomový kmitočet  $f_{c2} = 3000\text{Hz}$ . Filtr je 12ti bitový (odpovídá to počtu bitů AD převodníku v řetězci pro digitální zpracování signálu).

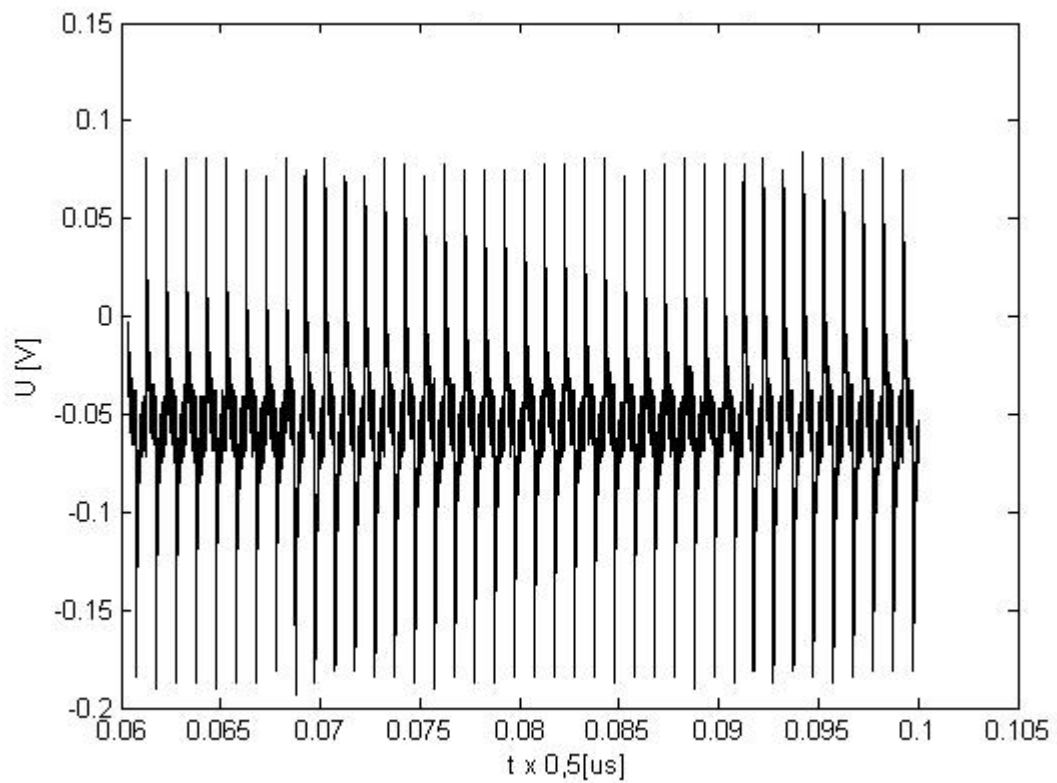


Obrázek 3. 5. 13 Schéma pro Náhradní měření digitálního předzpracování

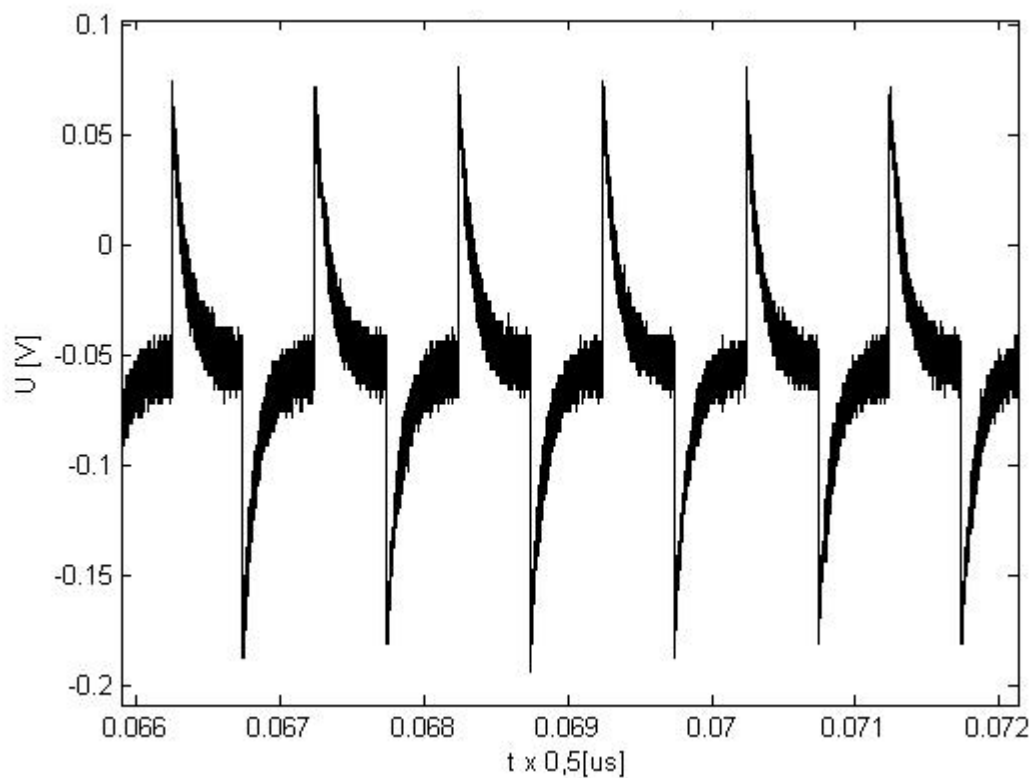


Obrázek 3.5.14 Blokové schéma znázorňující zpracování navzorkovaných dat při Náhradním měření digitálního předzpracování

Následují nejprve naměřené průběhy a jejich vyhodnocení v podobě grafů, poté jsou grafy popsány.

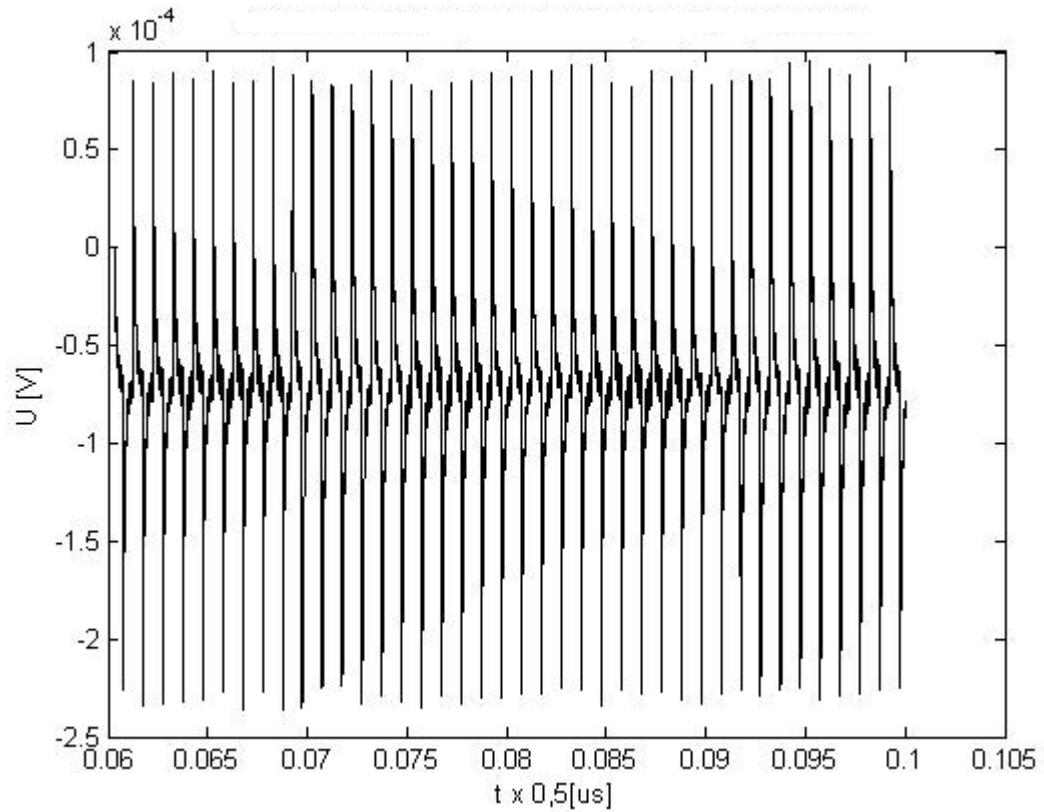


Obrázek 3. 5. 15 vstupní signál digitálního filtru, průběh navzorkovaný osciloskopem a zobrazený v Matlabu

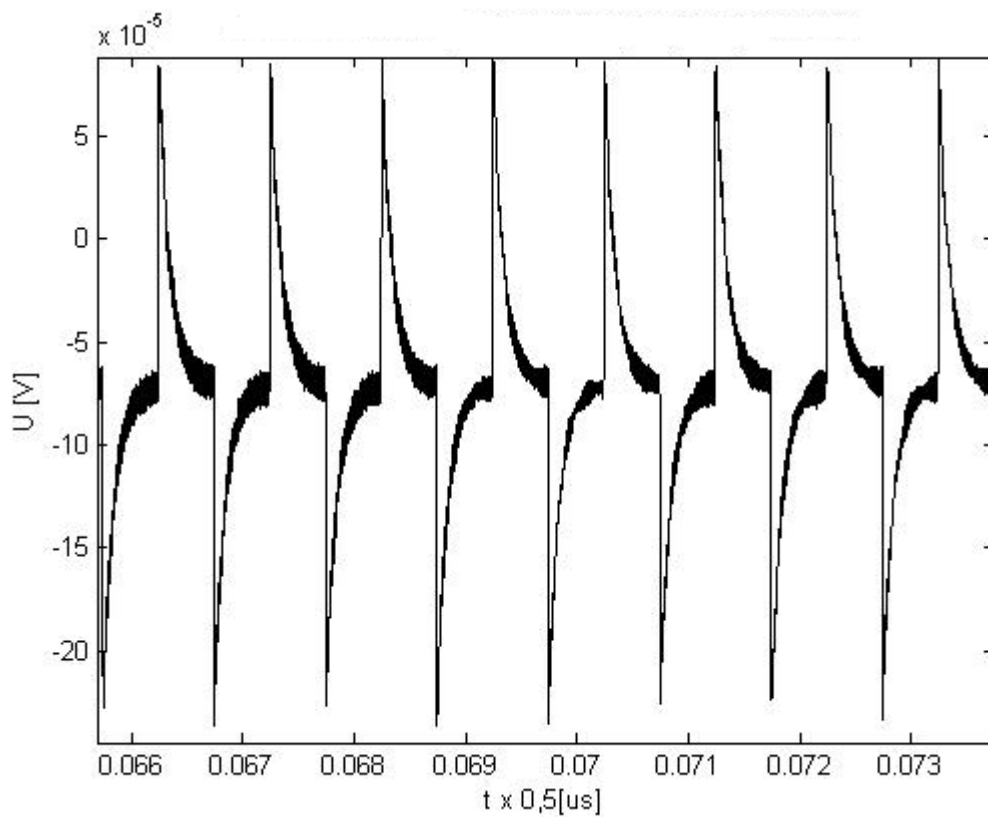


Obrázek 3. 5. 16 vstupní signál digitálního filtru, průběh navzorkovaný osciloskopem a zobrazený v Matlabu – detail obrázku 3. 5. 15

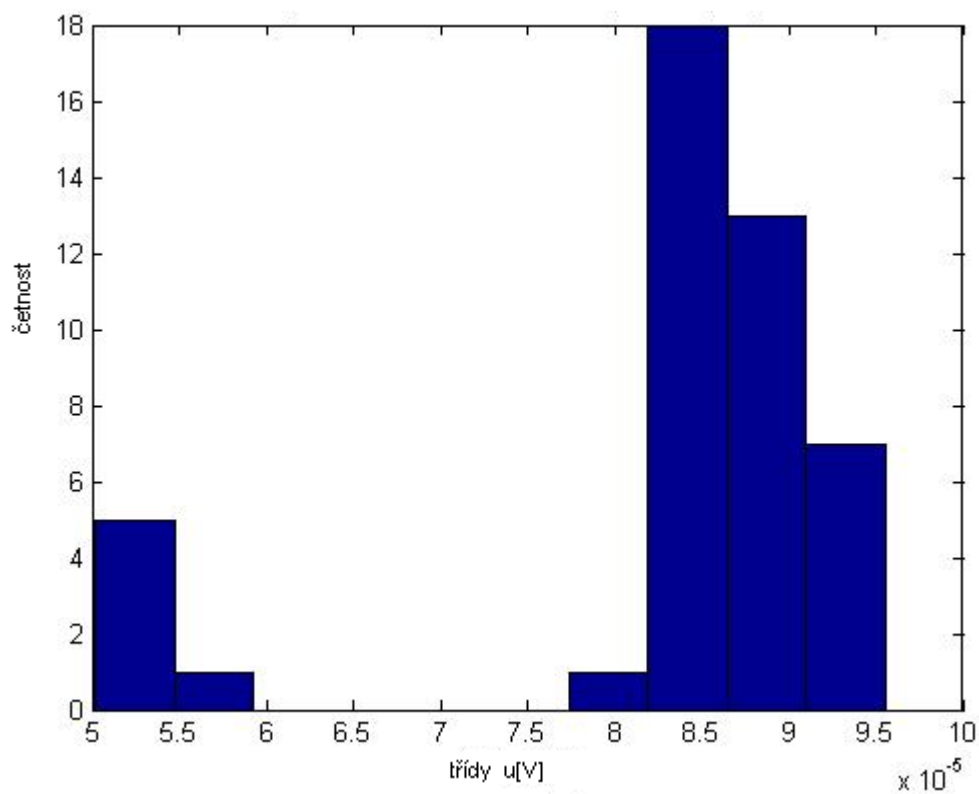




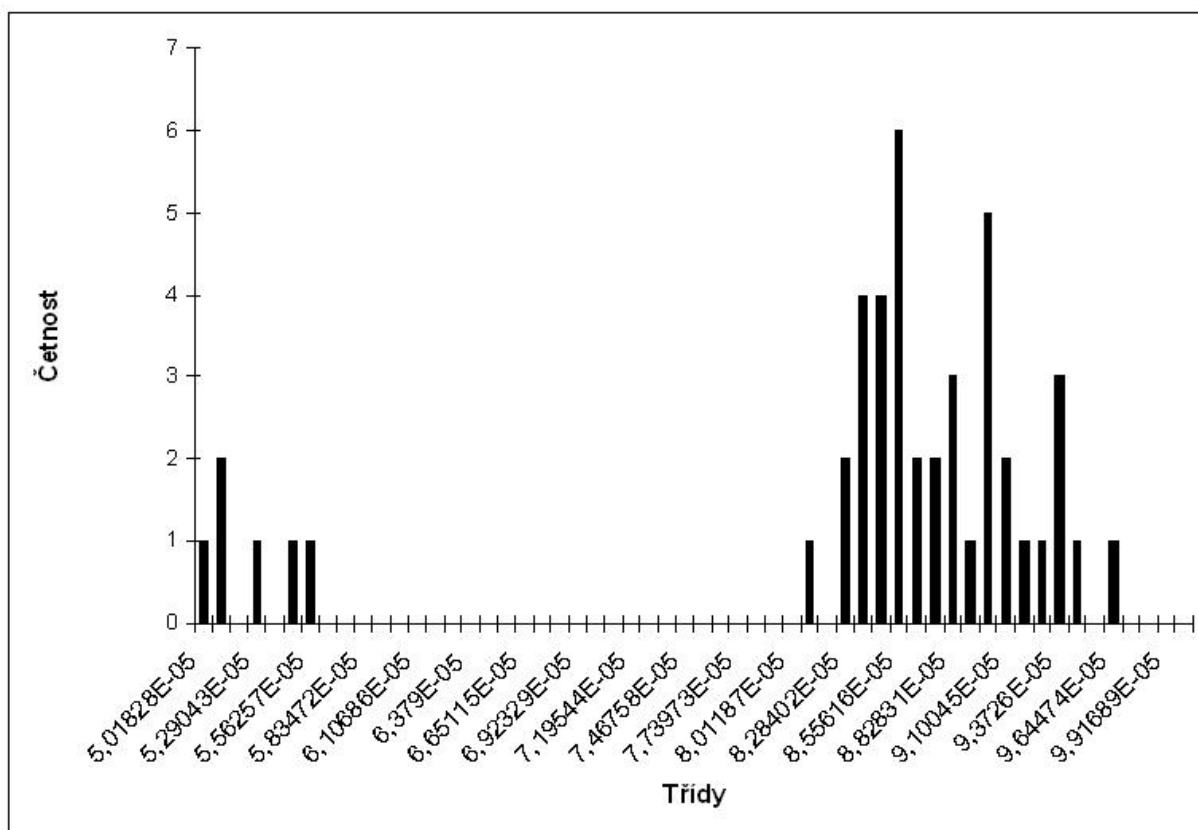
Obrázek 3. 5. 17 výstupní signál z digitálního filtru, filtrace provedena v Matlabu



Obrázek 3. 5. 18 výstupní signál z digitálního filtru, filtrace provedena v Matlabu – detail obrázku 3. 5. 17



Obrázek 3. 5. 19 Histogram z maximálních hodnot naměřených pulsů pro Náhradní měření digitálního předzpracování – histogram z programu Matlab



Obrázek 3. 5. 20 Histogram z maximálních hodnot naměřených pulsů pro Náhradní měření - digitální předzpracování – histogram z programu Excel – podrobnější histogram (data z Matlabu exportována do Excelu, kde byl vytvořen podrobnější histogram)

V tabulce 3.5.21 jsou zobrazeny výsledky měření. Vyhodnocení je provedeno z maximálních hodnot jednotlivých pulsů, které byly použity pro výpočet.

Rozptyl	$1,5845 \cdot 10^{-10}$ V
Střední hodnota	$8,5481 \cdot 10^{-5}$ V
FWHM	$2,9642 \cdot 10^{-5}$ V
Počet hodnot použitých pro vyhodnocení	45

Tabulka 3. 5. 21 Výsledky statistického vyhodnocení naměřených dat pro náhradní digitální předzpracování

### Popis, zhodnocení:

Šum není z užitečného signálu zcela odstraněn – odstranění je však patrné (porovnání obrázků 3.5.16 a 3.5.18). Z obrázku 3.5.16 je vidět, že nábojový zesilovač pracuje správně - průběh je na vertikální ose (napětí) posunut pod hodnotu 0V, je to dáno nastaveným offsetem napětí na prvním kanálu osciloskopu Agilent MSO6054A.

### Srovnání analogového a digitálního předzpracování

Vstupním předpokladem bylo, že řetězec pro digitální předzpracování signálu dosáhne lepších výsledků, protože se při filtrování nezanáší do řetězce šum na rozdíl od řetězce pro analogové předzpracování signálu, kde se s každým blokem filtru vnáší do řetězce další šum. Při digitálním zpracování signálu je v cestě signálu jen obvod THS 4131, v případě Náhradního měření digitálního zpracování signálu není v cestě signálu žádný obvod. Jedná se tedy o menší počet obvodů a součástek v řetězci nežli v případě analogového filtru.

Porovnání naměřených výsledků je přehledně zobrazeno v tabulce 3.5.22

Vyhodnocení měření				
	FWHM	Rozptyl	Střední hodnota	Počet dat pro statistické vyhodnocení
analogové předzpracování signálu	0,1398V	0,0035V	0,2812V	37
náhradní měření - digitální předzpracování signálu	$2,9642 \cdot 10^{-5} \text{V}$	$1,5845 \cdot 10^{-10} \text{V}$	$8,5481 \cdot 10^{-5} \text{V}$	45
digitální předzpracování signálu	-	-	-	22

**Tabulka 3.5.22** Parametry různých způsobů předzpracování signálu, vstupní signál obou řetězců byl obdélníkový signál: frekvence 1kHz, napětí 5mV p-p, duty 50% - jedná se o vstup do celých řetězců, nejedná se o vstupní napětí do AD převodníků

Z tabulky 3.5.22 vyplývá následující. Vyhodnoceny jsou analogové předzpracování signálu a Náhradní měření – digitální předzpracování signálu. Původní digitální předzpracování signálu s hradlovým polem není vyhodnoceno.

Jsou porovnávány různé počty pulsů. Počet pulsů se liší proto, že je obtížné soubor \*.log nebo soubor \*.csv zkrátit na potřebnou délku tak, aby počty pulsů byli stejné. Je třeba vzít v úvahu, že to zanechá do měření a porovnání chybu, srovnání dle FWHM ale odstraní chybu měření, takže srovnání lze provést.

Srovnání rozptylů a FWHM je třeba provést vzhledem ke střední hodnotě, protože v obou porovnávaných případech jsou srovnávány řádově jiné hodnoty napětí. Ve výpočtu 3.5.23 je provedeno porovnání.

$$med1 = 0,2812V$$

$$med2 = 8,5481 * 10^{-5}V$$

$$Rozptyl1 = 0,0035V$$

$$Rozptyl2 = 1,5845 * 10^{-10}V$$

$$\frac{Rozptyl1}{med1} = \frac{0,0035}{0,2812} = 0,0124$$

$$\frac{Rozptyl2}{med2} = \frac{1,5845 * 10^{-10}}{8,5481 * 10^{-5}} = 1,8536 * 10^{-6}$$

$$FWHM1 = 0,1398$$

$$FWHM2 = 2,9642 * 10^{-5}$$

$$\frac{FWHM1}{med1} = \frac{0,1398}{0,2812} = 0,4972$$

$$\frac{FWHM2}{med2} = \frac{2,9642 * 10^{-5}}{8,5481 * 10^{-5}} = 0,3468$$

(3.5.23)

$$\frac{Rozptyl1}{med1} > \frac{Rozptyl2}{med2}$$

$$\frac{FWHM1}{med1} > \frac{FWHM2}{med2}$$

Z výpočtu 3.5.23 vyplývá, že náhradní měření – digitální předzpracování signálu dosahuje lepších výsledků než analogové předzpracování signálu. Vyplývá to z porovnání rozptylů i FWHM (obojí vzhledem ke střední hodnotě). Při měření byl u obou všech metod zpracování použit stejný vstupní signál do všech řetězců: obdélníkový signál, frekvence 1kHz, napětí 5mV p-p, duty 50% - jedná se o vstup do celých řetězců, nejedná se o vstupní napětí do AD převodníků.

Výsledek porovnání tedy odpovídá vstupnímu předpokladu. Měření je ovlivněno tím, že nejsou porovnávány stejné počty dat, to do měření zanáší chybu. Bylo ověřeno, že srovnáním počtu dat tak, že se v případě náhradní metody – digitálního předzpracování signálu data uberou na stejný počet jako je pro analogové předzpracování signálu (data se uberou z konce), se výsledek porovnání obou způsobů zpracování neovlivní.

Vzhledem k nízkému počtu vyhodnocených dat je výsledek porovnání hrubý, pro zpřesnění by bylo třeba provést stejné srovnání ale s násobně větším počtem dat – tedy srovnání pro více pulsů. Pro zpřesnění by bylo potřeba přibližně 100x více pulsů pro vyhodnocení.

## 4 Závěr

V této diplomové práci byla nejprve nastudována literatura, zabývající se problematikou předzpracování signálu z polovodičového detektoru radiace. Cílem studie této literatury bylo zjistit princip funkce polovodičového detektoru radiace, parametry výstupního signálu z polovodičového detektoru radiace, zjistit proč a jakým způsobem je nutno signál zpracovávat. Některé části této literatury byly po překladu využity pro kompletaci první kapitoly.

Druhá kapitola se zabývá návrhem a simulací konkrétních obvodů, které zajistí srovnání konkrétního analogového řetězce a konkrétního digitálního řetězce pro předzpracování signálu z polovodičového detektoru radiace. Rovněž je zde popsáno a vysvětleno co znamená analogové a digitální předzpracování signálu pro účely této práce. Konkrétní způsob, jakým bylo porovnáno analogové a digitální předzpracování signálu byl vybrán na základě diskuze s vedoucím práce (bylo zváženo více možností, jak srovnání provést). Navržené a nasimulované obvody se realizovaly fyzicky.

V simulacích spektra signálů je patrná velká stejnosměrná hodnota na výstupu operačního zesilovače, je to dané jeho nedokonalostí. Pro získání referenčního signálu z nábojového zesilovače by bylo lepší použít ideální zesilovač bez chybových parametrů.

Fyzickou realizací, měřením a porovnáním dle naměřených výsledků se zabývá třetí část diplomové práce. Fyzickou realizací se rozumí realizace navržených a simulovaných obvodů na DPS. V praktickém měření dojde k získání informací, potřebných pro porovnání různých způsobů předzpracování signálu. Na základě tohoto měření je provedeno srovnání. Výsledky jsou rovněž srovnány s teoretickými předpoklady.

Pokud při konstrukci a oživení navrženého zařízení vznikly nějaké neshody oproti vstupním předpokladům a návrhu hardwaru, softwaru či metod měření, byly tyto neshody uvedeny v kapitole 3.2 i s odůvodněním nebo je podrobné odůvodnění součástí závěru diplomové práce.

Vstupní předpoklad před měřením a porovnáním byl takový, že digitální předzpracování signálu dosáhne lepších výsledků oproti analogovému, protože v řetězci zajišťující digitální předzpracování již po navzorkování signálu není do obvodu vnesen další šum.

Při praktickém měření se odměřily tři různé řetězce, z toho dva se porovnály mezi sebou. Porovnály se: řetězec pro analogové předzpracování signálu a řetězec náhradního měření pro digitální předzpracování signálu.

Výsledek je takový, že na základě měření a vyhodnocení výsledků má lepší parametry

řetězec náhradního měření pro digitální předzpracování signálu. Tento výsledek odpovídá vstupnímu předpokladu. Výsledek srovnání se týká pouze konkrétních řetězců v této diplomové práci, výsledek nelze obecně uplatnit na tyto metody.

Vyhodnocení je provedeno pro malý počet dat, proto je přesnost měření pouze hrubá (orientační). Pro zvýšení přesnosti porovnání by bylo potřeba naměřit a vyhodnotit větší počet dat, přibližně 100x. Důvody pro malý počet naměřených a vyhodnocených dat jsou dva. První důvod je zjištění chyby v měření v závěru práce (vzorkovaný signál byl deformován – oříznut z důvodu předchozí změny konfigurace nábojového zesilovače za účelem testování, tato deformace nebyla rozpoznána při orientační kontrole průběhu osciloskopem, ale až ve fázi vyhodnocení dat) a z toho vyplynula pouze omezená možnost opravy. Druhý důvod je pomalé vyhodnocení naměřených dat, neumožňuje to vyhodnotit větší množství dat v přijatelném čase, pro větší množství dat by program musel být pro vyhodnocení optimalizován pro rychlejší běh.

Řetězec pro digitální předzpracování signálu, který má digitální filtr realizovaný v hradlovém poli, nebyl vyhodnocen z důvodu, že chování řetězce neodpovídalo simulaci a návrhu, případné vyhodnocení by bylo chybné. Možná příčina, proč se tento řetězec nechoval podle předpokladů (návrh a simulace) může být následující:

Špatné nastavení prahu vstupního napětí. Došlo k němu tak, že rozsah AD převodníku LTC2253 je 0,5V až 2,5V, při nastavení prahu na hodnotu 0,74V tedy dojde ke vzorkování signálu vždy ihned po skončení jednoho cyklu (protože střed průběhu je 1,5V) – řízení tedy selhává proto, že nefunguje prahování vstupního napětí. Důvodem špatného nastavení bylo chybné pochopení katalogového listu převodníku.

Řešení je nastavit prah vstupního napětí správně tak, aby se do vstupní fifo paměti ukládal skutečně vždy jen užitečný puls (to znamená hodnotu prahu vstupního napětí zvýšit nad 1,5V). Závadu se nepodařilo opravit, protože řešení jsem odhalil v závěru práce, kdy již byla data naměřená, vyhodnocená a nebylo již možné provést další měření a ověřit tak funkci po opravě.

Při porovnání obou metod z hlediska náročnosti realizace vykazuje lepší výsledky metoda analogového předzpracování. Navržený obvod je po návrhu prakticky ihned funkční, nabízí se široké možnosti různých filtrů a návrh je po seznámení se s problematikou předzpracování signálu dostupný pro běžného návrháře.

Digitální předzpracování oproti tomu má složitější návrh, testování, výhodou je možnost změny konfigurace bez zásahu do hardware, z toho vyplývají širší možnosti pro vlastnosti řetězce. Kromě možnosti změny filtru je tu i možnost změny postupu při zpracování signálu



(například změna pozice digitálního filtru v číslicovém systému v hradlovém poli).

Náročnost jednotlivých metod je následující: využití prostředků hradlového pole je vidět v příloze J. Využití prostředků v mikroprocesoru - kód zabírá 1082 bytes paměti.

Celkové zhodnocení diplomové práce je takové, že proběhlo ověření dle zadání s omezeními, vyplývajícími z neshod, uvedenými v kapitole 3.2 a s omezeními z důvodů, které jsou popsány v závěru práce. Výsledek dostačuje pro základní srovnání, na základě kterého je možné volit konkrétní řešení. Pro lepší srovnání (dosažení přesnějších výsledků) by bylo třeba odstranit nedostatky zmíněné v závěru práce.

Z výše uvedených důvodů nebyl vyzkoušen větší počet analogových a digitálních filtrů v příslušných řetězcích pro předzpracování signálu.

Pro podrobnější srovnání by bylo vhodné navrhnout testování s polovodičovým detektorem radiace.

## 5 Seznam literatury a informačních zdrojů

Tištěné zdroje:

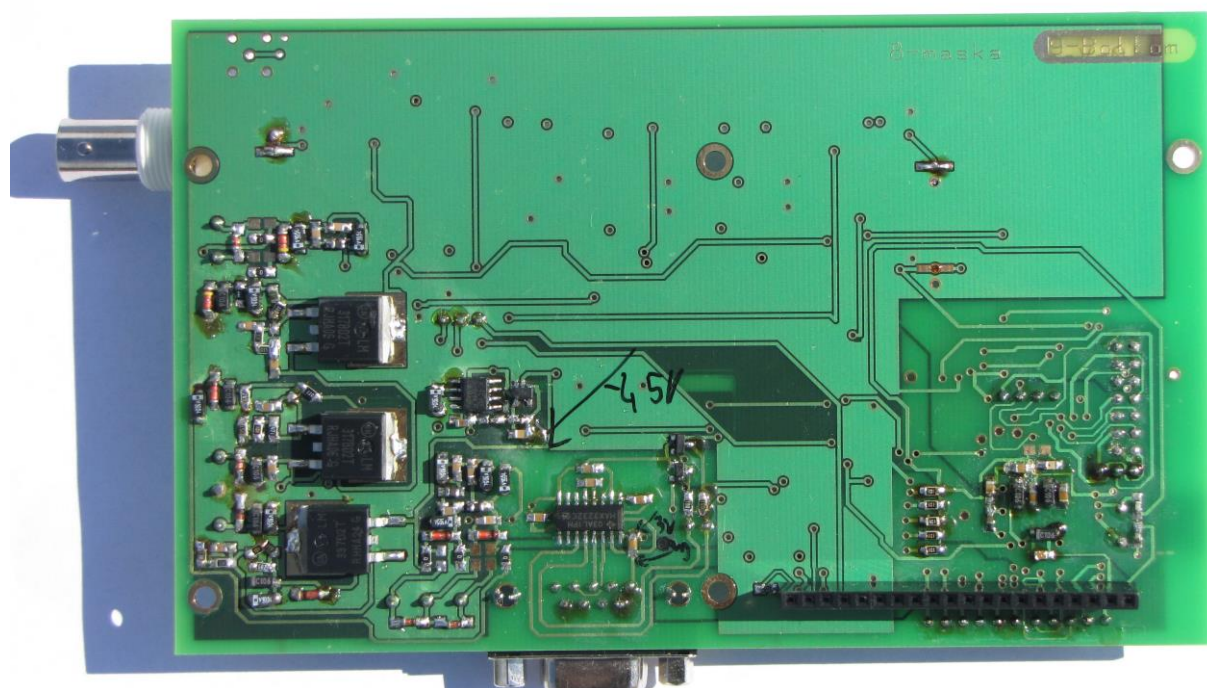
- [4] Knoll, G.: Radiation detection and measurement, 3. vyd., USA, 1999, ISBN-10: 0471073385
- [5] Spieler, H.: Semiconductor detector systems, 1.vyd., Oxford University Press, USA, 2005, 512 s., ISBN-10: 0198527845

Internetové zdroje:

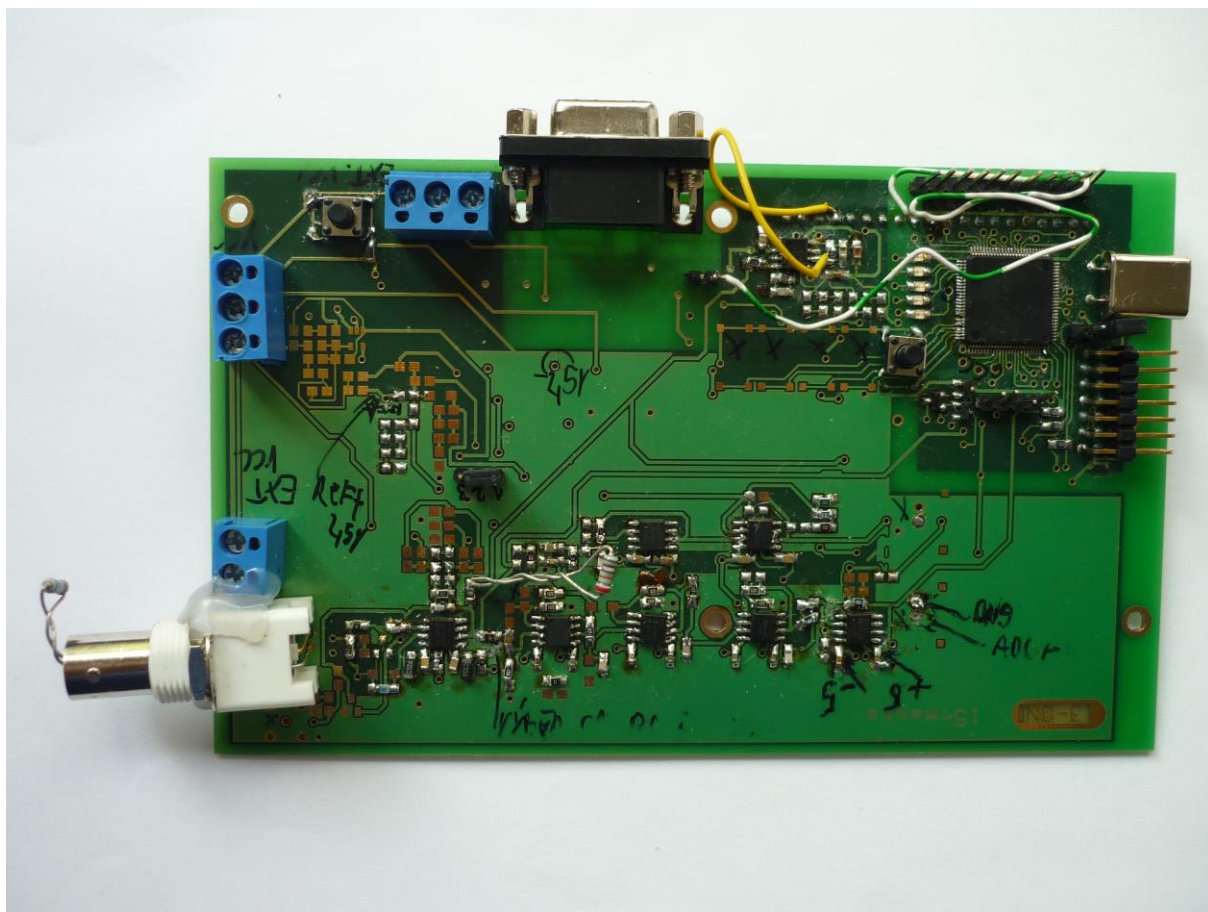
- [1] [http://cs.wikipedia.org/wiki/Radioaktivní\\_záření](http://cs.wikipedia.org/wiki/Radioaktivní_záření) [Cit. 10.1.2012]
- [2] [http://cs.wikipedia.org/wiki/Rentgenové\\_záření](http://cs.wikipedia.org/wiki/Rentgenové_záření) [Cit. 10.1.2012]
- [3] <http://astronuklfyzika.cz/DetekceSpektrometrie.htm#5>  
(Autor: RNDr. Vojtěch Ullmann) [Cit. 2.2.2012]
- [6] <http://sim.okawa-denshi.jp/en/> [Cit. 10.1.2012]
- [7] [http://sensors.lbl.gov/sn\\_semi.html](http://sensors.lbl.gov/sn_semi.html) [Cit. 10.1.2012]
- [8] [http://sales.hamamatsu.com/assets/applications/SSD/charge\\_amp\\_kacc9001e01.pdf](http://sales.hamamatsu.com/assets/applications/SSD/charge_amp_kacc9001e01.pdf)  
[Cit. 10.1.2012]
- [9] [http://sales.hamamatsu.com/assets/applications/SSD/charge\\_amp\\_kacc9001e01.pdf](http://sales.hamamatsu.com/assets/applications/SSD/charge_amp_kacc9001e01.pdf) [Cit. 19.7.2012]
- [10] [http://cs.wikipedia.org/wiki/Integrační\\_článek](http://cs.wikipedia.org/wiki/Integrační_článek) [Cit. 19.7.2012]
- [11] <http://upload.wikimedia.org/wikipedia/commons/c/cb/FWHM.svg> [Cit. 6.5.2013]
- [12] <http://hw-server.com/files/priloha/termv19b.zip> [Cit. 6.5.2013]
- [13] <http://hw-server.com/terminal-terminal-emulation-program-rs-232> [Cit. 6.5.2013]

## 6 Přílohy

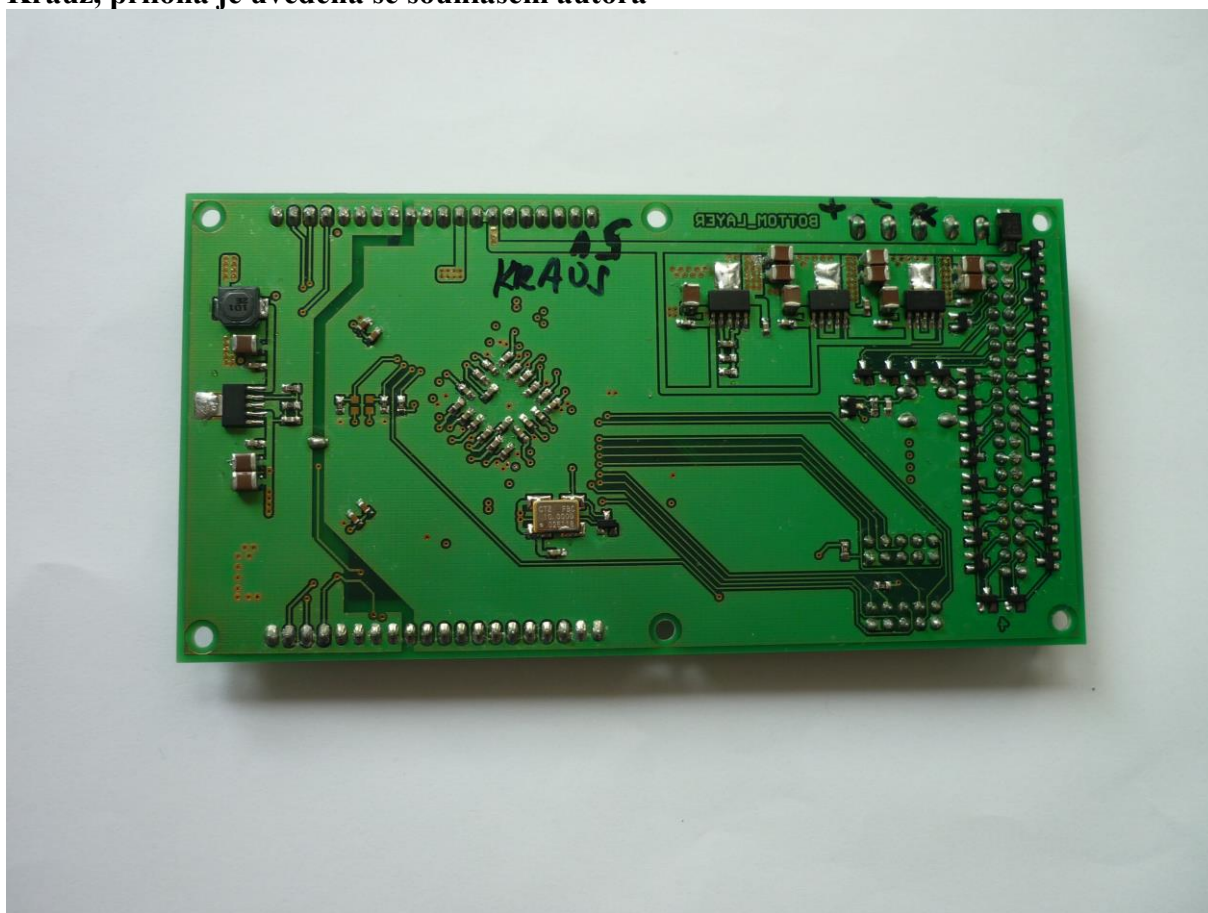
### Příloha A – Fotografie vyrobeného zařízení ze strany Bottom



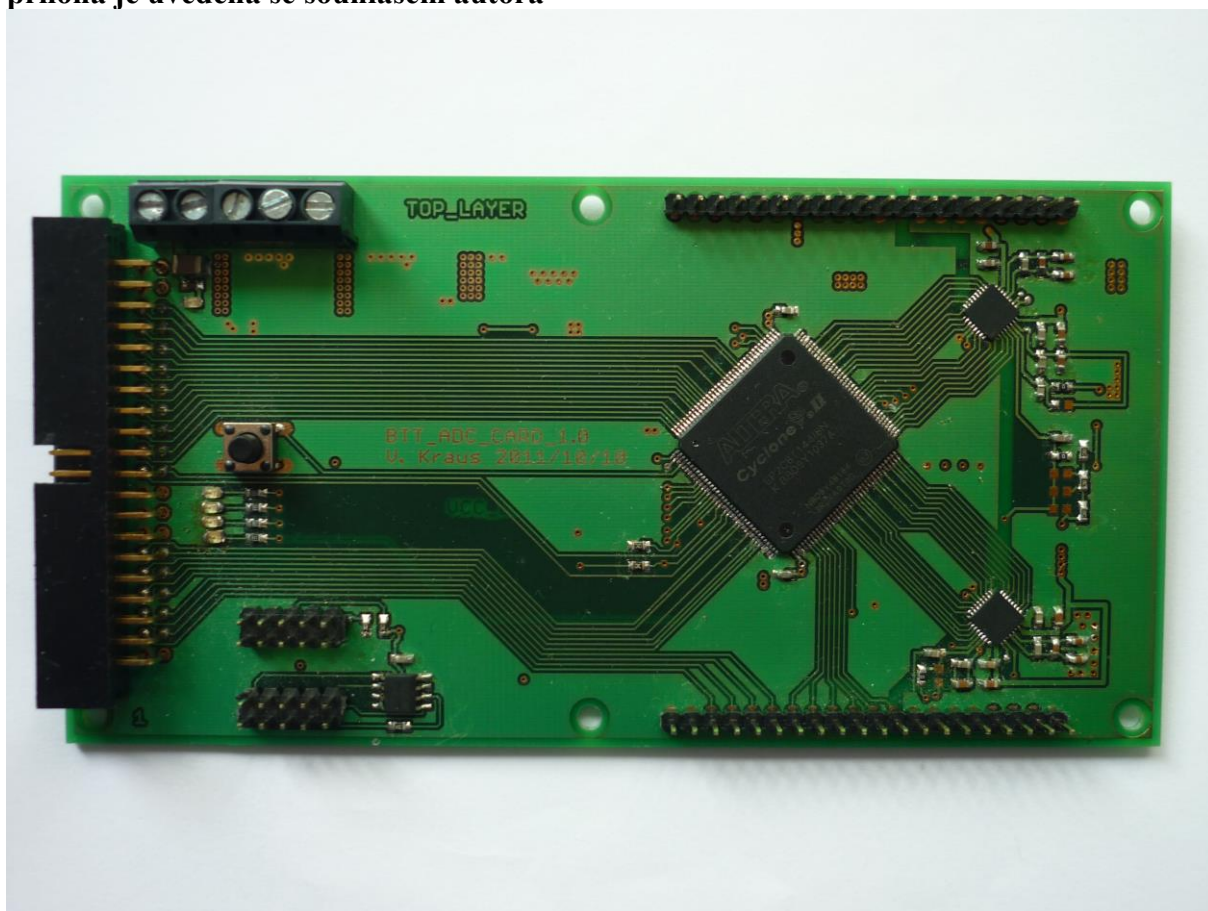
**Příloha B – Fotografie vyrobeného zařízení ze strany Top**



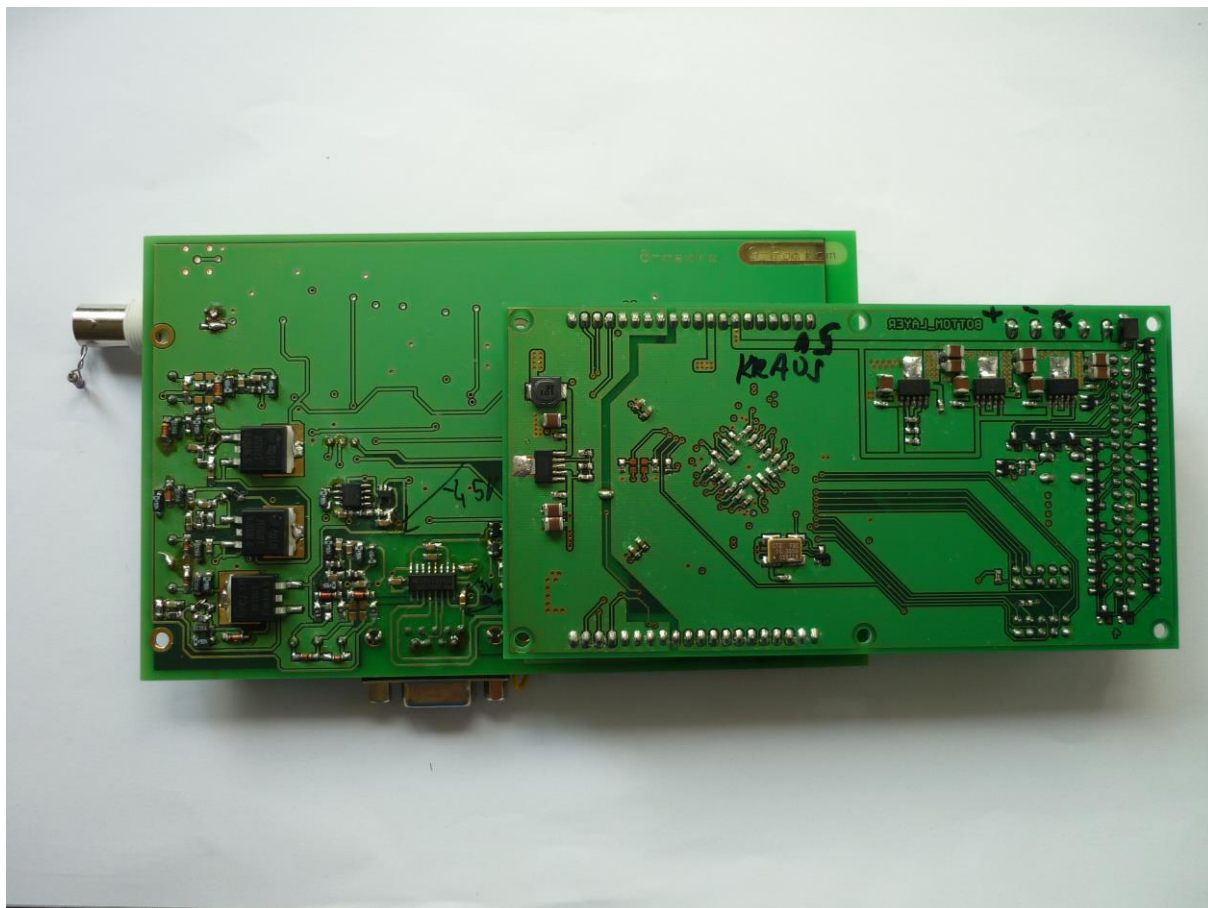
**Příloha C – Deska s hradlovým polem ze strany Bottom – autorem je Ing. Václav Krauz, příloha je uvedena se souhlasem autora**



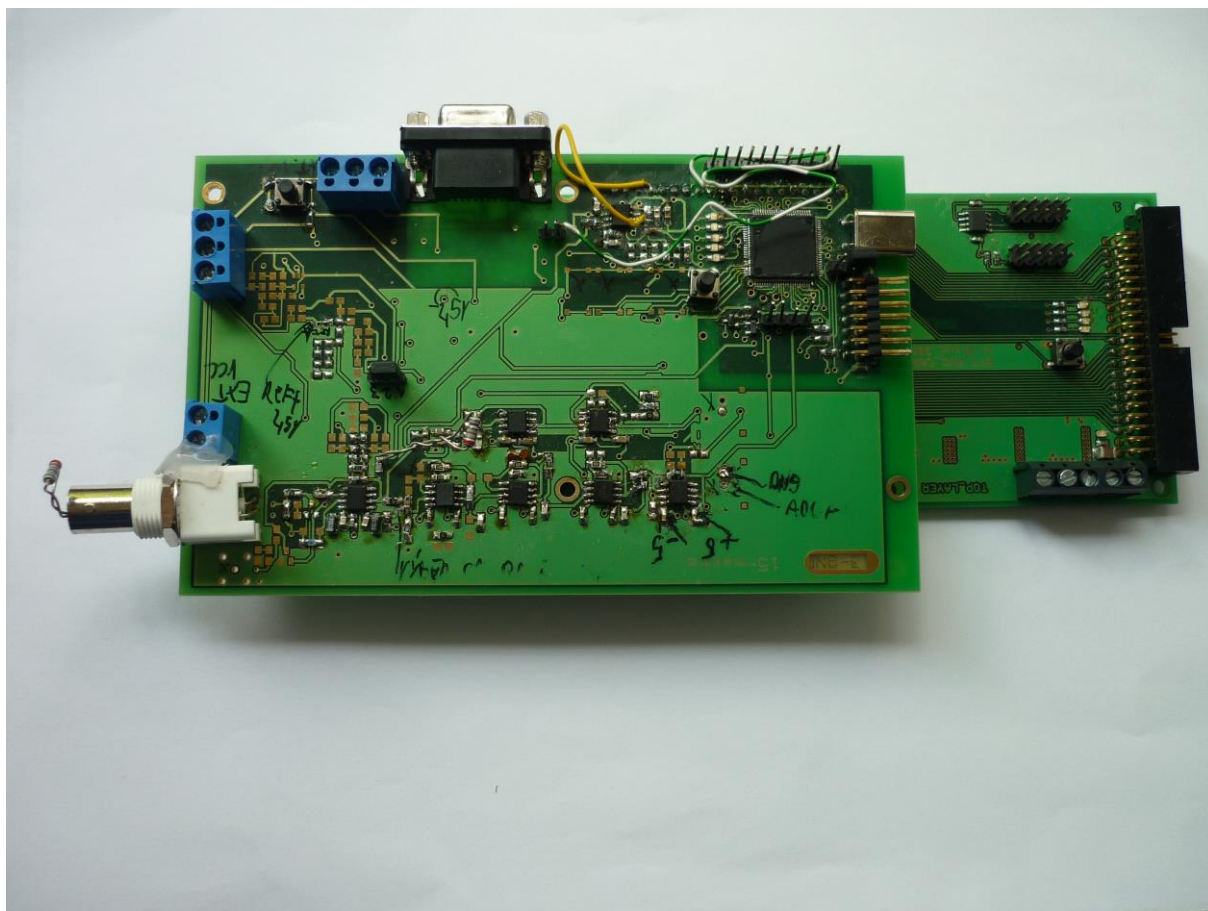
**Příloha D – Deska s hradlovým polem ze strany TOP – autorem je Ing. Václav Krauz, příloha je uvedena se souhlasem autora**



## Příloha E– Spojení navržené DPS a DPS s hradlovým polem



## Příloha F– Spojení navržené DPS a DPS s hradlovým polem





**Příloha G – Parametry digitálního filtru vygenerovaného v Matlabu 1/2**

```

% Generated by MATLAB(R) 7.1 and the Signal Processing Toolbox 6.4.
%
% Generated on: 16-Aug-2012 11:58:11
%
% Coefficient Format: Decimal

% Discrete-Time FIR Filter (real)
% -----
% Filter Structure : Direct-Form FIR
% Filter Length : 81
% Stable : Yes
% Linear Phase : Yes (Type 1)
% Arithmetic : fixed
% Numerator : u16,30 -> [0 6.103516e-005)
% Input : s16,12 -> [-8 8)
% Filter Internals : Full Precision
% Output : s38,42 -> [-3.125000e-002 3.125000e-002) (auto determined)
% Product : s32,42 -> [-4.882813e-004 4.882813e-004) (auto determined)
% Accumulator : s38,42 -> [-3.125000e-002 3.125000e-002) (auto determined)
% Round Mode : No rounding
% Overflow Mode : No overflow

Numerator:
0.0000047842040657997131
0.0000048689544200897217
0.0000051222741603851318
0.0000055441632866859436
0.0000061299651861190796
0.0000068778172135353088
0.0000077821314334869385
0.0000088373199105262756
0.000010037794709205627
0.000011374242603778839
0.000012841075658798218
0.000014427118003368378
0.000016123056411743164
0.000017918646335601807
0.000019803643226623535
0.000021765008568763733
0.000023791566491127014
0.000025870278477668762
0.000027989037334918976
0.000030133873224258423
0.000032291747629642487
0.000034450553357601166
0.000036595389246940613
0.000038713216781616211
0.000040791928768157959
0.00004281848669052124
0.000044780783355236053
0.000046664848923683167
0.000048460438847541809
0.000050157308578491211
0.000051743350923061371
0.000053209252655506134
0.000054546631872653961
0.000055746175348758698
0.000056801363825798035
0.000057705678045749664
0.000058453530073165894
0.000059040263295173645
0.000059461221098899841
0.000059715472161769867
0.000059800222516059875
0.000059715472161769867
0.000059461221098899841
0.000059040263295173645
0.000058453530073165894
0.000057705678045749664

```

**Příloha G – Parametry digitálního filtru vygenerovaného v Matlabu 2/2**

```
0.000056801363825798035
0.000055746175348758698
0.000054546631872653961
0.000053209252655506134
0.000051743350923061371
0.000050157308578491211
0.000048460438847541809
0.000046664848923683167
0.000044780783355236053
0.00004281848669052124
0.000040791928768157959
0.000038713216781616211
0.000036595389246940613
0.000034450553357601166
0.000032291747629642487
0.000030133873224258423
0.000027989037334918976
0.000025870278477668762
0.000023791566491127014
0.000021765008568763733
0.000019803643226623535
0.000017918646335601807
0.000016123056411743164
0.000014427118003368378
0.000012841075658798218
0.000011374242603778839
0.000010037794709205627
0.0000088373199105262756
0.0000077821314334869385
0.0000068778172135353088
0.0000061299651861190796
0.0000055441632866859436
0.0000051222741603851318
0.0000048689544200897217
0.0000047842040657997131
```

**Příloha H – tvorba digitálního filtru v Quartusu 1/3**

**Parameterize - FIR Compiler**

Coefficients Specification - (Low Pass Set [1])

New Coefficient Set Edit Coefficient Set Remove Coefficient Set

Low Pass Set [1]

Plot Option Fixed/Floating Coefficients Dark Background

Plot: Floating Coeff. Response, Fixed Coeff. Response

Rate Specification: Single Rate Factor 2

Add global clock enable pin

Input Specification: Number of Input Channels 1

Input Number System: Unsigned Binary

Input Bit Width 12

Output Specification: Full Resolution Bit Width is 29

Based on Method Actual Coefficients

Output Number System: Custom Resolution

Bits to keep: 0 (MSB), 12, 17 (LSB)

Truncate: Truncate

Throughput (Fully Streaming):  
 - An input data is processed every 1 clock periods.  
 - A new output data is generated every clock period.

Resource Utilization estimate:

Resource	Utilization estimate
Logic Cells	3978
M512	0
M4K	0
M-RAM	0
M9K	0
M144K	0
MLAB	0
Multiplicers	0

Architecture Specification:

Device Family: Cyclone II

Force Non-Symmetric Structure

Distributed Arithmetic: Fully Parallel Filter

Pipeline Level: 1

Data Storage: Logic Cells

Multiplexer Implementation: Logic Cells

Coefficient Storage: Logic Cells

Coefficients Reload  Use Single Clock

Coefficients Scaling: Auto

Bit Width: 12

Warning: Coefficients reload is enabled only when coefficient storage is set to a block memory.

Cancel Finish

**Příloha H – tvorba digitálního filtru v Quartusu2/3**

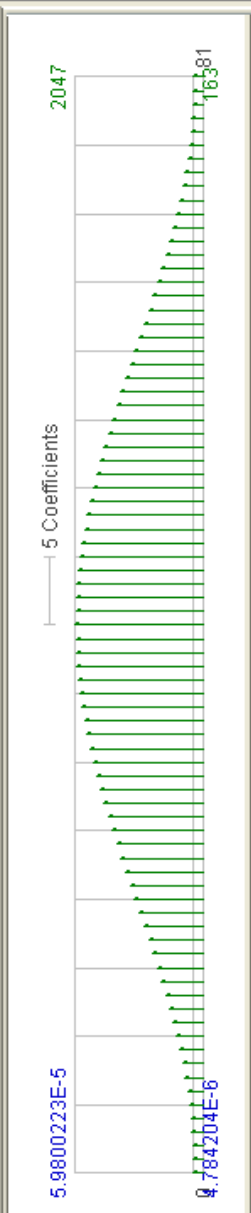
**Parameterize - FIR Compiler**

Coefficients Specification - (Low Pass Set (1))

New Coefficient Set Edit Coefficient Set Remove Coefficient Set

Low Pass Set (1)

Plot Option Fixed/Floating Coefficients Dark Background



Coefficients	Original Value	Scaled Value	Fixed Point Value
1	4.784204E-6	4.7818155E-6	163
2	4.8689544E-6	4.849456E-6	166
3	5.122274E-6	5.1123784E-6	175
4	5.5441633E-6	5.521369E-6	189
5	6.129865E-6	6.1056408E-6	209
6	6.877817E-6	6.865194E-6	235

Frequency Response Time Response & Coefficient Values

Coefficients Scaling Auto Bit Width 12

Architecture Specification

Device Family Cyclone II Force Non-Symmetric Structure

Structure Distributed Arithmetic: Fully Parallel Filter

Pipeline Level 1 Logic Cells Multiplier Implementation: Logic Cells

Data Storage Logic Cells

Coefficient Storage Logic Cells Coefficients Reload Use Single Clock

Throughput (Fully Streaming)  
 - An input data is processed every 1 clock periods.  
 - A new output data is generated every clock period.

Resource	Utilization estimate
Logic Cells	3978
M512	0
M4K	0
M-RAM	0
M9K	0
M144K	0
MLAB	0
Multipliers	0

Warning: Coefficients reload is enabled only when coefficient storage is set to a block memory.

Cancel Finish

**Příloha H – tvorba digitálního filtru v Quartusu 3/3**

**Coefficients Generator Dialog**

Frequency Response

Time Value

Time	Value
1	4.784204E-6
2	4.8689544E-6
3	5.122274E-6
4	5.5441633E-6
5	6.129965E-6
6	6.877817E-6
7	7.782131E-6
8	8.83732E-6
9	1.0037795E-5
10	1.1374243E-5
11	1.2841076E-5
12	1.4427118E-5

Name Low Pass Set

Floating Coefficient Set

**Rate Specification**

Single Rate Factor 2 Auto Generate

Filter Type Low Pass Window Type Rectangular

Coefficients 81 Sample Rate 1.0E7

Cutoff Freq. 1 1250000.0 Cutoff Freq. 2 3750000.0

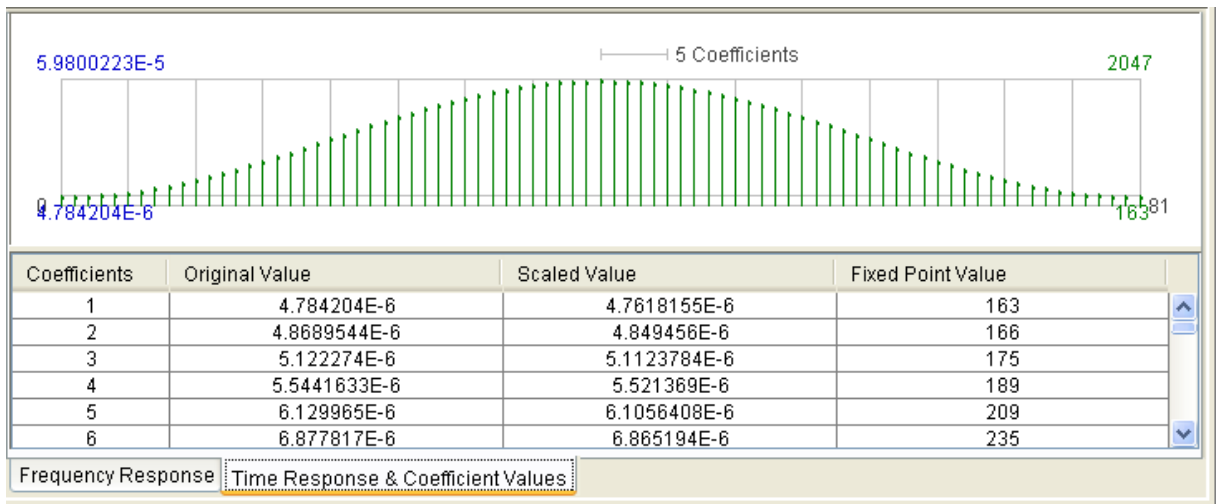
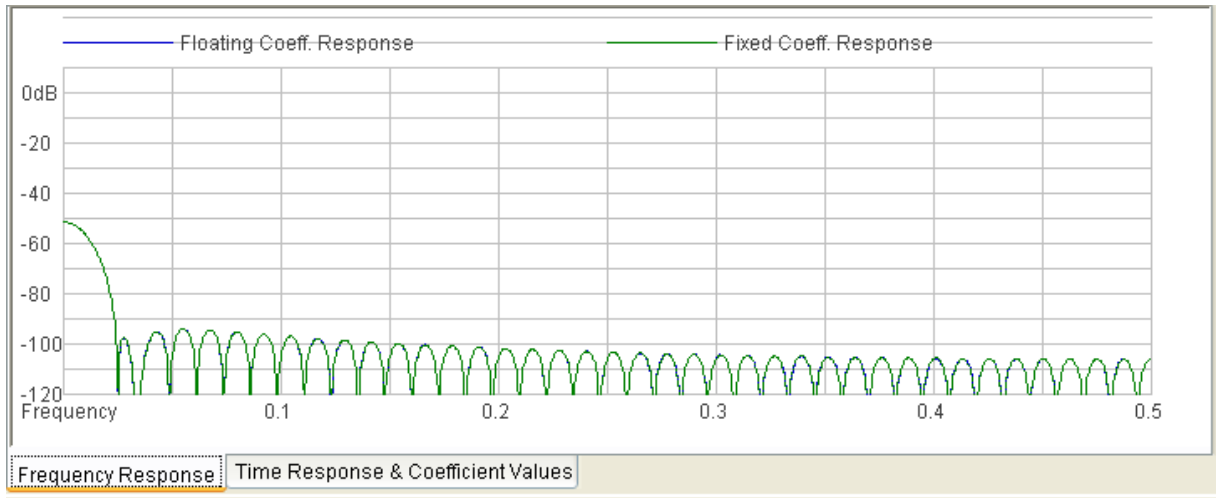
Excess Bandwidth 0%

Imported Coefficient Set

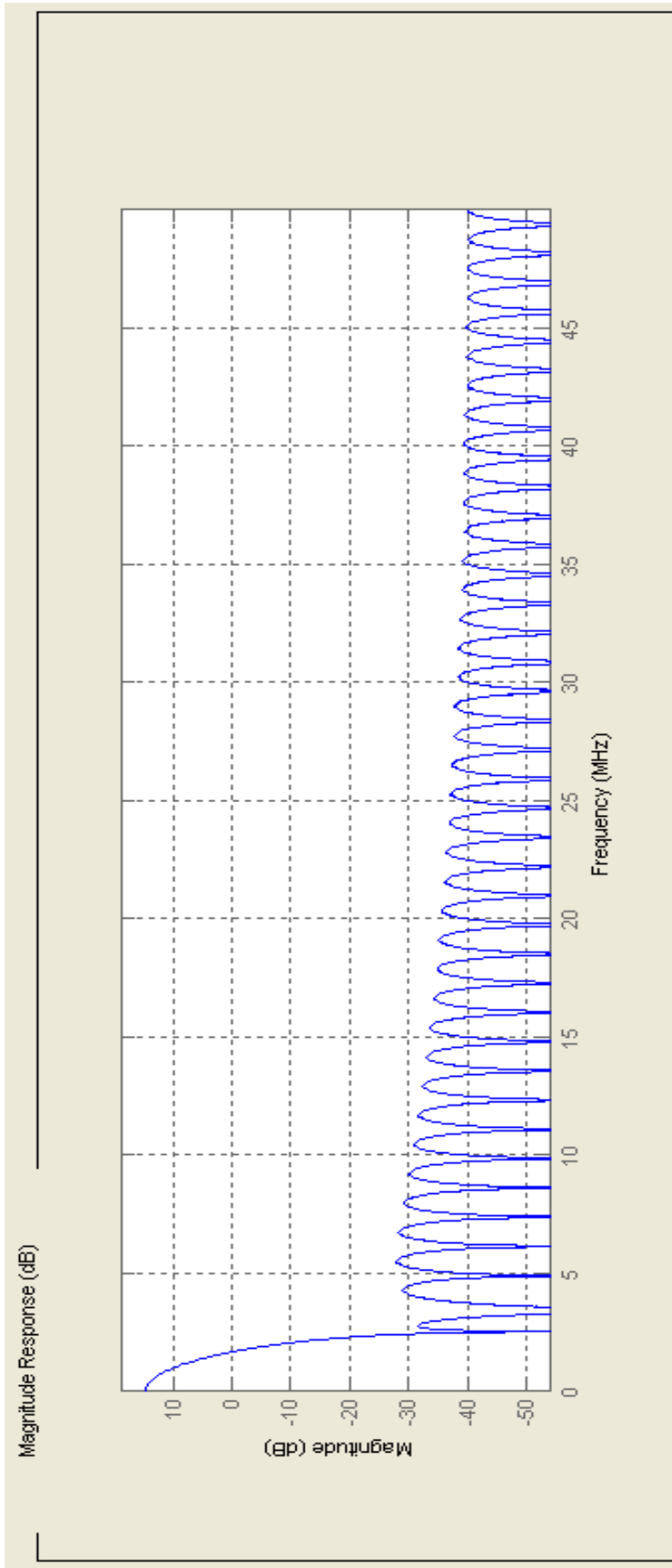
File C:\Documents and Settings\Administrator\plocha\koeficienty.txt Browse

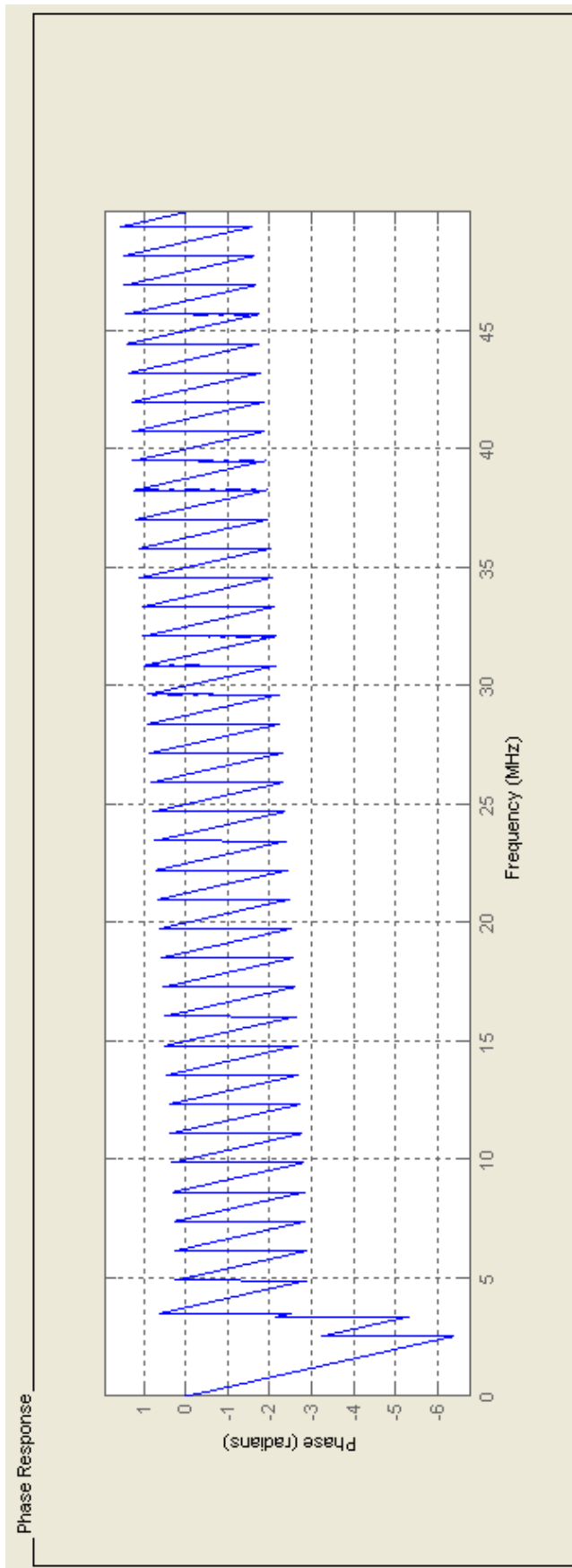
Apply Cancel Ok

**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 1/13 – filtr odpovídá navrženému filtru Filtr 3 (tedy koeficientům v příloze G)**



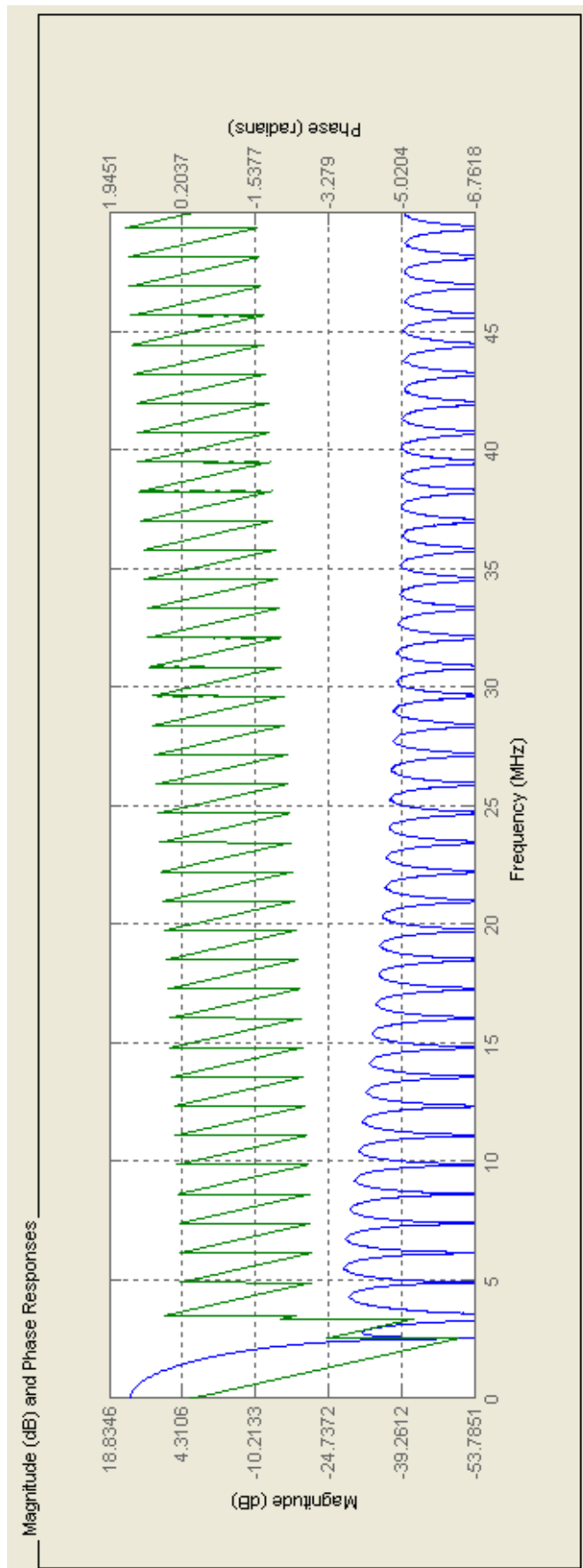
**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 2/13**



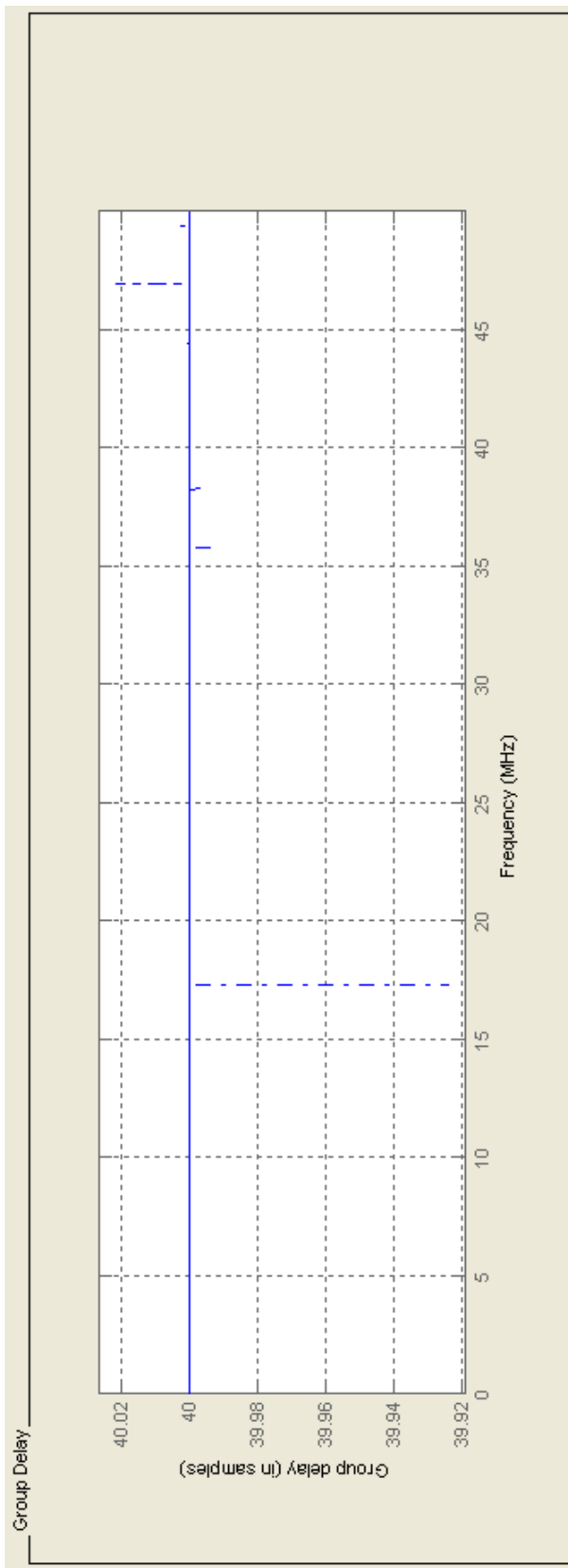
**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 3/13**

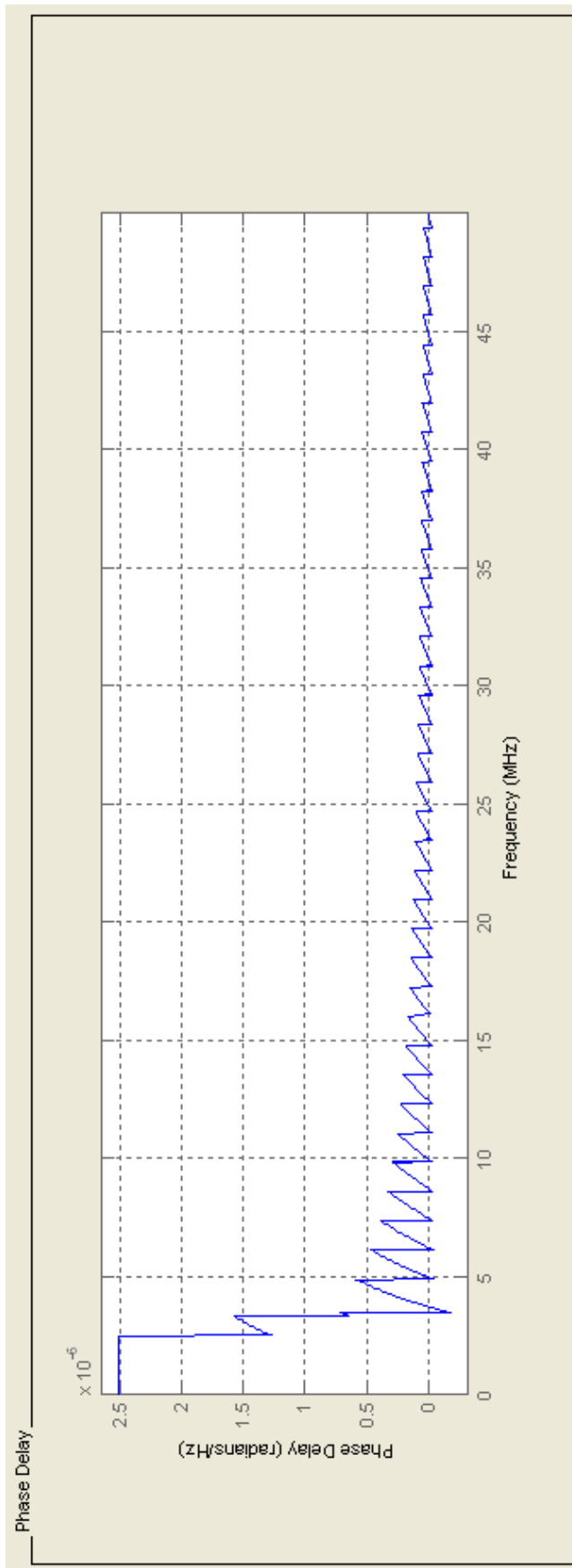


**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 4/13**

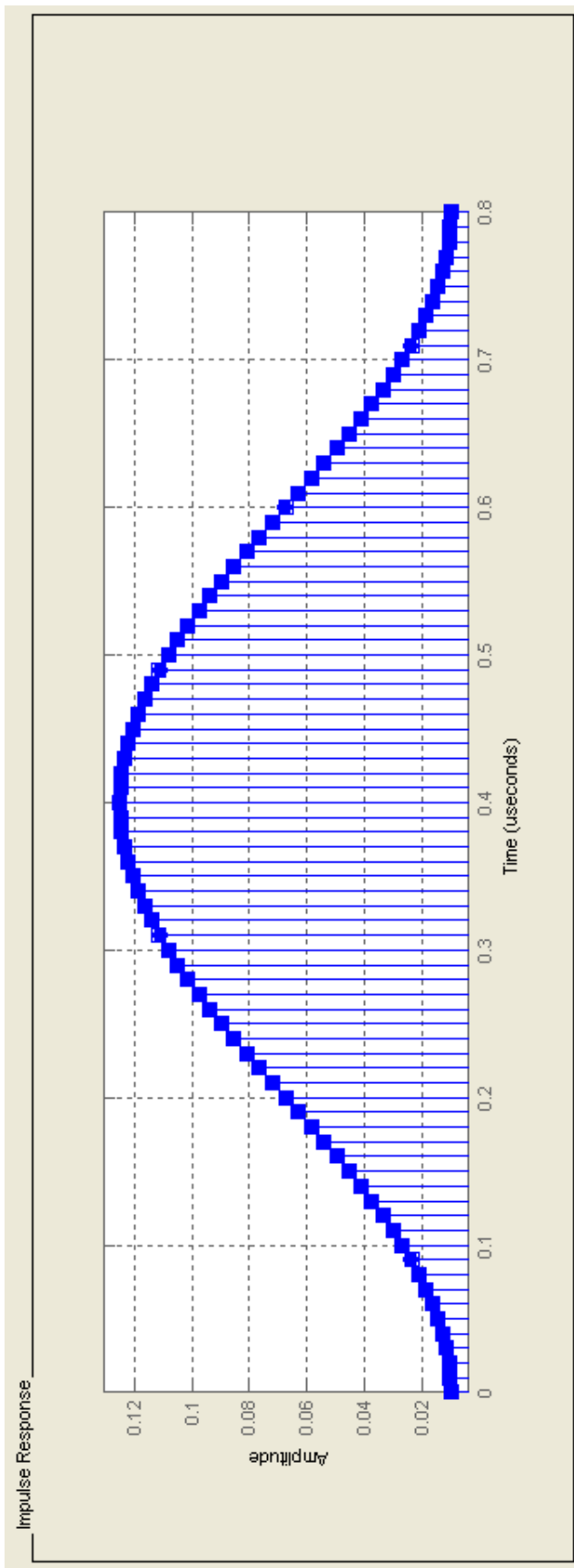


**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 5/13**

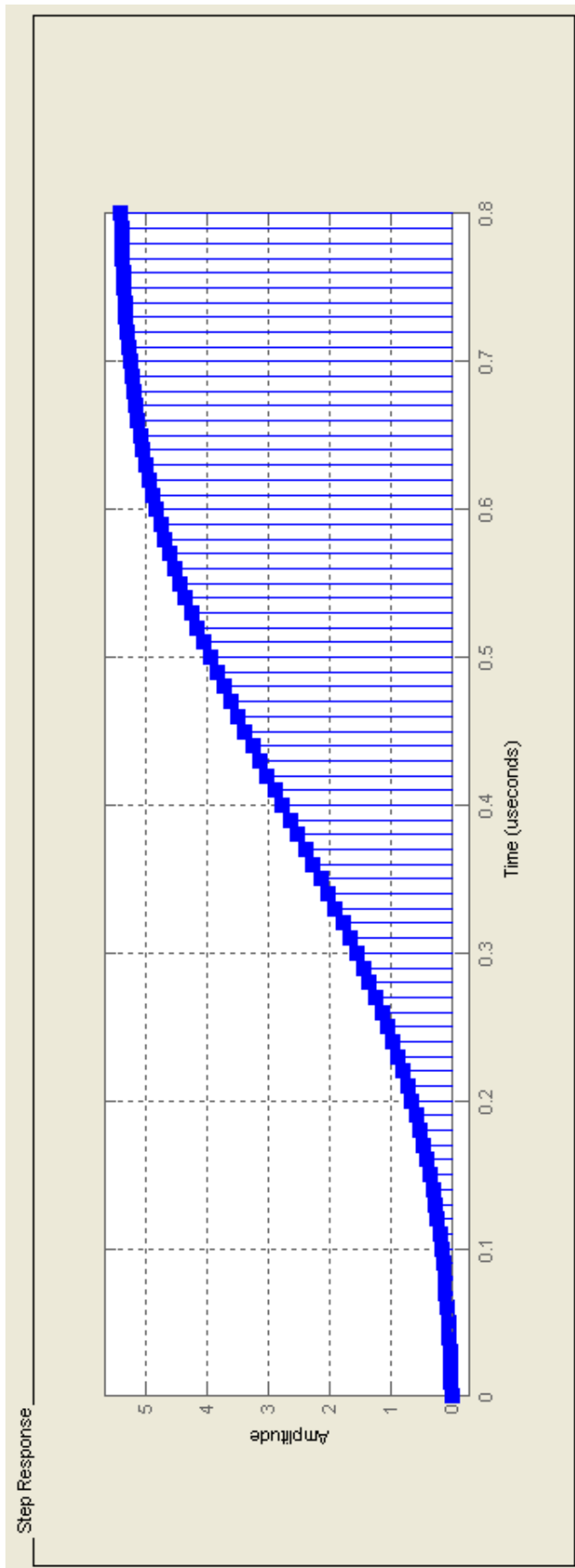


**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 6/13**

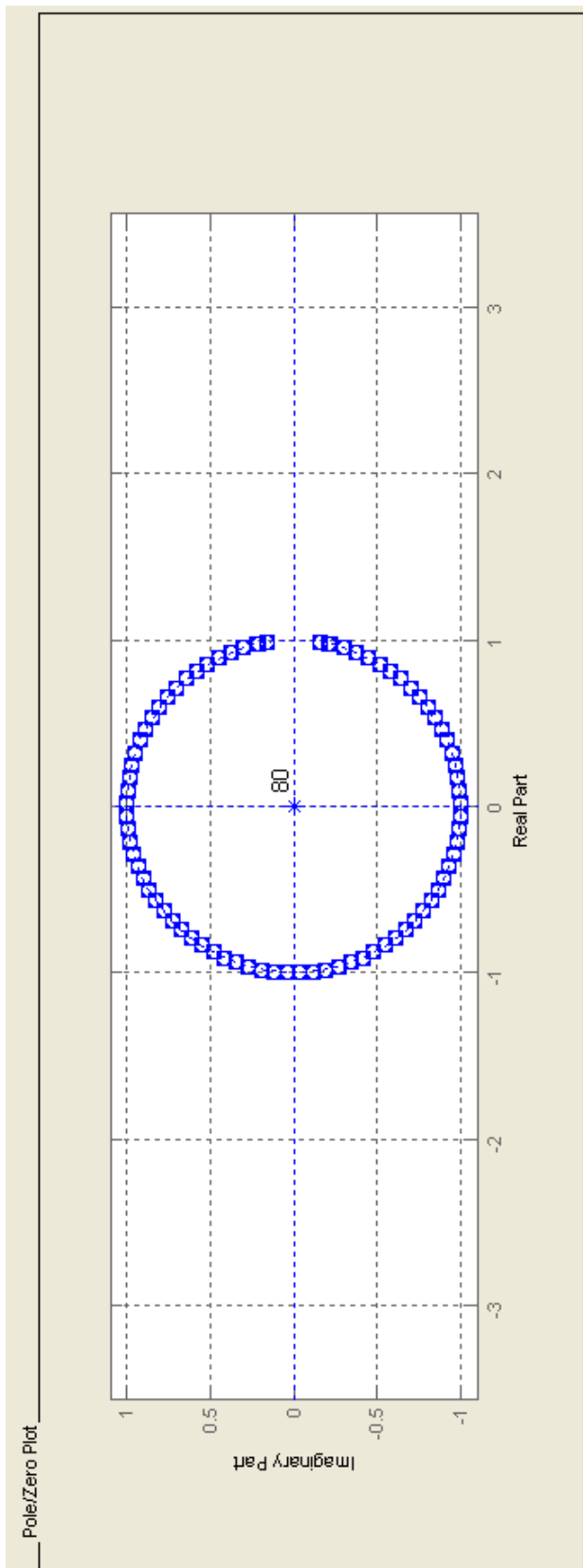
**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 7/13**



**Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 8/13**



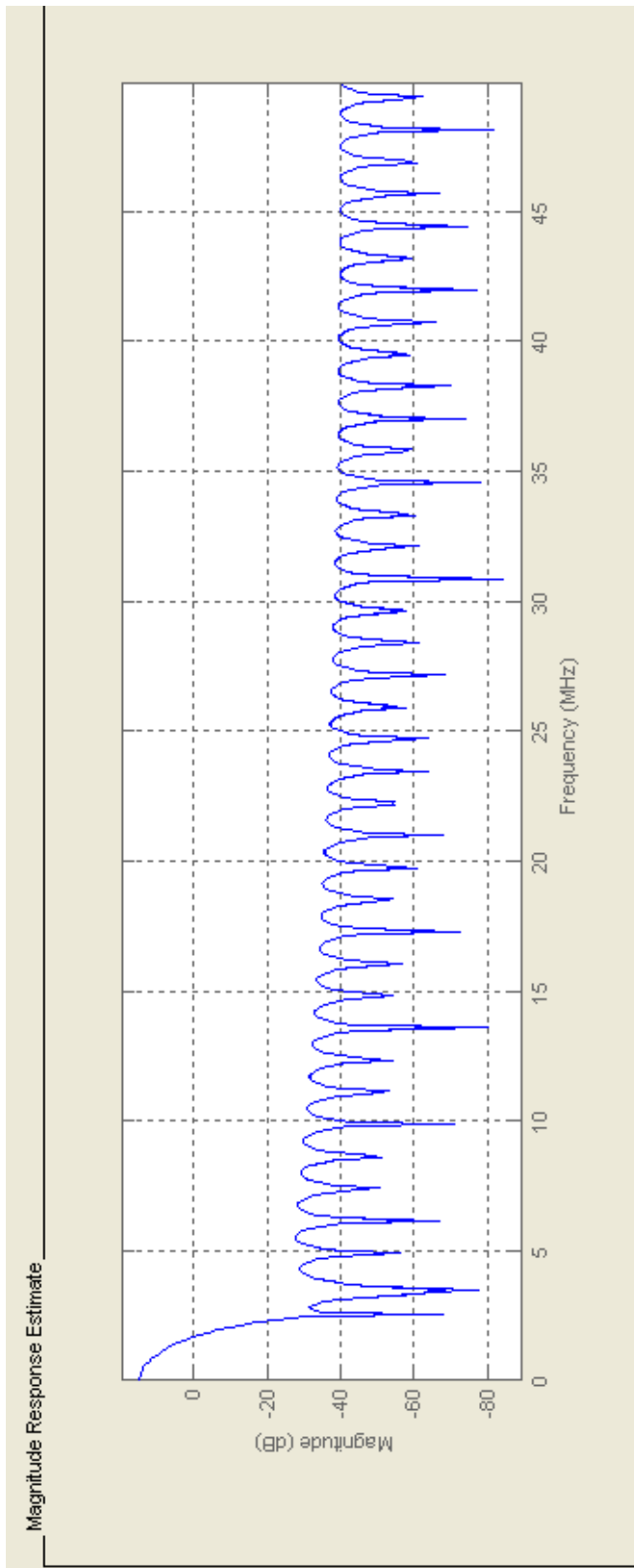
### Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 9/13



## Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 10/13

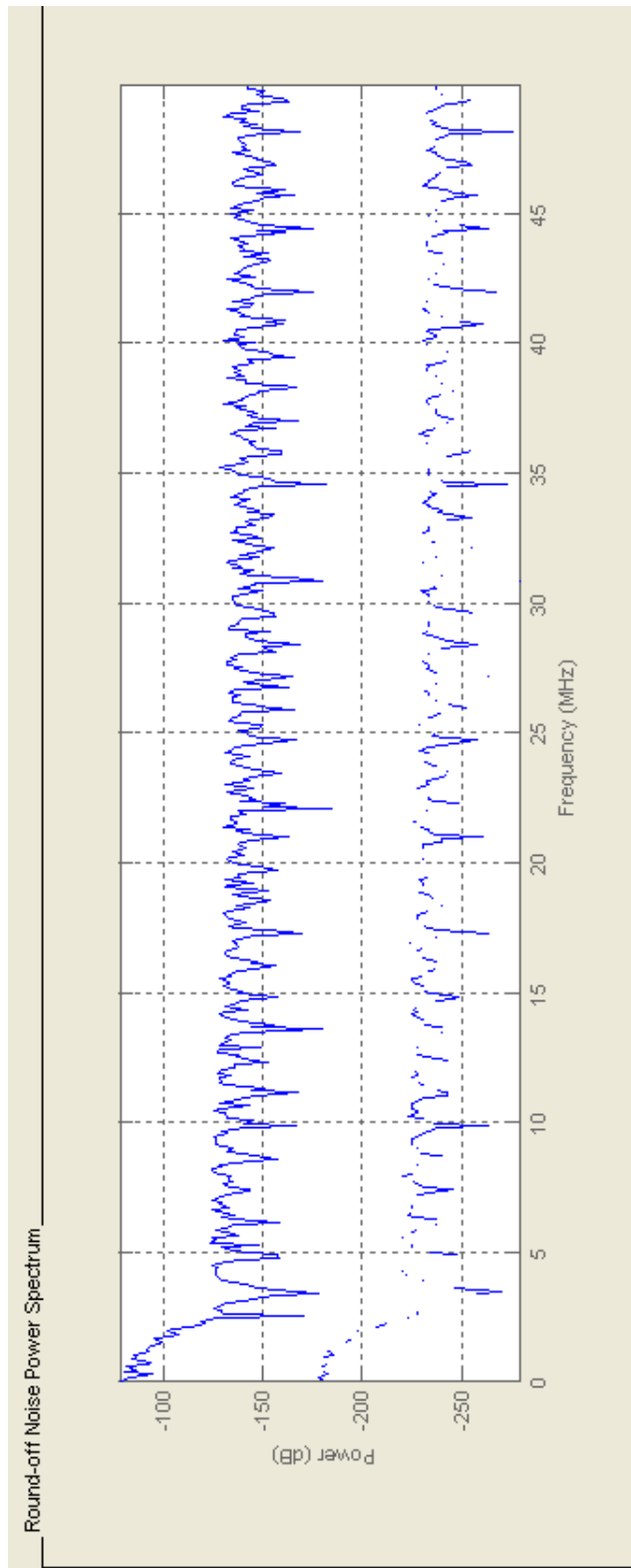
```
Filter Information
-----
Discrete-Time FIR Filter (real)
-----
Filter Structure : Direct-Form FIR
Filter Length   : 81
Stable          : Yes
Linear Phase    : Yes (Type 1)
Arithmetic      : fixed
Numerator       : u12,14 -> [0 2.500000e-001)
Input           : s12,12 -> [-5.000000e-001 5.000000e-001)
Filter Internals: Full Precision
Output          : s23,26 -> [-4 4) (auto determined)
Product         : s23,26 -> [-6.250000e-002 6.250000e-002) (auto determined)
Accumulator     : s23,26 -> [-4 4) (auto determined)
Round Mode      : No rounding
Overflow Mode   : No overflow
```

### Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 11/13

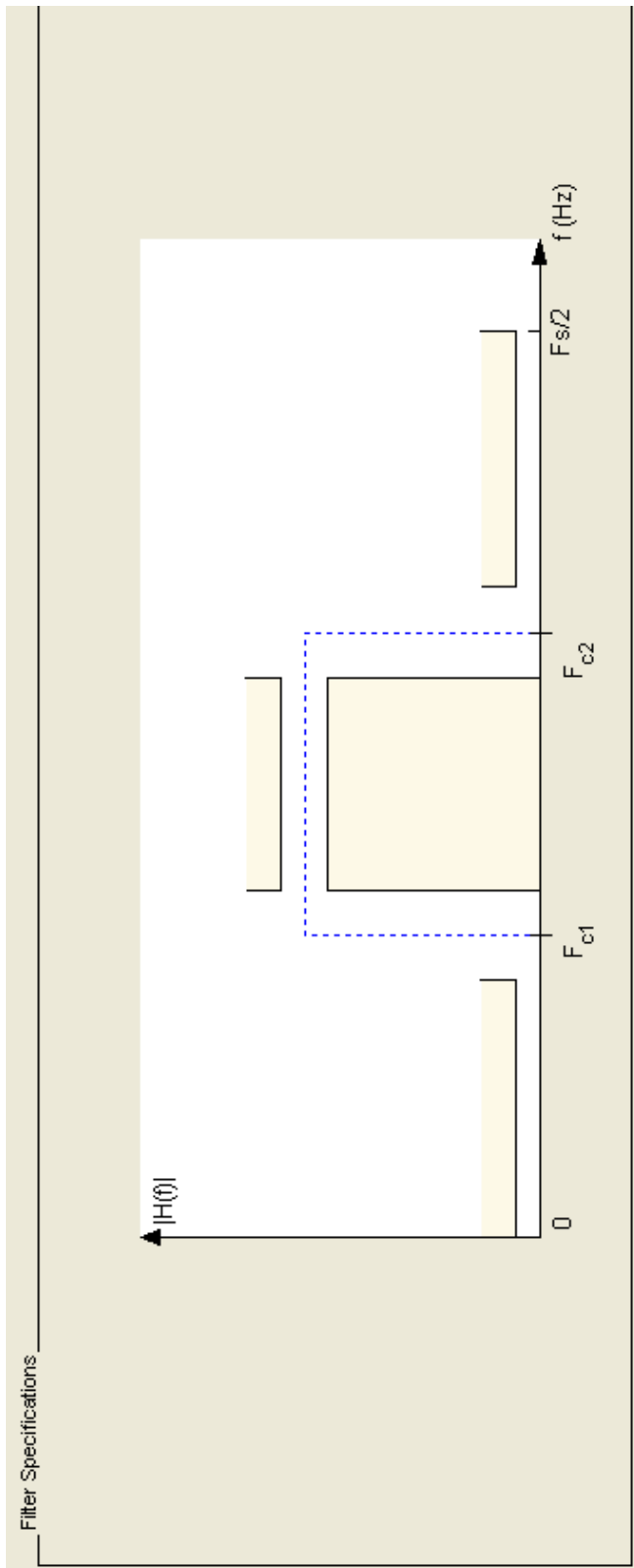




### Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 12/13

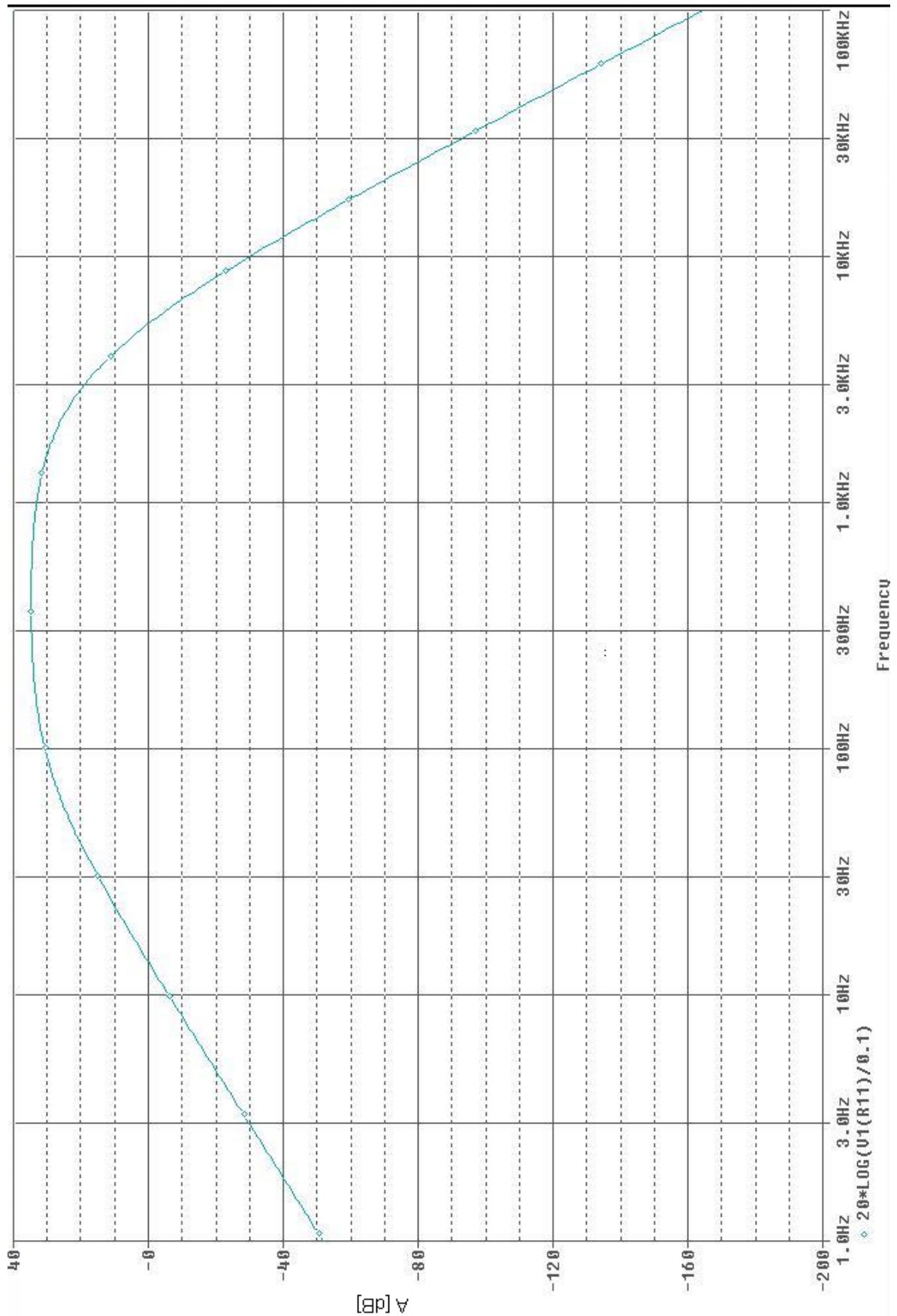


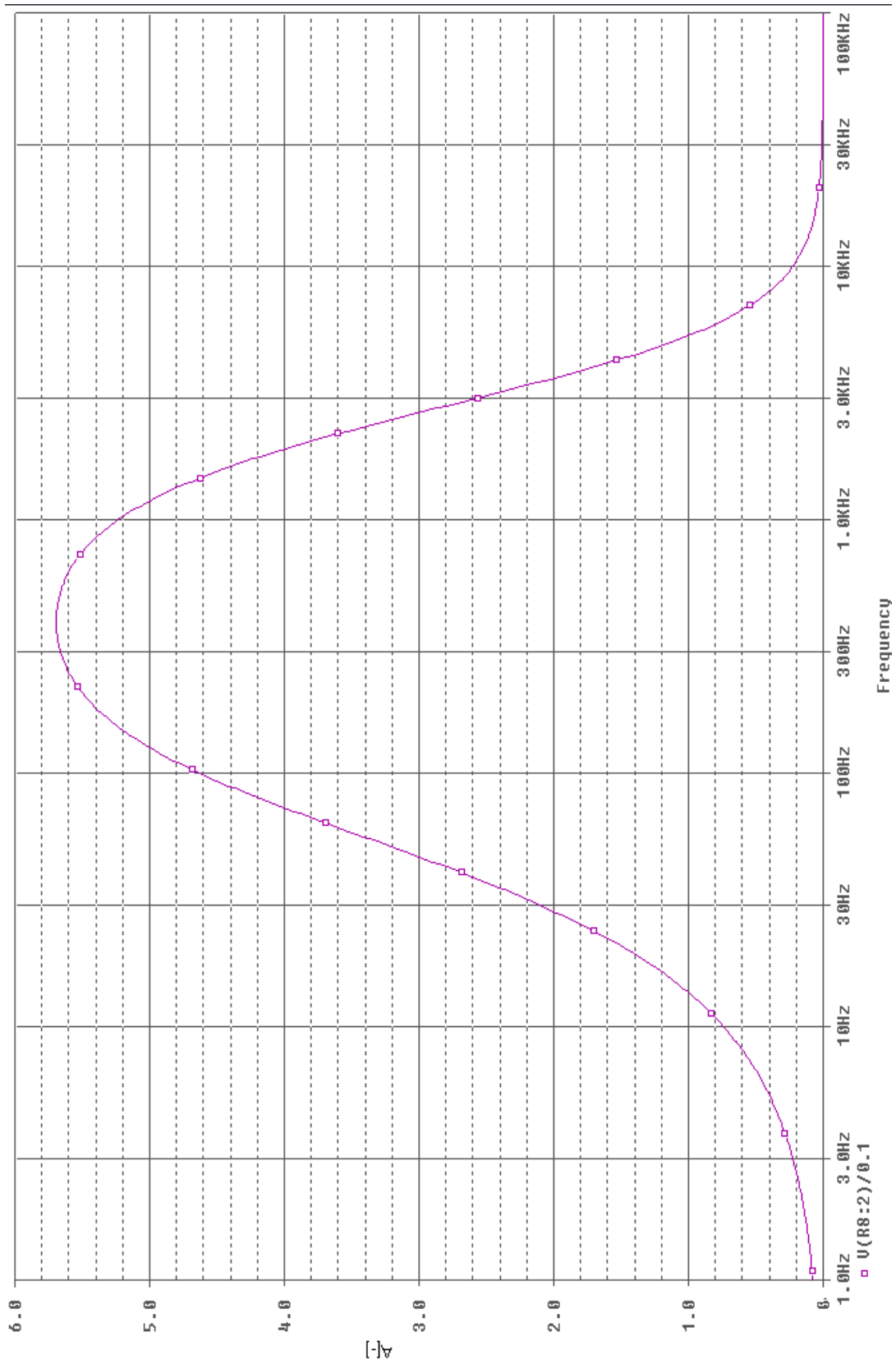
### Příloha I– Charakteristiky digitálního filtru navrženého v Matlabu 13/13



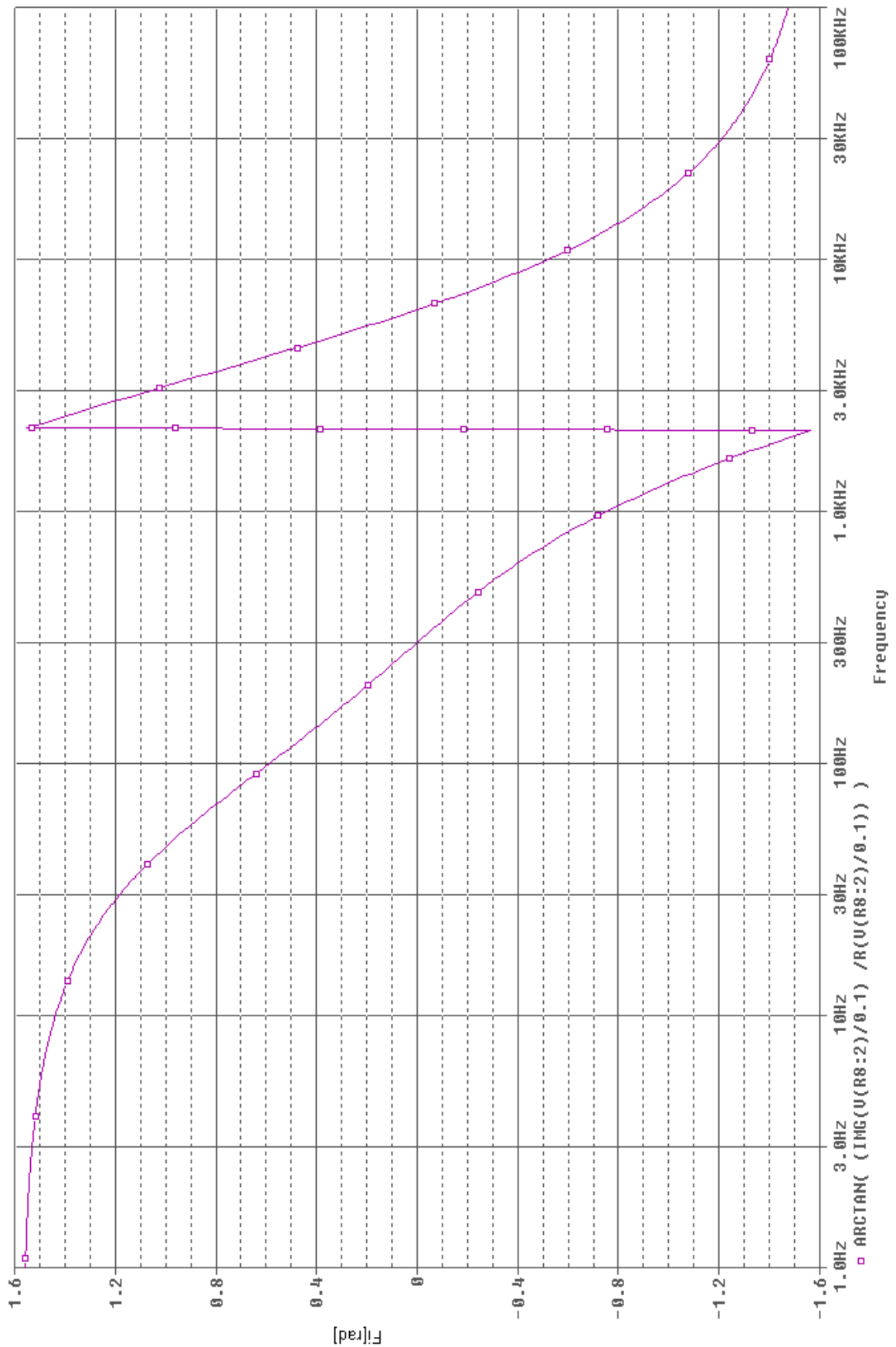
**Příloha J– Využití prostředků hradlového pole**

Flow Summary	
Flow Status	Successful - Sat Mar 13 18:49:42 2010
Quartus II Version	9.1 Build 222 10/21/2009 SJ Web Edition
Revision Name	quartusv2
Top-level Entity Name	ntop
Family	Cyclone II
Device	EP2C8T144C6
Timing Models	Final
Met timing requirements	Yes
Total logic elements	6,713 / 8,256 ( 81 % )
Total combinational functions	5,655 / 8,256 ( 68 % )
Dedicated logic registers	5,943 / 8,256 ( 72 % )
Total registers	5943
Total pins	19 / 85 ( 22 % )
Total virtual pins	0
Total memory bits	90,451 / 165,888 ( 55 % )
Embedded Multiplier 9-bit elements	0 / 36 ( 0 % )
Total PLLs	1 / 2 ( 50 % )

**Příloha K– Amplitudová frekvenční charakteristika analogového filtru CR-RC<sup>3</sup> ze schématu 2.6.4 – charakteristika je výstup ze simulace v programu PSPICE**

**Příloha L– Amplitudová frekvenční charakteristika analogového filtru CR-RC<sup>3</sup> ze schématu 2.6.4 – charakteristika je výstup ze simulace v programu PSPICE**

**Příloha M– Fázová frekvenční charakteristika analogového filtru CR-RC<sup>3</sup> ze schématu 2.6.4 – charakteristika je výstup ze simulace v programu PSPICE**



**Příloha N– Seznam příloh, které jsou z důvodu velkého rozsahu uvedeny pouze na disku cd, který je součástí diplomové práce 1/2**

## Matlab:

- filtr.m
- filtrosc.m
- logread.m - verze pro analogové předzpracování
- logread\_d.m - pro digitální předzpracování
- simulace filtru vhdl rtfread.m
- spektrum.m

## C:

- program MSP4340F5438A.c

## VHDL:

- vyber.vhd
- test\_pkg.vhd - kód poskytl vedoucí práce, pro použití byl upraven
- test\_LTC22532FA.vhd - kód poskytl vedoucí práce, pro použití byl upraven
- TEST\_FITPIX.vhd - kód poskytl vedoucí práce, pro použití byl upraven
- tb\_ntop.vhd - test bench pro top level (možnost ukládání dat do souboru nebo simulace výstupu RS232)
  
- serializer.vhd - kód poskytl vedoucí práce, pro použití byl upraven
- PLL\_CLK.vhd – pro simulace
- PLL\_CLK2.vhd – pro projekt v Quartusu
- ntop.vhd – top level
- quartusfiltr.vhd – pro projekt v Quartusu
- quartusfiltr.vho – pro simulace
- FIFO\_AS.vhd
- fifo16.vhd
- quartusv2\_time\_limited.sof – zkompileovaný projekt v Quartusu
- Quartus screenshots.doc – screenshoty z návrhu FIFO paměti a fázového závěsu v Mega Wizard Plug in Manageru v Quartusu

**Příloha N– Seznam příloh, které jsou z důvodu velkého rozsahu uvedeny pouze na disku cd, který je součástí diplomové práce 2/2**

filtr v Matlabu:

- filtrv1.fda – uložený návrh v fdatool pro digitální předzpracování s hradlovým polem
- filtrv2.fda - uložený návrh v fdatool pro náhradní digitální předzpracování s počítačem

Zpracovávaná data:

- |                            |                                      |
|----------------------------|--------------------------------------|
| -analog.log                | -soubor byl před zpracováním zkrácen |
| -digital hradlove pole.log | -soubor byl před zpracováním zkrácen |
| -digital pocitac.csv       | -soubor byl před zpracováním zkrácen |

DPS:

-BTT\_ADC\_CARD\_1.1 – DPS s hradlovým polem – kompletní dokumentace – autorem je Ing. Václav Krauz, dokumentace je uvedena se svolením autora, aktuální konfigurace AD převodníku je rozsah 0,5V-2,5V.

-DPS MSP – navržená DPS s procesorem MSP – kompletní dokumentace

-původní schéma z DP2012.Sch – Schéma původní verze, pro toto schéma je navržena

DPS

-schéma2013.Sch – nová použitá verze schématu – schéma se modifikovalo v průběhu návrhu a proto platí schémata v kapitole Návrh, pokud jsou odlišná